

降低切換式電源之待機功率損失

陳秋麟
台大電機系

林振宇 楊大勇
崇貿科技公司

摘要

在現在需要電源管理和節省能量的時代，降低電源供應器在待機時的電能消耗越來越重要。已經有一些可以降低切換電源供應器在極輕載或無載時之切換損失和其他額定損失的實際方法被提出來。本篇論文探討脈衝省略模式(pulse skipping)、脈衝模式(burst mode)及非導通時間調變(off time modulation)。此外，也介紹降低啟動電流和其他損失的技術。依本文所提出的設計概念，一個 12V/5A 的轉接器(adaptor)，在 240V 交流輸入，無載時只消耗 0.1W。

簡介

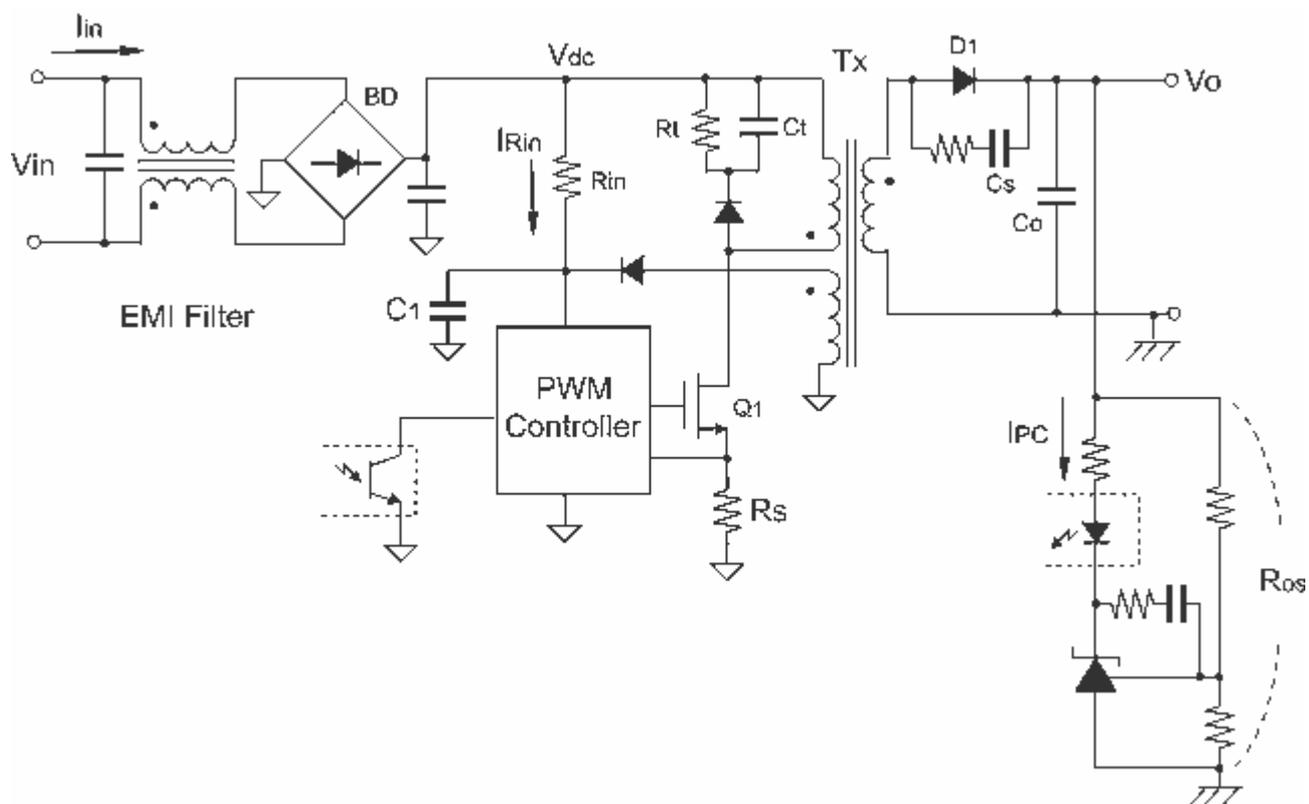
歐洲經濟協會(EEC) 從 2001 年 1 月起，針對無載的電源消耗訂定了嚴格的規範，表一所列是在不同的額定瓦數下的詳細規定。在 2001 年七月，美國總統簽訂了一項命令指示，各級公家機關必須購買符合小於 1W 的電源待機損失規定的產品。很快的，在各個層面都會採用低於 1W 待機功率損耗的電源。

表一：歐洲經濟協會對無載的消耗之規定

Rated Input Power	No-Load power consumption		
	Phase 1	Phase 2	Phase 3
	Jan 1, 2001	Jan 1, 2003	Jan 1, 2005
0.3W ~ 15W	1.0W	0.75W	0.3W
15W ~ 50W	1.0W	0.75W	0.5W
50W ~ 70W	1.0W	0.75W	0.75W

損失分析

以圖一中典型的反馳轉換器(flyback converter)為例，去分析電源轉換器的損失。因為反馳轉換器低價位和廣泛的輸入範圍的特性，在實際應用層面受到歡迎。對一個反馳轉換器而言，主要的損失包括了傳導損失(conduction loss)和切換損失(switching loss)，以及由控制電路所造成的損失。表二、三、四分別對這些主要損失，包括主要的傳導損失和切換損失，控制電路所造成的損失，列出了大約的估算，和常用的解決對策。



圖一 典型的反馳轉換器

表二 主要的傳導損失

造成損失的元件	表達式	解決方法	元件描述
功率電晶體	$I_p^2 \times R_{DS,on} \times T_{on} \times f_s$	降低 f_s 降低 $R_{DS,on}$	I_p : 變壓器一次側電流。 $R_{DS,on}$: 電晶體 Q1 導通電阻。 T_{on} : 在每個週期的導通時間。 f_s : 切換頻率。
感應電阻	$I_p^2 \times R_s \times T_{on} \times f_s$	降低 f_s 降低 R_s	R_s : 一次側電流的感應電阻
輸出整流器	$I_{D1} \times V_{F,D1} \times T_s \times f_s$	降低 f_s 降低 $V_{F,D1}$	I_{D1} : 二極體 D1 電流。 $V_{F,D1}$: 二極體 D1 正向導通的電壓降。 T_s : 二次側的放電時間。
輸入整流器	$I_{in} \times V_{F,BD}$	降低 $V_{F,BD}$	I_{in} : 平均輸入電流。 $V_{F,BD}$: 二極體 BD 正向導通的電壓降。
變壓器的繞製	$(I_p^2 \times R_p) \times T_{on} \times f_s + (I_s^2 \times R_s) \times T_{D1} \times f_s$	降低 f_s 降低 R_p, R_s	I_p, I_s : 一次側和二次側的變壓器電流。 R_p, R_s : 一次側和二次側的變壓器內部電阻。
電磁干擾濾波器	$I_{in}^2 \times R_{EF}$	降低 R_{EF}	R_{EF} : 電磁干擾濾波器的等效電阻。

表三 主要的切換損失

產生損失的元件	表達式	解決方法	元件描述
功率電晶體	$f_s \times (\int_0^{t_{ol}} V_Q \times I_p dt)$	降低 f_s 降低 V_Q	I_p :變壓器的一次側電流 V_Q :電晶體 Q1 的電壓降
輸出整流器	$f_s \times (\int_0^{t_{rr}} V_{D1} \times I_{D1} dt)$	降低 f_s 降低 V_{D1}	t_{rr} :二極體 D1 的反向回復時間。 V_{D1} :當二極體 D1 導通時的電壓降。
變壓器的鐵心	$K_0 \times B_m \times V_v \times f_s$	降低 f_s 降低 B_m	B_m :磁通密度。 V_v :鐵心體積。 K_0 :鐵心常數。
二次側減震器	$C_s \times V_{D1,rb}^2 \times f_s$	降低 f_s	C_s :減震器電容。 $V_{D1,rb}$:二極體 D1 的反向偏壓。
漏電感	$(1/2) \times L_t \times I_p^2 \times f_s$	降低 f_s 降低 L_t	L_t :一次側的漏電感
輸出電容	$(I_s - I_o)^2 \times Resr \times T_s \times f_s + I_o^2 \times Resr \times (T - T_s) \times f_s$	降低 f_s 降低 $Resr$	I_s :變壓器二次側電流。 I_o :輸出電流。 $Resr$:輸出電解電容的內電阻。 T :切換週期。

表四 控制電路的主要損失

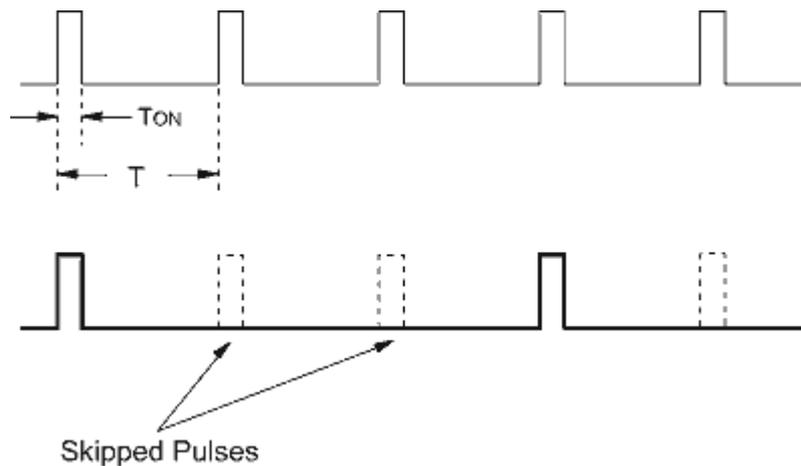
產生損失的元件	表達式	解決方法	元件描述
起動電阻	$R_{in} \times I_{Rin}^2$	增加 R_{in} 降低 I_{Rin}	R_{in} :起始電阻。 I_{Rin} :流經起始電阻 R_{in} 的電流。
輸出電阻	V_o^2 / R_{os}	增加 R_{os}	V_o :輸出電壓 R_{os} :輸出電壓的感應電阻。
光耦合器	$I_{PC} \times V_{F,PC}$	降低 I_{PC}	I_{PC} :流經光耦合器的電流。 $V_{F,PC}$:光耦合器的正向電壓降
其他	-----		誤差放大器或波寬調變產生器動作時所產生的消耗等等..

可以很明顯的發現無論是傳導損失或切換損失，都和切換頻率有很密切的關係。降低切換頻率可以有效的降低損耗，特別是在輕載時。但由波寬調變產生器所產生的波寬必須被控制，免得造成磁性元件的飽和。而且，反馳轉換器的輸出能量可以表示為 $P_o = (V_{dc}^2 \times T_{on}^2) / (2 \times L_p \times T) \times \eta$ ，其中 η 代表轉換效率。在輕載時，導通時間(T_{on})很短暫，增長切換週期(T)，或降低切換頻率(f_s)，是一個很直覺的想法。

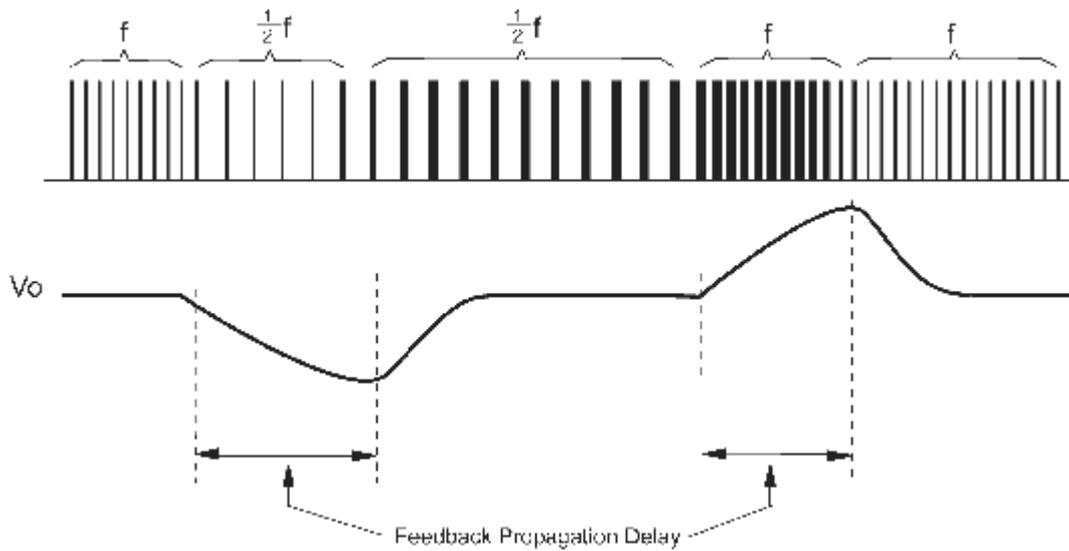
降低切換頻率

降低切換頻率可以有效的降低電源損失。最近有許多實際降低頻率的方法被提出來 [2-7]。SGS-Thompson[2]及 National Semiconductor[3]提出脈衝省略(pulse skipping)的技術，根據負載的輕重程度，來決定省略切換脈衝與否，圖二表達了脈衝省略模式的概念，等效降低切換脈衝數目來滿足在輕載的低損耗要求。如圖三所示，脈衝省略技術的主要缺點是有可能會因為動態負載的改變造成回授延遲，而產生輸出電壓突降和突昇的情形。

對一個反馳電源轉換器而言，輸出功率 $P_o = f_s \times L_p \times I_p^2 / 2$ ，其中 L_p 是變壓器一次側的電感，而 I_p 是一次側電流， $I_p = (V_{in} / L_p) \times T_{on}$ ，輸出電源可以表示成 $P_o = (f_s \times V_{in}^2 \times T_{on}^2) / (2 \times L_p)$ ，切換週期 $T (=1/f_s)$ 突然被倍數延展開來。輸出功率和電壓也因此突然下降，在那之後，導通時間 T_{on} 會因為輸出電壓的回授而增加，來穩定輸出電壓，在這同時，也造成輸出電壓突降的情形。另外，當省略的脈衝恢復時，導通時間 T_{on} 也相對突然被延展開來，造成輸出電壓突昇的情形。另外，脈衝省略技術是根據特定輸出負載變動來決定是否插入或省略脈衝，在負載微小變化造成輸出電壓相近時，電源節省的情況就難以察覺。

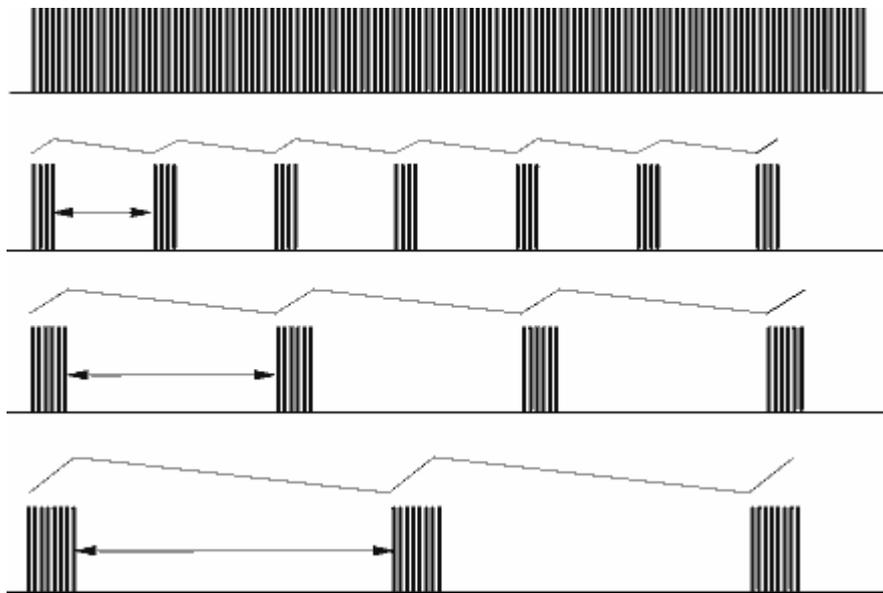


圖二 脈衝省略的概念

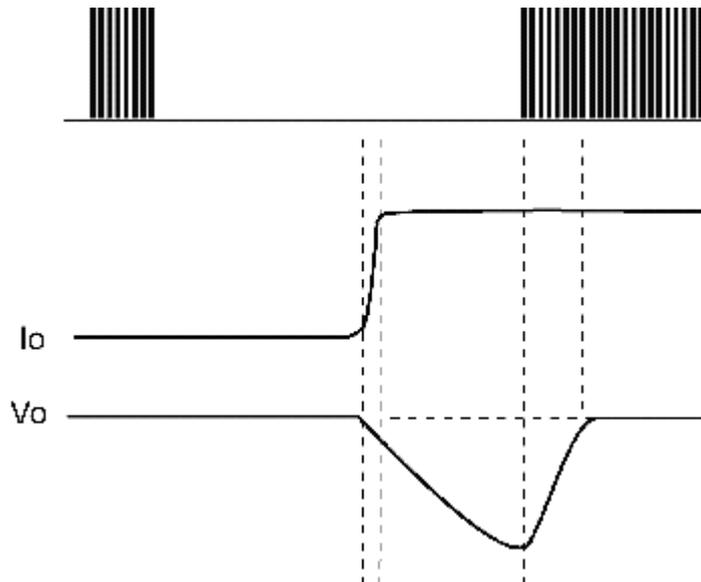


圖三 因為脈衝省略造成電壓突昇或突降的情形

Philips 提出突衝模式(burst mode)[4]的技術，或稱打嗝模式(hiccup mode)或省略週期模式。如圖四所示，當負載突然間下降，控制迴路要求縮短 T_{on} ，在某一個負載程度下，脈衝模式的控制電路開始防止導通時間 T_{on} 減少，然後同時也開始週期性的遮蔽波寬調變的脈衝。電源可以透過降低脈衝群寬度，或增加遮蔽週期長度，在不同的負載下，達到節省能量的目的。此技術有兩個明顯的缺點，就是低頻干擾會和遮蔽週期一起諧震出現，而且負載的突然改變，也會造成輸出電壓突降的情形，圖五表示可能的輸出電壓突降。

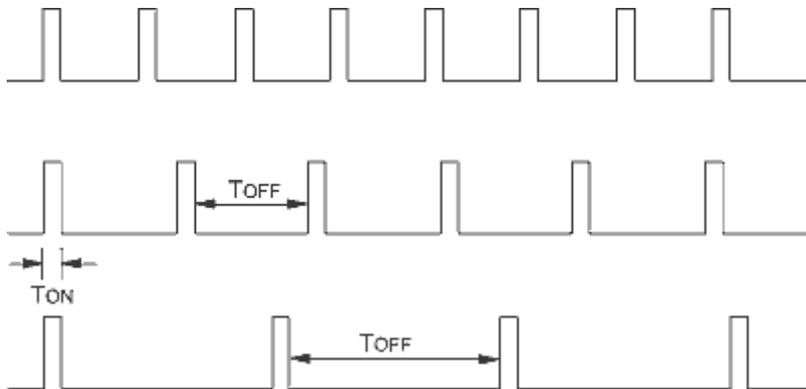


圖四 突衝模式的概念

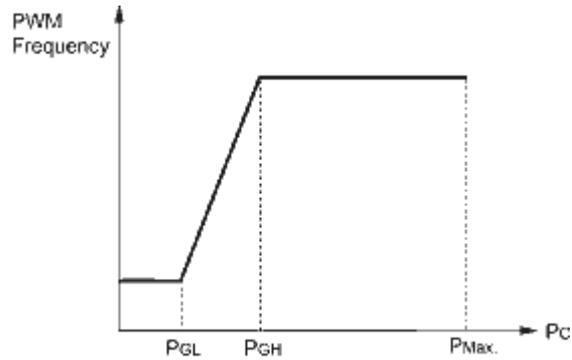


圖五 突衝模式可能造成的電壓突降

崇貿科技(System General)提出了非導通時間調變(off time modulation)[5-7]。圖六表示了非導通時間調變的基本概念，當輸出電壓掉到臨界位準以下時，非導通時間(off time)隨著負載下降而線性增加，切換頻率因而線性下降，因此在輕載和無載時可以降低功率損失。圖七提供一個切換頻率相對於輸出功率的圖。非導通時間調變之動態響應應該比脈衝省略模式來得好，因為這是非導通時間是一個週期接一個週期調整。



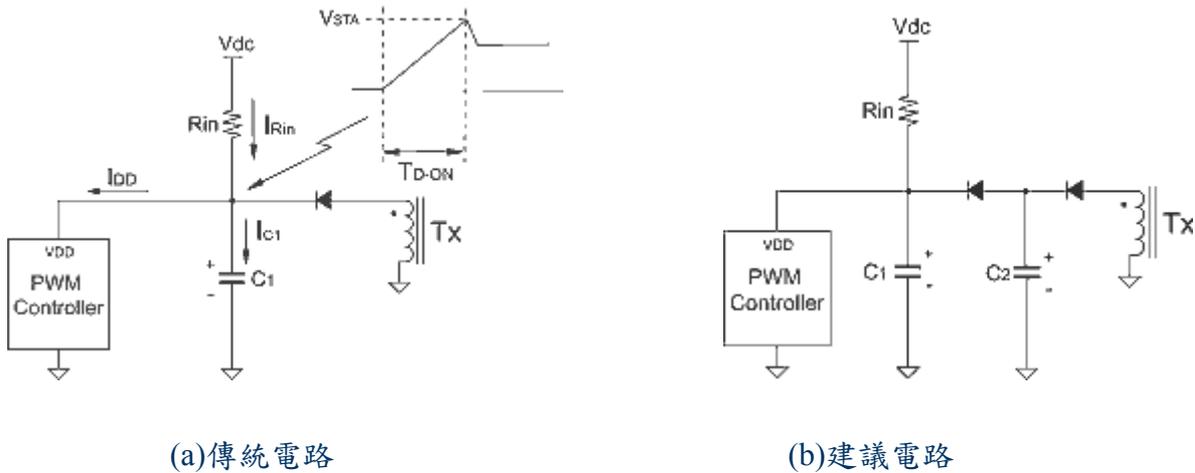
圖六 非導通時間調變之概念



圖七 切換頻率相對輸出功率的關係圖

降低起動損失

傳統的起動電路如圖八(a)，其中 V_{STA} 是波寬調變控制器的起始臨界電壓， T_{D_ON} 則是啟動延遲(start-up delay)時間， $T_{D_ON} = (C_1 \times V_{STA})/I_{C1}$ 大的輸入電阻(R_{in})可以有效的降低電阻性損失，但啟動延遲時間將會延長。在圖八(b)是所提的建議電路，為了可以降低在輸入電阻(R_{in})所造成的起始損失。其中大的輸入電阻可以和小的電容 C_1 一起使用，確保啟動延遲時間夠短，而大電容(C_2)是用來提供穩定電壓給 V_{DD} 。使用這種起始電路，起動損失可以非常低，啟動延遲時間也可以非常短。



(a)傳統電路

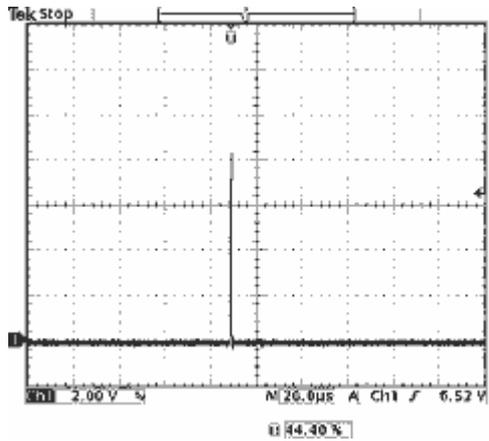
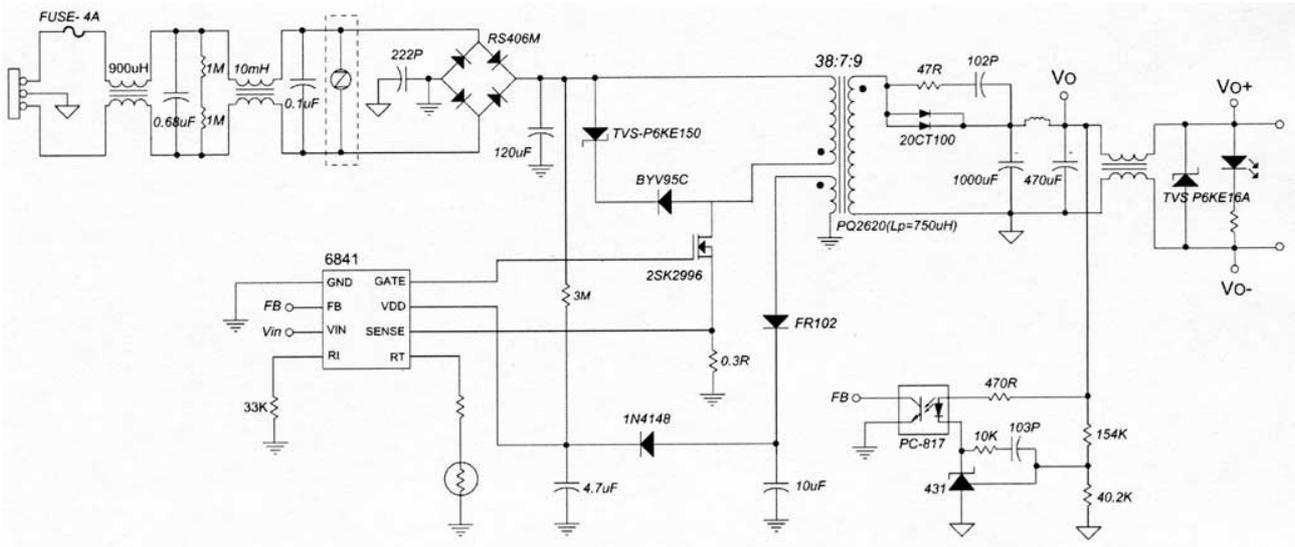
(b)建議電路

圖八 起動電路

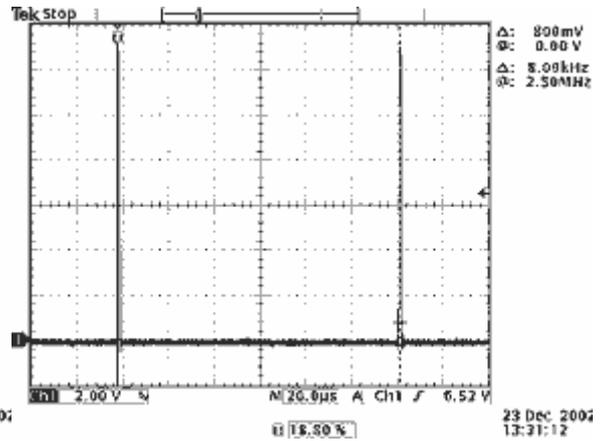
實驗

圖九所示是一個輸入電壓 90-264 Vrms 及輸出電壓電流 12V/5A 的交流轉直流的轉換器。非導通時間之調變在負載為 20%開始發生作用，控制晶片是 SG6841，採用 BiCMOS 製程，輸入電阻為 $3M\Omega$ 。表五列出了主要的量測結果。圖十則記載了開極端從無載到滿載的電壓圖形。在無載的情況下，切換頻率是被設計在 2 到 8KHz 間動作，用來降低音頻干擾。

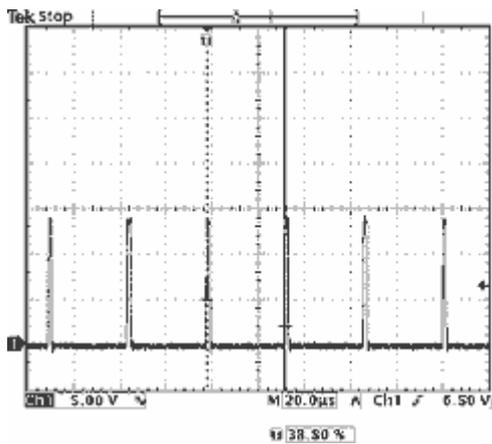
圖九 實驗電路



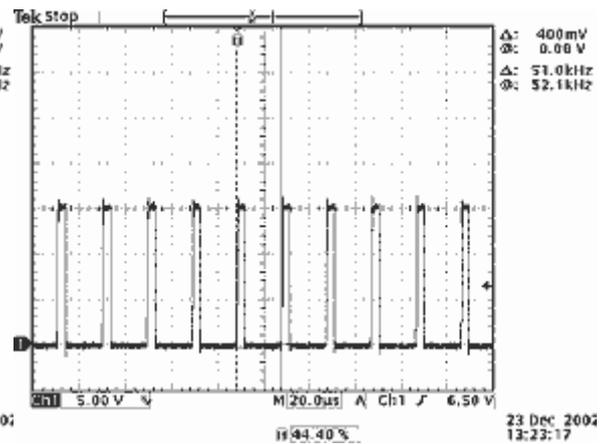
(a) $I_o=0A$



(b) $I_o=0.042A$



(c) $I_o=1A$



(d) $I_o=5A$

圖十 在不同負載情形下的實驗記錄

表五 範例實驗的量測

交流輸入電壓 (Vrms)	輸出電流(A)	輸出電壓(V)	交流輸入功 率(W)	切換頻率 (KHz)
240	0.0	12.01	0.1	2~8
240	0.042	12.01	0.88	8.06
240	1.0	12.01	7.2	8.06
240	5.0	11.83	69.	51.0

結論

這篇文章探討降低電源供應器待機功率損耗的方法。首先以數學描述大略估算了主要的傳導、切換和控制電路損失，進而確認降低切換頻率為降低待機功率損耗的主要方法，接著介紹各項已經被專利的降頻技術，及其可能的缺失。另外也介紹一個低損失的啟動電路，以降低啟動電阻的損耗。最後，以本文所提出的方法，製作了一個實驗性的交流轉換器，其輸出電壓電流規格為 12V/5A，在 240V 交流輸入且輸出無載時，輸入功率只有 0.1W。

參考文獻

- [1] R. Erickson, D. Maksimovic, Fundamentals of Power Electronics, 2nd ed., 2001 Kluwer Academic publishers.
- [2] Sandri, et al., “DC-to-DC converter functioning in a pulse skipping mode with low power consumption and PWM inhibit,” US patent 5,745,352, Apr. 1998, SGS-Thompson.
- [3] Culpepper, et al., “Switching DC-to-DC converter with discontinuous pulse skipping and continuous operating mode without external sense resistor,” US patent 6,396,252, May 2002, National Semiconductor.
- [4] Majid, et al., “Low power stand-by for switched-mode power supply circuit with burst mode operation,” US patent 5,812,383, Sep. 1998, Philips Electronics.
- [5] T. Yang, “Pulse width modulation controller having frequency modulation for power converter,” US patent pending 09/931,641, System General Inc.
- [6] T. Yang, “PWM controller having off-time modulation for power converter,” US patent 6545882, Aug 2001, System General Inc.
- [7] T. Yang, et al., “PWM controller having adaptive off-time modulation for power saving,” US patent pending 10/065,531, System General Inc.

*警告:

以上刊載內容版權屬崇貿科技股份有限公司所有，未經本公司授權，任何人均嚴禁對該內容作任何形式之修改、節錄、轉載或出版，違者將依著作權法追究之。