

構造 シリコンモノリシック集積回路

製品名 DC-ACインバーター制御用IC

形名 BD9883FV

外形図 図-1 (プラスチックモールド)

アプリケーション図 図-2

- 機能
1. 36V高耐圧プロセス使用
  2. 1ch ハーフブリッジ制御
  3. 電流、電圧フィードバック制御
  4. ソフトスタート回路内蔵
  5. タイマーラッチ回路内蔵
  6. 低電圧時誤動作防止回路 (UVLO) 内蔵
  7. STB端子により消費電流セーブモードに移行

絶対最大定格 (Ta = 25°C)

項目	記号	定格	単位
電源電圧	VCC	30	V
BST端子	BST	36	V
BST-SW電圧差	BST-SW	7	V
動作温度範囲	Topr	-40~+85	°C
保存温度範囲	Tstg	-55~+125	°C
許容損失	Pd	650*	mW

\* Ta=25°C以上では6.5mW/°Cで軽減 (70.0mm×70.0mm×1.6mm 基板実装時)

使用上の注意




応用回路例は推奨すべきものと確信しておりますが、ご使用にあたっては更に特性のご確認を十分に願います。  
外付回路定数を変更してご使用になる時は、静特性のみならず過渡特性も含め外付部品及び当社ICのバラツキ等を考慮して十分なマージンを見て決定してください。

また、特許権に関しましては当社では十分な確認は出来ておりませんので御了承ください。

本製品は、一般的な電子機器への使用を意図しています。

極めて高度な信頼性が要求され、その製品の故障や誤動作が直接人命に関わるような機器・装置へのご使用を検討される際は、事前に弊社営業窓口までご相談願います。

本仕様に掲載しております応用回路等は製品の特性及び性能を引き出す上で正確かつ信頼できるものと確信しております。  
ただしその使用に起因する回路上及び工業所有権に関する諸問題につきましては当社は一切その責任を負いません。

DESIGN 	CHECK 	APPROVAL 	DATE: 03/10/28	SPECIFICATION No. : TSZ02201-BD9883FV-1-1
			REV. A	ROHM CO., LTD.

●電気的特性 (Ta=25°C, VCC=12V)

項目	記号	規格値			単位	条件
		最小	標準	最大		
((デバイス全体))						
動作時回路電流	Icc1	—	9.0	17.0	mA	fCT=100kHz
スタンバイ時回路電流	Icc2	—	5.0	10.0	μA	
((スタンバイブロック))						
スタンバイ端子電圧H	VstH	1.7	—	VCC	V	システムON
スタンバイ端子電圧L	VstL	-0.3	—	0.7	V	システムOFF
ヒステリシス幅	ΔVst	0.05	0.20	0.35	V	
((UVLOブロック))						
動作開始電圧	VuvloH	5.15	5.40	5.65	V	
動作停止電圧	VuvloL	4.90	5.15	5.40	V	
((REGブロック))						
REG端子出力電圧	VREG	5.30	5.50	5.70	V	Vcc>6.0V
REG端子ソース電流能力	I <sub>REG</sub>	20.0	—	—	mA	
((OSCブロック))						
アクティブエッジ設定電流	Iact	1.35/RT	1.5/RT	1.65/RT	A	
ネガティブエッジ設定電流	Ineg	Iact×10	Iact×13	Iact×16	A	
三角波上限電圧	Vosch	1.8	2.0	2.2	V	fCT=50kHz
三角波下限電圧	Voscl	0.2	0.4	0.6	V	fCT=50kHz
ソフトスタート設定電流	I <sub>ss</sub>	0.50	1.00	1.50	μA	
SRT端子ON抵抗	RSRT	—	150	300	Ω	
((BOSCブロック))						
三角波上限電圧	VbctH	1.920	2.000	2.080	V	fbct=0.3kHz
三角波下限電圧	VbctL	0.400	0.500	0.600	V	fbct=0.3kHz
三角波設定電流	I <sub>bct</sub>	1.35/BRT	1.5/BRT	1.65/BRT	A	VBCT=0.2V
((タイマーラッチ))						
時間設定電圧	Vscp	1.8	2.0	2.2	V	
時間設定電流	Iscp	0.25	0.50	0.75	μA	
((フィードバックブロック))						
ISスレッシュホールド電圧	Vis	1.220	1.250	1.280	V	
VSスレッシュホールド電圧	Vvs	1.220	1.250	1.280	V	
ISソース電流1	Iis1	—	—	0.9	μA	DUTY=2.0V
ISソース電流2	Iis2	12.0	20.0	28.0	μA	DUTY=0V IS=0.5V
VSソース電流	Ivs	—	—	0.9	μA	
FB過電圧検出電圧	Vovf	2.2	2.5	2.8	V	
IS起動COMP検出電圧	Visc	0.3	0.4	0.5	V	
((出力ブロック))						
LN出力シンク抵抗	RsinkLN	—	15	30	Ω	
LN出力ソース抵抗	RsourceLN	—	30	60	Ω	
HN出力シンク抵抗	RsinkHN	—	15	30	Ω	VBST-Vsw=5.0V
HN出力ソース抵抗	RsourceHN	—	30	60	Ω	VBST-Vsw=5.0V

(本製品は耐放射線設計はしておりません。)

●推奨動作範囲

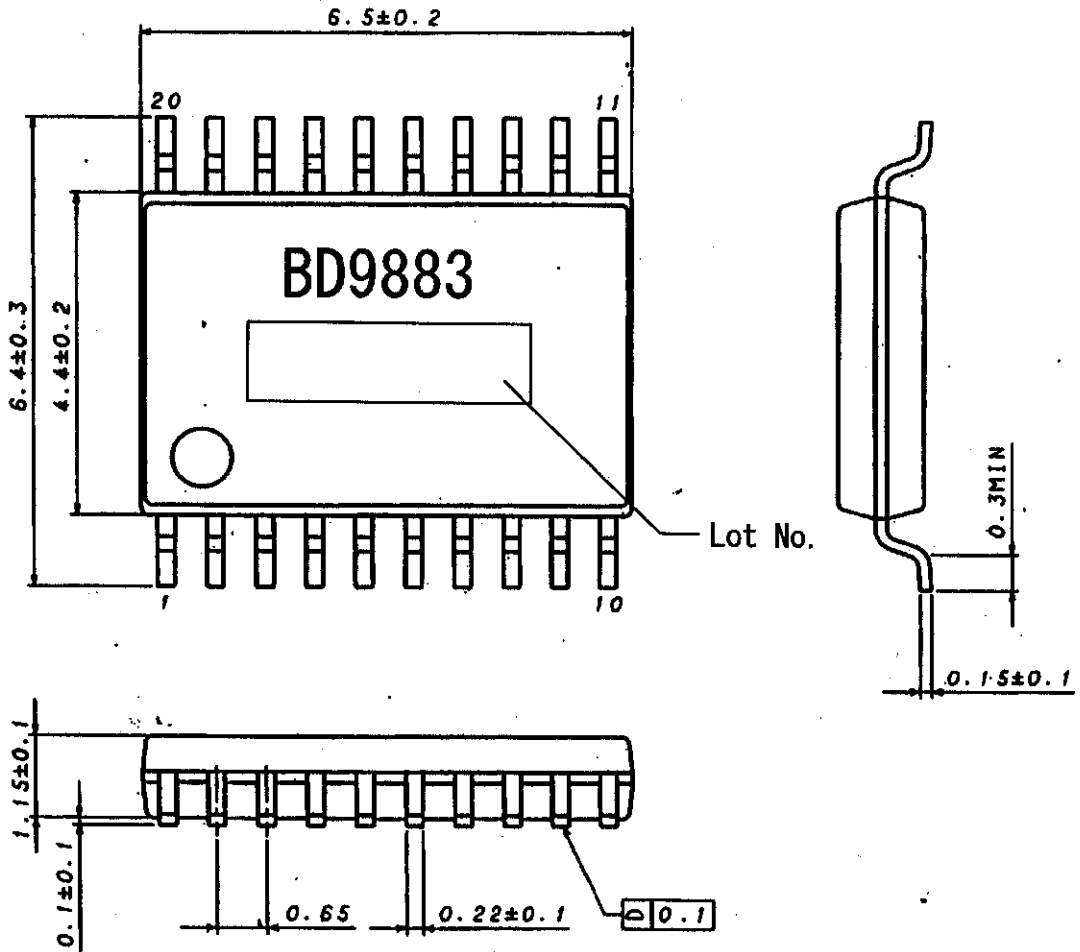
項目	記号	最小	標準	最大	単位
電源電圧	VCC	6.0	12.0	22.0	V
BST 電圧	BST	4.0	17.0	30	V
BST-SW 電圧差	BST-SW	4.0	5.0	6.0	V

項目	記号	範囲	単位
CT 発振周波数	fCT	10~200	kHz
BCT 発振周波数	fbCT	0.10~0.50	kHz

●推奨外付け部品条件

項目	記号	範囲	単位
スロースタート設定容量	SS	0.01~0.2	μF
タイマーラッチ設定容量	SCP	0.01~2.0	μF
BURST OSC タイミング容量	BCT	0.001~0.2	μF
BURST OSC タイミング抵抗	BRT	10~500	kΩ
OSC タイミング容量	CT	100~600	pF
OSC タイミング抵抗	RT	10~150	kΩ
REG 端子外付け容量	CREG	2.0~10	μF
BST-SW 端子間容量	CBST	0.1~2.0	μF

● 外形図



(UNIT : mm)

図-1 プラスチックモールド

●アプリケーション図例

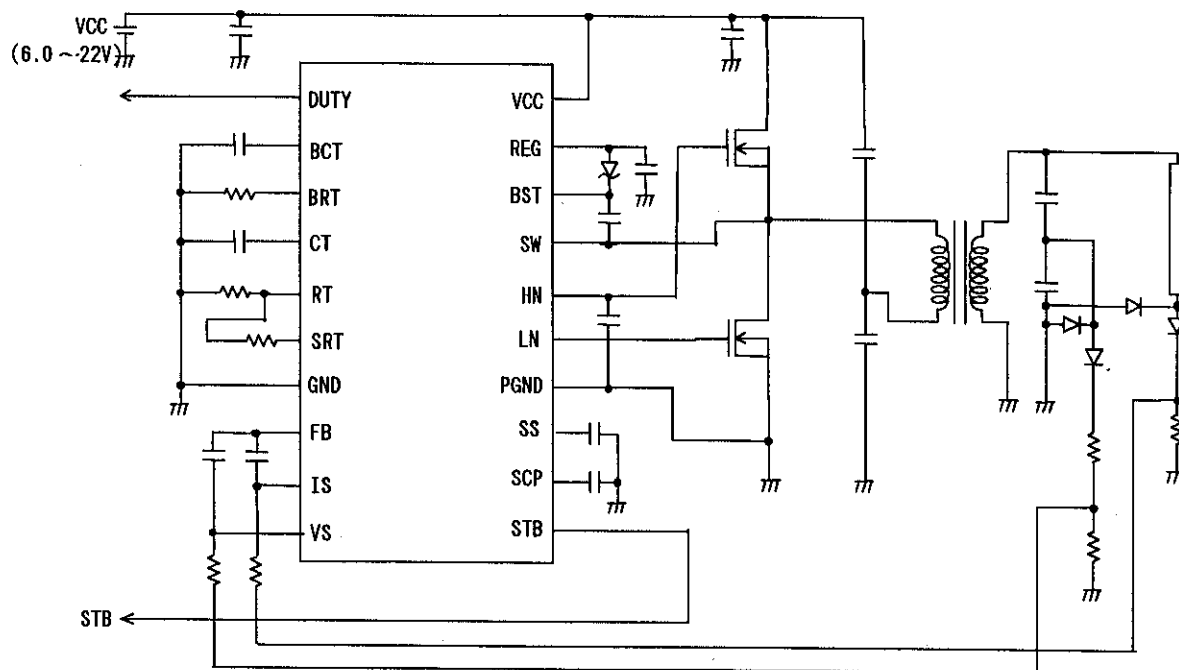


図-2

## ● タイミングチャート図

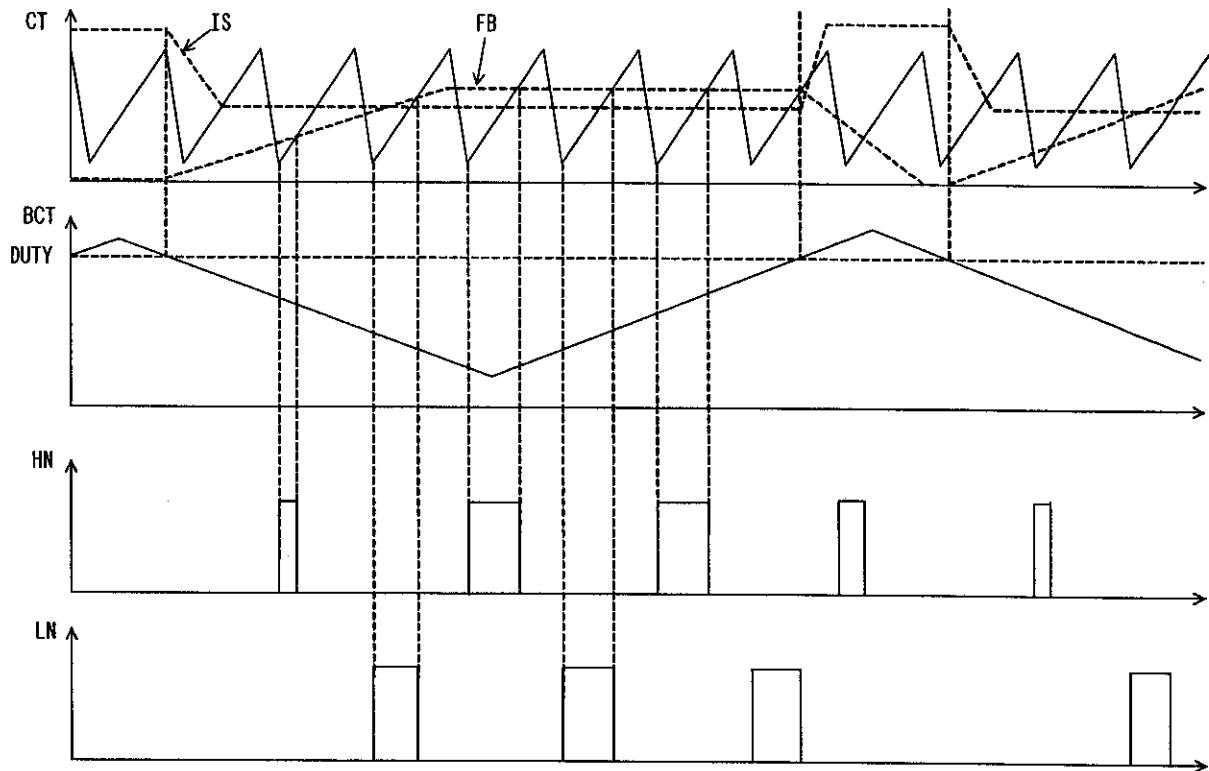
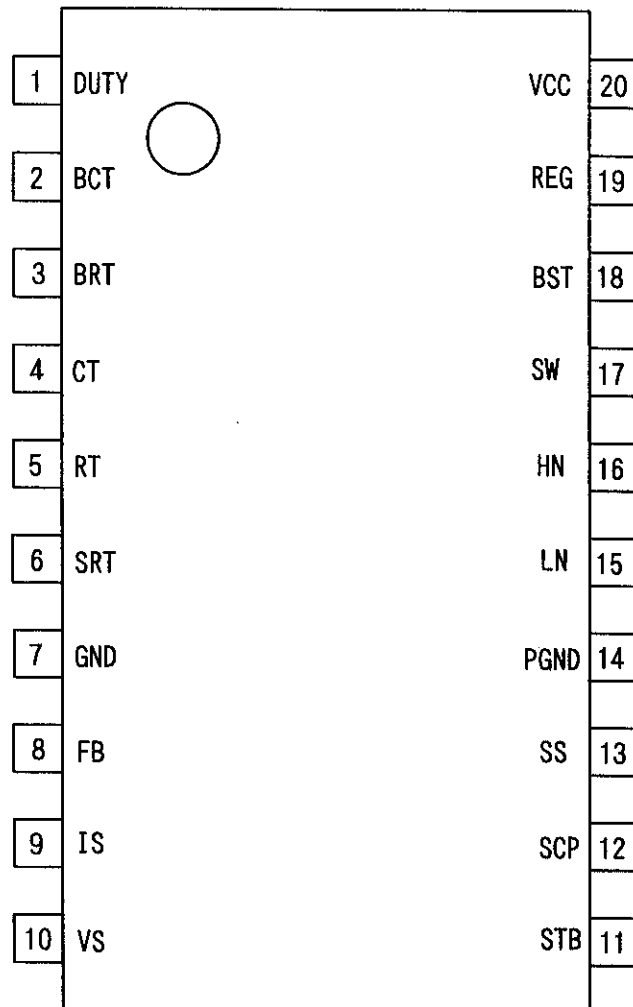


図-3

## ●ピン配置図



TOP VIEW

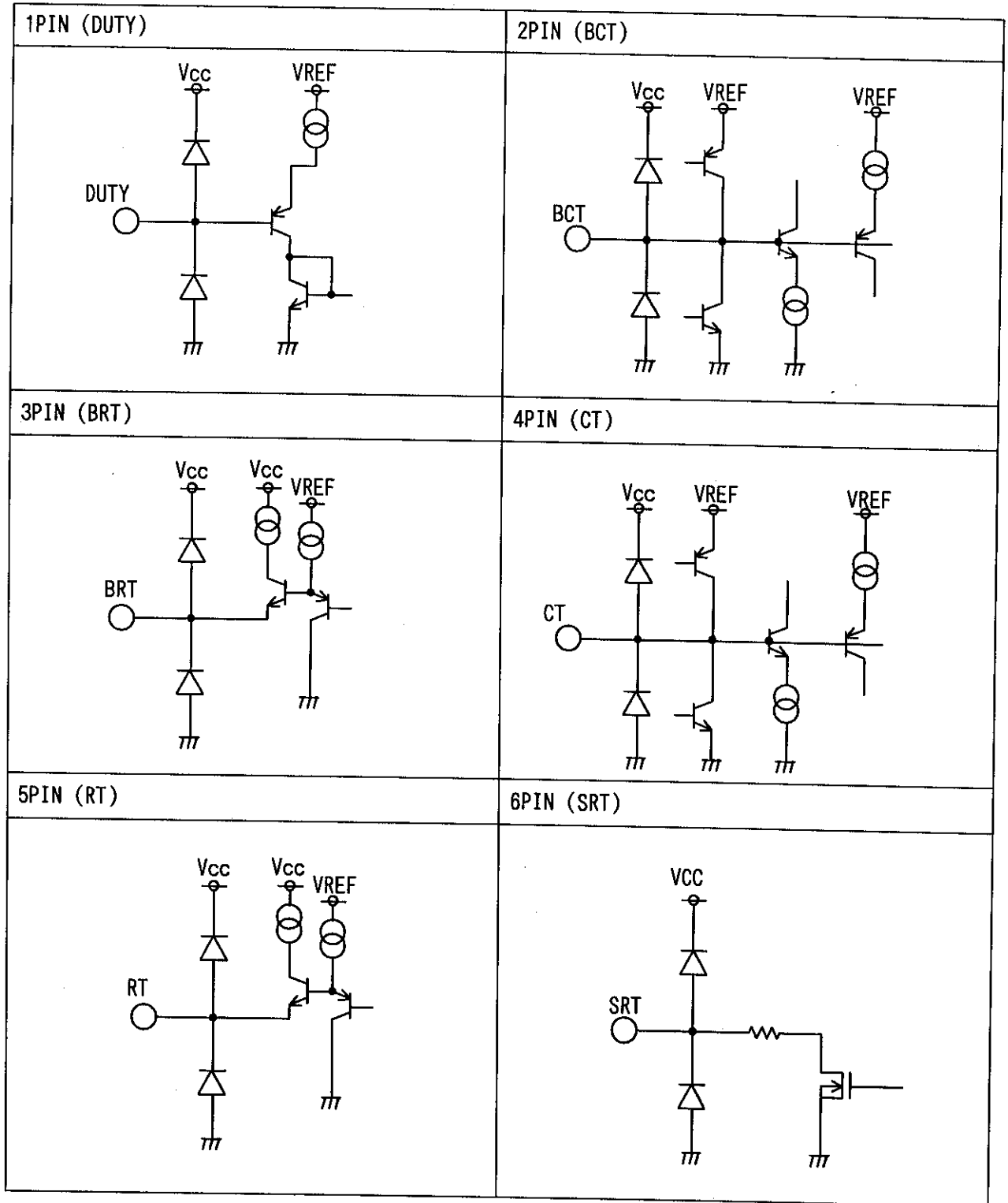
図-4

**●各端子説明**

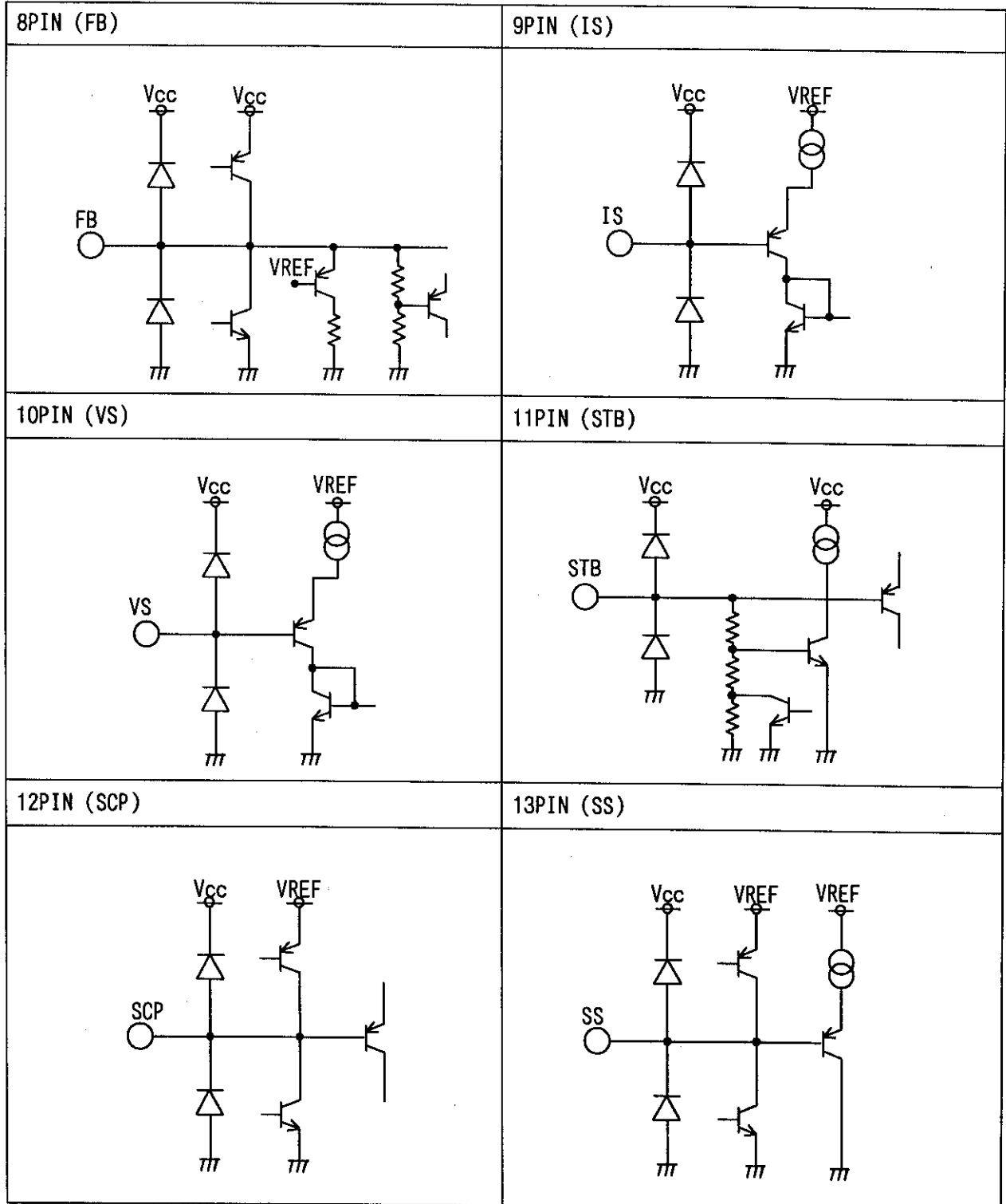
端子番号	端子名	機能
1	DUTY	PWM モードとバーストモードの切り換え端子
2	BCT	BURST OSC 発振周波数設定容量接続端子
3	BRT	BCT 端子の充放電電流設定抵抗接続端子
4	CT	OSC 発振周波数設定容量接続端子
5	RT	CT 端子の充放電電流設定抵抗接続端子
6	SRT	CT 端子の充放電電流設定抵抗接続端子
7	GND	GROUND
8	FB	誤差増幅器出力端子
9	IS	誤差増幅器入力端子①
10	VS	誤差増幅器入力端子②
11	STB	スタンバイスイッチ端子
12	SCP	SCP タイマー設定容量接続端子
13	SS	ソフトスタート設定容量接続端子
14	PGND	外付け FET ドライブ回路 GND 端子
15	LN	外付け FET ドライブ回路出力端子
16	HN	外付け FET ドライブ回路出力端子
17	SW	HN 出力の Low 電圧レール端子
18	BST	HN 出力のブートストラップ入力端子
19	REG	内部レギュレータ出力端子
20	VCC	電源端子



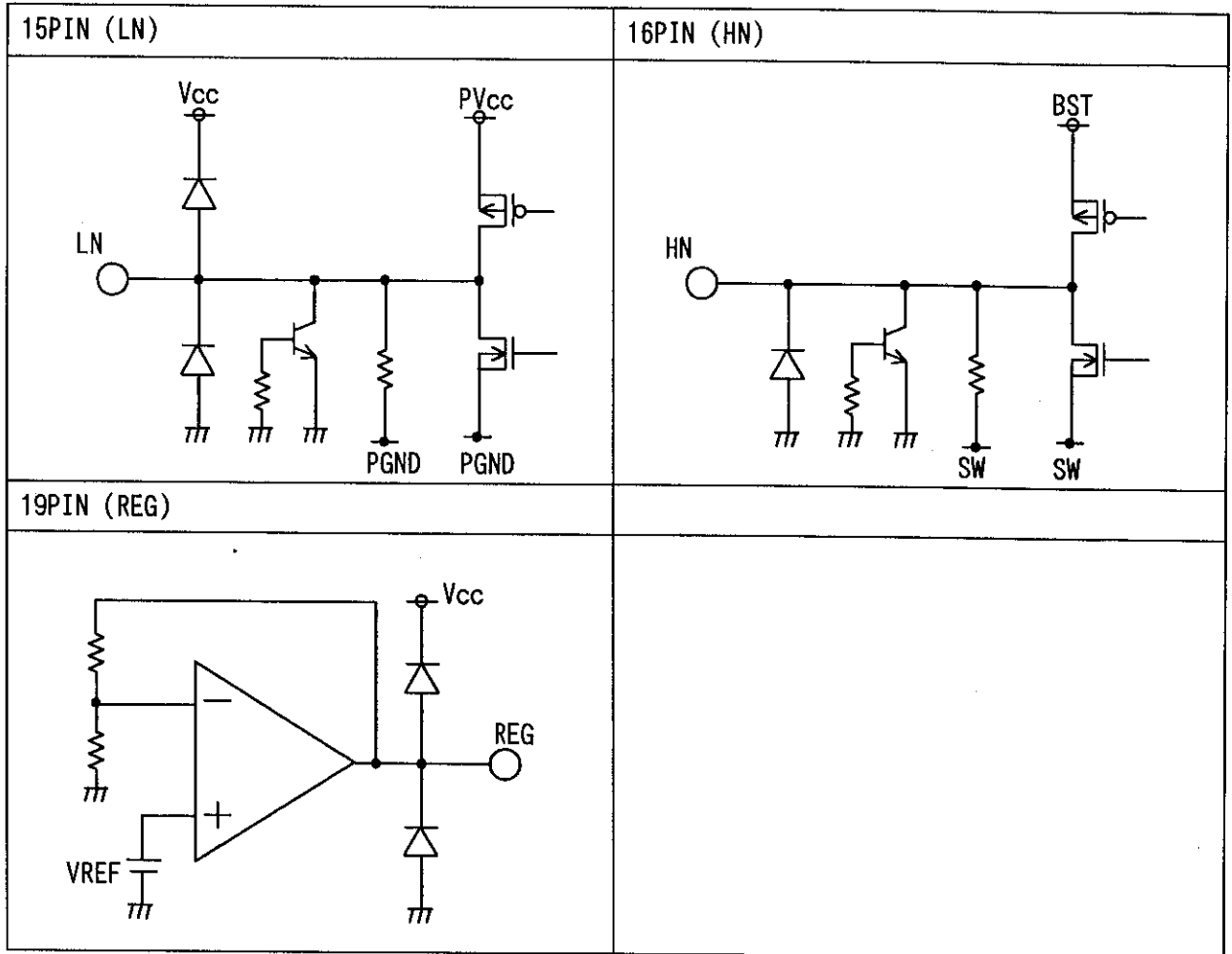
●端子等価回路



●端子等価回路



●端子等価回路



●測定回路図

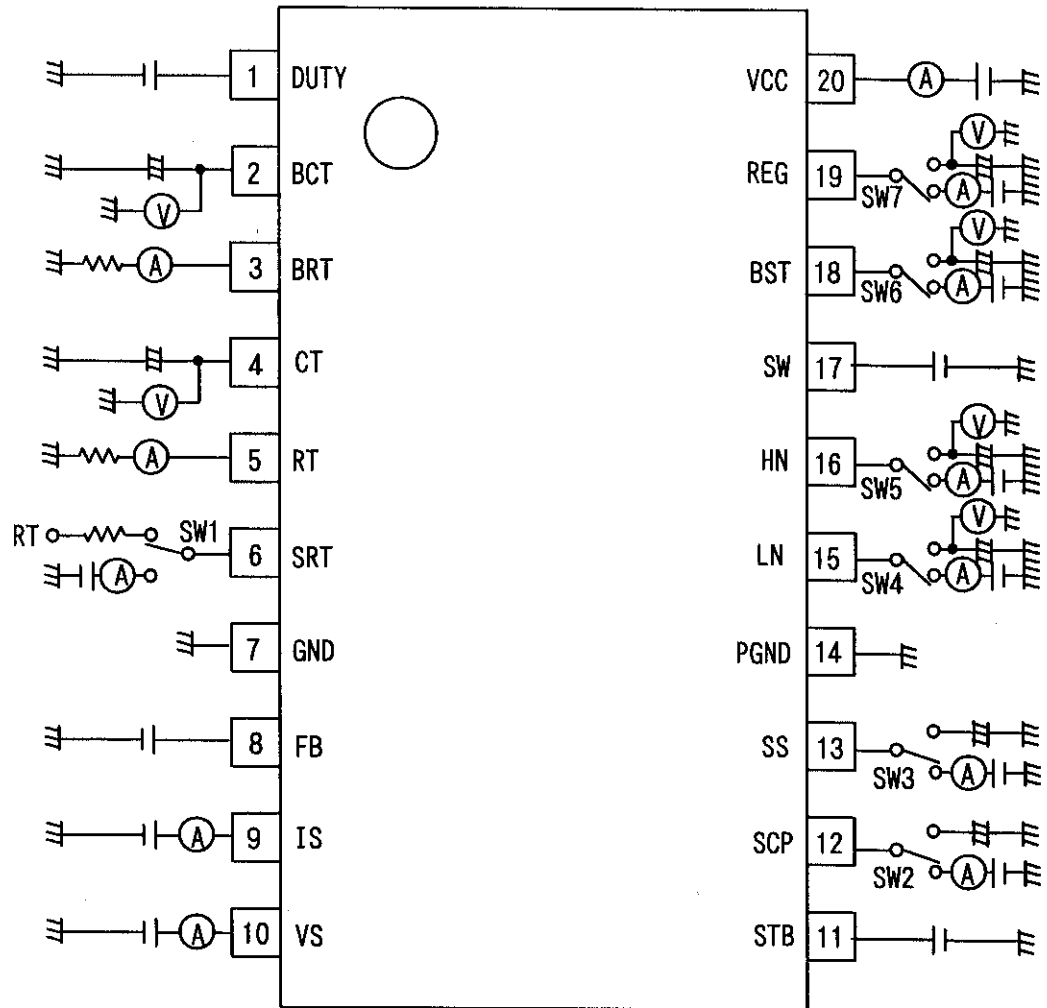


図-5

## ●使用上の注意

1. 応用回路例は、推奨すべきものと確信しておりますが御使用にあたっては下記に示しました注意事項を含め、更に特性の確認を十分にお願ひします。  
その他、外付け回路定数を変更して御使用になる時は静特性のみならず過度特性も含め外付け部品及び当社ICのバラツキ等を考慮して十分なマージンを見て決定してください。
2. 推奨動作範囲について  
推奨動作範囲であれば、動作周囲温度の範囲で回路機能動作が保証されています。  
特性値に関しましては、電気的特性の規格値は保証できませんが、これらの範囲内では特性値の急激な変動はありません
3. ピン間ショート誤装着について  
プリント基板にとりつける際、ICの向きや位置ずれに十分注意して下さい。誤って取り付けた場合、ICが破壊する恐れがあります。また出力間や出力と電源GND間に異物が入るなどしてショートした場合についても破壊の恐れがあります。
4. 強電磁界中の動作について  
強電磁界中でのご使用では、誤動作をする可能性がありますのでご注意下さい。
5. GND端子とPGND端子の電圧差は±0.3V以内になるように使用してください。
6. BD9883FVでは、サーマルシャットダウン回路を内蔵しています。  
チップ温度が、170°C (TYP) になると外付けFETをオフさせます。  
STB端子及び電源の再投入によりラッチ解除します
7. 本製品におきましては品質管理には十分注意を払っておりますが、印加電圧及び動作温度範囲等の絶対最大定格を越えた場合、破壊の可能性があります。  
破壊した場合、ショートモードもしくはオープンモード等、特定できませんので絶対最大定格を越えるような特殊モードが想定される場合、ヒューズを施すよう推奨致します。
8. 外付けFETにつきましては、ドレイン電圧の切り換わり時にドレイン-ゲート間寄生容量等により、ゲート電圧が変動する事がありますので、当社ICのバラツキ等を考慮して十分なマージンを見てFETを選定して下さい。
9. SCPタイマー動作中は、バースト動作（間欠発振）しません。  
(起動時におけるSS端子2.2V以下の時は除く)

10. 本ICはモノリシックICであり、各素子間に素子分離の為のP<sup>+</sup>アイソレーションと、P基板を有しています。このP層と各素子のN層とでP-N接合が形成され、各種の寄生素子が構成されます。

例えば、図-6のように、抵抗とトランジスタが端子と接続されている場合、

- 抵抗では、GND > (端子A) の時、トランジスタ (NPN) ではGND > (端子B) の時、P-N接合が寄生ダイオードとして動作します。
- また、トランジスタ (NPN) では、GND > (端子B) の時、前述の寄生ダイオードと近接する他の素子のN層によって寄生のNPNトランジスタが動作します。

ICの構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子にGND (P基板) より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意して下さい。

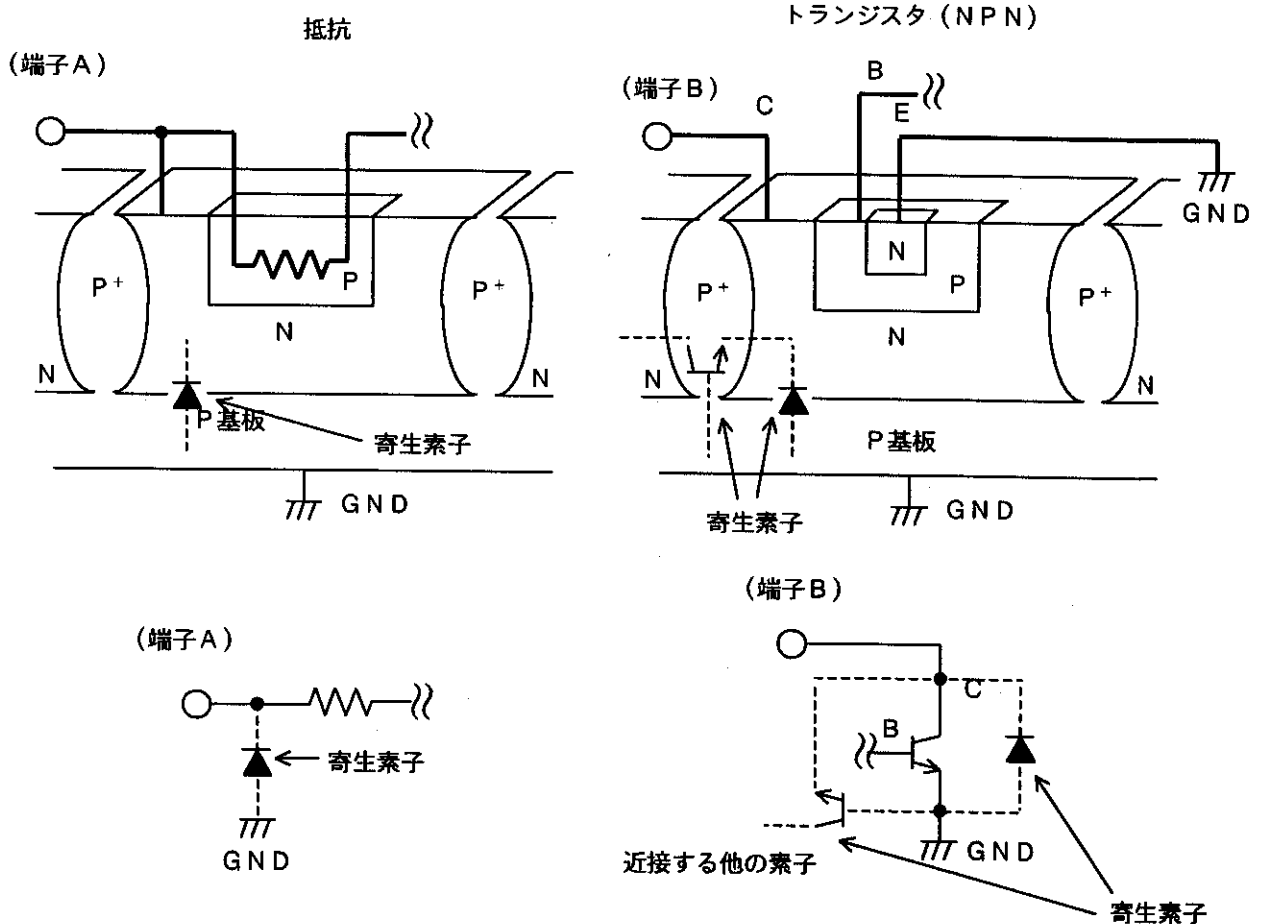


図-6 モノリシックICの簡易構造