



1. 概括描述

EM78P458和EM78P459是采用低功耗、高速COMS工艺的8位单片机。其内部有4k*13位可烧录一次的ROM（OTP-ROM）。因此，用户可以方便地改进完善程序。程序代码可用EMC编程器写入芯片。



2. 功能特点

- 工作电压范围: 2.3V~5.5V
- 工作温度范围: 0°C~70°C(民用级)
-40°C~85°C(工业级)
- 工作频率范围(基于 2 clocks):
 - * 晶体模式: DC ~ 20MHz/2clks,5V; DC ~ 8MHz/2clks,3V
 - * RC 模式: DC ~ 4MHz/2clks,5V; DC ~ 4MHz/2clks,3V
- 低功耗:
 - * 小于 1.5 mA @ 5V/4MHz
 - * 典型值 15 μ A, @ 3V/32KHz
 - * 休眠模式下电流典型值 1 μ A
- 4K \times 13 位片内 ROM
- 84 \times 8 位片内寄存器 (SRAM)
- 2 个双向 I/O 端口
- 8 级堆栈
- 8 位实时定时/计数器(TCC), 其信号源、触发沿可编程选择, 溢出产生中断
- 8 位多路 AD 转换器, 精度达 8 位
- 2 个脉冲宽度调制器 (PWM), 精度达 10 位
- 2 个比较器
- 掉电模式 (SLEEP mode)
- 六个中断源
 - * TCC 溢出中断
 - * 输入引脚状态变化中断 (可从休眠模式中唤醒)
 - * 外部中断
 - * ADC 转换结束中断
 - * PWM 周期匹配结束中断
 - * 比较器输出高电平中断
- 可编程自由运行看门狗定时器 (WDT)
- 8 个 I/O 引脚可编程设置为下拉
- 7 个 I/O 引脚可编程设置为上拉
- 8 个 I/O 引脚可编程设置为漏极开路



- 每个指令周期为两个时钟周期
- 封装类型:
 - * 20 pin DIP 300mil : EM78P458AP
 - * 20 pin SOP 300mil : EM78P458AM
 - * 24 pin skinny DIP 300mil : EM78P459AK
 - * 24 pin SOP 300mil : EM78P459AM
- 电压检测器，检测范围：2.0V±0.15V

3. 引脚分配

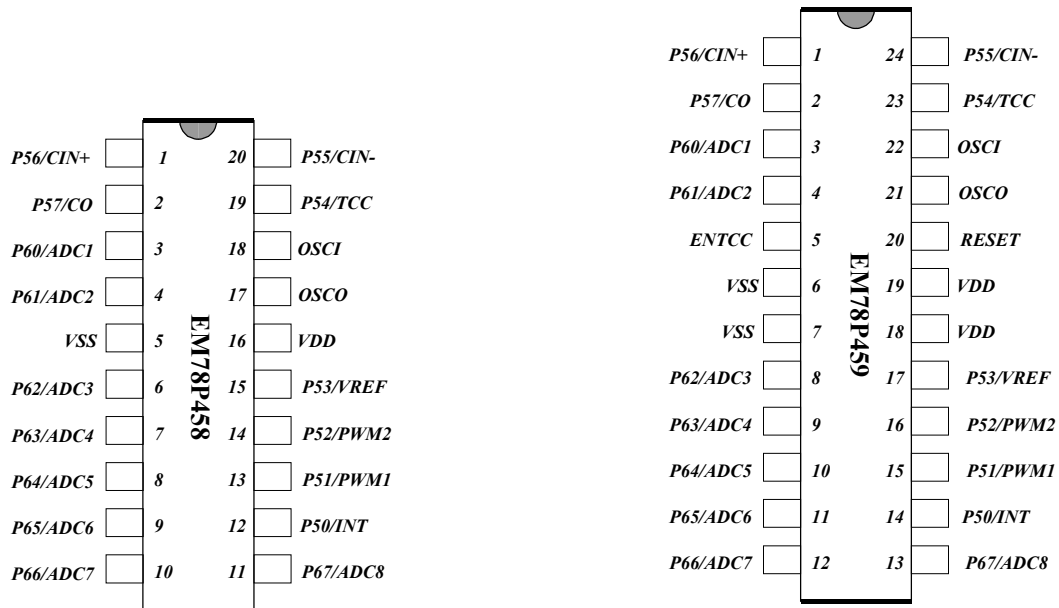


图 1 引脚分配

表 1 EM78P458 引脚说明

符号	引脚位置	类型	功能描述
VDD	16	-	电源
OSCI	18	I	* XTAL 模式：晶体或外部时钟输入 * RC 模式：RC 振荡器输入
OSCO	17	O	*XTAL 模式：晶振输出 *RC type：周期为1个指令周期的时钟输出 * 外部时钟信号输入
P50	12	I	* 通用输入引脚。 * 上电复位后设置为默认值。
P51 ~ P57	13~15, 19, 20, 1, 2	I/O	* 通用I/O引脚 * 上电复位后设置为默认值。
P60 ~ P67	3, 4, 6~11	I/O	* 通用I/O引脚。 * 上电复位后设置为默认值。
INT	12	I	* 下降沿触发的外部中断引脚。
ADC1~ADC8	3, 4, 6 ~ 11	I	* AD转换器。 * 由AD-CMPCON (IOCA0)<2:4>设置。



PWM1, PWM2	13, 14	0	* 脉宽调制输出. * 由 PWMCON (IOC51)<6, 7>设置
VREF	15	I	* ADC外部参考电压 * 由 AD-CMPCON (IOCA0)<7>设置.
CIN-, CIN+, CO	20, 1, 2	I 0	* “-“ ->比较器的输入引脚 Vin- . * “+” -> 比较器的输入引脚 Vin+. * 比较器的输出引脚 CO . * 由AD-CMPCON (IOCA0) <5, 6>设置
TCC	19	I	* 斯密特触发的时钟/计数器输入, 如果不用必须接 VDD 或 VSS .
VSS	5	-	电源的地.

表 2 EM78P459 引脚说明

符号	引脚位置.	类型	功能描述
VDD	19, 18	-	电源
OSCI	22	I	* XTAL 模式: 晶体或外部时钟输入 * RC 模式: RC 振荡器输入
OSCO	21	0	*XTAL 模式: 晶振输出 *RC type: 周期为1个指令周期的时钟输出 * 外部时钟信号输入
P50	14	I	* 通用输入引脚. * 上电复位后设置为默认值.
P51 ~ P57	15~17, 23, 24 1, 2	I/O	* 通用I/O引脚 * 上电复位后设置为默认值.
P60 ~ P67	3, 4, 8~13	I/O	* 通用I/O引脚. * 上电复位后设置为默认值.
INT	14	I	* 下降沿触发的外部中断引脚.
ADC1~ADC8	3, 4, 8~13	I	* AD转换器. * 由AD-CMPCON (IOCA0)<2:4>设置.
PWM1, PWM2	15, 16	0	* 脉宽调制输出. * 由 PWMCON (IOC51)<6, 7>设置
VREF	17	I	* ADC外部参考电压 * 由 AD-CMPCON (IOCA0)<7>设置.
CIN-, CIN+, CO	24, 1, 2	I	* “-“ ->比较器的输入引脚 Vin- . * “+” -> 比较器的输入引脚 Vin+. * 比较器的输出引脚 CO . * 由AD-CMPCON (IOCA0) <5, 6>设置
/RESET	20	I	* 若持续在逻辑低, 系统复位. * 当引脚的状态改变时系统可以从休眠模式中唤醒 * 通常情况下 /RESET/Vpp引脚的电压必须低于 Vdd . * 使用该引脚有上拉功能.
TCC	23	I	* 斯密特触发的时钟/计数器输入, 如果不用必须接 VDD 或 VSS
ENTCC	5	I	1: 使能 TCC; 0: 禁止 TCC.
VSS	6, 7	-	电源的地.

4. 功能框图

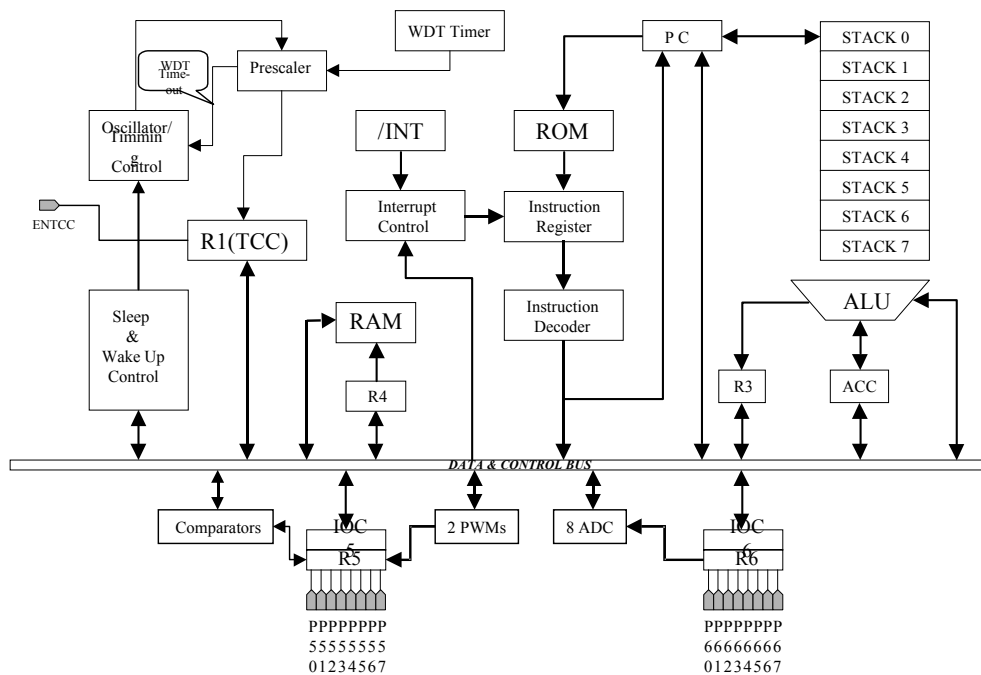


图 2 EM78P458/459 功能框图

4.1 操作寄存器

1. R0(间接寻址寄存器)

R0不是一个实际存在的寄存器，只在间接寻址中使用。任何将R0当作寄存器的指令实际上存取由R4(RAM选择寄存器)指向的RAM内容。

2. R1(TCC)

- 由TCC 引脚上的信号边沿或指令周期时钟触发加1 操作
- 由CONT 寄存器第4、5 位决定触发信号源
- 可读写

3. R2(程序计数器 PC) 和堆栈

- R2 与硬件堆栈为12 位宽，结构如图4 所示。
- 产生 $4K \times 13$ 位片内OTP ROM 地址以获取对应程序指令代码。一个程序页为1K字长。
- 复位后R2 所有位均清0。

- JMP 指令直接装载R2 低10 位值，因此JMP 指令跳转范围为一个程序页面内。
- CALL 指令先将PC+1 入栈，而后装载R2 低10 位值，因此子程序入口地址限在同一页面内。
- RET、RETI、RETL 指令将栈顶数据装入PC。
- “ADD R2, A” 允许将一有关地址加到当前PC 上，但同时PC 第9、10 位将被清0。
- “MOV R2, A” 将A 寄存器中的8 位地址装入PC 低8 位，PC 第9、10 位被清0。
- 对PC (R2) 进行直接操作指令如 “MOV R2, A” 、 “ADD R2, A” 、 “BC R2, 0” 都将导致PC 之第9 及第10 位 (A9、A8) 被清零，因此此类情况产生的任何跳转都限定在同一页面的前256 个地址
- 执行CALL、RET、JMP 等间接修改R2 内容的指令时，R2 的最高两位由状态寄存器R3 的PS0、PS1 装入。
- 除改变R2 内容的指令需要2 个指令周期外，所有指令都是单周期 (fclk/2) 。

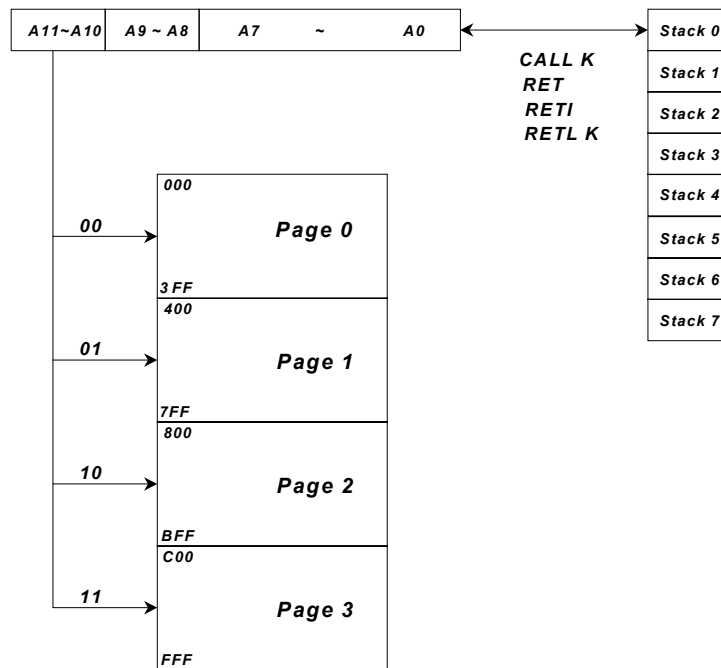


图 3 程序计数器组成

4. R3 (状态寄存器)

7	6	5	4	3	2	1	0
CMPOUT	PS1	PS0	T	P	Z	DC	C

- 第 7 位 (CMPOUT) 比较器结果。
- 第 6 位 (PS1)、第 5 位 (PS0) 程序 面选 位，用于选 一个程序寄存器 面。当执行 CALL、JMP 等 接修改 R2 内容的指令时，这两位被 入 R2 最高两位以选 所需 面。要注意的是，执行 RET、RETL、RETI 指令并不需要对 PS0、PS1 操作，因 STACK 与 PC 位数相同，出 单元直接移入 PC。故执行这些指令后，不管 PS0、PS1 内容是什么，程序都返回至原 用处。

PS1	PS0	Program memory page [Address]
0	0	Page 0 [000-3FF]
0	1	Page 1 [400-7FF]
1	0	Page 2 [800-BFF]
1	1	Page 3 [C00-FFF]

- 第 4 位 (T) 溢出位，执行 SLEEP 或 WDTC 指令或上 后置 1，WDT 溢出时清 0。
- 第 3 位 (P) 低功耗位，执行 WDTC 指令或上 后置 1，执行 SLEEP 指令后清 0。
- 第 2 位 (Z) 零 志位，当算术 算或逻辑 算 果位 0 时 位置 1。
- 第 1 位 (DC) 助 位 志。
- 第 0 位 (C) 位 志。

5. R4 (RAM 选择寄存器)

- 第 0~5 位在 接 址方式中用于选 RAM 寄存器 (00~3F)。
- 第 6 位用于选 RAM 面 0 或 RAM 面 1。
- 第 7 位 通用 写位。
- 参 4 所示数据存 器 构。

6. R5 ~ R6 (端口 5 ~ 端口 6)

- R5 和 R6 是 I/O 口寄存器。

7. R7 ~ R8

- 8 位通用寄存器。

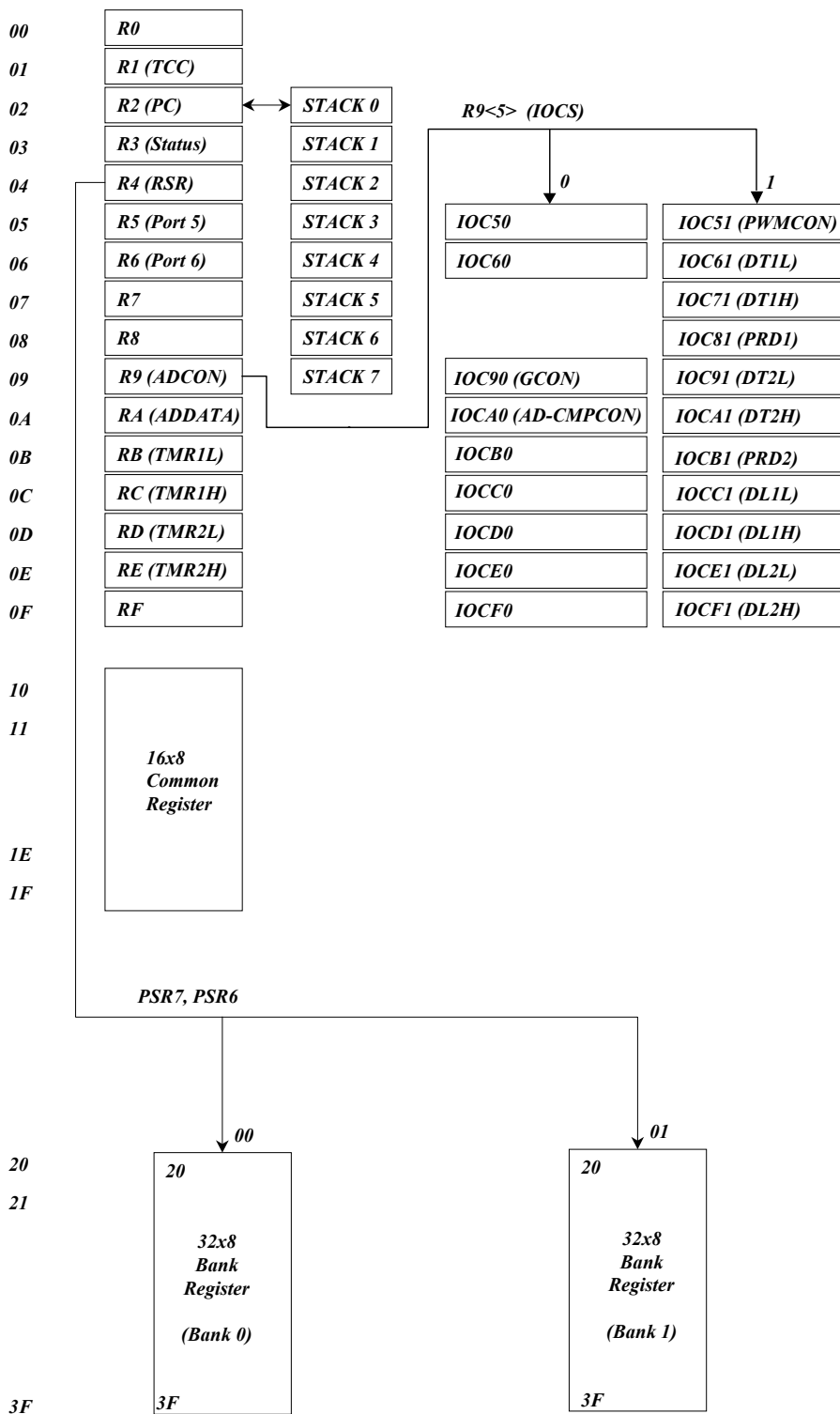


图 4 数据寄存器组成

8. R9 (ADCON: AD 转换控制)

7	6	5	4	3	2	1	0
-	-	I0CS	ADRUN	ADPD	ADIS2	ADIS1	ADIS0

•第 7、6 位未用，读出为 0。Bit 7:Bit 6 Unemployed, read as '0';

• 第5 位 (I0CS) 选择输入输出寄存器段:

为 1 则选择段 1 (I0C51~I0CF1)，为 0 则选择段

•第 4 位 (ADRUN) ADC 开始运行位。该位被软件置 1 则 AD 转换开始。转换结束后，该位被硬件清 0，但不可以软件清 0。

•第 3 位 (ADPD) ADC 低功耗模式位。该位为 1 表 ADC 处与工作状态，为 0 则关闭 ADC 参考电阻使其进入低功耗状态（尽管此时 CPU 可能仍在工作）。

• 第2 位~第0 位 (ADIS2~ADIS0) 模拟输入选择

000 = AN0;

001 = AN1;

010 = AN2;

011 = AN3;

100 = AN4;

101 = AN5;

110 = AN6;

111 = AN7;

只有在 ADIF 和 ADRUN 均为 0 时才可修改这 3 位。

9. RA (ADDATA: AD 转换结果)

AD 转换结束后，结果送入ADDATA，START/END 位清0，ADIF 置1

10. RB

一个8位通用寄存器。

11. RC

一个两位寄存器，BIT0 与BIT1 可用。

12. RD

一个8位通用寄存器。

13. RE



一个两位寄存器，BIT0 与BIT1 可用。

14. RF (中断状态寄存器)

7	6	5	4	3	2	1	0
-	CMPIF	PWM2IF	PWM1IF	ADIF	EXIF	ICIF	TCIF

1 表示有中断请求，0 表示没有。

- 第 0 位 (TCIF) TCC 溢出中断标志。TCC 溢出时置 1，软件清 0。
- 第 1 位 (ICIF) P6 口输入变化中断标志。P6 口输入变化时置 1，软件清 0。
- 第 2 位 (EXIF) 外部中断标志。当/INT 引脚发生下降沿时置 1，软件清 0。
- 第 3 位 (ADIF) AD 转换结束标志。AD 转换结束则置 1，软件清 0。
- 第 4 位 (PWM1IF) PWM1 中断标志。达到设定周期则置 1，软件清 0。
- 第 5 位 (PWM2IF) PWM2 中断标志。达到设定周期则置 1，软件清 0。
- 第 6 位 (CMPIF) 比较器中断标志。比较器输出变化则置 1，软件清 0。
- 第 7 位未使用，读出为 0。
- RF 可软件清 0，但不能软件置 1。
- IOCF0 位中断屏蔽寄存器。
- 注意读 RF 的结果为 RF 和 IOCF0 相与的结果。

15. R10 ~ R3F

- 都是 8 位通用寄存器。

4.2 特殊功能寄存器

1. A (累加器)

用于内部数据传输，或指令操作数保持。不可寻址。

2. CONT (控制寄存器)

7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---



INTE	INT	TS	TE	PAB	PSR2	PSR1	PSR0
------	-----	----	----	-----	------	------	------

•第 0 位~第 2 位 (PSR0~PSR2) TCC/WDT 预分频位.

PSR2	PSR1	PSR0	TCC Rate	WDT Rate
0	0	0	1:2	1:1
0	0	1	1:4	1:2
0	1	0	1:8	1:4
0	1	1	1:16	1:8
1	0	0	1:32	1:16
1	0	1	1:64	1:32
1	1	0	1:128	1:64
1	1	1	1:256	1:128

•第 3 位 (PAB0) 预分频器分配位

为 0 分给 TCC

为 1 分给 WDT

•第 4 位 (TE) TCC 信号边沿选择位

为 0 表示 TCC 引脚信号发生由低到高变化时 TCC 加 1,

为 1 表示高到低变化加 1。

•第 5 位 (TS) TCC 信号源选择位

0 表示为内部指令周期时钟, 如果 P54 当 I/O 口用时, TS 必须为 0。

1 表示为外部输入信号。

•第 6 位 (INT) 中断允许标志。

0 表示已由 DISI 指令或硬件中断屏蔽中断,

1 表示已由 ENI 指令或 RETI 指令允许中断。

•第 7 位 (INTE) 外部中断信号边沿选择位。

0 表示由 INT 引脚信号上升沿引起中断,

1 表示由下降沿引起。

•CONT 寄存器可读写。

3. IOC50 ~ IOC60 (I/O 端口控制寄存器)

•1 定义对 I/O 引脚 高阻状 , 0 定义其 出

•IOC50 和 IOC60 寄存器可读写。

4. IOC90 (GCON: I/O 端口结构和 ADC 控制)

7	6	5	4	3	2	1	0
OP2E	OP1E	G22	G21	G20	G12	G11	G10

- **第 7 位 (OP2E)** 增益放大器控制。该放大器由 P64 输入，输出接至 8 选 1 模拟开关。

为 0 时 OP2 关闭，输入信号由旁路进入 ADC。

为 1 时 OP2 打开。

- **第 6 位 (OP1E)** 增益放大器控制。该放大器由 P60 输入，输出接至 8 选 1 模拟开关。

为 0 时 OP1 关闭，输入信号由旁路进入 ADC。

为 1 时 OP1 打开。

- **第 5~3 位 (G22~G20)** OP2 增益选择。

000 = IS × 1 (默认值);

001 = IS × 2;

010 = IS × 4;

011 = IS × 8;

100 = IS × 16;

101 = IS × 32;

说明: IS = 输入信号

- **第 2~0 位 (G12~G10)** OP1 增益选择。

000 = IS × 1 (默认值);

001 = IS × 2;

010 = IS × 4;

011 = IS × 8;

100 = IS × 16;

101 = IS × 32;

说明: IS = 输入信号

5. IOCA0 (AD-CMPCON):

7	6	5	4	3	2	1	0
VREFS	CE	COE	IMS2	IMS1	IMS0	CKR1	CKR0

- **第 7 位** 为 ADC 参考电压选择位

为 0 时以工作电压为参考电压，

为 1 时以引脚 P53/VREF 上电压为参考。

- **第 6 位** 比 器使能位

0 比 器 (默 值) ，

1 打比器。

•第 5 位比较器功能选择位

当 CE=1 时, CODE 为 0 时比较器用作运算放大器,
为 1 时当作比较器。

•第 4~2 位 (IMS2~IMS0) 输入模式选择、ADC 结构定义位。

下表描述了如何定义 P6 口各引脚特性

表 3 AD 结构控制位功能

IMS2:IMS0	P60	P61	P62	P63	P64	P65	P66	P67
000	A	D	D	D	D	D	D	D
001	A	A	D	D	D	D	D	D
010	A	A	A	D	D	D	D	D
011	A	A	A	A	D	D	D	D
100	A	A	A	A	A	D	D	D
101	A	A	A	A	A	A	D	D
110	A	A	A	A	A	A	A	D
111	A	A	A	A	A	A	A	A

•第 1~0 位 (CKR1~CKR0) ADC 时钟分频数。

00=1: 4 (默认值)

01=1: 16

10=1: 64

11=1: WDT ring 的振荡频率。

6. IOCB0 (下拉控制寄存器)

7	6	5	4	3	2	1	0
/PD7	/PD6	/PD5	/PD4	/PD3	/PD2	/PD1	/PD0

•第 0~7 位分别控制 P60~P67 引脚的内部下拉功能。

0: 使能内部下拉

1: 禁止。

• IOCB0 寄存器可读写

7. IOCC0 (漏极开路控制寄存器)

7	6	5	4	3	2	1	0
/OD7	/OD6	/OD5	/OD4	/OD3	/OD2	/OD1	/OD0

•第 0~7 位分别控制 P64~P67、P51、P52、P54、P57 引脚的漏极开路功能。

0: 使能

1: 禁止。



- IOCC0 寄存器可读写。

8. IOCD0 (上拉控制寄存器)

7	6	5	4	3	2	1	0
/PH7	/PH6	/PH5	-	/PH3	/PH2	/PH1	/PH0

第0~3 位分别控制P60~P63;

第5~7 位分别控制P53、P55、P56 引脚内部上拉功能;

第4 位未使用。

- IOCD0 寄存器可 写

9. IOCE0 (WDT 控制寄存器)

7	6	5	4	3	2	1	0
WDTE	EIS	-	-	-	-	-	-

•第 7 位 (WDTE) WDT 使能控制位, 0 为禁止, 1 为使能。WDTE 可读写。

•第 6 位 (EIS) P50 引脚功能定义位。0 表示为 P50, 且只能为输入。1 表示为外部中断输入引脚/INT, 此时引脚必须设置为输入状态, 当 EIS 为 0 时, /INT 通道被屏蔽。为 1 时, /INT 引脚的状态也可由 P5 端口读取。IOCE0 可读写。

•第 0~5 位未使用。

10. IOCF0 (中断屏蔽寄存器)

7	6	5	4	3	2	1	0
-	CMP1E	PWM2IE	PWM1IE	ADIE	EXIE	ICIE	TCIE

• 第 0 位 0 (TCIE) TCIF 中断使能位。

• 第 1 位(ICIE) ICIF 中断使能位

• 第 2 位(EXIE) EXIF 中断使能位

• 第 3 位 (ADIE) ADIF 中断使能位

• 第 4 位(PWM1IE) PWM1IE 中断使能位

• 第 5 位(PWM2IE) PWM2IE 中断使能位

• 第 6 位(CMP1E) CMP1E 中断使能位

1: 允许中断

0: 禁止中断.

• 第 7 位: 未使用

IOCF0 可 写。

的中断允 由 ENI 指令完成, 中断禁止 由 DISI 指令完成。IOCF0 控制各个中断源的允 、禁止

11. IOC51 (PWMCON):

7	6	5	4	3	2	1	0
PWM2E	PWM1E	T2EN	T1EN	T2P1	T2P0	T1P1	T1P0

•第7位 (PWM2E) PWM2 使能位。为0时PWM2 关闭(默认值)，对应引脚意义为P52；为1时PWM2 打开，对应引脚自动为输出模式。

•第6位 (PWM1E) PWM1 使能位。为0时PWM1 关闭(默认值)，对应引脚意义为P51；为1时PWM1 打开，对应引脚自动为输出模式。

•第5位 (T2EN) TMR2 使能位。为0时TMR2 关闭，为1时TMR2 打开。

•第4位 (T1EN) TMR1 使能位。为0时TMR1 关闭，为1时TMR1 打开。

•第3~2位 (T2P1~T2P0) TMR2 分频系数选择位。

T2P1	T2P0	Prescale
0	0	1:2(Default)
0	1	1:8
1	0	1:32
1	1	1:64

•第1~0位 (T1P1~T1P0) TMR1 分频系数选择位

T1P1	T1P0	Prescale
0	0	1:2(Default)
0	1	1:8
1	0	1:32
1	1	1:64

12. IOC61 (DT1L: PWN1 占空比低8位(Bit 7 ~ Bit 0))

保持PWM1 输出为高电平的一特殊值。当TMR1 的值与其相等时输出才变为低。

13. IOC71 (DT1H: PWN1 占空比高两位(Bit 1 ~ Bit 0))

7	6	5	4	3	2	1	0
CALI1	SIGN1	VOF1[2]	VOF1[1]	VOF1[0]	-	PWM1[9]	PWM1[8]

•第7位 (CALI1) 校准使能位。0 为禁止，1 为使能。

•第6位 (SIGN1) 补偿电压极性选择位。0 为负，1 为正。

•第5~3位 (VOF1[2]~VOF1[0]) 补偿电压位

•第1~0位 (PWM1[9]~PWM1[8]) PWM1 占空比高2位。

第2位未使用。

14. IOC81 (PRD1: PWM1 的周期):

其内容为PWM1的周期。

15. IOC91 (DT2L: PWM2 占空比低8位(Bit 7 ~ Bit 0))

保持PWM1 输出为高电平的一特殊值。当TMR1 的值与其相等时输出才变为低。

16. IOCA1 (DT2H: PWM2 占空比高 8 位(Bit 1 ~ Bit 0))

7	6	5	4	3	2	1	0
CALI2	SIGN2	VOF2[2]	VOF2[1]	VOF2[0]	-	PWM2[9]	PWM2[8]

- 第7 位 (CALI1) 校准使能位。0 为禁止, 1 为使能。
 - 第6 位 (SIGN1) 补偿电压极性选择位。0 为负, 1 为正。
 - 第5~3 位 (VOF1[2]~VOF1[0]) 补偿电压位
 - 第1~0 位 (PWM1[9]~PWM1[8]) PWM1 占空比高 2 位。
- 第2 位未使用。

17. IOCB1 (PRD2: PWM2 的周期)

其内容为PWM1的周期。

18. IOCC1 (DL1L: PWM1 占空比锁存器低 8 位(Bit 7 ~ Bit 0))

其内容只读。

19. IOCD1 (DL1H: PWM1 占空比锁存器高 2 位(Bit 1 ~ Bit 0))

其内容只读。

20. IOCE1 (DL2L: PWM2 占空比锁存器低 8 位(Bit 7 ~ Bit 0))

其内容只读。

21. IOCF1 (DL2H: PWM2 占空比锁存器高 2 位(Bit 1 ~ Bit 0))

其内容只读。

4.3 TCC/WDT 和预除器

对于TCC 或WDT 有一个8 位寄存器做预分频器。在同一时间它只能分配给其中一方, 这由CONT 寄

寄存器的PAB位决定。PSR0~PSR2确定分频系数。若分配给TCC，则每次写TCC操作均将预分频器清0。若分配给WDT，则WDT和预分频器均在执行WDTC和SLEP指令时清0。TCC/WDT电路框图如图5所示。

R1 (TCC) 为8位定时器/计数器。TCC时钟源可为内部时钟或外部时钟(由TCC引脚输入，触发沿可选择)。如果是内部时钟，每个指令周期TCC加1(无预分频器)。由图5可知，指令周期是2个还是4个时钟周期由代码选择寄存器CLKS位决定。CLKS=0则CLK=Fosc/2，CLKS=1则CLK=Fosc/4。如果是外部时钟，则TCC由外部信号边沿触发。WDT是一个自由运行的片内RC振荡器。当振荡驱动器关闭后，WDT依然运行，如在休眠模式下即如此。WDT溢出将引起复位(若WDT使能)。在正常工作时，WDT可由软件设置IOCE0的WDTE位来使能或禁止。在没有预分频情况下，WDT溢出时间约为18ms。

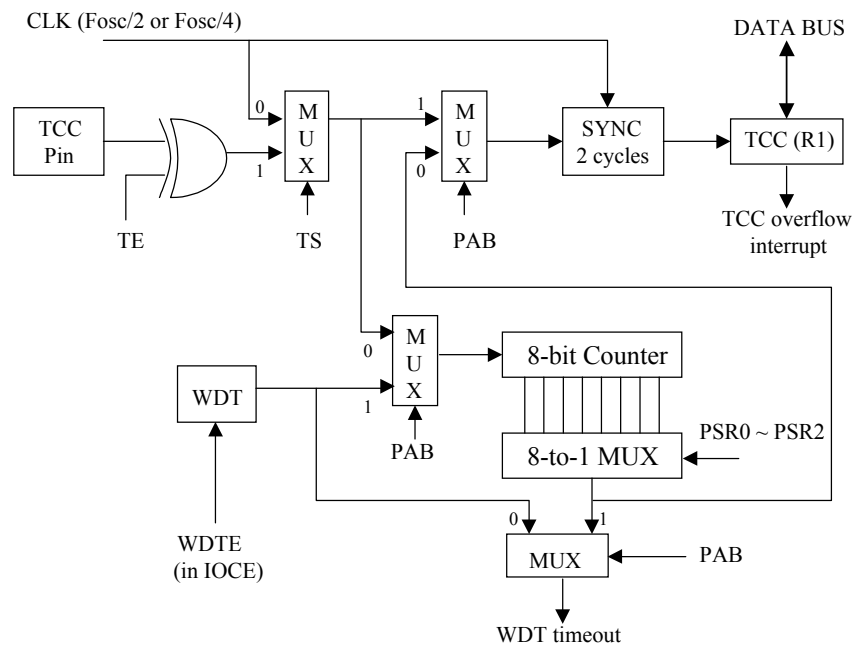
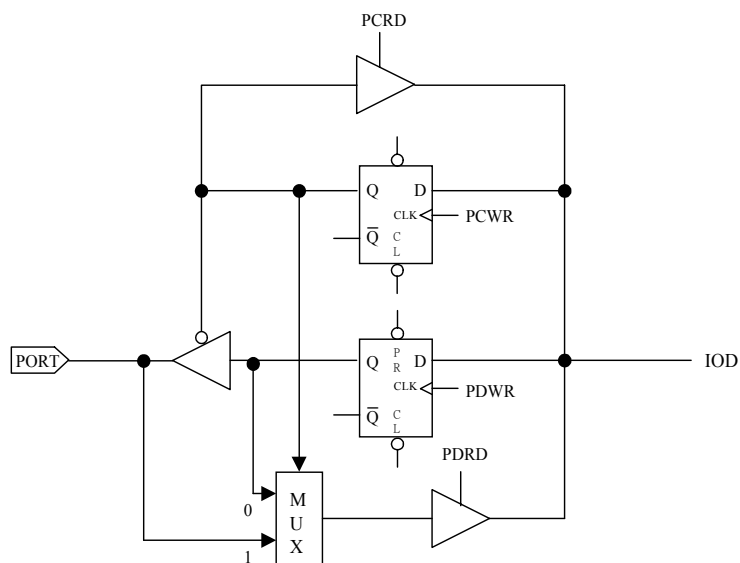


图 5 TCC 及 WDT 框图

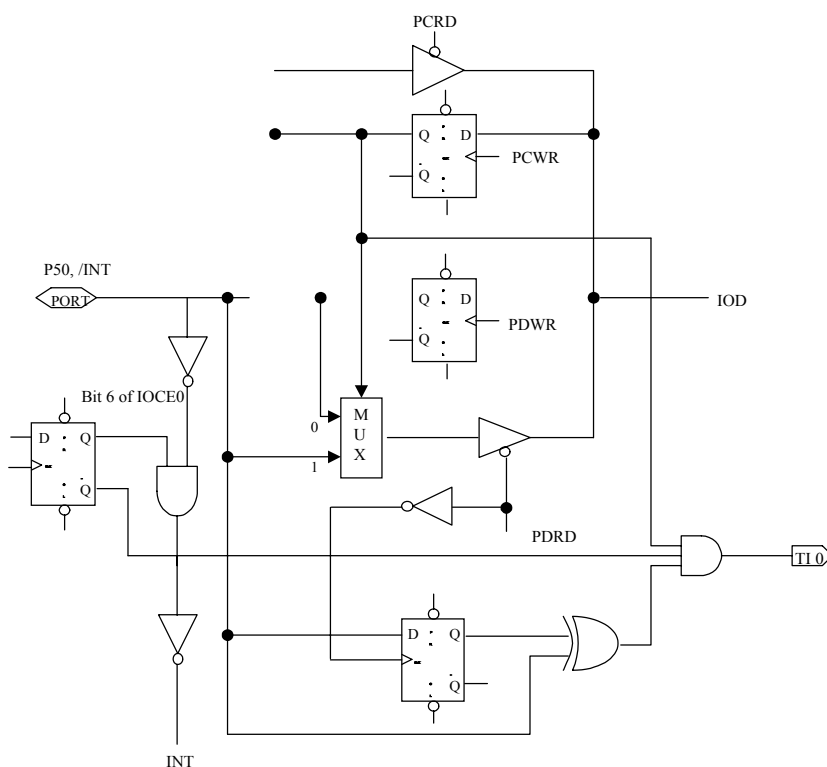
4.4 I/O 端口

PORT5、PORT6 为双向三态I/O 端口。可IOCB0、IOCC0、IOCD0 单独设置各引脚的上拉、下拉、漏极开路功能。PORT6 具有输入状态改变中断(或唤醒)功能。每个I/O 引脚均可由I/O 控制寄存器(IOC50~IOC60)设置为输入或输出。I/O 寄存器和I/O 控制寄存器均可读写。PORT5、PORT6 的I/O 接口电路如图6、7、8 所示



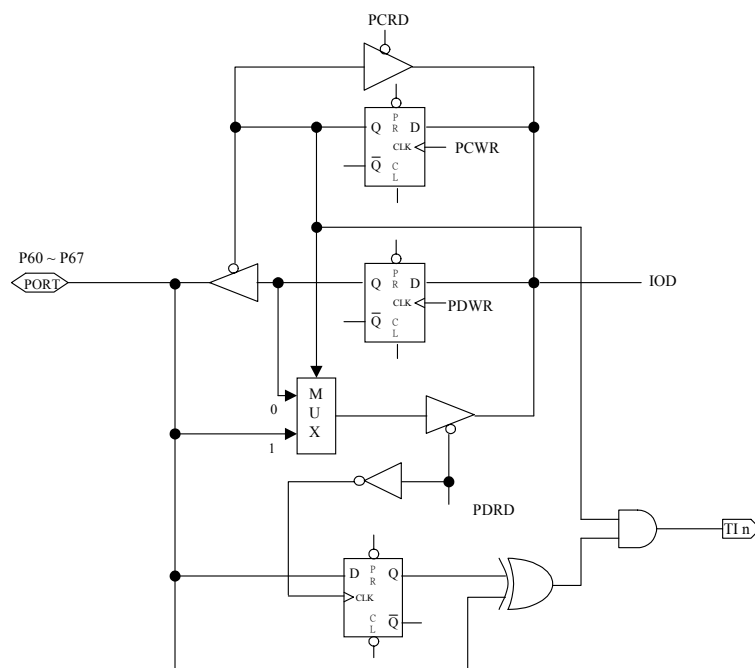
注意: 下拉未标示.

图 6 PORT5 I/O 口及 I/O 口控制寄存器电路



注意: 上拉 (下拉) 和漏极开路未标示.

图 7 PORT5 (INT) 的 I/O 口及 I/O 控制寄存器电路



注意：上拉（下拉）和漏极开路 未标示。

图 8 P60~P67 的 I/O 口及 I/O 口控制寄存器电路

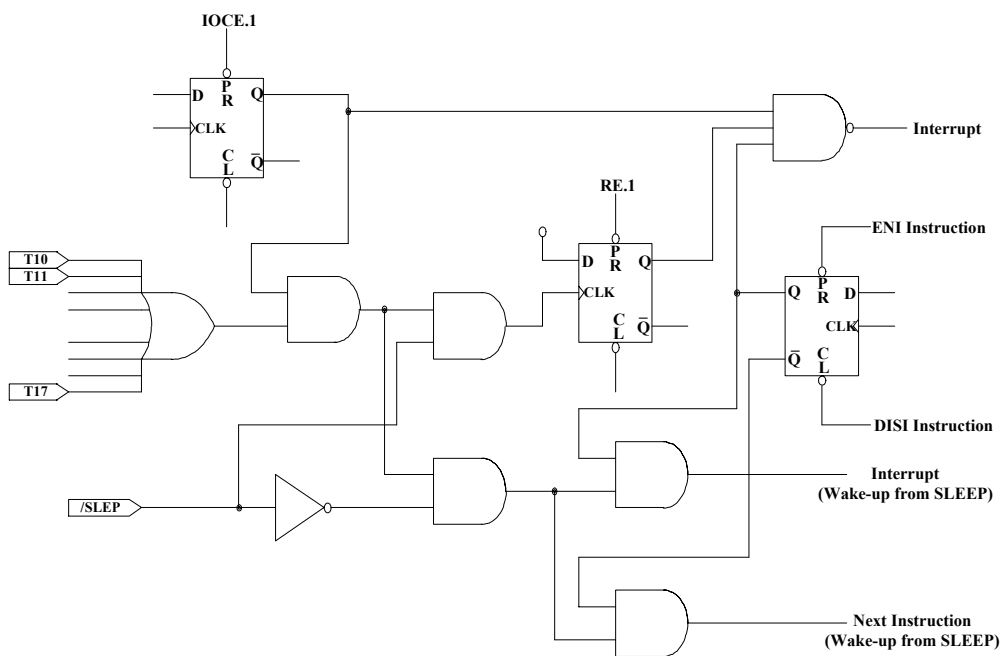


图 9 具有输入变化中断/唤醒功能的 PORT6 口框图

表 4 PORT6 口输入状态改变引起的唤醒/中断功能用法

PORT6口输入状态改变引起的唤醒/中断功能用法	
(I) PORT6口的唤醒功能	(II) PORT6口的中断功能
(a) 休眠 (SLEEP) 前 1. 禁止 WDT 2. 读 I/O Port 6 (MOV R6, R6) 3. 执行 "ENI" 或 "DISI" 4. 使能中断 (Set IOCF0.1) 5. 执行 "SLEP" 指令 (b) 唤醒 (wake-up) 后 1. 若 "ENI" → 中断向量地址 (008H) 2. 若 "DISI" → 执行下一条指令	1. 读 I/O Port 6 (MOV R6, R6) 2. 执行 "ENI" 3. 使能中断 (Set IOCF0.1) 4. 若 Port 6 状态改变 (产生中断) → 中断向量地址 (008H)

4.5 复位和唤醒

1. 复位和唤醒功能

复位由下面情况引起:

- (1) 上电复位
- (2) 引脚输入为低
- (3) WDT 溢出 (若使能)

注意情况1中上电复位或电压检测是由代码选择寄存器使能的, 参见图10。检测到复位后, 系统将保持复位状态18mS (振荡器起振时间)。一旦复位发生, 单片机系统处于如下状态:

- 振 器 振 或起振。The oscillator is running, or will be started.
- PC 清为 0。The Program Counter (R2) is set to all "0".
- 所有 I/O 引脚定义为输入模式 (高阻状态)。
- WDT 和预分频器清 0。
- 上电时, R3 高 3 位清 0。
- CONT 寄存器除第 6 位 (INT 标志) 外, 全置为 1。
- IOCB0 寄存器全置为 1。
- IOCC0 寄存器清 0。
- IOCD0 寄存器全置为 1。
- IOCE0 寄存器第 7 位置 1, 第 6 位清 0。
- RF、IOCF0 寄存器第 0~6 位清 0。

执行SLEP 指令可进入休眠模式 (低功耗模式)。进入休眠模式时, WDT (若使能) 清0 但继续运行。单片机可被如下情况唤醒:

- (1) 引脚上输入的外部复位信号。
- (2) WDT 溢出 (若使能)。



(3) 端口输入引脚状态变化。

(4) 比较器输出为高

前两种情况将引起EM78P458/EM78P459 复位。R3 的T、P 标志可用于确定复位源。第3 种情况下唤醒后程序继续执行，由中断状态来决定程序是否转入中断处理程序。如果在SLEP指令执行前执行ENI指令，程序将从地址0X08 处执行中断处理。如果在执行SLEP 指令前执行DISI 指令，程序将从SLEP 指令后继续执行。

在进入休眠模式之前，后3 种情况只有一种可被使能。那就是说：

[a] 如果休眠前 PORT 6 输入唤醒使能，WDT 由件禁止(代选寄存器中 WDT 仍使能)。

因此，EM78P458/EM78P459 可被 1、3 两种情况唤醒。

[b] 如果 WDT 使能，则 PORT6 输入唤醒应禁止。因此，EM78P458/EM78P459 可被 1、2 两种情况唤醒。

[c] 如果比较器输出高电平中断使能，WDT 应禁止。因此，EM78P458/EM78P459 可被 1、4 两种情况唤醒。

如果PORT6输入变化中断被用于唤醒单片机，则如下指令应在SLEP指令前执行：

```
MOV A, @0Bxx000110      ; Select internal TCC clock
CONTW
CLR R1                   ; Clear TCC and prescaler
MOV A, @0Bxxxx1110      ; Select WDT prescaler
CONTW
WDTC                     ; Clear WDT and prescaler
MOV A, @0B0xxxxxxx      ; Disable WDT
IOW RE
MOV R6, R6              ; Read Port 6
MOV A, @0B00000x1x      ; Enable Port 6 input change interrupt
IOW RF
ENI (or DISI)           ; Enable (or disable) global interrupt
SLEP                    ; Sleep
NOP
```

类似的，若应用比较器输出高电平来唤醒单片机，如下指令应先执行：

```
MOV A, @0Bxx000110      ; Select internal TCC clock
CONTW
CLR R1                   ; Clear TCC and prescaler
MOV A, @0Bxxxx1110      ; Select WDT prescaler
```



```

CONTW
WDTC                ; Clear WDT and prescaler
MOV A, @0B0xxxxxxx  ; Disable WDT
IOW RE
MOV A, @0B01xxxxxx  ; Enable comparator high interrupt
IOW RF
ENI (or DISI)       ; Enable (or disable) global interrupt
SLEP                ; Sleep
NOP

```

一个问题应注意，从休眠模式唤醒后WDT 功能将自动使能。因此，唤醒后WDT 应根据需要重新设置。

2. 状态寄存器的 T、P 标志

复位初始化的触发事件：

- (1) 单片机上电；
- (2) RESET 引脚有高低高的脉冲；
- (3) 看门狗溢出。

P、T标志值，如表5所列，可用于判断单片机由什么唤醒或复位。表6列出了可改变T、P值的事件。

表 5 复位后的 T、P 值

Reset Type	T	P
Power-on	1	1
/RESET during Operating mode	*P	*P
/RESET wake-up during SLEEP mode	1	0
WDT during Operating mode	0	*P
WDT wake-up during SLEEP mode	0	0
Wake-up on pin change during SLEEP mode	1	0

*P: 复位前状态

表 6 事件影响后 T、P 的状态

Event	T	P
Power-on	1	1
WDTC instruction	1	1
WDT time-out	0	*P
SLEP instruction	1	0
Wake-up on pin changed during SLEEP mode	1	0

*P: 复位前状态

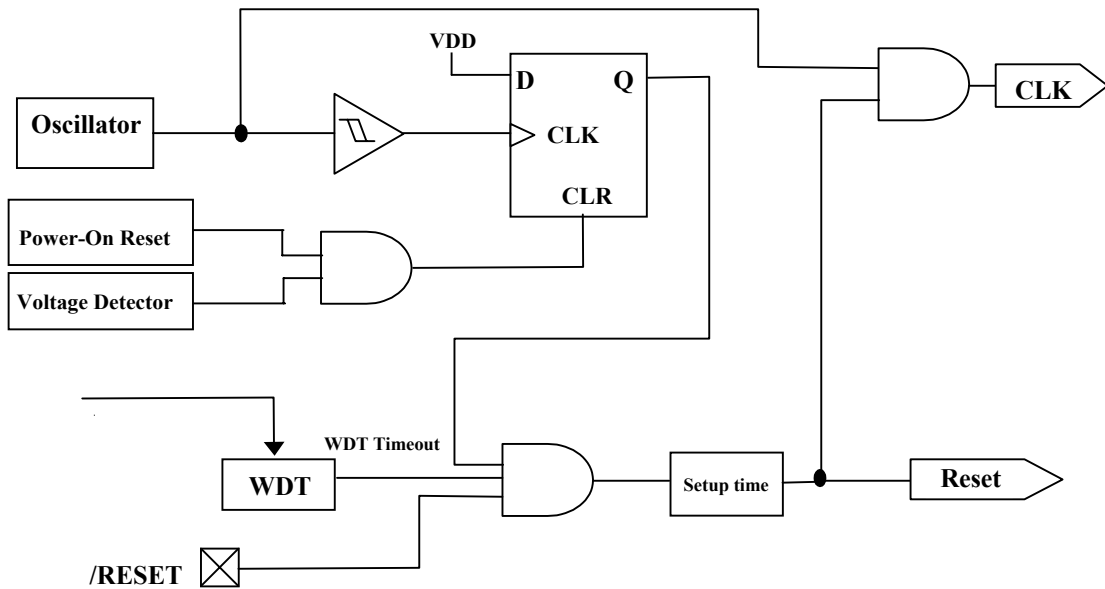


图 10 复位控制器框图

4.6 中断

EM78P458/459有如下6种情况可引起中断：

- (1) TCC 溢出；
- (2) Port 6 端口输入状态改变；
- (3) 外部中断信号 [(P50, /INT) pin]；
- (4) AD 转换结束；
- (5) PWM 中 TMR1/TMR2 与 PRD1/PRD2 分别相等；
- (6) 比较器输出为高。

在PORT6 输入变化中断使能前，读R6 寄存器是必要的。PORT6 的每一个引脚均可具有这个功能，处于输出状态的引脚除外。

RF，中断标志寄存器，在相应位记录了中断请求情况。IOCF0 位中断屏蔽寄存器。整体的中断使能或禁止由ENI 或DISI 指令完成。当中断发生时，下一指令由地址0X08 取出。一旦进入中断处理

程序，可轮流检测RF 寄存器来确定中断源。退出中断处理子程序前，必须清中断标志并使能中断以免重复中断。

不管是否允许中断，RF 寄存器的相应位会由中断置位。读RF 的结果是RF 和IOCF0 的逻辑与。

参见图11，RETI 指令结束中断子程并使能中断。

当INT 指令（若使能）产生中断时，下一指令将从地址0X001 取出。

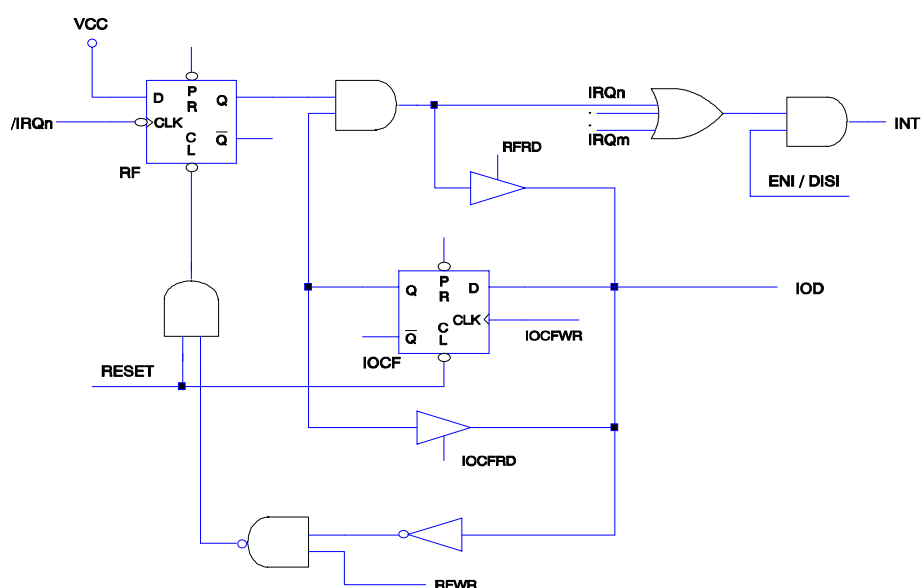


图 11 中断输入电路

4.7 AD 转换器 (ADC)

AD 转换电路包括一个8位模拟转换器、3 个控制寄存器、1 个数据寄存器和8 位分辨率的AD 转换器。其功能框图如图12 所示。模拟参考电压和模拟地由不同引脚接入。

AD 转换器是逐次逼近式的。结果存入ADDATA。经ADCON 寄存器的ADIS0、ADIS1、ADIS2

设置后，输入通道由模拟输入转换器选择。

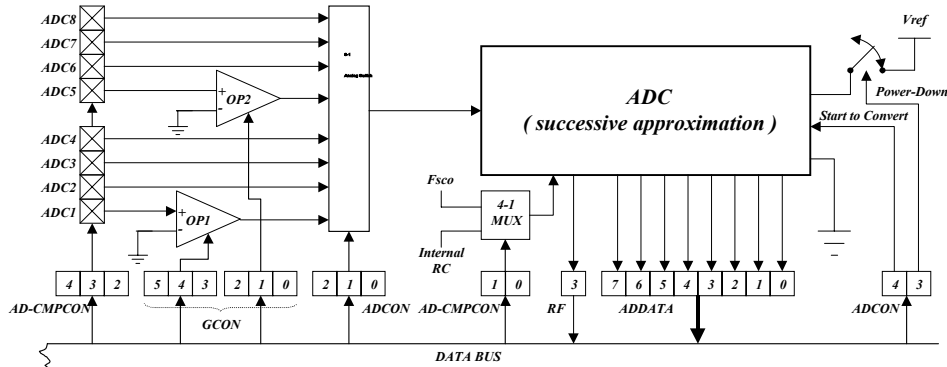


图 12 ADC 功能框图

1. ADC 控制寄存器 (ADCON/R9, AD-CMP-CON/IOCA0, GCON/IOC90)

1.1 ADCON/R9

ADCON 寄存器控制 ADC 操作，确定当前哪一引脚有效。

BIT	7	6	5	4	3	2	1	0
SYMBOL	-	-	IOCS	ADRUN	ADPD	ADIS2	ADIS1	ADIS0
*Init_Value	0	0	0	0	0	0	0	0

*Init_Value: 上电复位后的初始值

- **ADRUN (bit 4):** ADC 启动位。
为 1 时启动 AD 转换，转换结束由硬件置 0。
- **ADPD (bit 3):** 第 3 位 (ADPD) ADC 低功耗模式位。
为 1 时 ADC 工作，
为 0 时关闭参考电阻以降
- **ADIS2~ADIS0 (bit 2~0):** 模拟输入选择位。

000 = AN0;

001 = AN1;

010 = AN2;

011 = AN3;

100 = AN4;

101 = AN5;

110 = AN6;



111 = AN7;

只有在 ADIF 和 ADRUN 均为 0 时这 3 位才可改变。

1.2 AD-CMP-CON/IOCA0

AD-CMP-CON 分别定义PORT6 各个引脚为模拟输入或数字I/O 引脚。

BIT	7	6	5	4	3	2	1	0
SYMBOL	VREFS	CE	COE	IMS2	IMS1	IMS0	CKR1	CKR0
*Init_Value	0	0	0	0	0	0	0	0

*Init_Value: 上电复位后的初始值

- VREFS (Bit 7): ADC 参考电压选择位。

为 0 表示参考电压为工作电压, 此时 P53/Vref 引脚功能为 P53;

为 1 表示参考电压为 P53/Vref 引脚输入电压。

- CE (Bit 6): 第 6 位 (CE) 比较器使能位。

为 0 禁止比较器,

为 1 使能比较器。

- COE (Bit 5): 该位为 0 则比较器作为运算放大器使用, 为 1 作比较器用。

- IMS2~IMS0 (Bit 4 ~ Bit 2): ADC 结构定义位, 如表 3 所示。

- CKR1 and CKR0 (Bit 1 and Bit 0): 转换时间选择位:

00 = Fosc/4;

01 = Fosc/16;

10 = Fsc0/64;

11 = Frc (Internal RC clock osc);

1.3 GCON/IOC90

如图 12 所示, 运放 OP1、OP2 位于模拟输入引脚 AD1、AD5 和 8 选 1 模拟开关之间。GCON 寄存器控制增益。

表 7 ADC 增益和工作电压范围

BIT	7	6	5	4	3	2	1	0
SYMBOL	OP2E	OP1E	G22	G21	G20	G12	G11	G10
*Init_Value	0	0	0	0	0	0	0	0

表 8 ADC 增益及对应的工作电压范围

G10:G12/G20:G22	Gain	Range of Operating Voltage
000	1	0 ~ Vref
001	2	0 ~ (1/2)Vref
010	4	0 ~ (1/4)Vref



011	8	$0 \sim (1/8)V_{ref}$
100	16	$0 \sim (1/16)V_{ref}$
101	32	$0 \sim (1/32)V_{ref}$

<Note> V_{ref} 不能小于3V

2. ADC 数据寄存器 (ADDATA/RA)

AD转换结束则结果送入ADDATA/RA。START/END被置0，ADIF被置1。

3. A/D 采样时间

逐次逼近式AD转换的准确性、线性、速度跟ADC和比较器特性有关。源电阻和内部采样电阻直接影响采样保持电容充电所需时间。应用程序控制采样时间长短以满足特定精度需要。总的来说，对于每千欧姆源电阻，程序应等待 $1\mu s$ 。对于低阻源应至少等待 $1\mu s$ 。模拟通道选定后，在转换开始前，所需等待时间应先满足。

4. A/D 转换时间

CKR0、CKR1 选择转换时间 (T_{ct})。这允许主控制器以最高频率运行但不影响AD转换精度。

对于EM78P458，每位转换时间为 $2\mu s$ 。表9给出了 T_{ct} 与最高工作频率的关系。

表 9 最大工作频率

CKR0:CKR1	Operation Mode	Max. operation frequency
00	$F_{sco}/4$	1 MHz
01	$F_{sco}/16$	4 MHz
10	$F_{sco}/64$	16MHz
11	Internal RC	1 MHz

5. 休眠模式时的 AD 转换

为了降低功耗，AD转换可以在休眠模式下进行，但必须选择内部RC振荡时钟。当执行SLEEP指令时，主控制器停止工作，*但ADC继续工作。转换结束后，结果送入ADDATA寄存器，ADRUN位



清0。若ADC 中断使能，系统将被唤醒。否则，AD 转换器将关闭，不论ADPD 位为什么。

6. 编程事项

1. 编程步骤

遵循以下步骤完成 AD 转换：

- (1) 对AD-CMP-CON操作以定义模拟输入引脚和数字I/O引脚、参考电压、转换时钟；
- (2) 对ADCON操作以选择AD输入通道，置ADPD位1开始采样；
- (3) 对GCON操作以选择合适的增益；
- (4) 根据需要开中断或关中断；
- (5) ADRUN置1启动AD转换；
- (6) 从ADDATA中读出转换结果；
- (7) 清除中断标志位ADIF，下一次采样之前至少等待2Tct时间。

注意：为了获得准确的结果，在转换过程中需要避免在I/O端口上传输数据。

2. 程序示例

```
; To define the general registers

R_0 == 0                ; Indirect addressing register

PSW == 3                ; Status register

PORT5 == 5

PORT6 == 6

R_F == 0XF              ; Interrupt status register

; To define the control register

IOC50 == 0X5           ; Control Register of Port 5

IOC60 == 0X6           ; Control Register of Port 6

C_INT == 0XF           ; Interrupt Control Register

;ADC Control Registers

ADDATA == 0xA          ; The contents are the results of ADC

ADCON R == 0x9         ; 7      6      5      4      3      2      1
```



```
0
; - - IOCS ADRUN ADPD ADIS2 ADIS1 ADIS0
ADCONC== 0xA ; 7 6 5 4 3 2 1
0
; VREFS X X IMS2 IMS1 IMS0 CKR1 CKR0
GCON == 0x9 ; 7 6 5 4 3 2 1
0
; OPE2 OPE1 G22 G21 G20 G12 G11 G10

;To define bits
;In ADCONR
ADRUN == 0x4 ; ADC is executed as the bit is set
ADPD == 0x3 ; Power Mode of ADC

ORG 0 ; Initial address
JMP INITIAL ;

ORG 0x08 ; Interrupt vector

(User program)

CLR R_F ; To clear the ADCIF bit
BS ADCONR, ADRUN ; To start to execute the next AD conversion if necessary
RETI
INITIAL:
MOV A, @0BXXXX1XXX ; Enable the interrupt function of ADC, "X" by application
IOW C_INT
MOV A, @0xXX ; Interrupt disabled:<6>
CONTW
```



```
MOV A, @0B00000000      ; To employ Vdd as the reference voltage, to define P60 as
                          ; IOW ADCONC      ; an analog input and set clock rate at fosc/4

En_ADC:

MOV A, @0BXXXXXX1      ; To define P60 as an input pin, and the others are dependent
IOW PORT6              ; on applications

MOV A, @0B01000101     ; To enable the OP1, and set the gain as 32
IOW GCON

BS ADCONR, ADPD        ; To disable the power-down mode of ADC

ENI                    ; Enable the interrupt function

BS ADCONR, ADRUN       ; Start to run the ADC

; If the interrupt function is employed, the following three lines may be ignored

POLLING:

JBC ADCONR, ADRUN      ; To check the ADRUN bit continuously;

JMP POLLING            ; ADRUN bit will be reset as the AD conversion is completed

(User program)::

;
```

4.8 双脉宽调制器

1. 概述

在脉宽调制方式 ,PWM1、PWM2 两引脚产生10 位精度的脉宽调制输出。功能框图如图13。PWM 输出有一个周期和占空比。波特率为周期的倒数。图14 描绘了周期与占空比的关系。

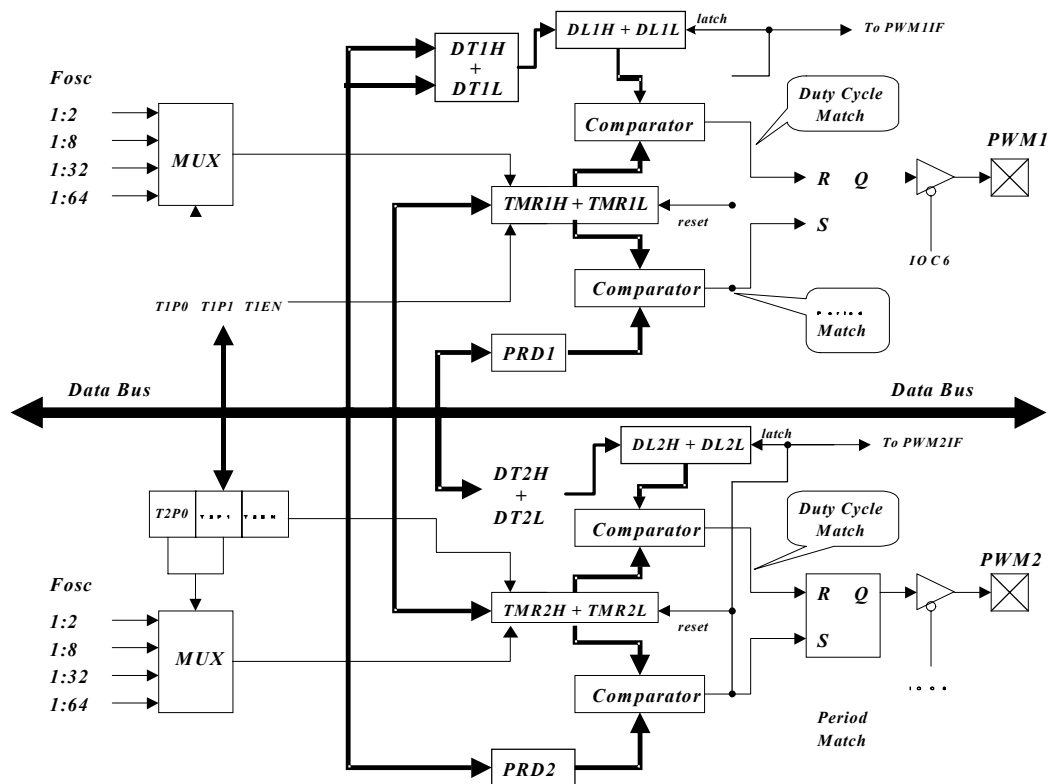


图 13 双 PWM 功能框图

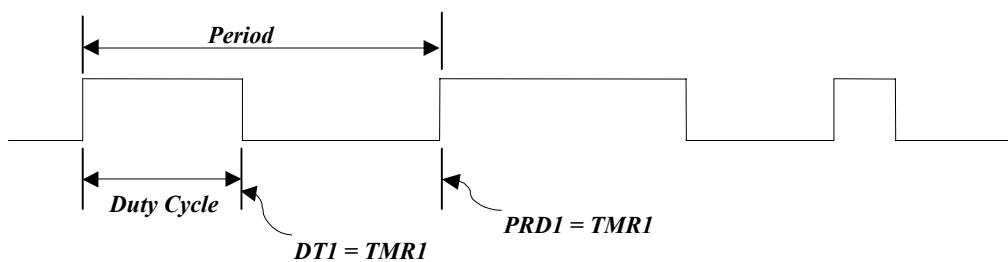


图 14 PWM 输出时序

2. 增量定时器/计数器 (TMRX: TMR1H/TWR1L or TMR2H/TWR2L)

TMRX 为 10 位时钟计数器，预分频系数可编程。它们是作为 PWM 模式的波特率发生器。TMRX

可读写，复位时清 0。将 T1EN (PWMCON[4])、T2EN (PWMCON[5]) 清 0 可把 TMRX 关闭以降低



功耗。

3. PWM 周期(PRDX : PRD1 or PRD2)

写PRDX 寄存器可确定PWM 周期。当TMRX 等于PRDX 时，下一增量周期将有如下事件发生：

TMRX 清0；

PWMX 引脚输出为1（若占空比为0 则输出为0）；

PWM 占空比由DT1/DT2 锁存至DTL1/DTL2。若占空比为0则PWN输出不能设置；

PWMXIF 置1。

计算PWM 周期的公式为：

周期= (PRDX+1) *4* (1/Fosc) * (TMRX预分频系数)

4. PWM 占空比(DTX: DT1H/ DT1L and DT2H/ DT2L; DTL: DL1H/DL1L and DL2H/DL2L)

写DTX 寄存器以确定占空比。TMRX 清0 时，占空比由DTX 载入DLX 锁存。当DLX 等于TMRX ，

PWMX 引脚清0。DTX 寄存器的值可随时写入，但只有在DLX 值等于TMRX 之后才可锁存进DLX。

计算占空比的公式为：

占空比= (DTX) * (1/Fosc) * (TMRX 预分频系数)

5. 比较器

匹配发生时，改变输出状态，同时TMRXIF标志置1。

6. PWM 编程步骤

将PWM周期装入PRDX。

(1) 将 PWM 占空比装入 DTX ；

(2) 如果需要，使能中断；

(3)设置 PWMX 引脚为输出；

(4) 写 IOC51，选择预分频系数，使能 PWMX 和 TMRX。

4.9 定时器

1. 概述

定时器1 (TMR1) 和定时器2 (TMR2) 为10 位时钟计数器，预分频系数可分别编程。它们是设计给PWM 模式做波特率发生器的。TMRX 可读写，复位时清0。

2. 功能描述

图15为功能框图。各信号和方框描述如下：

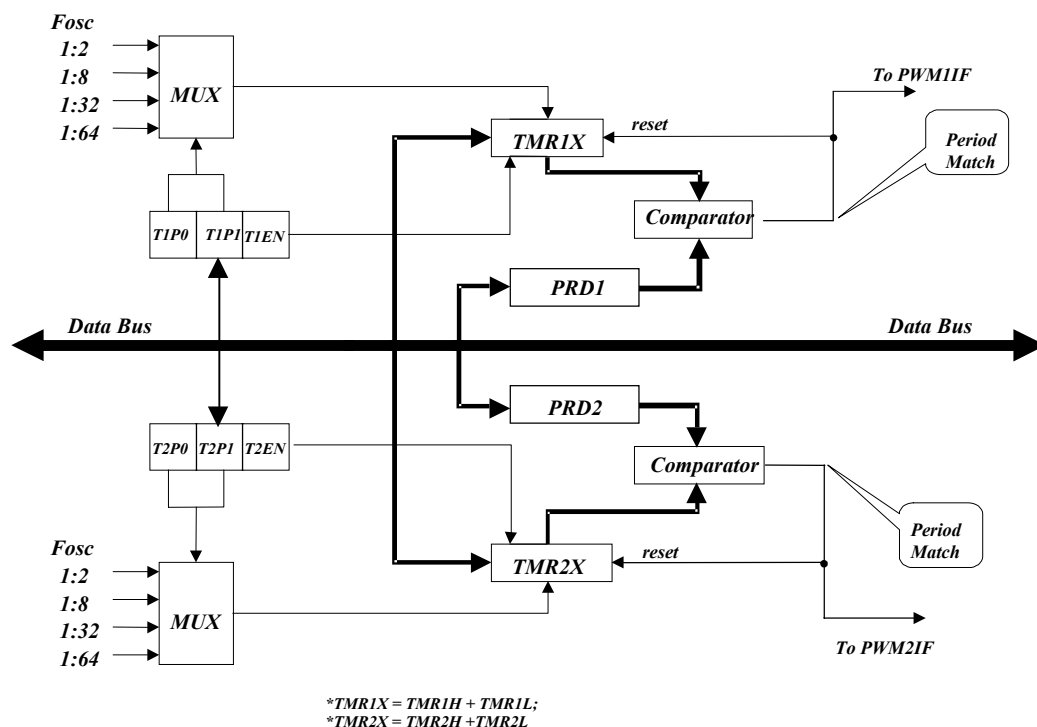


图 15 定时器框图

Fosc: 输入时钟

预分频器 (Prescaler) (T1P0 和T1P1/T2P0 和T2P1) :系数由CLKX 确定。写TMRX、PWMCON 或复位时清0。

TMR1X 和TMR2X (TMR1H/TMR1L , TMR2H/TMR2L) : 定时器寄存器。TMRX 自动加1 , 直

至等于PRDX 后回0。TMRX 不可读。

PRDX (PRD1 , PRD2) PWM 周期寄存器。

比较器X (Comparator 1 and Comparator 2) : 匹配发生后复位TMRX , 同时TMRXIF 标志置1。

3. 相关寄存器编程

相关寄存器操作如表10 所示。必须注意的是，如果TMRX 被使用，对应的PWMX 要禁止。即

PWMCON 的6、7 位应清0。

表 10 TMR1、TMR2 相关控制寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOC51	PWMCON/IOC51	PWM2E	PWM1E	T2EN	T1EN	T2P1	T2P0	T1P1	T1P0

4. 定时器编程步骤

- (1) 将定时器周期载入 PRDX;
- (2) 如果需要，使能中断;
- (3) 写 PWMCOM 寄存器，选择预分频系数，使能 TMRX，禁止 PWMX。

4.10 比较器

EM78P458/EM78P459 有一个比较器，它有2 个模拟输入，1 个输出。比较器可用于唤醒睡眠状

态中的单片机。图16 为比较器的电路图。

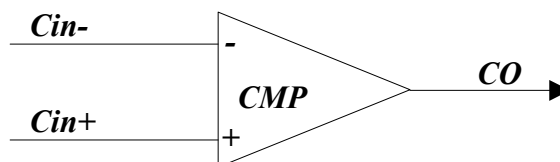


图 16 比较器工作模式

1. 外部参考信号

Cin+与Cin-的模拟信号相比较，数字输出信号相应变化。

参考信号应在Vss 和Vdd 之间；

参考电压可加在比较器任一引脚上；

极值检测应用可为同一个参考；

相同或不同参考，比较器均可工作。

2. 比较器输出

比较结果存在R3 的CMPOUT位；

比较器输出可由P57 输出，这由AD-CMPCON 的COE 位置1 实现；

P57 若为比较器输出，必须设置为输出状态。

图17 为比较器输出框图。

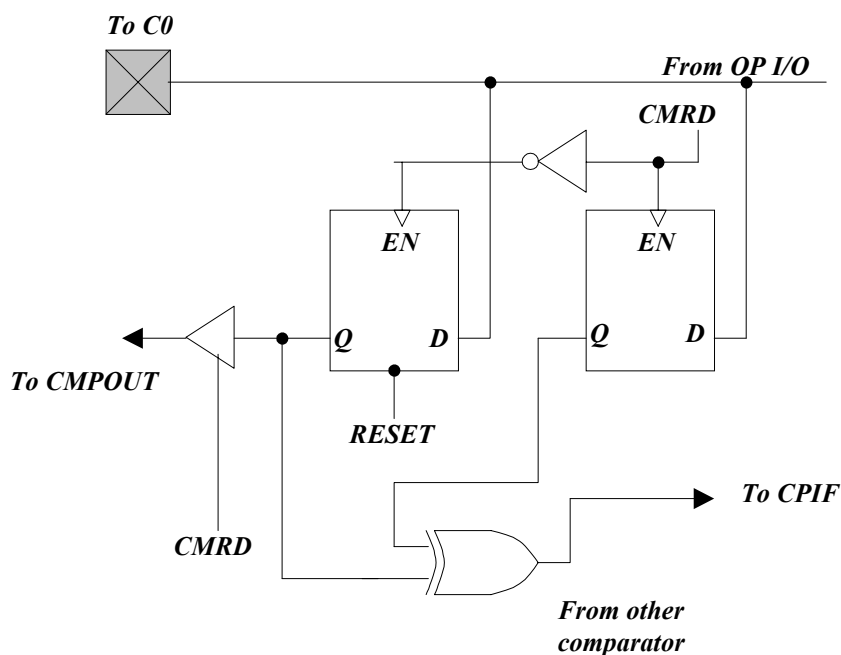


图 17 比较器的输出结构

3. 作为运算放大器使用

如果在输入与输出之间外接一个反馈电阻则可做运算放大器使用。在这种情况下，为了降低功耗，

CE 置1、COE 清0 可禁止施密特触发。

4. 中断



INTE、CMPIE 必须使能；

任何时候的比较器输出变化均将引起中断；

引脚的具体变化可由读R3 的CMPOUT 位确定；

CMPIF，比较器中断标志，只可由软件清0。

5. 由休眠模式唤醒

如果被使能，即使在休眠模式，比较器和中断功能继续有效；

如果失去匹配，中断将单片机从休眠模式唤醒；

如有需要，功耗问题应考虑在内；

如果休眠模式时不需要该项功能，应在进入休眠模式前关闭比较器。

4.11 复位后的初始值

表 11 寄存器的初始值表

Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	IOC50	Bit Name	C57	C56	C55	C54	C53	C52	C51	C50
		Power-on	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
N/A	IOC60	Bit Name	C67	C66	C65	C64	C63	C62	C61	C60
		Power-on	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
N/A	IOCBO	Bit Name	/PD7	/PD6	*/PD5	*/PD4	/PD3	/PD2	/PD1	/PD0
		Power-on	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
N/A	IOCCO	Bit Name	OD7	OD6	OD5	OD4	OD3	OD2	OD1	OD0
		Power-on	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
N/A	IOCDO	Bit Name	/PH7	/PH6	/PH5	/PH4	/PH3	/PH2	/PH1	/PH0
		Power-on	1	1	1	1	1	1	1	1



Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
N/A	IOCE0	Bit Name	WDTE	EIS	X	X	X	X	X	X
		Power-on	1	0	1	1	1	1	1	1
		/RESET and WDT	1	0	1	1	1	1	1	1
		Wake-up from Pin Changed	P	P	1	1	1	1	1	1
N/A	IOCF0	Bit Name	X	CMP1E	PWM2IE	PWM1IE	ADIE	EXIE	ICIE	TCIE
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	0	P	P	P	P	P	P	P
N/A	IOC90 (GCON)	Bit Name	OP2E	OP1E	G22	G21	G20	G12	G11	G10
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
N/A	IOCA0 (AD-CMP CON)	Bit Name	VREFS	CE	COE	IMS2	IMS1	IMS0	CKR1	CKR0
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
N/A	IOC51 (PWMCON)	Bit Name	PWM2E	PWM2E	T2EN	T1EN	T2P1	T2P0	T1P1	T1P0
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
N/A	IOC61 (DT1L)	Bit Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
N/A	IOC71 (DT1H)	Bit Name	CALI1	SIGN1	VOF1[2]	VOF1[1]	VOF1[0]	X	Bit1	Bit0
		Power-on	0	1	1	0	0	0	0	0
		/RESET and WDT	0	1	1	0	0	0	0	0
		Wake-up from Pin Changed	P	P	P	P	P	0	P	P
N/A	IOC81 (PRD1)	Bit Name	-	-	-	-	-	-	-	-
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
N/A	IOC91 (DT2L)	Bit Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
N/A	IOCA1 (DT2H)	Bit Name	CALI2	SIGN2	VOF2[2]	VOF2[1]	VOF2[0]	X	Bit1	Bit0
		Power-on	0	1	1	0	0	0	0	0
		/RESET and WDT	0	1	1	0	0	0	0	0
		Wake-up from Pin Changed	P	P	P	P	P	0	P	P
N/A	IOCB1 (PRD2)	Bit Name	-	-	-	-	-	-	-	-
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
N/A	IOCC1 (DL1L)	Bit Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
N/A	IOCD1 (DL1H)	Bit Name	X	X	X	X	X	X	Bit1	Bit0
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	0	0	0	0	0	0	P	P



Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	IOCE1 (DL2L)	Bit Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
N/A	IOCF1 (DL2H)	Bit Name	X	X	X	X	X	X	Bit1	Bit0
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	0	0	0	0	0	0	0	P
N/A	CONT	Bit Name	INTE	INT	TS	TE	PAB	PSR2	PSR1	PSR0
		Power-on	1	0	1	1	1	1	1	1
		/RESET and WDT	1	0	1	1	1	1	1	1
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
0x00	R0 (IAR)	Bit Name	-	-	-	-	-	-	-	-
		Power-on	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
0x01	R1 (TCC)	Bit Name	-	-	-	-	-	-	-	-
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
0x02	R2 (PC)	Bit Name	-	-	-	-	-	-	-	-
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	Jump to address 0x08 or continue to execute next instruction							
0x03	R3 (SR)	Bit Name	GP2	PS1	PS0	T	P	Z	DC	C
		Power-on	0	0	0	1	1	U	U	U
		/RESET and WDT	0	0	0	t	t	P	P	P
		Wake-up from Pin Changed	P	P	P	t	t	P	P	P
0x04	R4 (RSR)	Bit Name	BS7	BS6	-	-	-	-	-	-
		Power-on	0	0	U	U	U	U	U	U
		/RESET and WDT	0	0	P	P	P	P	P	P
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
0x05	P5	Bit Name	P57	P56	P55	P54	P53	P52	P51	P50
		Power-on	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
0x06	P6	Bit Name	P67	P66	P65	P64	P63	P62	P61	P60
		Power-on	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
0x7~0x8	R7~R8	Bit Name	-	-	-	-	-	-	-	-
		Power-on	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
0x9	R9 (ADCON)	Bit Name	X	X	IOCS	ADRUN	ADPD	ADAS2	ADAS1	ADAS0
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
0xA	RA (ADDDATA)	Bit Name	-	-	-	-	-	-	-	-
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
0xB	RB (TMR1L)	Bit Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
		Power-on	0	0	0	0	0	0	0	0



Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1		
		/RESET and WDT	0	0	0	0	0	0	0	0	
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P	P
0xC	RC (TMR1H)	Bit Name	X	X	X	X	X	X	Bit1	Bit0	
		Power-on	0	0	0	0	0	0	0	0	
		/RESET and WDT	0	0	0	0	0	0	0	0	
		Wake-up from Pin Changed	0	0	0	0	0	0	0	P	P
0xD	RD (TMR2L)	Bit Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
		Power-on	0	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P	P
0xE	RE (TMR2H)	Bit Name	X	X	X	X	X	X	Bit1	Bit0	
		Power-on	0	0	0	0	0	0	0	0	
		/RESET and WDT	0	0	0	0	0	0	0	0	
		Wake-up from Pin Changed	0	0	0	0	0	0	0	P	P
0xF	RF (ISR)	Bit Name	X	CMPIF	PWM2IF	PWM1IF	ADIF	EXIF	ICIF	TCIF	
		Power-on	0	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	0	P	P	P	P	P	P	P	P
0x10~0x3F	R10~R3F	Bit Name	-	-	-	-	-	-	-	-	
		Power-on	U	U	U	U	U	U	U	U	
		/RESET and WDT	P	P	P	P	P	P	P	P	
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P	

X: 未使用. U: 不能确定或不用关心. P: 复位前的值.

t: 检查表5

4.12 振荡器

1. 振荡器模式

EM78P458/EM78P459 可工作在4种振荡器模式：内部RC振荡器模式（IRC），外部RC振荡器模式（ERC），高频晶振模式（HXT），低频晶振模式（LXT）。用户可通过对代码寄存器编程来选择。

表 12 最大的工作速度

Conditions	VDD	Fxt max. (MHz)
Two clocks	2.3	4
	3.0	8
	5.0	20

2. 晶体振荡器/陶瓷谐振器 (XTAL)

EM78P458/EM78P459 可被OSCI 引脚上的外部时钟驱动，如图18 所示。在大多数应用中，引

脚OSCO 和OSCI 上可接晶体或陶瓷谐振器来产生振荡。图19 为电路。

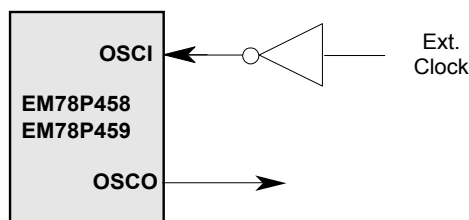


图 18 外部时钟输入电路

不论是HXT 还是LXT 模式都适用。表17 为C1、C2 的推荐值。由于各个谐振器特性不同，用户

应参照其规格选择C1、C2 的合适值。串联电阻RS 对于低频模式和AT strip cut 晶体是需要的。

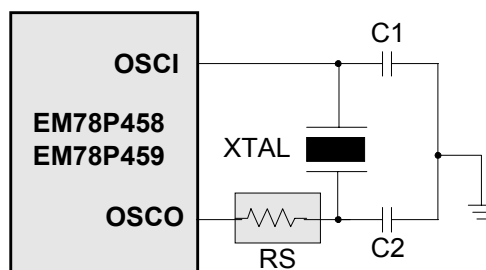


图 19 Circuit for Crystal/Resonator

表 13 晶体振荡器 / 陶瓷谐振器的电容选择指南

Oscillator Type	Frequency Mode	Frequency	C1 (pF)	C2 (pF)
Ceramic Resonators	HXT	455 kHz	100~150	100~150
		2.0 MHz	20~40	20~40
		4.0 MHz	10~30	10~30
Crystal Oscillator	LXT	32.768kHz	25	15
		100KHz	25	25
		200KHz	25	25
	HXT	455KHz	20~40	20~150

		1. 0MHz	15~30	15~30
		2. 0MHz	15	15
		4. 0MHz	15	15

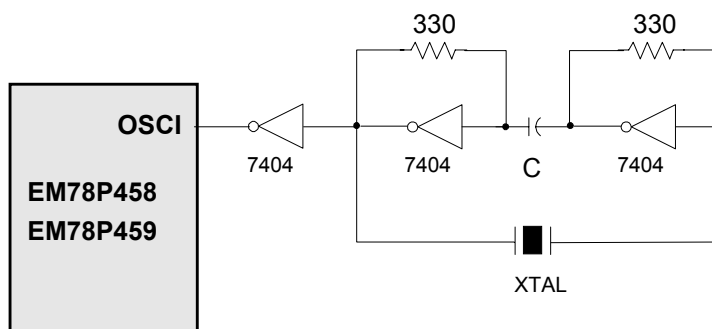


图 20 晶体 / 谐振器电路 (串联模式)

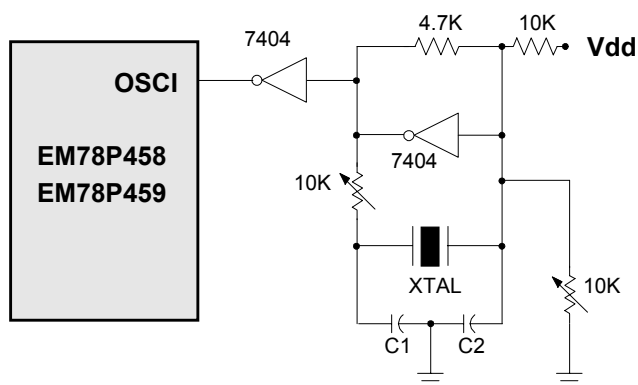


图 21 晶体 / 谐振器电路 (并联模式)

3. 外部 RC 振荡器模式

在一些不需要精确计时的应用中，使用RC 振荡器可以节省部分费用。如图21 所示。尽管如此，还是应该注意到，RC 振荡器的频率与电压、电阻值、电容值、甚至工作温度均有关。并且各芯片之间由于过程差别，频率也略有不同。

为了获得稳定的系统频率，电容值不能小于20pF，电阻值不能大于1MΩ。如果它们不在该范围之内，频率将很容易受噪声、湿度、漏电的影响。

RC 振荡器的电阻R 越小频率越高。另一方面，对于很小的电阻值，如1KΩ，由于NMOS不能正确将电容放电，振荡器将变得不稳定。

基于上述原因，必须牢记电源电压、工作温度、RC 振荡器部件、封装形式及PCB 布线方式均会影响系统频率。

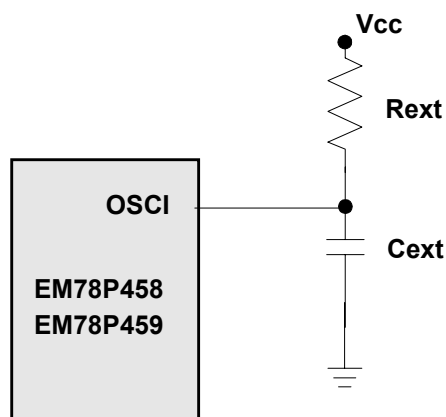


图 22 外部 RC 振荡器模式电路

表 14 RC 振荡器频率

Cext	Rext	Average Fosc 5V, 25°C	Average Fosc 3V, 25°C
20 pF	3.3k	3.57 MHz	2.94 MHz

	5.1k	2.63MHz	1.92 MHz
	10k	1.30 MHz	1.22 MHz
	100k	150 KHz	153 KHz
100 pF	3.3k	1.43 MHz	1.35 MHz
	5.1k	980 KHz	877 KHz
	10k	520 KHz	465 KHz
	100k	57 KHz	54 KHz
300 pF	3.3k	510 KHz	470 KHz
	5.1k	340 KHz	320 KHz
	10k	175 KHz	170 KHz
	100k	19 KHz	19 KHz

- <注意> 1. 标准的 DIP 封装;
2. 只限于设计参考。

4. RC 振荡器模式与内部电容

基于系统精度和减少费用的考虑，EM78P458同样也提供一种特定的晶体振荡模式。它由一个内部电容和一个外部电阻组成，外部电阻接Vcc。内部电容作用是当温度补偿器用。为了获得更精确的频率，必须使用精度更高的电阻。

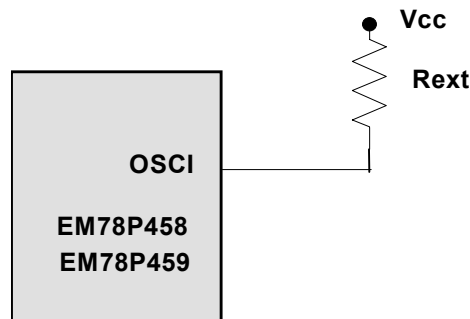


图 23 内部电容振荡器模式电路

表 15 电阻振荡器频率

Rext	Average Fosc 5V, 25°C	Average Fosc 3V, 25°C
51k	2.22 MHz	2.17 MHz
100k	1.15 MHz	1.14 MHz
300k	375 KHz	370 KHz

- <注意> 1. 标准的 DIP 封装。
2. 只限于设计参考。

4.13 关于上电的问题

在电源稳定之前，任何单片机均不能保证开始正常工作。

EM78P458/EM78P459 具有检测电压1.4V~2.0V 的电压检测器 (POVD)。这就免去了外部复位电路。如果Vdd 上升的足够快，它将正常工作。然而，在许多要求严格的应用中，还是需要附加的外部电路来帮助解决上电问题。

1. 外部上电复位电路

图24 所示的电路使用了外部RC 产生复位脉冲。脉冲宽度应足够长，直至Vdd 达到最低工作电压。当电源上升慢时，可使用该电路。由于/RESET 引脚的漏电流约为 $5\mu\text{A}$ ，建议R要大于40K。这样，引脚/reset 上电压将保持在0.2V 以下。二极管D 作用是在掉电时充当短路回路。电容C 将快速充分放电。限流电阻Rin 用来避免过大的放电电流或静电放电ESD流入引脚/RESET。

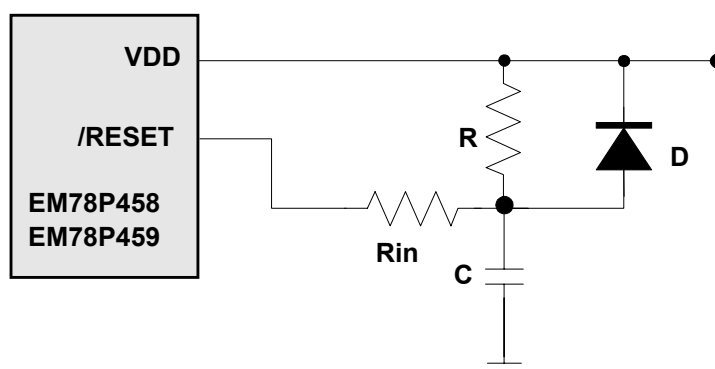


图 24 外部上电复位电路

2. 残存电压

有些应用中,如更换电池,Vdd断开后几秒钟内便恢复。这将有一个小于Vdd最小值但又不为0的残存电压。这样将引起不正常复位。图25、26为残存电压保护电路。

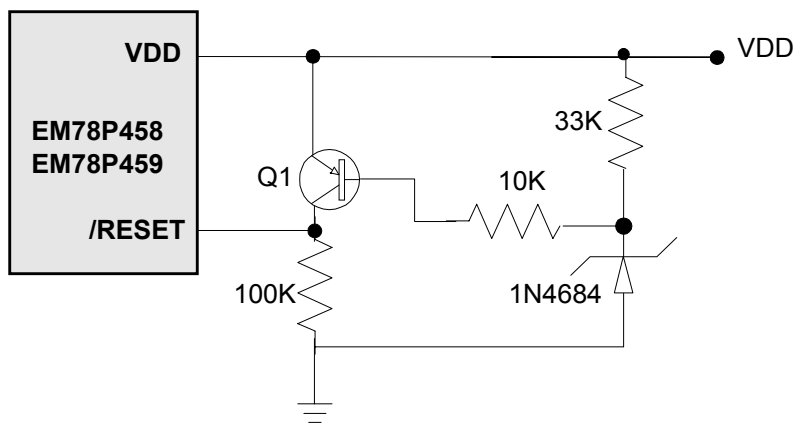


图 25 残存电压保护电路 1

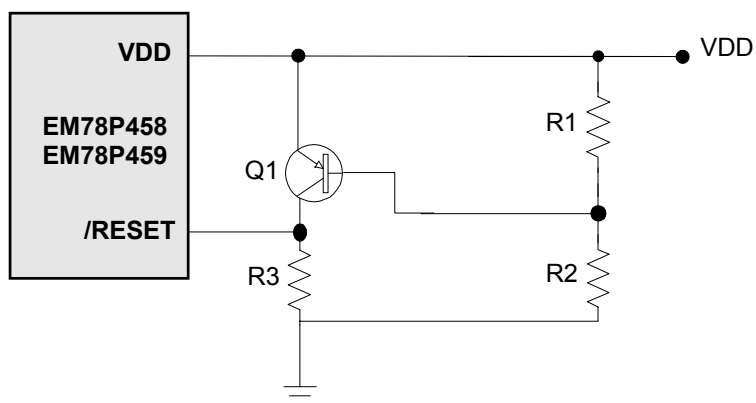


图 26 残存电压保护电路 2

4.14 代码选项



EM78P458/459 有一个代码选项字和一个客户ID字，它们并非一般程序存储器的一部分。

Word 0	Word 1
Bit12~Bit0	Bit12~Bit0
Code option12~0	Code option12~0

1. Code Option Register (Word 0)

Bit12	Bit11	Bit10	Bit9	Bit8	Bit7	Bit6	Bit5~Bit0
MS	/ENWDT	CLKS	/PTB	HLF	RCT	HLP	ID

- **Bit 12 (MS):** 振荡器类型选择 .
 - 0: RC 类型
 - 1: XTAL 类型
- **Bit 11 (/ENWDT):** 看门狗使能位.
 - 0: 使能
 - 1: 禁止
- **Bit 10 (CLKS):** 指令周期时间 .
 - 0: 2 个时钟周期
 - 1: 4 个时钟周期
 参考指令表部分.
- **Bit 9 (/PTB):** 保护位.
 - 0: 使能
 - 1: 禁止
- **Bit 8 (HLF):** XTAL 频率选择.
 - 0: 低频
 - 1: 高频
- **Bit 7 (RCT):** 电阻电容选择
 - 0: 内部电容，外部电阻
 - 1: 外部电阻电容
- **Bit 6 (HLP):** 功耗选项.
 - 0: 低功耗.
 - 1: 高功耗.
- **Bit 5 ~ Bit 0 (ID[5]~ID[0]):** 客户 ID.

2. Code Option Register (Word 1)

Bit12	Bit11	Bit10	Bit9	Bit8	Bit7	Bit6	Bit5	Bit4~Bit0
SIGN2	VOF2[2]	VOF2[1]	VOF2[0]	SIGN1	VOF1[2]	VOF1[1]	VOF1[0]	-



- **Bit 12 (SIGN2):** 补偿电压极性选择.
0: 负极
1: 正极
- **Bit 11 ~ Bit 9 (VOF2[2]~VOF2[0]):** 补偿电压选择
- **Bit 8 (SIGN1):** 补偿电压极性选择.
0: 负极
1: 正极
- **Bit 7 ~ Bit 5 (VOF1[2]~VOF1[0]):** 补偿电压选择
- **Bit 4 ~ Bit 0 :** 未使用.

4.15 指令系统

每条指令为13位，包括一个操作码和一个或多个操作数。大多数指令只需一个指令周期(一个指令周期为两个或四个振荡周期，由CODE OPTION的CLK位来确定)。但改变程序计数器R2的指令(如MOV R2, A;ADD R2, A)和对R2进行算术和逻辑运算的指令(如SUB R2, A; BS(BC) R2, 6;CLR R2;...)则需要两个指令周期。此外，指令集还有以下特点：

任何寄存器的每一位均可直接置1，清0或测试。

I/O口寄存器可视为一般的寄存器。即操作通用寄存器的指令同样可以用来操作I/O寄存器。

以下用符号“R”表示某个寄存器(包括工作寄存器和通用寄存器)，符号“b”表示寄存器中的某一位，符号“k”表示一个8/10位的常数或立即数。

表 16 EM78P458/459 的指令列表

INSTRUCTION	BINARY	HEX	MNEMONIC	OPERATION	STATUS AFFECTED
0 0000	0000 0000	0000	NOP	No Operation	None
0 0000	0000 0001	0001	DAA	Decimal Adjust A	C
0 0000	0000 0010	0002	CONTW	A → CONT	None
0 0000	0000 0011	0003	SLEP	0 → WDT, Stop oscillator	T, P
0 0000	0000 0100	0004	WDC	0 → WDT	T, P
0 0000	0000 rrrr	000r	IOW R	A → IOCR	None <Notel>
0 0000	0001 0000	0010	ENI	Enable Interrupt	None
0 0000	0001 0001	0011	DISI	Disable Interrupt	None
0 0000	0001 0010	0012	RET	[Top of Stack] → PC	None
0 0000	0001 0011	0013	RETI	[Top of Stack] → PC, Enable Interrupt	None
0 0000	0001 0100	0014	CONTR	CONT → A	None
0 0000	0001 rrrr	001r	IOR R	IOCR → A	None <Notel>
0 0000	0lrr rrrr	00rr	MOV R, A	A → R	None
0 0000	1000 0000	0080	CLRA	0 → A	Z
0 0000	1lrr rrrr	00rr	CLR R	0 → R	Z
0 0001	00rr rrrr	01rr	SUB A, R	R-A → A	Z, C, DC
0 0001	0lrr rrrr	01rr	SUB R, A	R-A → R	Z, C, DC
0 0001	10rr rrrr	01rr	DECA R	R-1 → A	Z
0 0001	1lrr rrrr	01rr	DEC R	R-1 → R	Z



INSTRUCTION BINARY	HEX	MNEMONIC	OPERATION	STATUS AFFECTED
0 0010 00rr rrrr	02rr	OR A, R	$A \vee \vee R \rightarrow A$	Z
0 0010 01rr rrrr	02rr	OR R, A	$A \vee \vee R \rightarrow R$	Z
0 0010 10rr rrrr	02rr	AND A, R	$A \& R \rightarrow A$	Z
0 0010 11rr rrrr	02rr	AND R, A	$A \& R \rightarrow R$	Z
0 0011 00rr rrrr	03rr	XOR A, R	$A \oplus R \rightarrow A$	Z
0 0011 01rr rrrr	03rr	XOR R, A	$A \oplus R \rightarrow R$	Z
0 0011 10rr rrrr	03rr	ADD A, R	$A + R \rightarrow A$	Z, C, DC
0 0011 11rr rrrr	03rr	ADD R, A	$A + R \rightarrow R$	Z, C, DC
0 0100 00rr rrrr	04rr	MOV A, R	$R \rightarrow A$	Z
0 0100 01rr rrrr	04rr	MOV R, R	$R \rightarrow R$	Z
0 0100 10rr rrrr	04rr	COMA R	$/R \rightarrow A$	Z
0 0100 11rr rrrr	04rr	COM R	$/R \rightarrow R$	Z
0 0101 00rr rrrr	05rr	INCA R	$R+1 \rightarrow A$	Z
0 0101 01rr rrrr	05rr	INC R	$R+1 \rightarrow R$	Z
0 0101 10rr rrrr	05rr	DJZA R	$R-1 \rightarrow A$, skip if zero	None
0 0101 11rr rrrr	05rr	DJZ R	$R-1 \rightarrow R$, skip if zero	None
0 0110 00rr rrrr	06rr	RRCA R	$R(n) \rightarrow A(n-1)$, $R(0) \rightarrow C$, $C \rightarrow A(7)$	C
0 0110 01rr rrrr	06rr	RRC R	$R(n) \rightarrow R(n-1)$, $R(0) \rightarrow C$, $C \rightarrow R(7)$	C
0 0110 10rr rrrr	06rr	RLCA R	$R(n) \rightarrow A(n+1)$, $R(7) \rightarrow C$, $C \rightarrow A(0)$	C
0 0110 11rr rrrr	06rr	RLC R	$R(n) \rightarrow R(n+1)$, $R(7) \rightarrow C$, $C \rightarrow R(0)$	C
0 0111 00rr rrrr	07rr	SWAPA R	$R(0-3) \rightarrow A(4-7)$, $R(4-7) \rightarrow A(0-3)$	None
0 0111 01rr rrrr	07rr	SWAP R	$R(0-3) \leftrightarrow R(4-7)$	None
0 0111 10rr rrrr	07rr	JZA R	$R+1 \rightarrow A$, skip if zero	None
0 0111 11rr rrrr	07rr	JZ R	$R+1 \rightarrow R$, skip if zero	None
0 100b brrr rrrr	0xxx	BC R, b	$0 \rightarrow R(b)$	None <Note2>
0 101b brrr rrrr	0xxx	BS R, b	$1 \rightarrow R(b)$	None <Note3>
0 110b brrr rrrr	0xxx	JBC R, b	if $R(b)=0$, skip	None
0 111b brrr rrrr	0xxx	JBS R, b	if $R(b)=1$, skip	None
1 00kk kkkk kkkk	1kkk	CALL k	$PC+1 \rightarrow [SP]$, $(Page, k) \rightarrow PC$	None
1 01kk kkkk kkkk	1kkk	JMP k	$(Page, k) \rightarrow PC$	None
1 1000 kkkk kkkk	18kk	MOV A, k	$k \rightarrow A$	None
1 1001 kkkk kkkk	19kk	OR A, k	$A \vee k \rightarrow A$	Z
1 1010 kkkk kkkk	1Akk	AND A, k	$A \& k \rightarrow A$	Z
1 1011 kkkk kkkk	1Bkk	XOR A, k	$A \oplus k \rightarrow A$	Z
1 1100 kkkk kkkk	1Ckk	RETL k	$k \rightarrow A$, $[Top\ of\ Stack] \rightarrow PC$	None
1 1101 kkkk kkkk	1Dkk	SUB A, k	$k-A \rightarrow A$	Z, C, DC
1 1110 0000 0001	1E01	INT	$PC+1 \rightarrow [SP]$, $001H \rightarrow PC$	None
1 1111 kkkk kkkk	1Fkk	ADD A, k	$k+A \rightarrow A$	Z, C, DC
0 0000 0010 0000	0020	TBL	$R2+A \rightarrow R2$ Bits 8~9 of R2 unchanged	Z, C, DC



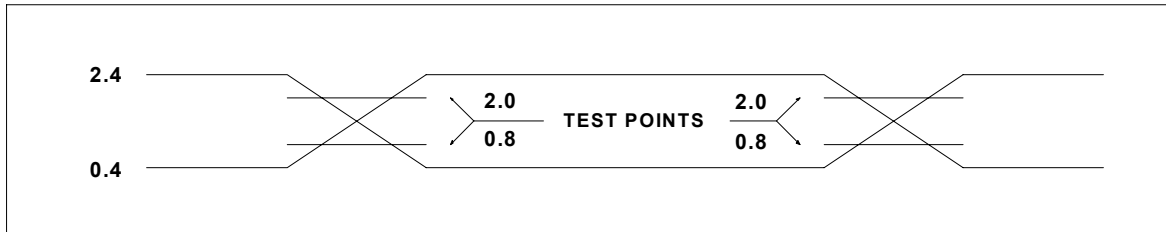
<Note 1> 这条指令只能用于 IOC50~IOC60, IOCB0~IOCF0

<Note 2> 建议 这条指令不要用于寄存器 RF

<Note 3> 这条指令不能用于寄存器 RF.

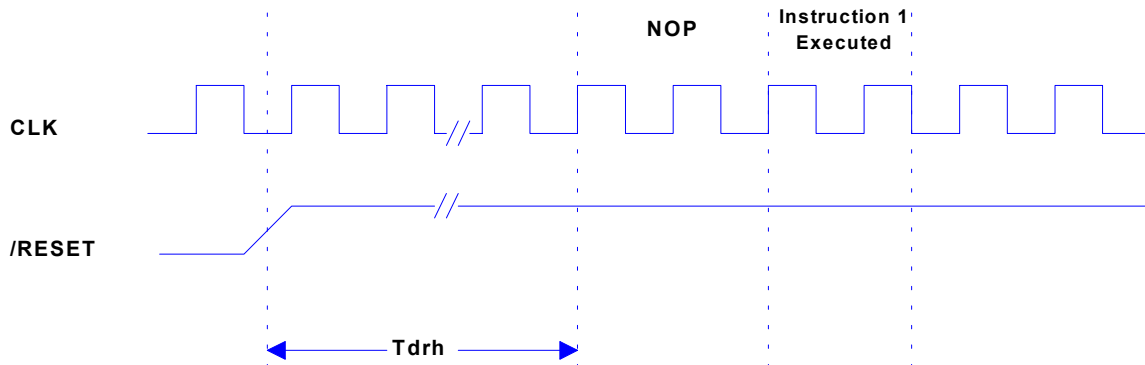
4.16 时序图

AC Test Input/Output Waveform

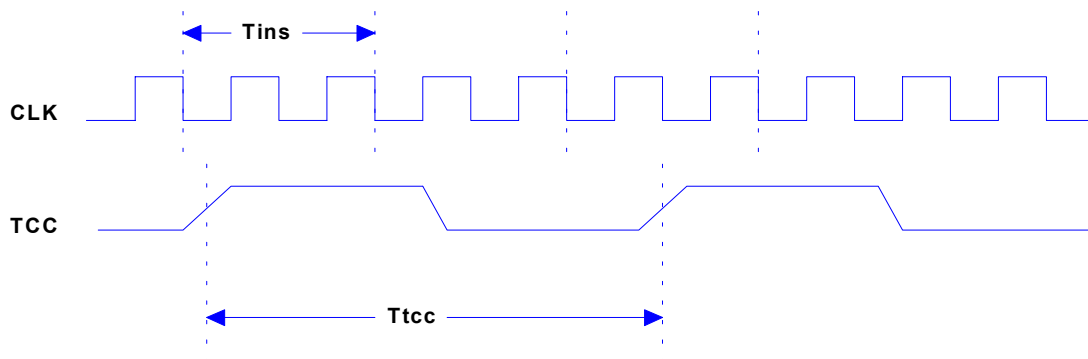


AC Testing : Input is driven at 2.4V for logic "1",and 0.4V for logic "0".Timing measurements are made at 2.0V for logic "1",and 0.8V for logic "0".

RESET Timing (CLK="0")



TCC Input Timing (CLKS="0")





5. 绝对最大范围

Items	Rating		
Temperature under bias	0°C	to	70°C
Storage temperature	-65°C	to	150°C
Input voltage	-0.3V	to	+6.0V
Output voltage	-0.3V	to	+6.0V



6. 电气特性

6.1 直流电气特性(Ta=0°C ~ 70 °C, VDD=5.0V±5%, VSS=0V)

Symbol	Parameter	Condition	Min	Typ	Max	Unit
Fxt	XTAL: VDD to 3V	Two cycle with two clocks	DC		8	MHz
	XTAL: VDD to 5V		DC		20	MHz
	RC: VDD to 5V	R: 5.1KΩ, C: 100pF	F±30%	760	F±30%	KHz
IIL	Input Leakage Current for input pins	VIN = VDD, VSS			±1	μA
VIH1	Input High Voltage, VDD=5V	Ports 5, 6	2.0			V
VIL1	Input Low Voltage, VDD=5V	Ports 5, 6			0.8	V
VIHT1	Input High Threshold Voltage, VDD=5V	/RESET, TCC	2.0			V
VILT1	Input Low Threshold Voltage, VDD=5V	/RESET, TCC			0.8	V
VIHX1	Clock Input High Voltage, VDD=5V	OSCI	2.5			V
VILX1	Clock Input Low Voltage, VDD=5V	OSCI			1.0	V
VIH2	Input High Voltage, VDD=3V	Ports 5, 6	1.5			V
VIL2	Input Low Voltage, VDD=3V	Ports 5, 6			0.4	V
VIHT2	Input High Threshold Voltage, VDD=3V	/RESET, TCC	1.5			V
VILT2	Input Low Threshold Voltage, VDD=3V	/RESET, TCC			0.4	V
VIHX2	Clock Input High Voltage, VDD=3V	OSCI	1.5			V
VILX2	Clock Input Low Voltage, VDD=3V	OSCI			0.6	V
VOH1	Output High Voltage (Ports 5, 6)	IOH = -12.0 mA	2.4			V
VOL1	Output Low Voltage (P51~P57, P60~P63, P66~P67)	IOL = 12.0 mA			0.4	V
VOL2	Output Low Voltage (P64, P65)	IOL = 16.0 mA			0.4	V
IPH	Pull-high current	Pull-high active, input pin at VSS	-50	-100	-240	μA
IPD	Pull-down current	Pull-down active, input pin at VDD	25	50	120	μA
ISB	Power down current	All input and I/O pins at VDD, output pin floating, WDT enabled			10	μA
ISB	Power down current	All input and I/O pins at VDD, output pin floating, WDT disabled			1	μA
ICC1	Operating supply current (VDD=3V) at two clocks	/RESET='High', Fosc=32KHz (Crystal type, two clocks), output pin floating, WDT disabled		15	30	μA
ICC2	Operating supply current (VDD=3V) at two clocks	/RESET='High', Fosc=32KHz (Crystal type, two clocks), output pin floating, WDT enabled		19	35	μA



ICC3	Operating supply current (VDD=5.0V) at two clocks	/RESET=' High', Fosc=2MHz (Crystal type, two clocks), output pin floating			2	mA
ICC4	Operating supply current (VDD=5.0V) at two clocks	/RESET=' High', Fosc=4MHz (Crystal type, two clocks), output pin floating			4.0	MA

6.2 交流电气特性(Ta=0°C ~ 70 °C, VDD=5V±5%, VSS=0V)

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
Dclk	Input CLK duty cycle		45	50	55	%
Tins	Instruction cycle time (CLKS="0")	Crystal type RC type	100 500		DC DC	ns ns
Ttcc	TCC input period		(Tins+20)/N*			ns
Tdrh	Device reset hold time	Ta = 25°C	9	18	30	ms
Trst	/RESET pulse width	Ta = 25°C	2000			ns
Twdt	Watchdog timer period	Ta = 25°C	9	18	30	ms
Tset	Input pin setup time			0		ms
Thold	Input pin hold time			20		ms
Tdelay	Output pin delay time	Cload=20pF		50		ms

*N= selected prescaler ratio.

6.3 A/D Converter Characteristic(Vdd=3.0V to 5.5V, Vss=0V, Ta=0 to 70°C)

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
V _{AREF}	Analog reference voltage	V _{AREF} - V _{ASS} ≥ 2.5V	3.0		V _{DD}	V
V _{ASS}					V _{SS}	V
VAI	Analog input voltage		V _{ASS}		V _{AREF}	V
IAI	Analog supply current	V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V	500	700	1000	uA
RN	Resolution	V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V	6	7	8	Bits
LN	Linearity error	V _{DD} = 2.5 to 5.5V Ta=25°C	0	±2	±4	LSB
DNL	Differential nonlinear error	V _{DD} = 2.5 to 5.5V Ta=25°C	0	±0.5	±0.9	LSB
FSE	Full scale error	V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V	±0	±2	±4	LSB
OE	Offset error	V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V	±0	±1	±2	LSB
ZAI	Recommended impedance of analog voltage source		0	8	10	KΩ
TAD	A/D clock period	V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V	3	3.5	4	us
TCN	A/D conversion time	V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V	10		10	TAD
ADIV	A/D OP input voltage range	V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V	0		5	V
ADOV	A/D OP output voltage swing	V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V, RL=10KΩ	0	0.2	0.3	V
			4.7	4.8	5	
ADSR	A/D OP slew rate	V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V	0.1	0.3		V/us
PSR	Power Supply Rejection	V _{DD} =5.0V±0.5V	±0		±2	LSB

Note: 1. These parameters are characterized but not tested.



2. These parameters are for design guidance only and are not tested.
3. It will not consume any current other than minor leakage current, when A/D is off.
4. The A/D conversion result never decrease with an increase in the input voltage, and has no missing code.
5. Specifications subject to change without notice.

6.4 Comparator (OP) Characteristic (V_{dd} = 5.0V, V_{ss}=0V, T_a=0 to 70°C)

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
SR	Slew rate		0.1	0.2		V/us
IVR	Input voltage range	V _{dd} =5.0V, V _{ss} =0.0V	0		5	V
OVS	Output voltage swing	V _d =5.0V, V _{ss} =0.0V, R _L =10KΩ	0	0.2	0.3	V
			4.7	4.8	5	
I _{op}	Supply current of OP		250	350	500	μA
PSRR	Power-supply Rejection Ration for OP	V _{dd} = 5.0V, V _{ss} =0.0V	50	60	70	dB
V _{os}	Offset voltage	V _{dd} = 5.0V, V _{ss} =0.0V		±10	±20	mV
V _s	Operating range		2.5		5.5	V

- Note: 1. These parameters are characterized but not tested.
2. These parameters are for design guidance only and are not tested.
 3. Specifications subject to change without notice.



附录

封装类型:

OTP MCU	Package Type	Pin Count	Package Size
EM78P458AP	DIP	20 pin	300mil
EM78P458AM	SOP	20 pin	300mil
EM78P459AK	Skinny DIP	24 pin	300mil
EM78P459AM	SOP	24 pin	300mil