

## PowerLogic 教程简介

欢迎使用 PowerLogic 教程。本教程描述了 PADS-PowerLogic 的各种功能和特点、以及使用方法。这些功能包括：

- 如何在 PowerLogic 中使用工作区(Working Area)。
- 如何在 PADS 的元件库中定义目标库(Library)。
- 如何从库中搜索有关的元件(Part)。
- 如何添加连线(Connection)、建立总线(Bus)、使用页间连接符号(Off-Page)。
- 移动(Move)、拷贝(Copy)、删除>Delete)和编辑(Edit)等操作方式(Mode)。
- 在设计数据编辑时使用查询/修改(Query/Modify)命令。
- 如何定义设计规则(Design Rules)。
- 如何建立网表(Netlist)和材料清单(BOM)报告
- 如何使用目标连接与嵌入(OLE)功能。
- 如何使用工程设计更改(Engineering Change Orders (ECO))。

你不必一次完成整个教程，如果在任何时候退出后，下次直接找到你要进入的部分，继续学习本教程。

当你学习了这些基本的内容后，可以参考 PowerLogic 的在线帮助(On-line Help)部分，以便得到 PowerLogic 全部功能的详细介绍。同时你也可以与 PADS 在各地的办事处或代理商取得联系，以便得到更多的帮助。

## 欢迎使用 PowerLogic 进行原理图设计。

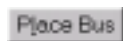
### 开始 PowerLogic

如果现在 PowerLogic 程序还没有运行，可以通过在 Windows 95 或 Windows NT 4.0 环境下的启动程序菜单中的 Start/Programs/PADS-PowerPreview 选择 PowerLogic，使其运行。

### 如何在 PowerLogic 和教程之间进行交互操作

在 PowerLogic 程序运行期间，PowerLogic 教程是仍然有效的，这样一来你可以对照教程一步一步地进行学习。为了通过教程窗口来观察 PowerLogic 的内容，将其它窗口移到屏幕外、或者将它最小化。

在教程的菜单条中有六个按钮 

，即可显示六个实例图形。这些图形提供给你作为实际的例子，在整个教程都是有用的。这些图形的窗口总是出现在顶部，象教程窗口一样，即使 PowerLogic 窗口有效时也是如此。如果需要，你可以移动这个窗口到屏幕外，或者将它最小化。当你完成了实例图形的查看之后，你必须手工关闭这个窗口。

当你在 PowerLogic 教程和 PowerLogic 之间切换时，点中哪个窗口，哪个

窗口将被击活(有效)。参考 Microsoft® Windows™ User's Guide 以便得到有关窗口管理的详细信息。

你可以通过在文件菜单(File Menu)中选择打印主题(Print Topic)得到教程各节的打印文件。这样一来，你可以使用教程的打印拷贝，而关闭 PowerLogic 教程窗口了。

你还可以以黑白方式打印实例图形。参见实例图形打印部分，以便得到详细的信息。

## 开始教程

**注意：**这里提供的一些设计文件用于本教程，在整个教程的学习使用中，你可以使用这些文件，或者建立、保存和打开你自己的设计文件。

**提示：**如果你使用现在提供的这些文件，最好在一个不同的目录下拷贝这些文件，进行备份。教程允许你以另外指定的文件名保存设计文件，但是如果你用原来的文件名，则将原来的文件将被覆盖。为了避免将原始的文件覆盖，所以将它们备份起来，或者换一个其它的文件名保存起来。

- 第一节 – 图形用户界面(GUI)
- 第二节 – 在 PADS 的库内定义元件库(Library)
- 第三节 – 添加和编辑元件(Parts)
- 第四节 – 建立和编辑连线(Connections)
- 第五节 – 添加总线(Buses)
- 第六节 – 修改设计数据
- 第七节 – 定义设计规则(Design Rules)
- 第八节 – 产生报告(Reports)
- 第九节 – 使用 PowerLogic 的目标连接与嵌入 OLE 功能
- 第十节 – 工程设计更改(Engineering Change Orders (ECO))

## 第一节 – 图形用户界面(GUI)

PowerLogic 的用户界面设计得非常易于使用，PowerLogic 在努力满足高级用户需要的同时，还考虑到许多初次使用 PADS 软件的人员情况。

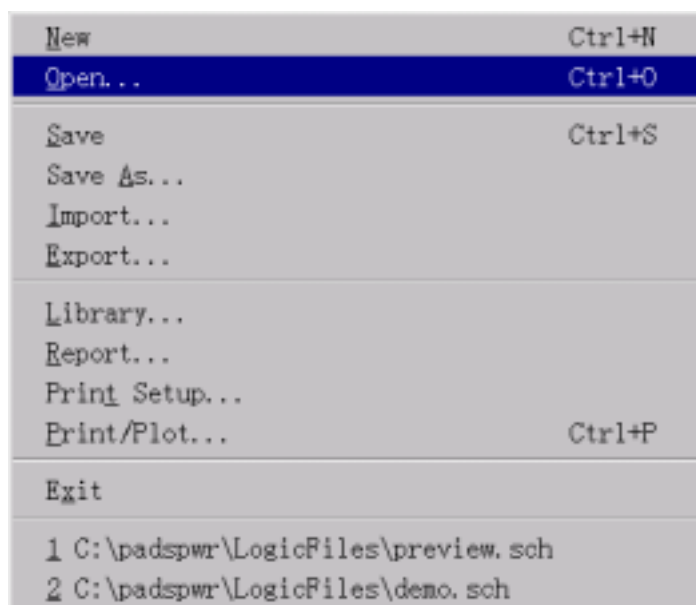
本节教程包含以下内容：

- PowerLogic 中的交互操作过程
- 工作空间的使用
- 设置栅格(Grids)
- 使用取景(Pan)和缩放(Zoom)

### PowerLogic 中的交互操作过程

PowerLogic 使用标准 Windows 风格的菜单(Menu)命令方式，如弹出菜单(Pop-up Menus)、热键(Shortcut Keys)、工具条(Toolbars)和工具箱(Toolboxes)执行命令。

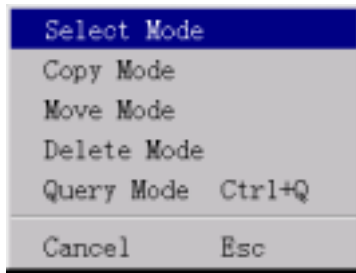
在本教程中，使用下拉菜单(Pull-down)的命令格式是 菜单/命令(Menu/Command)。例如，使用文件菜单中的打开文件名为 文件/打开(File/Open)。



### 弹出菜单(Pop-up Menus)

PowerLogic 使用弹出菜单(Pop-up Menu)命令，按鼠标右键显示可以执行的命令，或者可以选择的目标项目。

1. 在 PowerLogic 窗口内的任何地方按一下鼠标，击活这个窗口。
2. 按鼠标右键，弹出菜单(Pop-up Menu)将出现在鼠标的位置处。



3. 按教程窗口内的任意位置，将击活教程窗口。

## 工具条(Toolbars)和工具箱(Toolboxes)

PowerLogic 使用 Windows 标准的工具条(Toolbars)



和三个工具箱(Toolboxes)，即绘图(Draft)工具箱






设计 (Design) 工具箱



和总线 (Buses) 工具箱

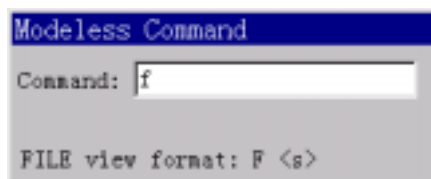


。这些图形代表了有效的命令，称为图标(Icons)。工具条(Toolbars)位于菜单条(Menu Bar)的下面。你可以通过选择 PowerLogic 的工具条(Toolbar)按钮或者 Window 菜单(Menu)命令，打开工具箱(Toolboxes)，这是一组命令的集合。在本教程中你可以使用这两种方法。

**注意：**你一次仅仅可以打开一个工具箱(Toolbox)。为了打开 PowerLogic 的工具箱，按工具箱(Toolbox)图标(、和)。为了关闭工具箱(Toolbox)，按两次工具箱(Toolbox)图标。

## 直接命令(Modeless Commands)和热键(Shortcut Keys)

直接命令(Modeless Commands)(亦称无模命令)和热键(Shortcut Keys)(亦称快捷键)允许你通过键盘直接输入命令及其选项。在本教程中你也可以使用直接命令(Modeless Commands)。



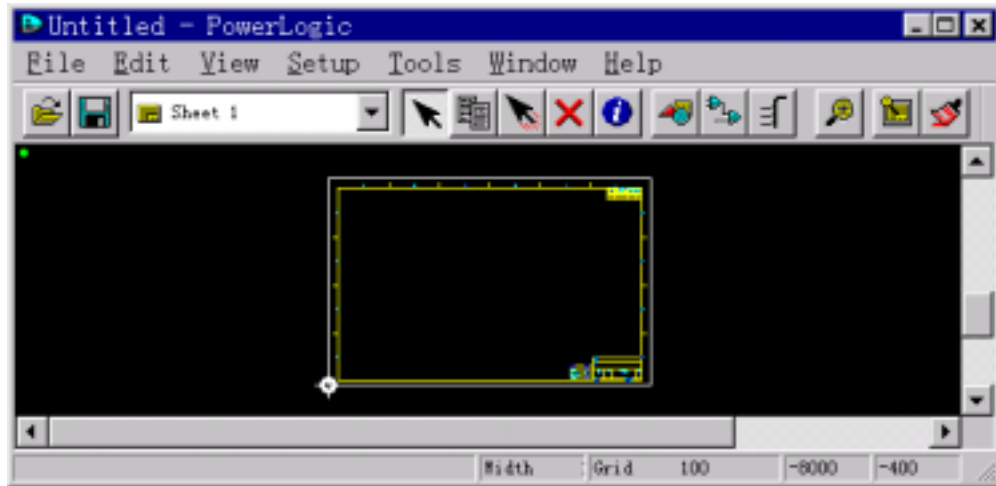
标准的 Windows 热键，如 Alt-F 用于显示文件菜单等命令，在 PowerLogic 中同样有效。

## 取消命令操作

你可以在任何时候，通过按键盘上的 Esc 键或按鼠标右键并从弹出菜单(Pop-up Menu)中选择取消(Cancel)命令，取消当前的命令和命令序列。

## 使用工作空间

PowerLogic 的工作空间为 56 英寸 x 56 英寸。工作空间的原点(0,0)用一个白色的小圆点表示。原点位于页面的左下角。一个大的白色的矩形代表页面的区域。尺寸 B 的原理图的面积是 11 英寸 x 17 英寸，尺寸 C 的页面是 17 英寸 x 22 英寸等等。



**注意:** 一个小的信息窗口称为状态窗(Status Window), 当你开始 PowerLogic 时自动显示在屏幕的左面, 通过选择状态窗口(Status Window)上的关闭(Close)按钮, 可以关闭状态窗。



当你将光标(Cursor)在工作区域内移动时, 它所在位置的 X/Y 绝对坐标值将动态地显示在屏幕底部的状态条(Status Bar)内。



**注意:** 当你打开时, 教程窗口也许覆盖了状态条, 如果必要, 移动或改变教程窗口的大小尺寸, 以便 PowerLogic 的原点(0,0 点)和状态条都是可见的。

## 工作区域练习

1. 将光标放置在原点, 注意 0,0 坐标值应可以在状态条(Status Bar)读出。
2. 在工作区内移动光标, 注意 X/Y 坐标值应该随着光标的位置而改变。

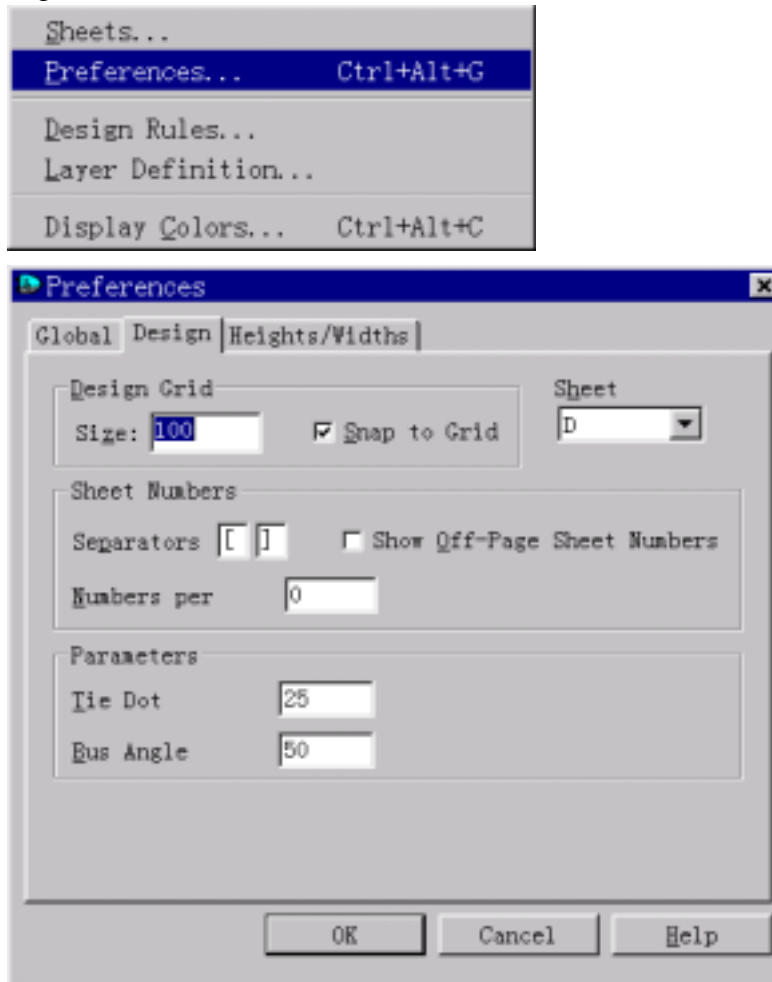
## 设置栅格(Grids)

PowerLogic 有两类栅格(Grid): 设计栅格(Design Grid)和显示栅格(Display

Grid)。

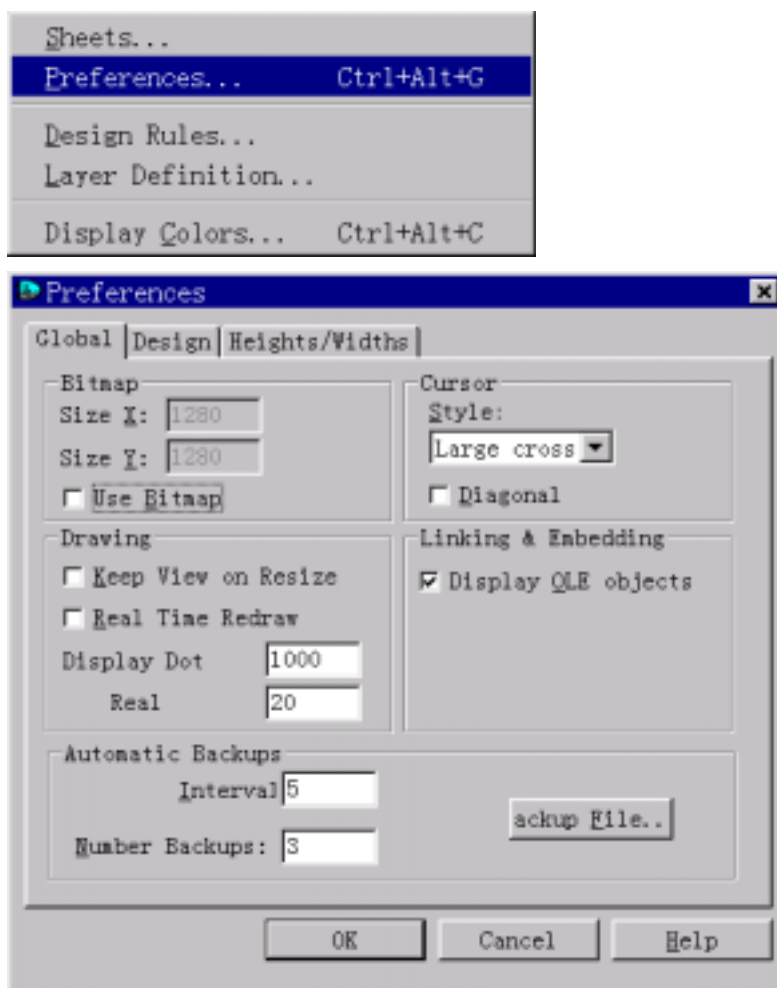
### 设计栅格(Design Grid)

设计栅格(Design Grid)确定增加元件(Parts)和连线(Connections)的间隔和转角的位置。这个栅格用于绘制项目，如多边形(Polygons)、不封闭图形(Paths)、圆(Circles)和矩形(Rectangles)。最小的栅格设置是 2 mils。选择设置/优先权(Setup/Preferences)命令，并且选择设计表(Design Tab)可以观察到当前的设计栅格(Design Grid)设置情况。



### 显示栅格(Display Grid)

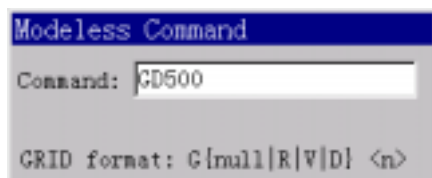
这是一种点状的栅格，用于设计的辅助。你可以设置显示点栅格(Display Dot Grid)与设计栅格(Design Grids)匹配，或者你可以设置它为设计栅格(Design Grids)的倍数。选择设置/优先权(Setup/Preferences)，并选择全局表(Global tab)，查看当前的显示点栅格(Display Dot Grid)设置。为了关闭显示点栅格(Display Dot Grid)，设置显示点栅格(Display Dot Grid)小于 10。但这并不是真正地取消，除非你用缩放(Zoom)将一个小区域放大很多倍，否则你是看不到它的。



### 栅格练习(Grid Exercise)

每个栅格都是在设置菜单(Setup Menu)下, 通过优先权(Preferences)命令或者使用直接(Modeless)命令单独设置的。在下面的练习中, 你将使用直接(Modeless)命令设置设计栅格(Design Grid)和显示点栅格(Display Dot Grids)。

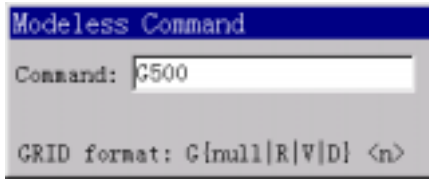
1. 对于显示栅格(Display Grid), 打入字符 **GD**。在字符窗口将显示一个直接(Modeless)命令, 并显示 GD 字符。
2. 打入 **500**, 并且按回车(Enter)。



**注意:** 你也许需要放大(Zoom in)或缩小(Zoom out), 以便看到点栅格(Dot Grid)。能否有效地看到点栅格(Dot Grid)取决输入的栅格(Grid)值。参考使用取景和缩放(Using Pan and Zoom)。

你可以一步打入 **G500**, 然后按回车(Enter), 设置设计点栅格(Design Dot Grid)。






如果你不能看到栅格(Grid), 试图放大(Zooming in)或缩小(Zooming out)。参考下一节“使用取景和缩放(Using Pan and Zoom)。”

**注意:** 在直接(Modeless)命令和值(Value)之间并不需要空格(Space)。通过设置/优先权(Setup/Preferences)的其它控制方法同样也是有效地。

### 使用取景(Pan)和缩放(Zoom)

有几种方法可以控制设计图形的显示中心、放大和缩小。在这个练习中, 我们使用鼠标(Mouse)。

使用两键鼠标(Mouse), 可以打开和关闭缩放(Zoom)图标。在缩放(Zoom)方式下, 光标的移动将改变缩放的比例。

使用三键鼠标(Mouse), 中间键的缩放(Zoom)方式始终是有有效的。

放大(Zooming in)和缩小(Zooming out)是通过将光标放在区域的中心, 然后拖出一个区域进行的。

取景(Pan)和缩放(Zoom)功能还可以通过查看菜单(View Menu)使用命令、通过使用数字键盘(Numeric Keypad)以及使用 Windows 滚动条(Scroll Bars)等方式进行。参考在线帮助(On-line Help)以便得到更多信息。

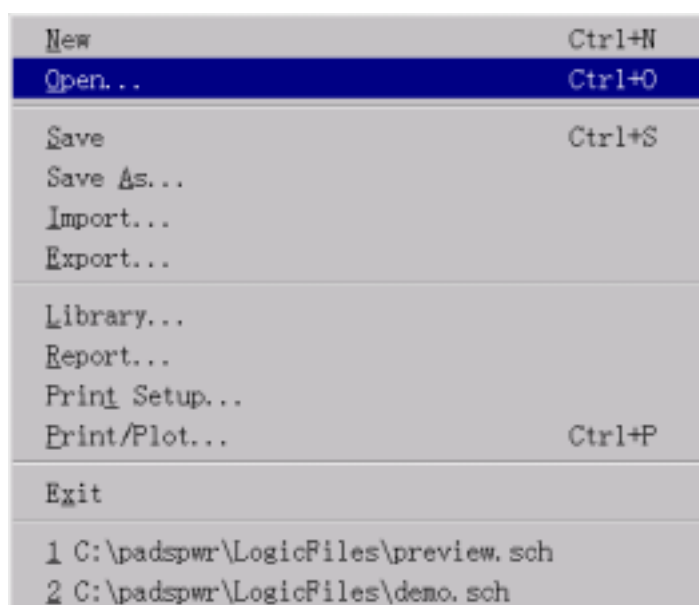
Zoom	Ctrl+W
Sheet	Ctrl+B
Redraw	Ctrl+D
Extents	Ctrl+Alt+E
Push Hierarchy	
Pop Hierarchy	
Capture...	
Previous View	Ctrl+Alt+P

### 打开原理图设计文件

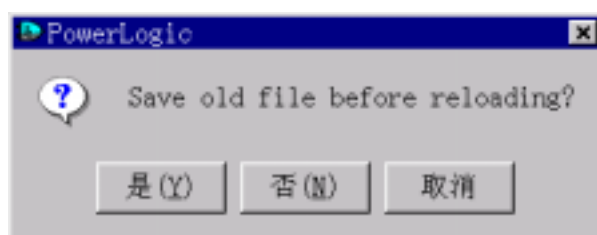
为了更加容易的观察图形缩放的变化, 首先打开一个设计文件。

1. 选择文件/打开(File/Open)。

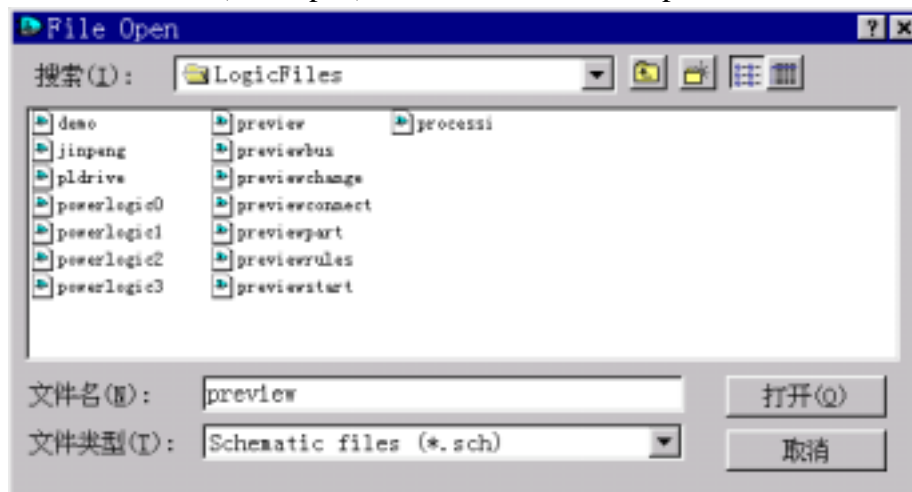




因为在 PowerLogic 中的你执行的任何操作都被认为是新建立文件的部分，包括弹出菜单(Pop-up menu)和栅格练习，所以一个对话框将出现提示你保存老的设计文件，在这里选择 No。




2. 从文件打开(File Open)对话框中，双击名为 preview.sch 的文件。



### 缩放练习(Practice Zoom)

为了进行缩放(Zoom):

1. 在工具条(Toolbar)上选择缩放(Zoom)图标 .

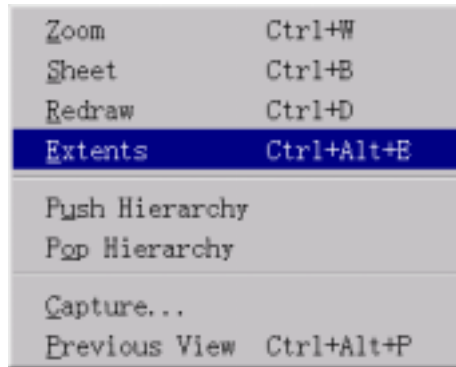
**注意:** 如果你使用三键鼠标(Mouse)，直接跳到第二步。使用中间键替代第

二步和第三步中的鼠标左键。

2. 放大(Zoom in)。在你希望观察的区域中心按住鼠标左键，向上拖动鼠标，即远离你的方向，随着光标的移动一个动态的矩形将出现，当这个矩形包含了你希望观察的区域后，松开鼠标即可。

3. 缩小(Zoom out)。重复第二步的内容，但是拖动的方向向下，或者向着你的方向。一个虚线构成的矩形就是当前要观察的区域。

为了练习缩放(Zoom)方式的观察视窗的大小，可以恢复原始视图，选择查看/扩展(View/Extents)。





4. 按缩放(Zoom)方式图标结束缩放(Zoom)方式。

### 使用两键鼠标取景(Panning)

为了使用两键鼠标(Mouse)，移动光标到你希望观察区域的中心，不要动光标，按键盘上的 Inter 键。

**注意：**此时，你不需要在缩放(Zoom)方式使用 Insert key 进行取景(Pan)。

为了同时取景(Pan)和缩放(Zoom)：

1. 在工具条(Toolbar)上选择缩放(Zoom)图标.
2. 将光标放在新的视区的中心。  
按鼠标左键则取景(Pan)和放大(Zoom in)。  
按鼠标右键则取景(Pan)和缩小(Zoom out)。
3. 按缩放(Zoom)方式图标结束缩放(Zoom)方式。

### 使用三键鼠标取景(Panning)

为了使用三键鼠标(Mouse)，将光标放在新的视图区域的中心，不要移动鼠标，按鼠标的中间键。使用三键鼠标(Mouse)，你不需要在缩放(Zoom)方式进行取景(Pan)。

### 使用状态窗口(Status Window)进行缩放(Zooming)和取景(Panning)

状态窗口(Status Window)显示了当前观察区域和原理图绘图区域的相对位置。为了使用状态窗口(Status Window)进行缩放(Zooming)和取景(Panning)，进行下列过程即可。

### 缩放(Zoom)状态窗口(Status Window)

1. 如状态窗口(Status Window)现在没有打开或不可见，选择窗口/状态(Window/Status)。



2. 在状态窗口(Status Window)内，你可以看到一个绿色的区域，它代表当前观察区域，PowerLogic 窗口内的动作在这里会体现。放大(Zoom in)或缩小(Zoom out)会在状态窗口(Status Window)内进行适当地匹配。

3. 为了使用状态窗口(Status Window)进行缩放(Zooming)，按下并按住鼠标的右键，在状态窗口(Status Window)内用光标拖出一个视窗矩形(绿色区域)。注意观察这个区域是怎样代表你定义的区域。

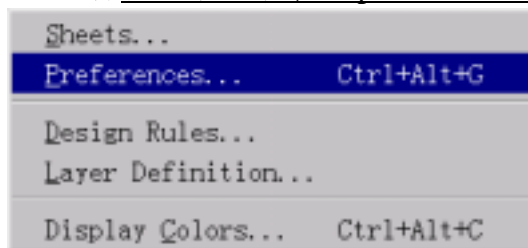
### 取景(Panning)状态窗口(Status Window)

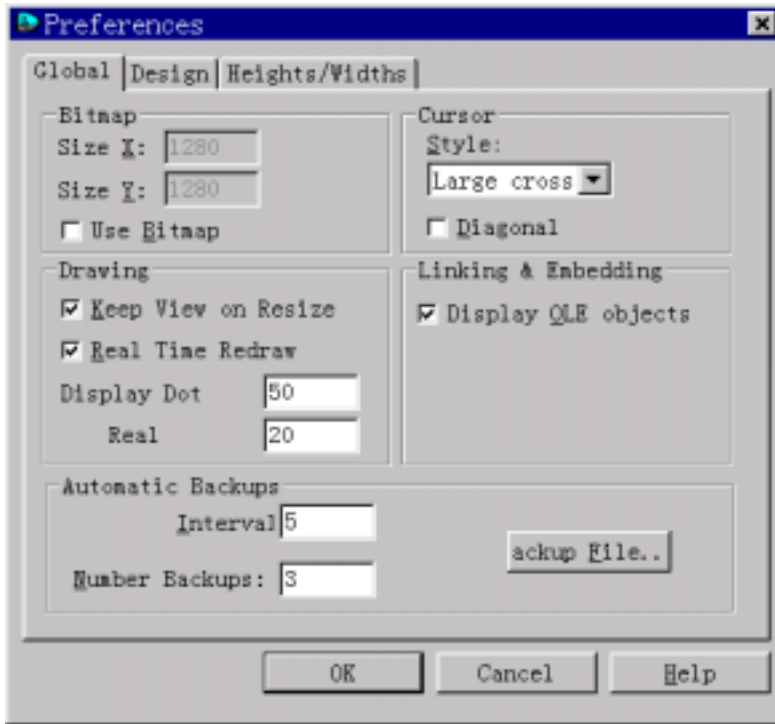
为了使用状态窗口(Status Window)进行取景(Pan)，在观察区域内按鼠标的左键，在工作区内，注意观察这个区域是怎样代表你鼠标点中的区域的。

使用状态窗口(Status Window)平滑的滚动

取景(Panning)的另一个方法是沿着原理图你的观察窗口的移动，只是将它作为一个位图(Bitmap)进行的。为了能够进行平滑的滚动，执行以下步骤。

1. 选择设置/优先权(Setup/Preferences)，并且选择全局表(Global Tab)。





2. 如果使用位图方式(Bitmap)没有锁定(关闭), 通过选择它使它有效。 使用 X 和 Y 区域的缺省值。
3. 选择 **OK**, 关闭优先权 (Preferences) 对话框。
4. 在观察小图区的上面, 按下并按住鼠标的左键, 平滑地移动鼠标即可实现取景(Pan), 或滚动视图区域。松开鼠标即完成了视图区域的设置。

你已经完成了第一节教程的内容。

## 第二节 – 在 PADS 库中定义元件库


这一节介绍在 PowerLogic 的元件编辑器(Part Editor)内，定义库内元件类型(Part Type)的过程。

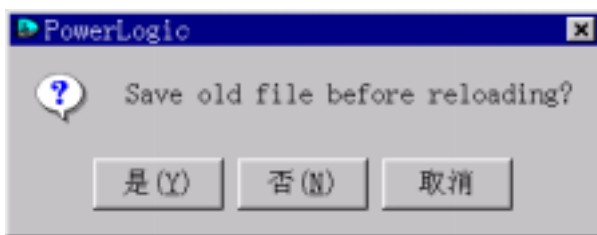
在这一节中，你将学到：

- 关于 PADS 的元件类型(Part Type)。
- 如何在 PowerLogic 的元件编辑器(Part Editor)中建立管脚封装(Pin Decal)。
- 如何在 PowerLogic 的元件编辑器(Part Editor)中建立 CAE 封装(CAE Decal)。
- 如何在元件编辑器(Part Editor)，利用现有的元件建立新的元件类型(Part Type)。

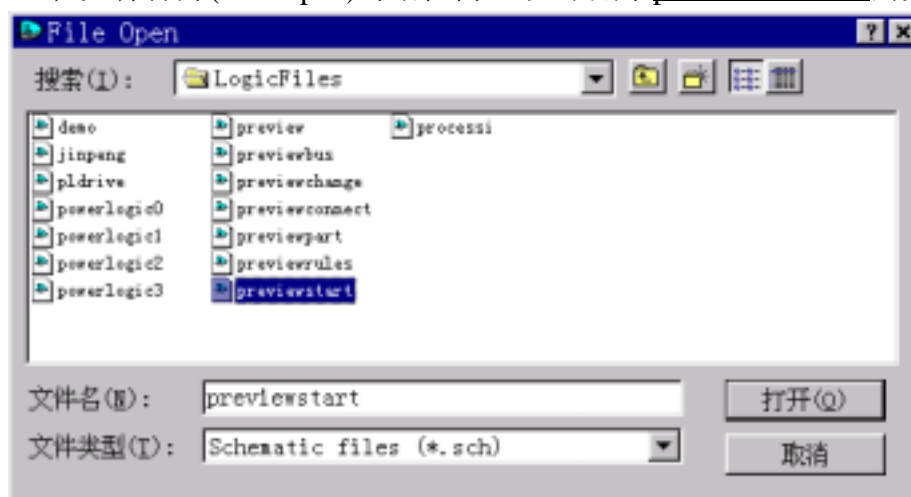
预览第一节教程中完成的设计文件，在下面的练习中，我们将使用这个已经部分完成的原理图文件 previewstart.sch。

打开 previewstart.sch 设计文件：

1. 从工具条(Toolbar)中选择打开(Open)图标.
2. 当 Save Old File Before Loading?提示出现后，选择 No。



3. 在文件打开(File Open)对话框内，双击名为 previewstart.sch 的文件。



### PADS 元件类型(Part Type)

在你将元件添加到原理图之前，它必须是 PADS 库中的一个已经存在的元件类型(Part Type)。元件类型(Part Type)应该由以下三种元件组成：

- 在 PowerLogic 中，被称为逻辑符号或 CAE 封装(CAE Decal)。

- PCB 封装(PCB Decal), 如 DIP14 。
- 电参数, 如管脚号码和门的分配等。


下面是一个 7404 的 PADS 元件类型(Part Type):

元件类型(Part type)名字: 7404  
 CAE 封装(CAE Decal): INV  
 PCB 封装(PCB Decal): DIP14  
 电参数: 6 个逻辑门(A 到 F), 使用 14 个管脚中的 12 个管脚, 一个电源和一个地线管脚。

你可以在 PowerLogic 或 PowerPCB 中建立元件类型(Part Type), 但是在 PowerLogic 中仅仅能建立 CAE 封装(CAE Decal)、在 PowerPCB 中仅仅能建立 PCB 封装(PCB Decal)。

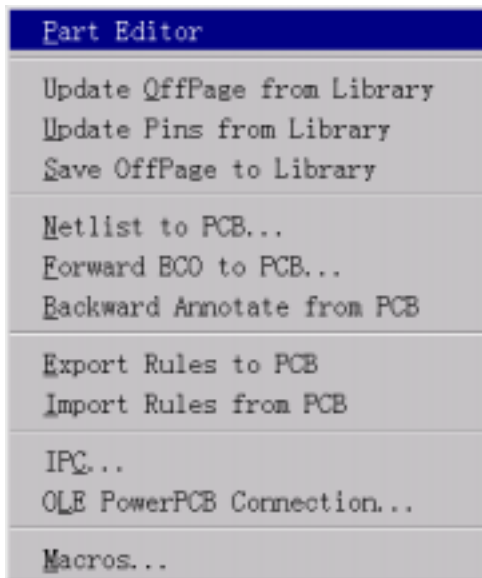
### 建立管脚封装(Pin Decal)

管脚封装(Pin Decal)是一个二维线 (2D line )符号, 它代表管脚的逻辑功能。

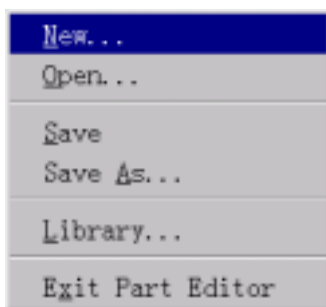
在教程菜单条中, 选择 PINNOT 按钮 , 看一看完成管脚封装(Pin Decal)参考框图。

进入管脚封装编辑器(Pin Decal Editor)

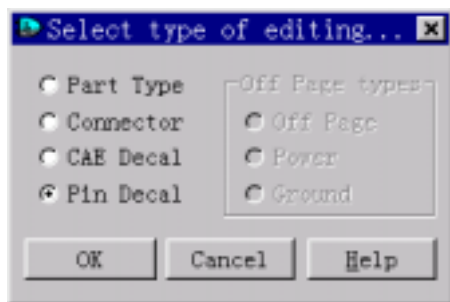
1. 通过选择 工具/元件编辑器(Tools/Part Editor) 进入元件编辑器(Part Editor)。



2. 在元件编辑器(Part Editor)内, 选择 文件/新建(File/New)。



3. 从编辑项目选择类型(Select Type of Editing Item)选择管脚封装(Pin Decal), 然后选择 **OK**。



一旦你进入管脚封装编辑器(Pin Decal Editor), 有几个字符标号和管脚封装(Pin Decal)原点标记将出现。各个字符标号放在与管脚有关的字符目标上。一旦你将这些标记放在管脚封装(Pin Decal)中, 这些管脚目标字符将出现在 CAE 封装(CAE Decal)上。原点标记有两个用途, 一是连线连接的点, 另一个是移动或放置管脚封装(Pin Decal)的原点。

PNAME 放在这里指示管脚或功能的名字, 如 A00、D01 或 VCC。

NETNAME 放在这里指示当在原理图中显示时的网络名字标记。



#E 放在这里指示管脚号码。

TYP 和 SWP 放在这里指示管脚类型(Pin Type)和门交换值(Gate Swap Values)。

**注意:** 管脚类型(Pin Types)和门可交换(Gate Swap)的值仅仅显示在 CAE 封装(CAE Decal)编辑器中, 而在原理图中不显示。

### 定义封装(Decal)

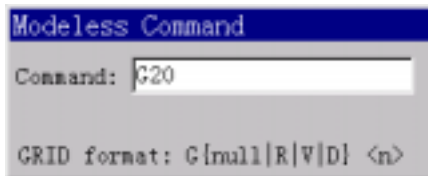
现在你将定义一个简单的管脚封装(Pin Decal), 它们由一个横线和一个圆组成。这是一个典型的逻辑非符号。

1. 从工具条(Toolbar)中选择绘图(Drafting)图标 。
2. 从绘图(Drafting)工具箱中选择建立 2D 线(Create 2D Line)图标 。
3. 按鼠标右键打开一个弹出菜单, 然后选择路径(Path)方式定义为一个连续线(Straight Line)。

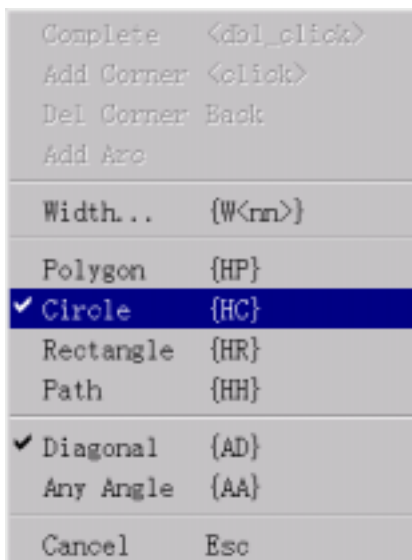




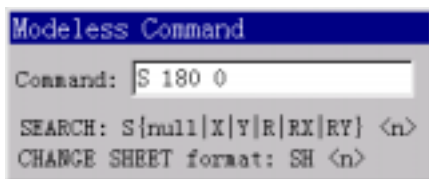
4. 通过打入 G20 设置设计栅格(Design Grid)为 20。





5. 将光标放在原点标记处，状态条(Status Bar)中 X 和 Y 的坐标将显示为零。
6. 按一下并松开鼠标左键，将开始画一根线。
7. 横向移动光标直到坐标指示为 X160、Y0 (检查状态条(Status Bar)确认坐标值)，连击鼠标左键完成这根线。
8. 按鼠标右键打开一个弹出菜单，然后选择圆(Circle)改变绘图方式。



9. 你必须通过打入 S 180.0 指示圆的中心点。



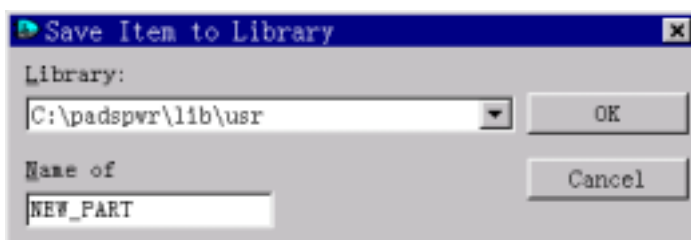
10. 为了定义一个圆，按鼠标左键并且将光标向中心点以外的方向移动一个设计栅格(Design Grid) (20 mils)，再按鼠标左键完成这个圆。

11. 从工具条中选择移动方式(Move Mode)图标，放标记在 PINNOT 封装(Decal)图中，从教程菜单条中选择 PINNOT 按钮，并查看本图。

### 保存管脚封装(Pin Decal)

为了保存管脚封装(Pin Decal)到库中：

1. 选择文件/另存为(File/Save As)。保存项目到库中(Save Item to Library)对话框将出现。

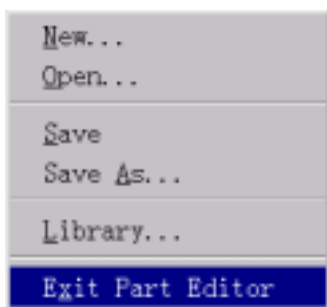


2. 选择 padsvew\lib\preview 库。
3. 在项目名字(Name of Item)字符区域内用 pinnot 替换 New\_Pin。
4. 选择 **OK**。

PowerLogic 保存管脚封装(Pin Decal)，并且使 pinnot 成为当前的管脚封装(Pin Decal)。

**注意：** 如果已经存在了，则确认覆盖这个管脚封装(Pin Decal)。


你现在已经完成了管脚封装(Pin Decal)。在元件编辑器(Part Editor)中选择文件/退出元件编辑器(File/Exit Part Editor)，退出到原理图编辑器中。

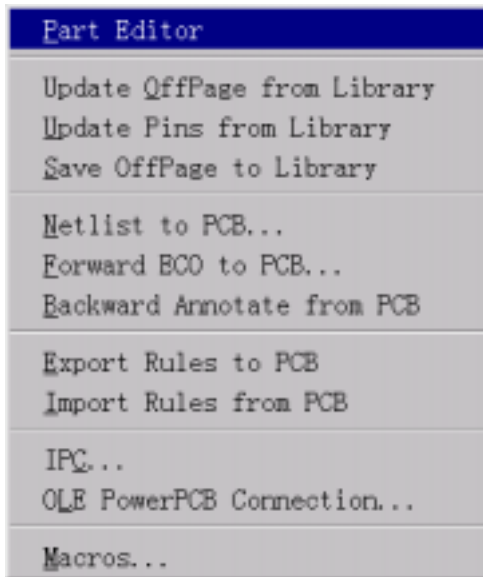


### 建立 CAE 封装(CAE Decal)

CAE 封装(CAE Decal)是一个二维线(2D Line)符号，它代表了元件的逻辑功能。

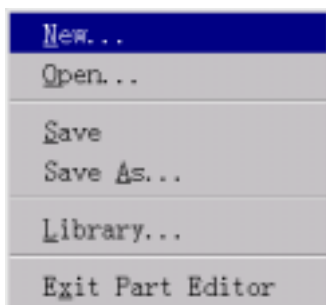
在这个练习中，你将使用 CAE 封装工具(CAE Decal Wizard)以及其它的功能。

能建立 87C256 的元件类型(Part Type)。为了观察到完成的封装(Decal)，选择教程菜单条中的封装(Decal)按钮 。

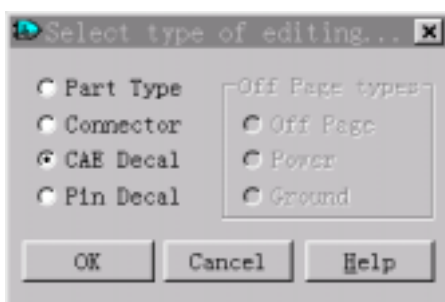


进入 CAD 封装编辑器(CAE Decal Editor):

1. 通过选择工具/元件编辑器(Tools/Part Editor)，进入 PowerLogic 的元件编辑器(Part Editor)。
2. 在元件编辑器(Part Editor)中选择文件/新建(File/New)。



3. 从对话框中选择 CAD 封装(CAE Decal)，并且选择 OK。



一旦你进入 CAD 封装编辑器(CAE Decal Editor)，几个字符标记和一个 CAE 封装(CAE Decal)原点标记将显示出来了。这些标记放在这里指示和 CAE 封装(Decal)有关的目标。一旦你将这些标记放在 CAE 封装(CAE Decal)中，这些标记将会出现在原理图中。原点标记作为在原理图中移动或放置 CAE 封装(CAE Decal)基准点使用。



U999A 是一个参考编号(Reference Designation)。

PKG 是一个元件类型(Part Type)(如 7404、74LS74 等等)。

ATTR1 是显示元件类型(Part Type)的第一个属性(Attribute)。

ATTR2 是显示元件类型(Part Type)的另一个属性(Attribute)。

## 在 CAE 封装工具(CAE Decal Wizard)中建立 CAE 封装(CAE Decals)

1. 从工具条(Toolbar)中绘图(Drafting)图标，打开绘图(Drafting)工具箱。
2. 从绘图(Drafting)工具箱中选择 CAE 封装工具(CAE Decal Wizard).
4. 使用 Wizard 可以快速地定义一个长方形的逻辑符号，在输入管脚(Input Pins)区域选择 PIN 作为管脚封装(Pin Decal)。指定输入管脚个数为 19，同时设置输出管脚个数为 0。你将通过学习使用 PowerLogic 其它有用的功能来定义输出管脚。



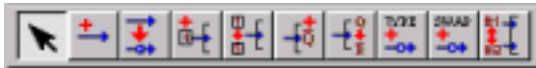
4. 选择 OK，建立 CAD 封装(CAE Decal)。

你现在已经开始进行 CAE 封装(CAE Decal)了。这个过程与逻辑符号(Logic Symbols)的管脚符号(Pin Symbols)和添加端点(Terminal)(在管脚封装(Pin Decal)的结尾处有一个小的 X)到 CAE 封装(CAE Decal)有关。参阅在线帮助(On-line Help)以便得到有关端点(Terminal)和管脚符号(Pin Symbols)之间关系更加详细的信息。


## 添加新的端点(Terminals)

在这种状态下，CAE 封装(CAE Decal)并没有完成。你必须添加输出管脚，并且修改输入管脚的一些符号。你将使用端点功能添加输出管脚到 CAE 封装(CAE Decal)中。

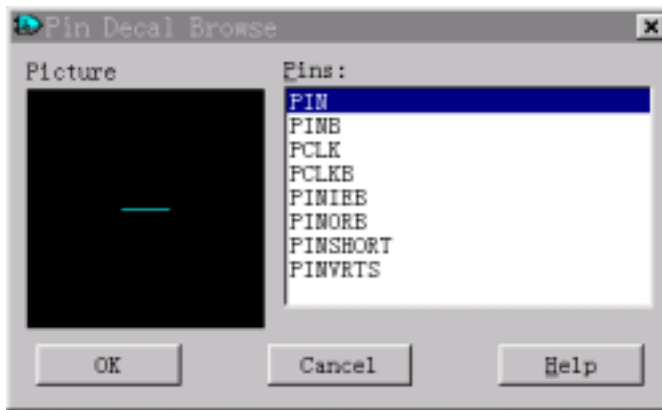
1. 从工具条(Toolbar)中选择端点(Terminal)图标。端点(Terminal)工具箱

将出现。

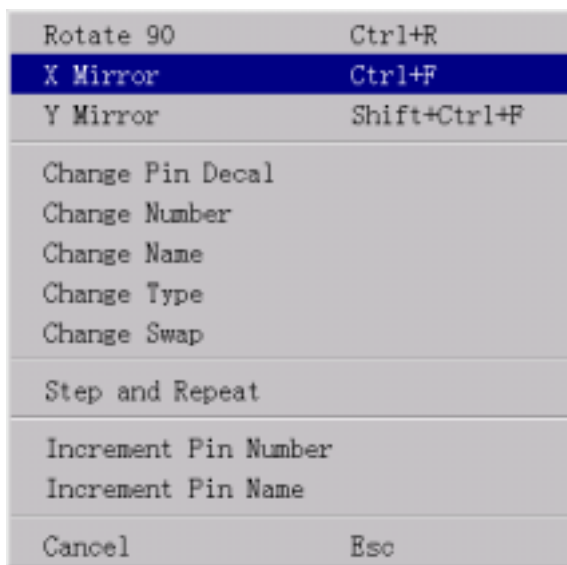
**注意：**在端点(Terminal)工具条中有几个图标是不能工作的，因为这些功能是用用于元件类型编辑器(Part Type Editor)，将在以后的教程中进行讨论。

2. 从端点(Terminal)工具箱中选择添加端点(Add Terminal)图标.

3. 从管脚(Pins)列表中选择 **PIN** 管脚封装(Pin Decal), 然后选择 **OK**。



4. 这时候新的端点将跟随着光标, 按鼠标右键并且从弹出菜单中选择 **X 镜像(X Mirror)**, 此时该端点将以 X 轴或横轴镜像。

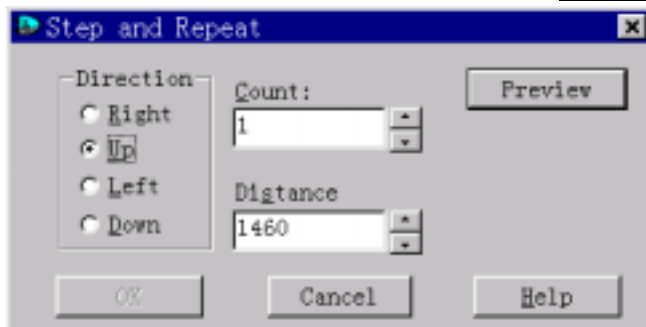


5. 将端点放在符号右边 X1000、Y1800 处, 并且按鼠标的左键放置端点。

### 使用步长(Step)和重复(Repeat)命令添加新的端点(Terminals)

在你添加了端点后, PowerLogic 将依然保持在添加端点状态, 下一个新的端点将继续粘附在光标上。如果要替代这种一个又一个添加端点的方式, 可以使用步长和重复(Step and Repeat)功能快速地添加多个端点。

1. 按鼠标右键, 并且从弹出菜单中选择步长和重复(Step and Repeat)。



2. 设置方向(Direction)向下(Down), 管脚数目为 7, 间距(Distance)为 100。

选择预览(Preview)将看到你的操作。

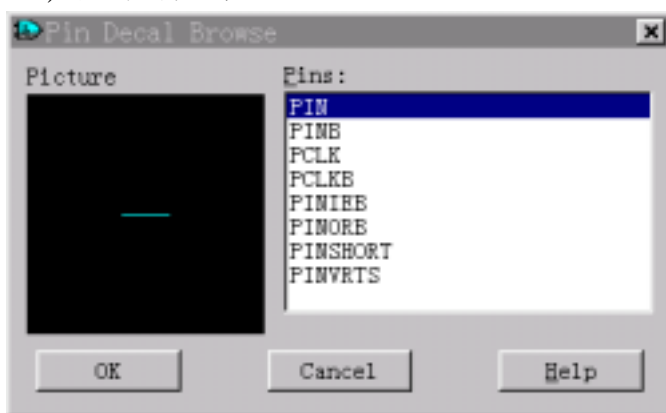
3. 选择 **OK** 完成步长和重复(Step and Repeat)命令。
4. 按 **Esc** 退出添加端点(Add Terminal)操作。

### 修改端点(Terminals)


现在你已经添加了输出管脚，使用其它的端点命令修改输入管脚并且完成这个 CAE 封装(CAE Decal)。参考 87C256 封装(Decal)图(通过在本教程窗口中选择封装(Decal)按钮)观察输入管脚。

输入管脚由 15 个地址输入、3 个控制输入和 1 个另外的输入管脚组成。对于控制输入管脚封装中有两个需要修改。

1. 选择改变管脚封装(Change Pin Decal)图标 ，管脚封装浏览(Pin Decal Browse)对话框将出现。



2. 从管脚(Pin)列表中选择你已经建立了的 PINNOT 管脚封装(Pin Decal)。
3. 选择 **OK**。
4. 你现在在管脚封装分配方式(Pin Decal Assignment Mode)中，你选择的任何端点将被分配为 PINNOT 管脚封装(Pin Decal)，选择元件左边输入端点底部的两个端点(端点#18 和#19)，将它们的管脚封装(Pin Decal)从 PIN 改变为 PINNOT。

5. 从工具条(Toolbar)中通过选择删除(Delete)图标  删除额外的端点，选择底部的第四个端点(端点#16)，选择 **Yes** 确认删除操作。紧跟在端点#16 后面的端点号码将改变为删除掉的这个号码。

### 保存 CAE 封装(CAE Decal)

为了保存 CAE 封装(CAE Decal)到库内：

1. 选择文件/另存为(File/Save As)。保存项目到库内(Save Item to Library)对话框将出现。



2. 选择 `padsview\lib\preview` 库。
3. 在文件名(File Name)字符框内用地 `7C256` 替换新的封装(New\_Decal)。
4. 选择 **OK**。

PowerLogic 保存 CAE 封装(CAE Decal)并将 87C256 成为当前的 CAE 封装(CAE Decal)。

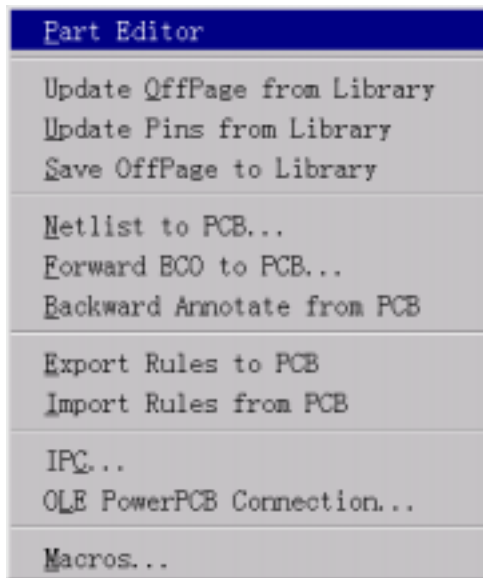
**注意：** 如果已经存在了，确定覆盖这个 CAE 封装(CAE Decal)。

现在你已经完成了 87C256 元件类型(Part Type)的 CAE 封装(CAE Decal)。选择文件/退出元件编辑器(File/Exit Part Editor)以便从元件编辑器中退出，并返回到原理图编辑器中。

### 建立新的元件类型(Part Type)

现在你将通过结合 87C256 封装(Decal)和它的电特性以及 PCB 封装(PCB Decal)，完成 87C256 元件类型(Part Type)。你在元件编辑器(Part Editor)中使用元件类型编辑功能完成这个过程。

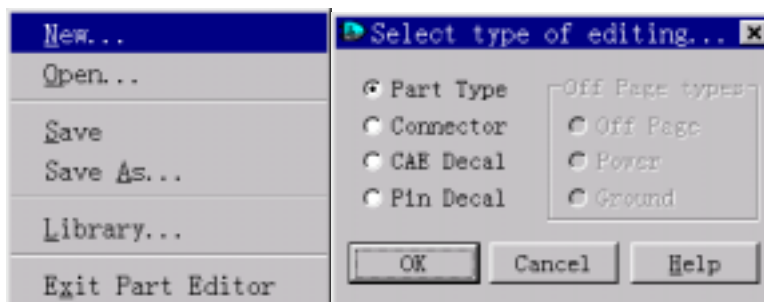
为了建立元件类型(Part Type)87C256，通过选择工具/元件编辑器(Tools/Part Editor)进入元件编辑器(Part Editor)。




### 编辑电特性(Electrical Properties)

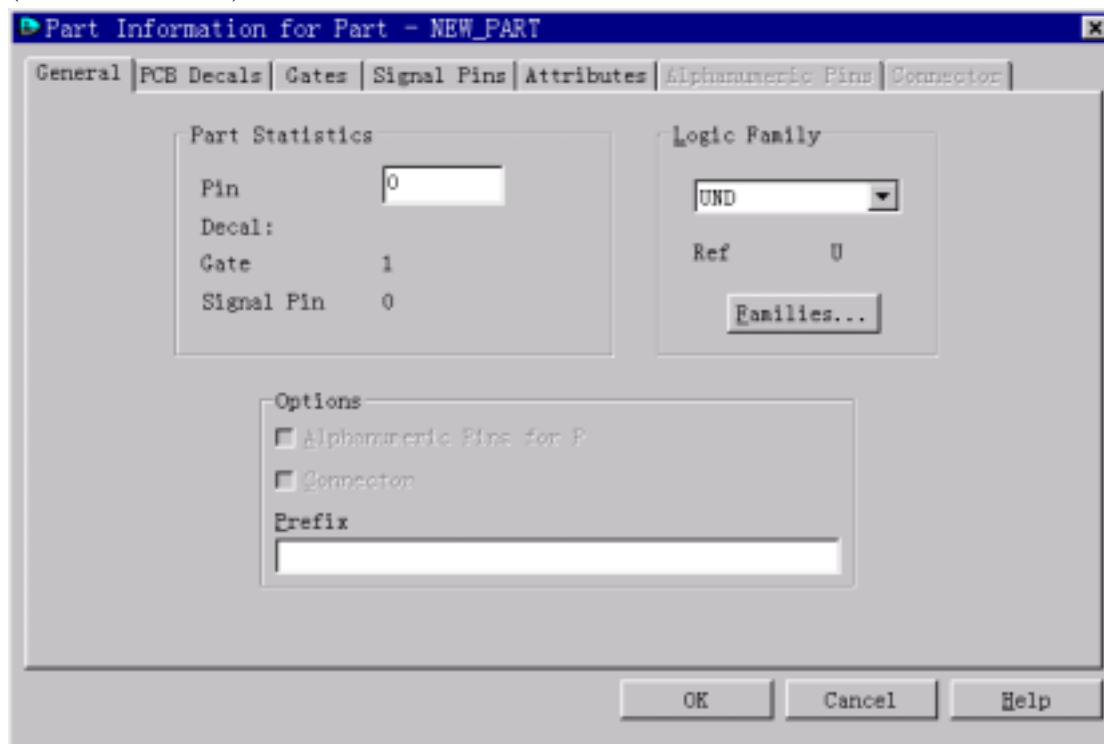
建立元件类型(Part Type)的第一步是分配 87C256CAE 封装(CAE Decal)和分配一个 28 个管脚的 PCB 封装(PCB Decal)。

1. 选择文件/新建(File/New)。编辑项目的选择类型(Select Type of Editing Item)对话框将出现。

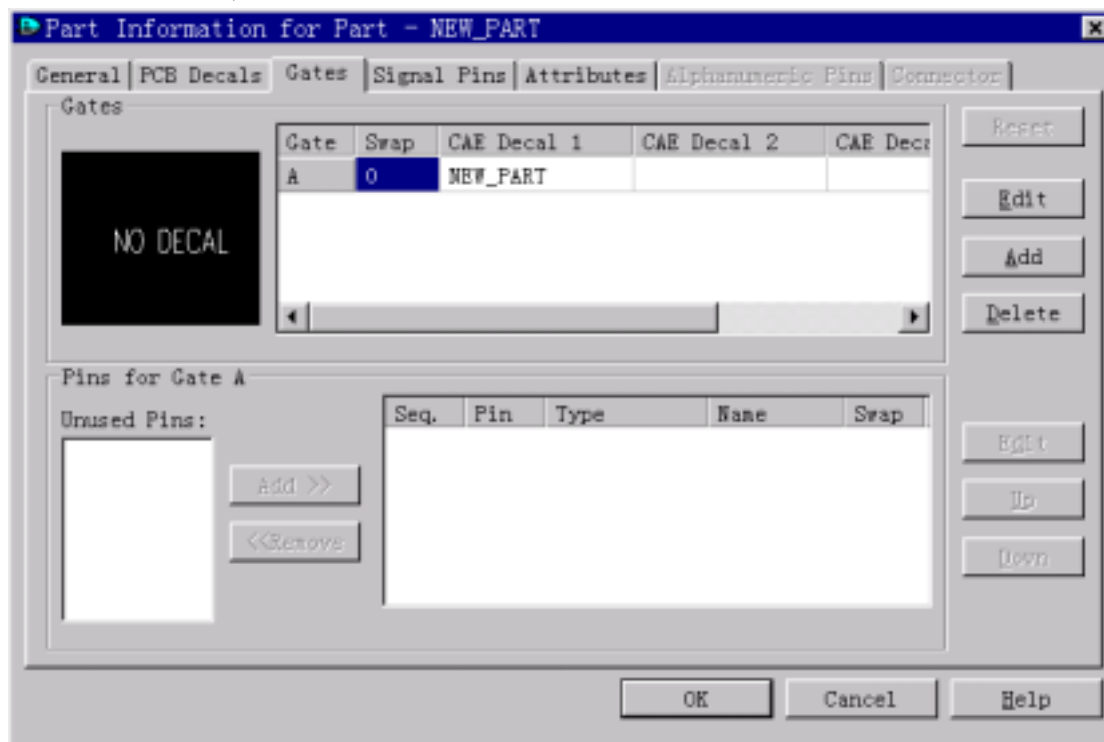




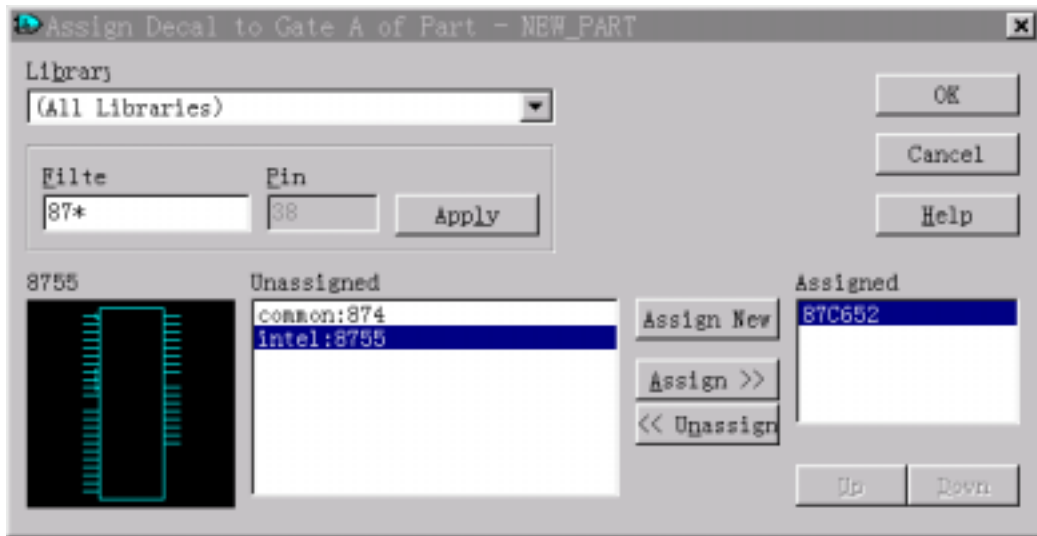
2. 选择元件类型(Part Type)。
3. 选择 **OK**，关闭编辑项目的选择类型(Select Type of Editing Item)对话框。
4. 从工具条(Toolbar)中选择编辑电参数(Edit Electrical)图标，元件信息(Part Information)对话框中的许多表格将出现。



5. 选择门(Gates)的表格，并且选择添加按钮，添加元件类型的第一个门(仅仅在这种情况下)。



6. 在 CAE 封装区域内双击鼠标左键，一个浏览(Browse)按钮将出现。
7. 选择浏览(Browse)按钮，以便从 padsviiew\lib\preview 库中选择一个 CAE 封装(CAE Decal)。

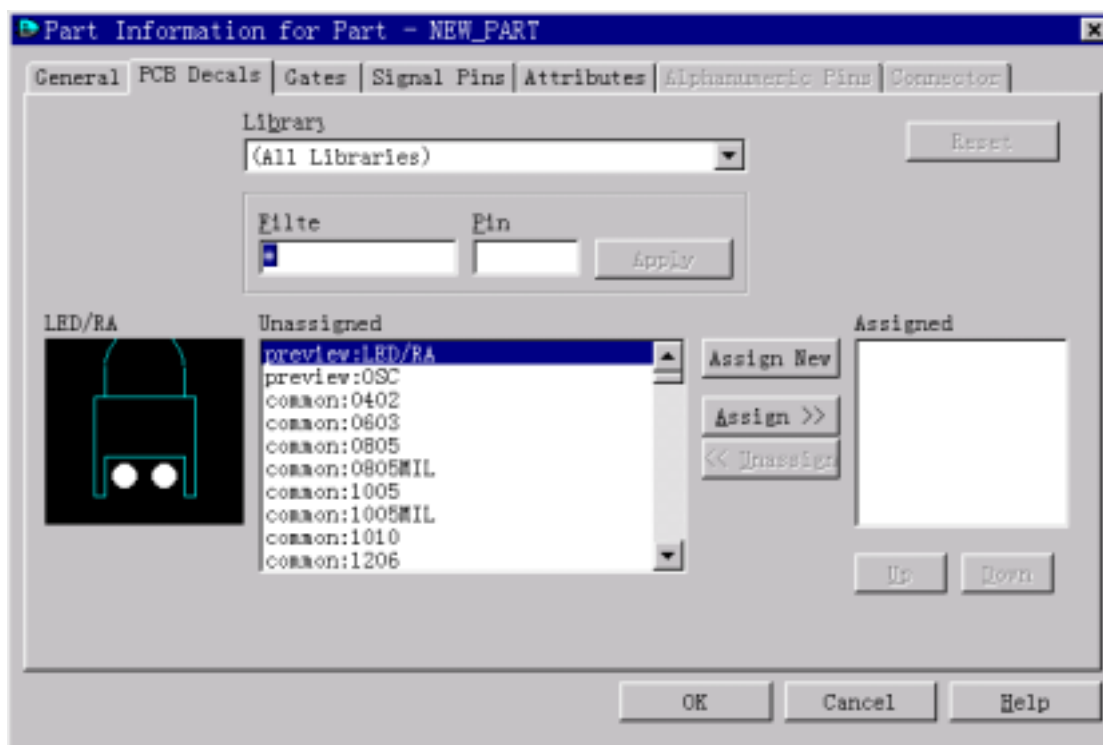


8. 从库的列表框中选择 padsviiew\lib\preview。
  9. 在过滤器(Filter)区域打入 87\*，然后选择应用(Apply)按钮。87C256 封装(Decal)将出现在未分配封装(Unassigned Decals)的列表中。
  10. 通过从未分配封装(Unassigned Decals)列表中选择 87C256 封装(Decal)，并且选择分配(Assign)按钮，分配 87C256 封装(Decal)到元件类型(Part Type)的门 A(gate A)。这个封装(Decal)将移动到已经分配封装(Assigned Decals)的列表中。
  11. 选择 OK 完成操作。
- 关于 CAE 封装(CAE Decal)分配和可交换的信息，参阅在线帮助(On-line Help)。

### 分配 PCB 封装(PCB Decal)

这一步是分配 PCB 封装(PCB Decal)，以便你能够给 CAE 封装(CAE Decal)分配管脚号码(Pin Numbers)或名字(Names)。

1. 选择 PCB 封装(PCB Decals)表格。

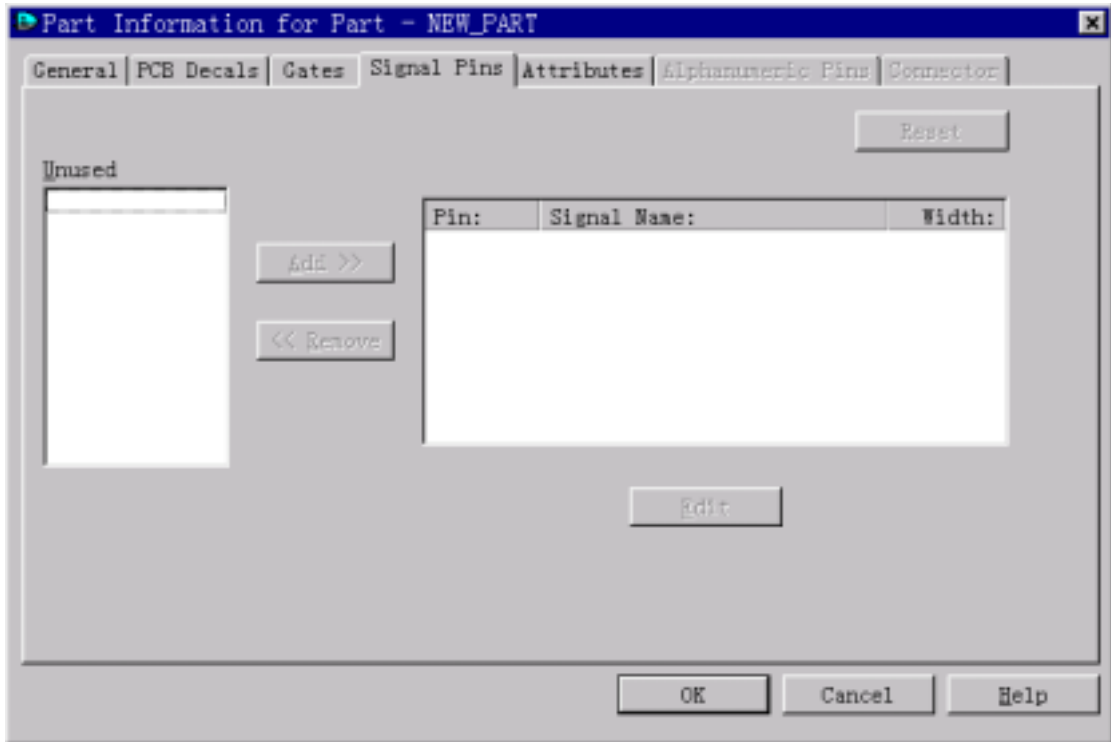


2. 从库的列表中选择 `\padsview\lib\common`。
3. 这个元件有 28 个管脚。在管脚计数(Pin Count)区域打入 28，并且选择应用(Apply)。
4. 选择 `SO28` 封装(Decal)，并且选择分配(Assign)按钮进行封装(Decal)的分配。

### 分配信号管脚(Signal Pins)

下一步，分配标准的电源(Power)和地线(Ground)管脚（或者在 PADS 中作为信号管脚）。

1. 选择信号管脚(Signal Pins)表格。

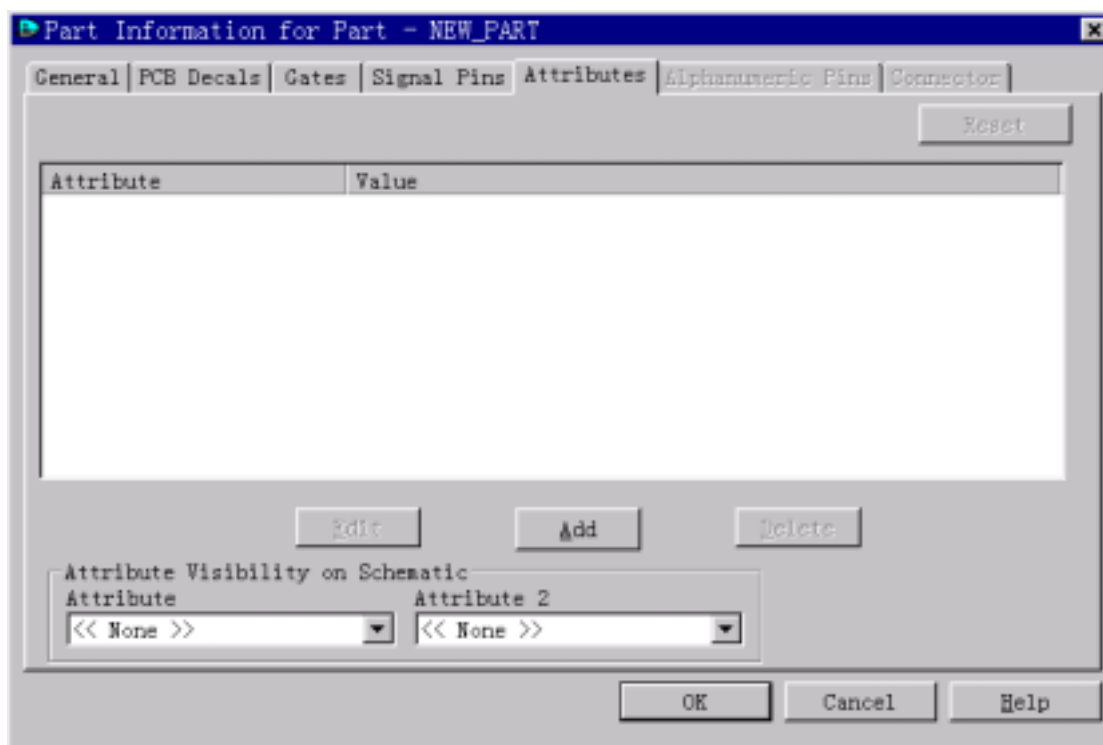


2. 从未使用管脚(Unused Pins)的列表中选择管脚(Pin)14，选择增加(Add)按钮。
3. 从未使用管脚(Unused Pins)的列表中选择管脚(Pin)28，选择增加(Add)按钮。
4. 对于管脚(Pin)14，在信号名称(Signal Names)区域双击鼠标左键，并且打入 **GND**。
5. 对于管脚(Pin)28，在信号名称(Signal Names)区域双击鼠标左键，并且打入 **VCC**。
6. 对于这两个网络分配缺省的网络宽度为 **50mils**。

### 添加用户定义属性(Attributes)

最后我们将增加用户定义的元件类型属性(Part Type Attributes)。

1. 选择属性(Attributes)表格，然后选择增加(Add)按钮。



2. 打入属性(Attributes)的名字, PART\_DESC。按 Tab 键切换到属性值(Attribute Value)区域, 并且打入 32K X 8 BIT CMOS EPROM/LATCH。

3. 再选择增加(Add)重复前面的步骤, 增加这些属性(Attributes)和值(Values):

属性(Attributes)	值(Values)
\$:	(leave blank)
PART NUMBER:	87C256
MFG #1:	SIGNETICS
MFG #2:	(leave blank)


**注意:** 参考 PowerLogic 的在线帮助(On-line Help), 以便得到更多的关于可见属性的信息。

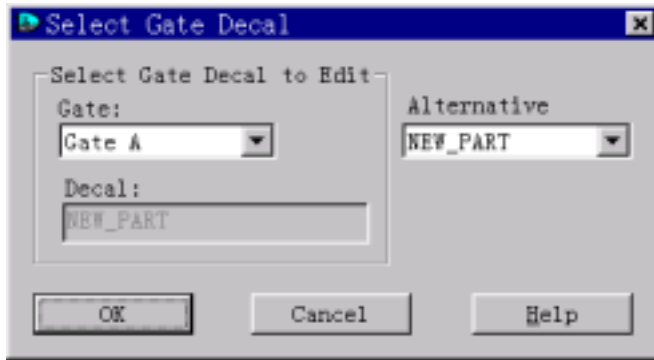
4. 当你完成了这些所有属性的添加后, 选择 OK, 进入元件类型(Part Type)的电参数(Electrical Parameters)输入。

### 对于门(Gates)分配管脚号码(Pin Numbers)和管脚名称(Pin Names)


元件类型(Part Type)在这种情况下, 已经接近完成了, 在 CAE 封装中所有剩余需要分配的管脚号码(Pin Numbers)和管脚名称(Pin Names), 这就是为什么封装出现有时与端点不匹配。在这里你必须分配管脚号码(Pin Numbers)和管脚名称(Pin Names)。


完成了的元件类型(Part Type)显示在 87C256 图表中(可以通过从教程菜单条中选择 87C256 按钮进行)。在操作期间, 如果有必要, 打开这幅图表。

1. 选择编辑门封装(Edit Gate Decal)图标 , 然后选择 OK, 从门(Gate)的区域选择门 A(Gate A) (仅仅这个门)。



**注意：** 如果一个警告信息出现，提示门的管脚数目不等于端点数目，选择 OK，清楚这个信息并继续工作。因为此时还没有管脚被分配到门中去。

2. 从工具条(Toolbar)中选择端点(Terminal)图标 ，打开端点(Terminal)工具箱。

3. 从端点(Terminal)工具箱选择设置管脚名称(Set Pin Name)图标 ，打入 Q0，选择 OK。

4. 选择最顶部的输出管脚(Output Pin) (在元件的右面) 分配管脚名称(Pin Name)为 Q0。

5. 选择接下来的一个输出管脚(Output Pins)，分配管脚名称(Pin Name)为 Q1。

6. 选择剩余的输出管脚(Output Pins)，并且分配名字从 Q2 到 Q7。


7. 再选择设置管脚名称(Set Pin Name)图标 ，打入 A0，选择 OK。

8. 选择输入管脚最前面几个(在元件的左面)分配管脚名称(Pin Name)为 A0。

9. 选择接下来的一个输入管脚(Input Pin)，分配管脚名称(Pin Name)为 A1。

10. 选择剩余的输入管脚(Input Pin)，并且分配名字从 A2 到 A14。

剩余的两个管脚具有逻辑非(NOT)管脚名称标号(在名字上面有一条线覆盖)，为了建立这种类型的字符串，在字符串前面用一个“\”字符开始即可。现在分配剩余的管脚名称(Pin Name)。

1. 选择设置管脚名称(Set Pin Name)图标 ，打入 ALE/ \CE。确信在管脚名称(Pin Name)中没有空格存在。

2. 选择 OK。

3. 在 A14 下面选择输入管脚(Input Pin)。

4. 选择设置管脚名称(Set Pin Name)图标 ，打入 \OE。

5. 选择 OK。


6. 选择下一个输入管脚(Input Pin)。

7. 选择设置管脚名称(Set Pin Name)图标 ，打入 VPP。

8. 选择 OK。

### 9. 选择剩余的输入管脚(Input Pin)。

定义元件的最后一步是用相同的方式给其余的管脚名称(Pin Name)端点设置管脚号码(Pin Numbers)。

1. 选择设置管脚号码(Set Pin Number)图标，打入 1 并且选择 OK。选择 VPP 管脚，分配管脚号码为 1。
2. 选择 A12 管脚并且分配管脚号码(Pin Number)为 2。在 87C256 图表中以此顺序继续选择管脚，在你分配了管脚 Q2后停止，进行下一步。
3. 选择管脚 Q3，在你分配管脚 Q3 之后作为管脚 14 分配。在电参数设置中前面管脚已经分配给信号 GND。为了改变 Q3 管脚号码到 15，又一次选择管脚 Q3 它将分配给另一个高亮的网络。
4. 选择 Q4 管脚分配为 16，继续选择 87C256 中在剩余的管脚。

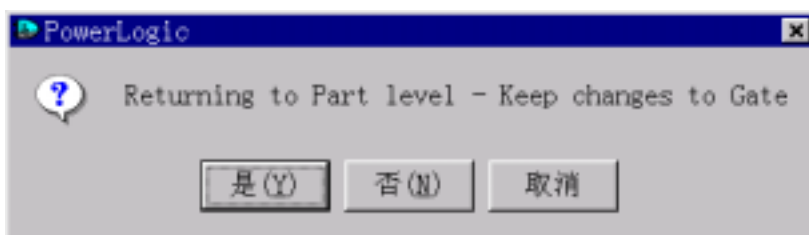
### 保存元件类型(Part Type)

为了保存元件类型(Part Type)到库中。

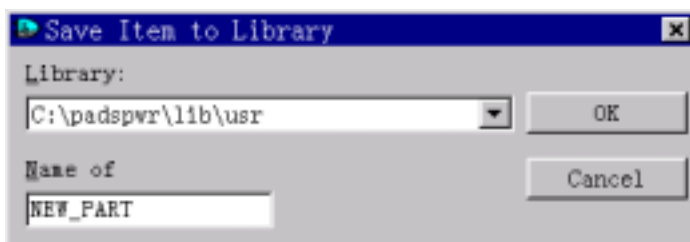
1. 选择文件/返回到元件(File/Return to Part)，则返回到元件，并保持对于门(Gate)所进行改变的提示将出现。



2. 选择 Yes 保存门(Gate)的改变，并返回到元件编辑器(Part Editor)。



3. 选择文件/另存为(File/Save As)。保存项目到库中(Save Item to Library)对话框将出现。



4. 选择 padsview\lib\preview 库。
5. 在文件名称字符(File Name)区域使用 87C256 替换新的元件。
6. 选择 OK。

PowerLogic 保存元件类型(Part Type), 并且使 87C256 成为当前元件类型(Part Type)。

**注意:** 如果已经存在, 确认覆盖这个元件类型(Part Type)。

你已经完成了 87C256 元件类型(Part Type)。选择文件/退出元件编辑器(File/Exit Part Editor)，从元件编辑器(Part Editor)中退出返回到原理图编辑器(Schematic Editor)。





你已经在 PowerLogic 中建立了第一个元件类型(Part Type)。


### 第三节 – 添加和编辑元件(Parts)

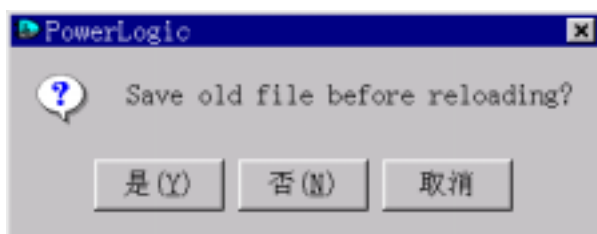
这一节介绍设计建立过程的细节。你将学到动态方式的放置元件，包括：

- 搜索库内元件
- 从库内更新元件
- 在页面中放置元件
- 从页面中删除目标

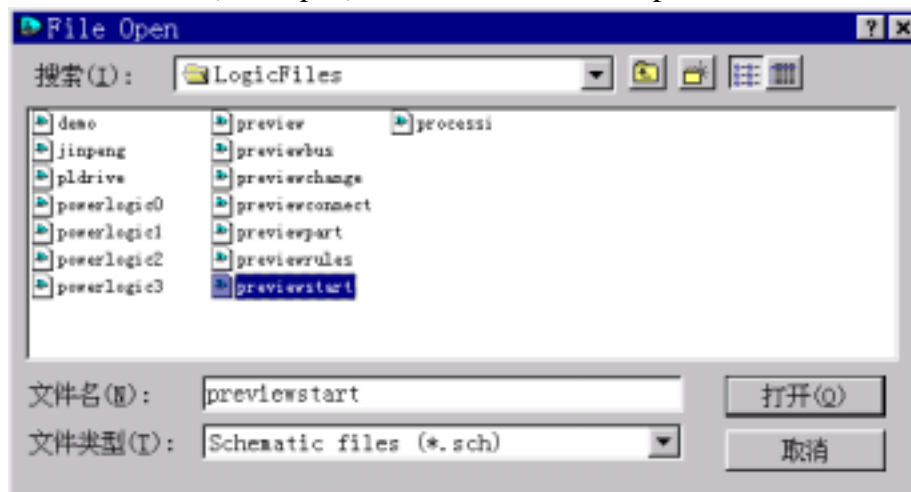
**注意：**在这点的练习中有几个对话框和工具箱将出现，如果应该出现时对话框或其它窗口不出现，它也许在教程窗口窗口的下面。在重试这个命令之前，移动或调节教程窗口的尺寸。

在你继续这个过程之前，如果当前还没有打开设计文件，打开 previewstart 设计文件。

1. 从工具条(Toolbar)中选择打开(Open)图标 .
2. 当 Save Old File Before Loading?提示出现后，选择 No。



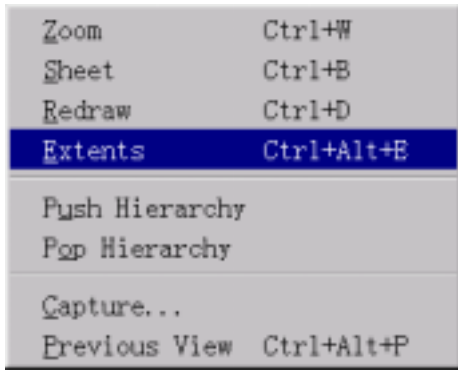
3. 从文件打开(File Open)对话框中，双击名为 previewstart 的文件。




在文件打开后，PowerLogic 将自动分配参考编号(Reference Designator)，值给你新增加的元件。为了最小元件使用原则，PowerLogic 还将自动填充删除了元件中的门或重新编号元件后留下的空隙。当你添加一个或多个门组成的元件 PowerLogic 在建立新的元件封装之前，首先查找已经存在的元件中未使用的门。

#### 添加元件(Part)

开始，在原理图的这个区域放大，然后添加一个元件。如果有必要，选择查看/扩展 (View/Extents)显示整个原理图。



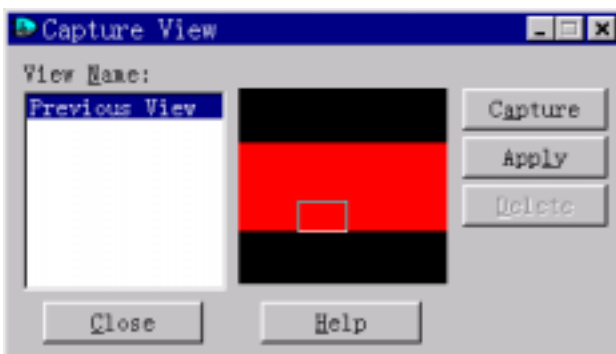
1. 在你放置元件的地方，放大原理图区域。

- a. 选择缩放(Zoom)图标 .
- b. 将光标放在 X6200、Y8200 处。
- c. 按鼠标左键，拖动光标向上到图页外框“5”字的下面。
- d. 松开鼠标按钮。从教程菜单条中选择缩放按钮，看一看在缩放后什么样的区域将出现。

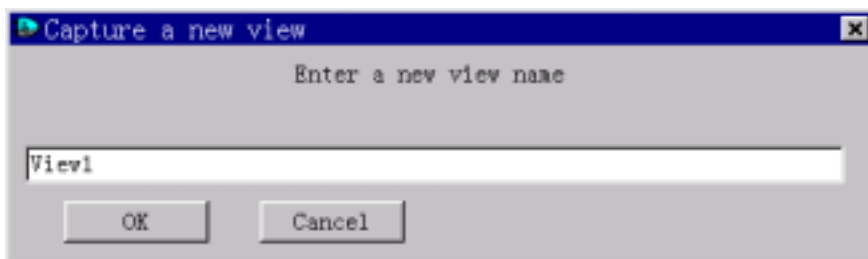
**注意：**为了观察你希望观察的缩放区域，从教程菜单条中选择缩放按钮。

2. 当视图以适当的尺寸显示时，用保存 PowerLogic 视图方式，将当前的视图保存起来。

- a. 选择查看/捕获(View/Capture)。





- b. 选择捕获(Capture)按钮，查看视图名字(View Name) 对话框将出现。



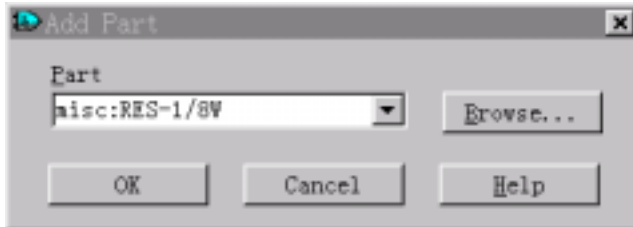
- c. 在字符区域，打入 Tutorial View 1。
- d. 选择 OK。
- e. 选择关闭(Close)，则关闭查看视图(View Capture)对话框。

**注意：**捕获的观察视图并没有存储起来，当你打开一个新的设计文件或退出 PowerLogic 时，已捕获的观察视图将被删除。

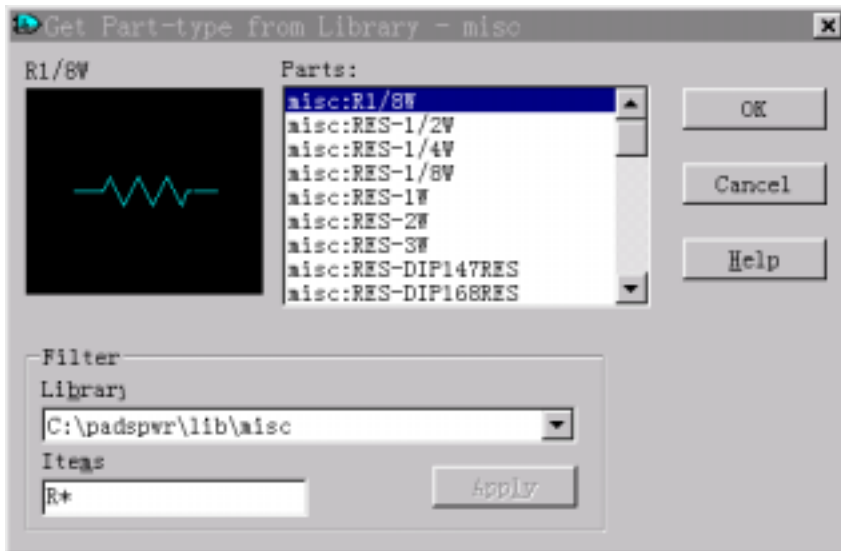
3. 从库中添加元件。

- a. 从菜单条中选择设计(Design)图标, 设计(Design)工具箱将出现。
- b. 从设计(Design)工具箱中选择添加元件(Add Part)图标.

**注意:** 你还可以通过按鼠标右键并且从弹出菜单中选择添加项目/添加元件(Add Item/Add Part)添加元件。在你使用这种方式添加元件之前, 必须确认你已经退出缩放(Zoom)方式。



- c. 在添加元件(Add Part)对话框中, 打入 AM100\*, 这将告诉 PowerLogic 在库中搜索以“AM100”四个字符开头所有元件, 并且在元件列表框中显示。
- d. 选择 OK。从库中得到元件(Get Part-type from Library)对话框将出现。



- e. 如果还没有什么元件被高亮, 通过鼠标左键选择 AM100415, 门封装(Gate Decal)将出现在封装(Decal)对话框。
- f. 选择 OK。AM100415 符号将粘连在光标上, 并且随光标移动。
4. 在电阻符号(Resistor)和 NOR 门符号之间放置这个符号。参考使用缩放方式, 以便能观察到你需要放置元件的地方。
5. 在原理图中按一下鼠标的左键。你将看到 PowerLogic 将给这个元件分配 U3 参考编号(Reference Designator)。尽管最后使用前缀 U 的参考编号(Reference Designator)是 7, 但是 PowerLogic 认为编号 3 是“没有使用的”, 所以 PowerLogic 在编号使用时, 将自动分配前面未使用的编号。
6. 如果你移动光标, 你将看到一个元件的拷贝还将粘连在光标上。这样很容易放置多个元件。通过按鼠标的左键继续放置更多的元件。PowerLogic 将继续放置接下来的元件, 并以 U8 和 U9 分配参考编号(Reference Designator)。
7. 当你完成添加 AM100415 元件后, 按鼠标右键, 并从弹出菜单中选择

取消(Cancel)。

8. 再选择设计(Design)工具箱, 则关闭设计(Design)工具箱。

### 删除元件(Part)

删除多个 AM100415:

1. 从工具条(Toolbar)中选择删除(Delete)图标, 并且选择 U8。

**注意:** 当你在 PowerLogic 选择一个元件时, 将光标元件的外框上, 然后按鼠标的左键即可。按元件的中间并不能选中元件, 特别是对大的元件应注意。

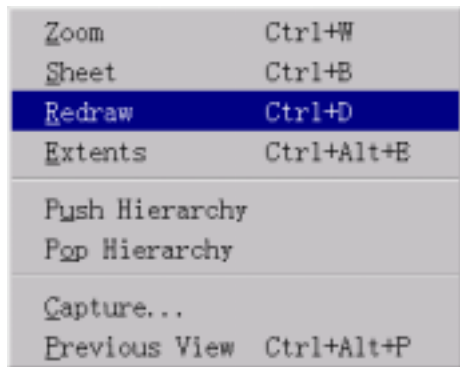
2. 选择 Yes 确定删除。

3. 重复这些步骤, 删除除了 U3 以外的你添加的元件。

2. 选择查看/刷新(View/Redraw), 或者按工具条上的刷新(Redraw)图标



, 刷新工作区域的显示图形。

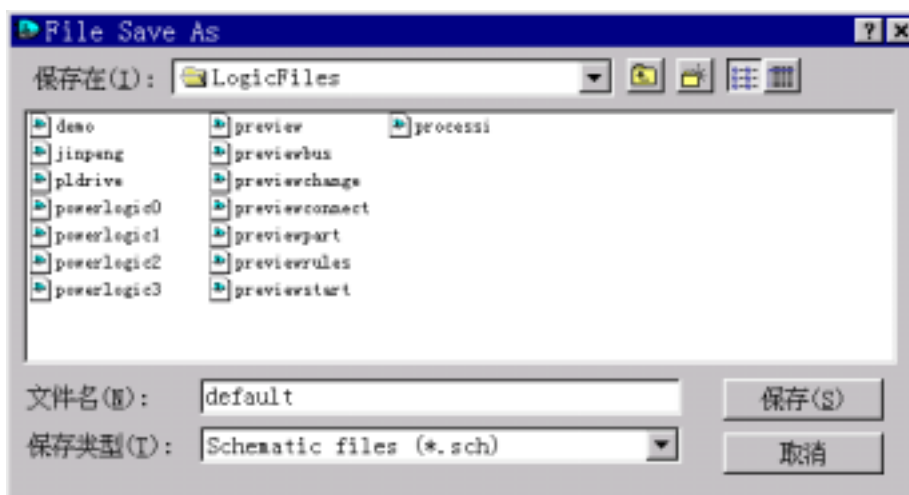


删除(Delete)将可以删除你选择的任何目标: 元件、总线、或连线。可以试一下, 但是记住当要求你确认是选择 No。这是一个"字符感应(Context-sensitive)(亦称上下文有关)"的编辑器, 并且同时并举可以使用移动(Move)和拷贝(Copy)命令。

### 保存设计备份

为了建立你已经完成了如此多信息的设计文件:

1. 选择文件/另存为(File/Save As)。文件另存为(File Save As)对话框将出现。



2. 在文件名(File Name)字符框打入 previewpart.sch。

3. 选择保存(Save)。

PowerLogic 保存改变并将 previewpart.sch 作为当前文件。

你已经完成了第三节教程的内容。

(此页空白)




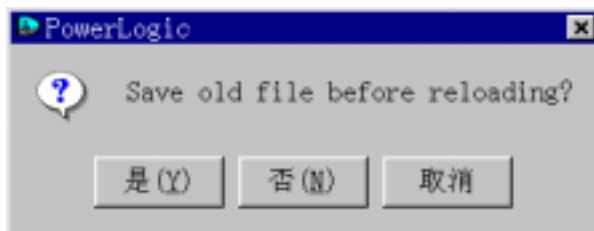
## 第四节 – 建立和编辑连线(Connections)

这一节将介绍元件的连线过程，包括：

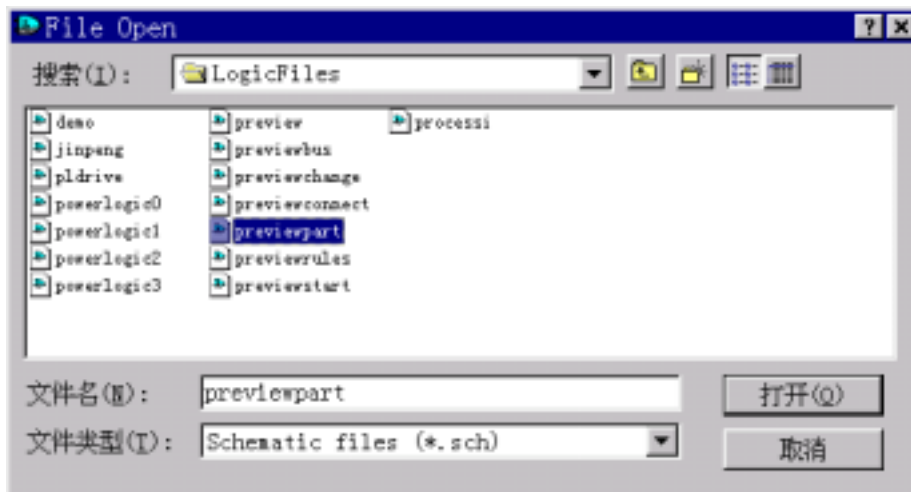
- 建立新的连线。
- 移动目标。
- 添加连线到电源(Power)和地(Ground)。
- 在不同的页面之间加连线。
- 保存设计备份。

如果你停止了教程后有重新开始，或者在第三节中你关闭了设计文件，打开名为 `previewpart` 的设计文件。

1. 从工具条(Toolbar)中选择打开(Open)图标.
2. 当 Save Old File Before Loading?提示出现后，选择 **N**。



3. 在文件打开(File Open)对话框内，双击名为 `previewpart.sch` 的文件。



对这一节你还需要打开设计工具箱(Design Toolbox)。从工具条(Toolbar)中选择设计工具箱(Design Toolbox)以打开这个工具箱。

### 建立新的连线

现在，你已经加了一个元件(Part)，你可以进行连接完成原理图设计。你可以在放置元件(U3)的位置处放大(Zoomed in)，如果不这样，你可以从查看菜单(View Menu)中选择教程查看一(Tutorial View 1)显示该区域。

**注意：**如果你停止了教程后重新开始教程，或者如果你在第三节教程中关闭时保存了它，教程查看一(Tutorial View 1)也许无效了。使用在第一节中学到

的方法，进入该区域。

1. 从设计工具箱(Design Toolbox)内选择添加连线(Add Connection)图标




2. 在 U3 的右边选择管脚 1。

**注意：**在这个管脚号码的管脚封装的结束点，按鼠标左键，当你移动光标到其它地方时，一个连线将连接在这个管脚上。移动光标可以观察到连线将以正交的方式前进。

3. 选择 U5B 的管脚 6，即元件 CD4001B 结束这根连线。

### 移动目标

现在，采用字符感应的编辑方式进行连线的修改。


1. 从工具条(Toolbar)中选择移动方式(Move Mode)图标.

2. 现在选择 U3 的管脚 1 和 U5B 的管脚 6 之间的连线的中间点，连线的终点将跟随着光标，加连线方式是有效的。移动到 U3 的管脚 15，完成连线。这就是怎样使用移动(Move)命令改变连线。

3. 选择接近管脚 15 的连线，将它移回原来的位置。

4. 选择 U1 或 U3，当你选中后，PowerLogic 将高亮(highlights)整个元件外框，移动光标，注意连线怎样随符号的位置调整。

5. 按 **Esc** 键，取消移动。

现在，使用添加连线(Add Connection)、移动(Move)和删除>Delete)等命令，连接 U3 到其它元件。从教程菜单条中选择连接(Connect)按钮，显示 U3 是怎样地连接到 U1 和 R1 以及原理图的其它点。

**注意：**U3 的管脚 15 将连接到一个电源符号，这将在下一节教程中完成，即“添加连线到电源和地线(Adding Connections to Power and Ground)”。

当你完成后，通过选择工具条(Toolbar)上的设计(Design)按钮，关闭设计(Design)工具箱。


### 加连线到电源(Power)和地(Ground)

将一个连线以一个特别的符号结束，完成一个连线连接到电源(Power)或地线(Ground)。使用地线(Ground)符号，可以连接元件的管脚到地线网络；使用电源(Power)符号，可以连接元件的管脚到电源网络。

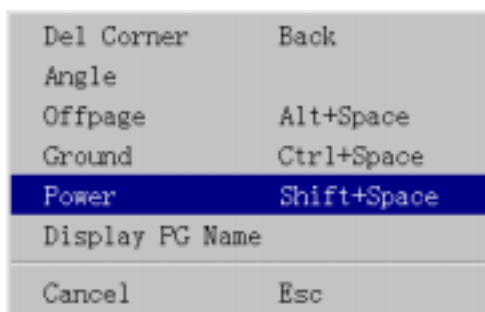
连接电源(Power)到 U3。

为了完成连接到 U3，你必须连接 U3 的 15 脚到+12V 电源网络。

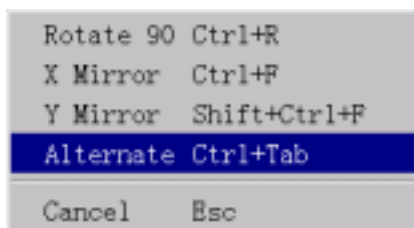
1. 在 U3 附近放大。

2. 打开设计(Design)工具箱，选择添加连线(Add Connection)图标, 然后选择 U3 的 15 脚。

3. 弹出菜单包含了添加地线和电源符号的选项。按鼠标右键，并从弹出菜单中选择电源(Power)，一个电源符号将粘连在光标上。

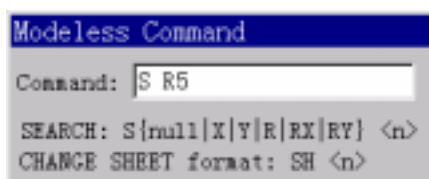


4. 为了连接 U3 的 15 脚到+12V, 你必须循环各种各样的电源符号, 直到你希望的+12V 符号出现。连接到电源的网络名称将出现在状态条(Status Bar)的左面。此时连接的线还处于高亮状态。从弹出菜单中选择循环(Alternate), 或者按 **Alt+Tab** 多次, 直到网络名称+12V 出现在状态条(Status Bar)。



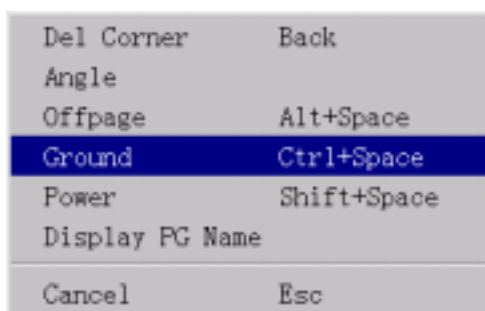
5. 按鼠标左键, 完成连接操作。  
 连接地线(Ground)和电源(Power)到电阻 R5 和 R2。  
 在原理图中还有两个电阻需要连接到电源和地线上去。

1. 使用搜索直接命令 **S R5** 定位 R5。

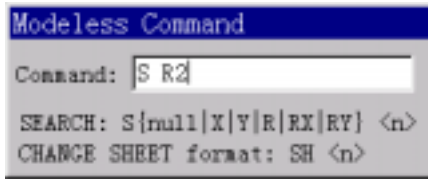


2. 将添加连线(Add Connection)方式有效, 选择 R5 的 2 脚; 一个连线将粘连在光标上。

3. 从弹出菜单中选择地线(Ground)。一个地线符号粘连在光标上。在 R5 的右边按一下光标的左键。



4. 通过打入 S R2 定位于 R2 上。

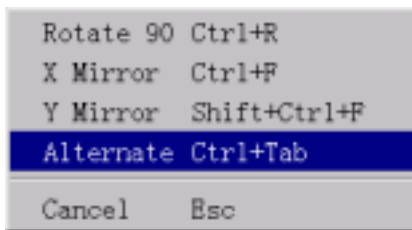


5. 将添加连线(Add Connection)方式有效, 选择 R2 的 2 脚; 一个连线将粘连在光标上。

6. 在你添加连线到电源之前, 当电源符号放置在原理图中时, 你必须将网络名称的显示有效。从弹出菜单中选择显示 PG 名称(Display PG Name)。

7. 再按鼠标右键打开弹出菜单, 选择电源连接到 R2.2。

8. 从弹出菜单中选择循环(Alternate), 或者按 Alt+Tab, 变换网络名称到 +5V。



9. 在 R2 上按鼠标的左键, 放置+5V 符号并且完成连线。

### 在不同页面之间加连线

页间连接(Off-page)符号用于在相同的页面或不同的页面之间进行元件的连接。当生成网表(netlist)文件时, PowerLogic 自动地将具有相同页间连接(Off-page)符号的网络连接在一起。在教程菜单条(Tutorial Menu Bar)中选择放置总线(Place Bus)按钮, 看如何放置这个符号的。

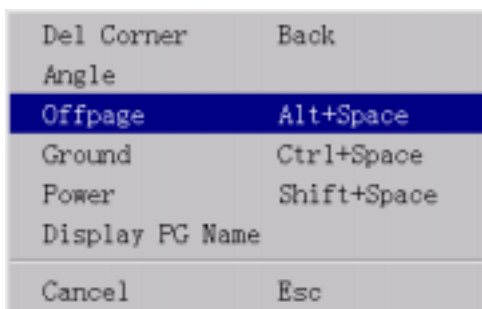
1. 从设计(Design)工具箱内选择加连线(Add Connection)图标 。

2. 在 U7 处, 选择管脚 1。

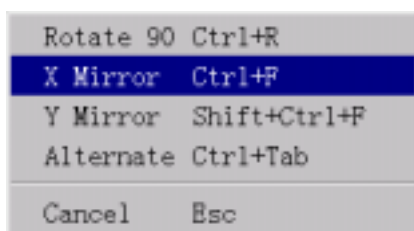
3. 慢慢地移动光标到左面, 在拐角处按一次鼠标, 进行连线。移动光标向上到参考编号(Reference Designator) U7 的上面。

**注意:** 为了建立一个连线拐角, 在需要拐角的地方按一下鼠标。按 BackSpace 键将删除最后一个拐角。

4. 从弹出菜单(Pop-up menu)中选择页间连接符号(Off-page)。

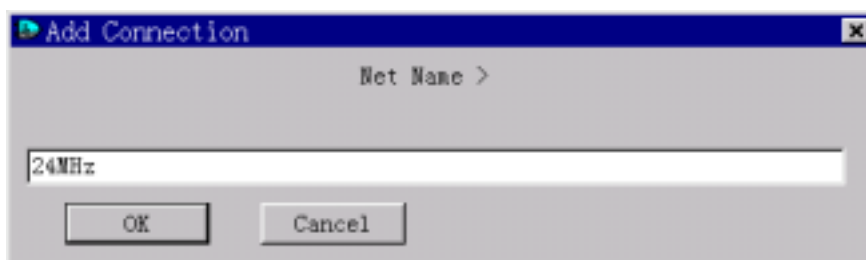


5. 从弹出菜单(Pop-up menu)中选择 X 镜像(X Mirror)。



6. 按鼠标左键，在 U7 的上方放置一个页间连接符号(Off-page)符号，并且添加连线(Add Connection)提示将出现。

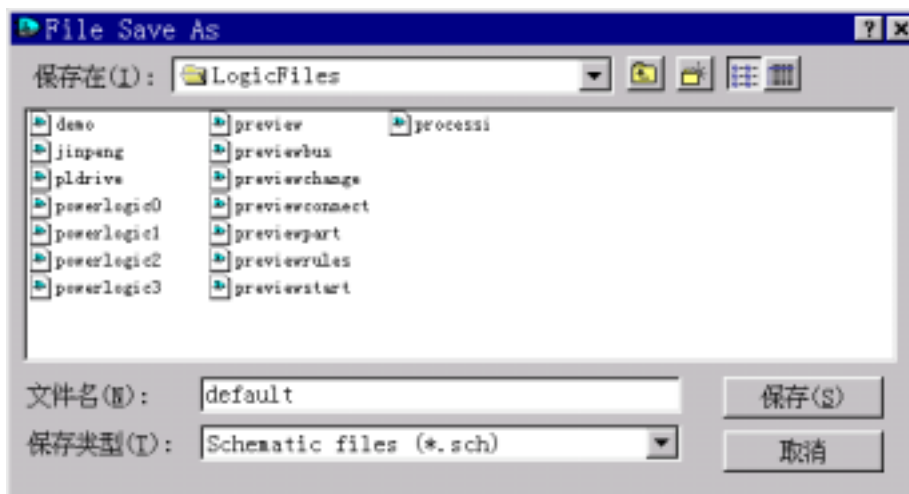
7. 打入名字 24MHz 并选择 **OK**。



### 保存设计备份

为了建立具有这些信息的设计文件：

1. 选择文件/另存为(File/Save As)。文件另存为(File Save As)对话框将出现。



2. 在文件名字(File Name)字符框内打入 previewconnect.sch 。

3. 选择保存(Save)。

PowerLogic 保存改变并将 previewconnect.sch 作为当前文件。

你已经完成了第四节教程的内容。


(此页空白)

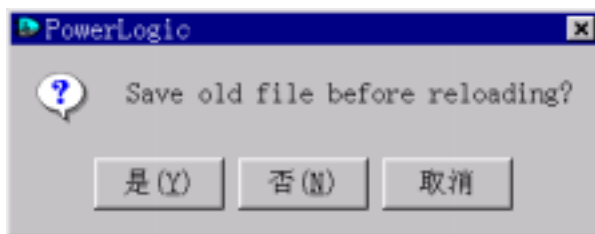
## 第五节 – 添加总线(Busses)

总线(Busses)允许你连接一些短的、相互独立的连接线，而它们并不需要放在相同的区域或页面上。这一节将说明添加总线连线的过程，包括：

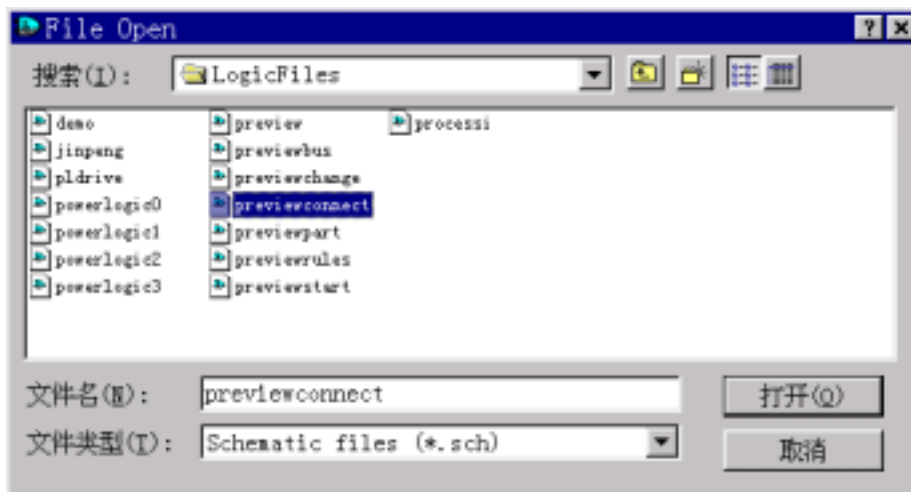
- 建立总线(Bus)
- 连接到总线(Bus)
- 拷贝连线
- 拷贝另一个原理图的目标
- 保存设计备份

如果你停止了教程后又重新启动教程，或者在第四节教程中你关闭了教程，打开名为 `previewconnect` 的设计文件。

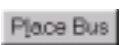
1. 从工具条(Toolbar)中选择打开(Open)图标 .
2. 当 Save Old File Before Loading?提示出现时，选择 No。





3. 在文件打开(File Open)对话框内，双击名为 `previewconnect.sch` 的文件。如果你停止后并又重新开始本教程，你必须通过打入 S U7 再定位于 U7 处。



### 建立总线(Bus)



从教程菜单条(Tutorial Menu Bar)中选择放置总线(Place Bus)按钮 , 将见到完成总线的参考方框。

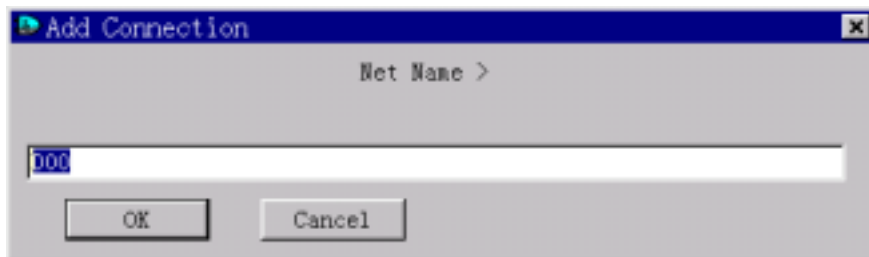
1. 从工具条(Toolbar)中选择总线(Busses)图标 .
2. 从总线(Busses)工具箱(toolbox)中选择加总线(Add Bus)图标 .



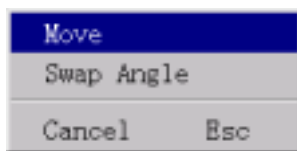
3. 在 9400、4400 处建立总线的第一个点，然后在 9400、5800 点建立一个拐角，并在 8100、6200 点结束。双击鼠标即结束总线，添加总线(Add Bus)提示将出现。
4. 打入 D[00:07]说明总线标号，然后选择 OK。总线标号外框将粘连在光标上。
5. 移动总线标号外框到总线上的某一点，在需要放置的地方按一下鼠标左键即可。


### 连接到总线(Bus)

1. 从工具条(Toolbar)中选择设计(Design)图标，打开设计(Design)工具箱。
2. 从设计(Design)工具箱中选择添加连线(Add Connection)图标.
3. 选择 U7 的 12 脚，然后移动光标到右边。
4. 通过按鼠标的左键，连接到总线的一个竖直线段处添加连线(Add Connection)提示将出现，并带有一个网络名称 D00 在字符区域内。




5. 选择 OK，接受 D00 网络名。
6. 从弹出菜单(Pop-up)中选择移动(Move)。



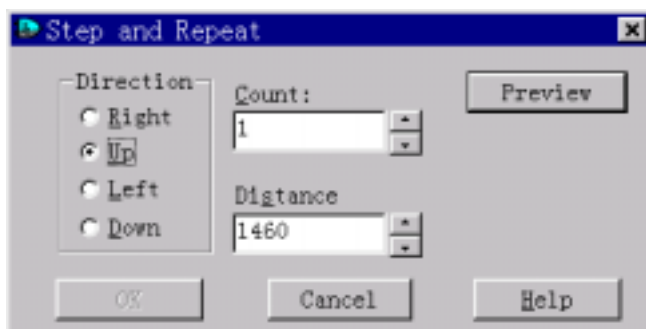
7. 移动网络名称的外框在连线的上面，并且按一下鼠标左键将它放下。选择放置总线(Place Bus)按钮，显示怎样的字符被放置。

### 拷贝连线(Connections)

在 PowerLogic 使用拷贝命令可以拷贝连线，加速连接到总线的速度。


1. 从工具条(Toolbar)中选择拷贝方式(Copy Mode)图标.
2. 选择你希望添加的 D00 连线的中间点，一个连线的拷贝将粘连在光标上。
3. 从弹出菜单中选择设置和重复(Step and Repeat)。设置和重复(Step and Repeat)对话框将出现。





4. 设置方向向下(Direction to Down), 数量为 7, 间距为 100。
5. 选择预览, 以观察连线将怎样的拷贝。你也许需要移动设置和重复(Step and Repeat)对话框, 以便能够看到预览的内容。
6. 选择 OK, 完成 U7 连接到总线上。
7. 从弹出菜单中选择取消(Cancel), 或者按 Esc 结束拷贝操作。

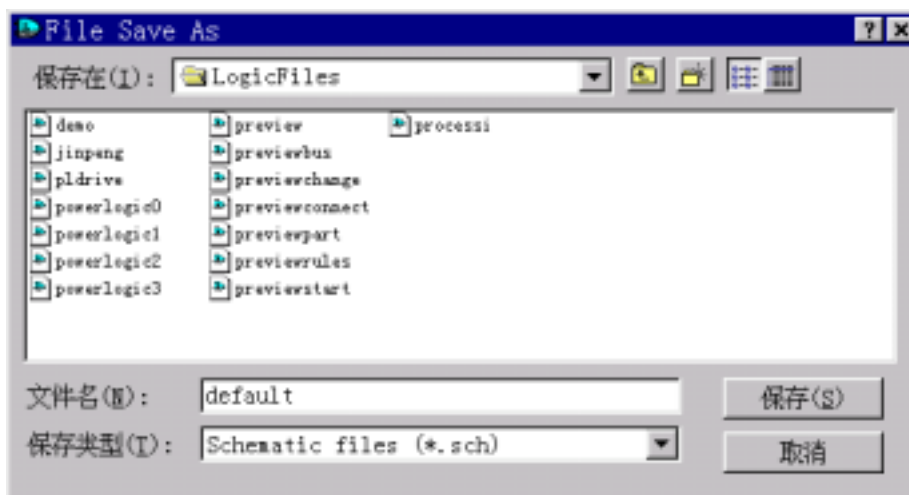
### 拷贝其它的原理图目标

1. 使拷贝方式(Copy Mode)有效; 你可以试一下选择一个总线, 但是实际上你是不能选中它的。这个例子说明 PowerLogic 在上下文有关的编辑期间怎样进行选择操作。
2. 选择一个要拷贝的元件, 它也许立刻选择符号字符, 除非感应器处于移动(Move)。
3. 从弹出菜单中选择取消(Cancel), 或者按 Esc 取消拷贝操作。
4. 删除拷贝的任何元件。从工具条(Toolbar)中选择删除>Delete)图标.

### 保存设计备份

为了将你已经进行了许多改变信息保存:

1. 选择文件/另存为(File/Save As)。文件另存为(File Save As)对话框将出现。



2. 在文件名(File Name)字符框内打入 previewbus.sch。
3. 选择保存(Save)。

PowerLogic 保存改变并将 previewbus.sch 作为当前文件。


你已经完成了第五节教程的内容。

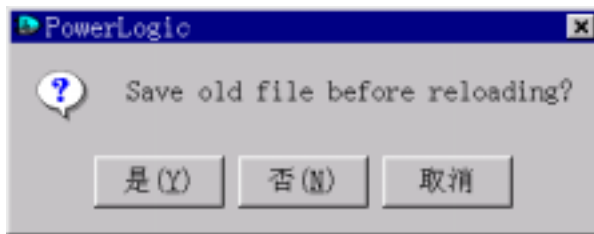
## 第六节 – 修改设计数据(Design Data)

在设计的任何时候，你都可以修改设计目标，包括它们的布局(Placement)和属性(Properties)。这一节将演示如何：

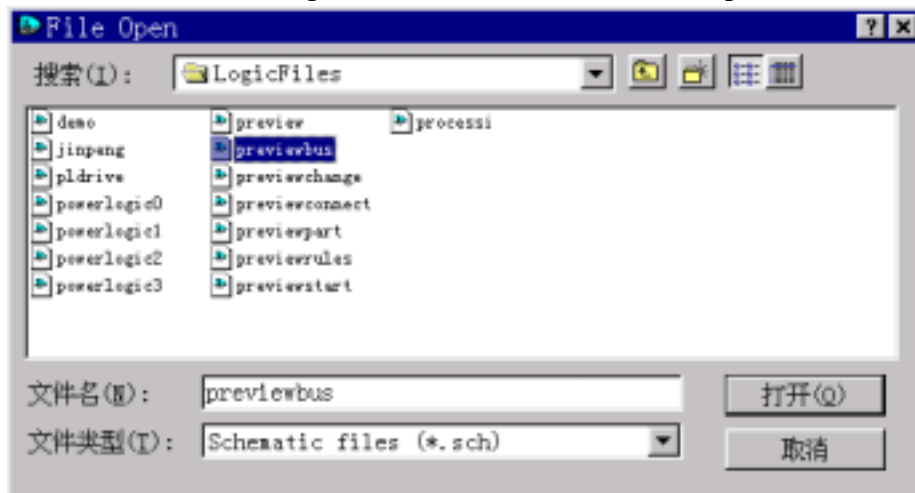
- 修改原理图数据
- 更新或转换元件(Parts)
- 排列元件(Parts)
- 改变元件(Part)值
- 目标的成组

如果你已经停止了本教程并又重新启动教程，或者如果在第五节中你已经关闭了这个设计，打开 previewbus 设计文件。

1. 从工具条(Toolbar)中选择打开(Open)图标 。
2. 当 Save Old File Before Loading?提示出现后，选择 **N**o。



3. 在文件打开(File Open)对话框内，双击文件名为 previewbus.sch 的文件。




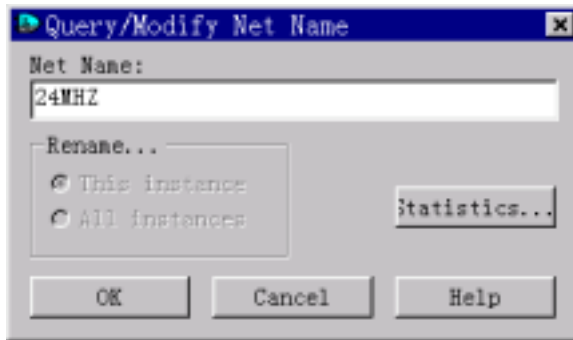
如果你停止了教程后又重新启动它，则你必须还要定位到 U7 处，打入 S U7 并在 U7 区域处放大(Zoom in)，你还要将前面的教程那样建立页间连接符号(Off-page Symbol)。

### 修改原理图数据

查询(Query)方式允许你选择或修改设计数据。当你在原理图中查询(Query)一个项目(Item)时，PowerLogic 字符感应的编辑功能将定义对于目标你可以进行的修改。你可以使用查询(Query)改变原理图中的字符串、总线名字、参考编号(Reference Designators)和许多其它数据类型。

**注意：**当你做这个练习时，有可能是在 PowerPreview 的限制范围内。当你将网络名改回到 24MHz 时，PowerLogic 将回到限制中。

1. 从工具条(Toolbar)中选择查询方式(Query Mode)图标.
2. 选择名为 24MHz 的页间连接(Off-page)符号，查询/修改网络名(Query/Modify Netname)对话框将出现。

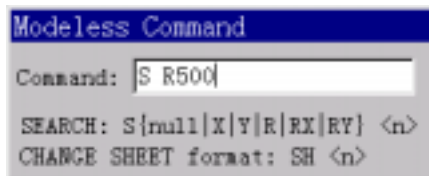


3. 在查询/修改网络名(Query/Modify Netname)对话框内，打入名字 XXX，并选择 **OK**。和这个名字对应的符号将被更新。
4. 将名字改回到 24MHz。

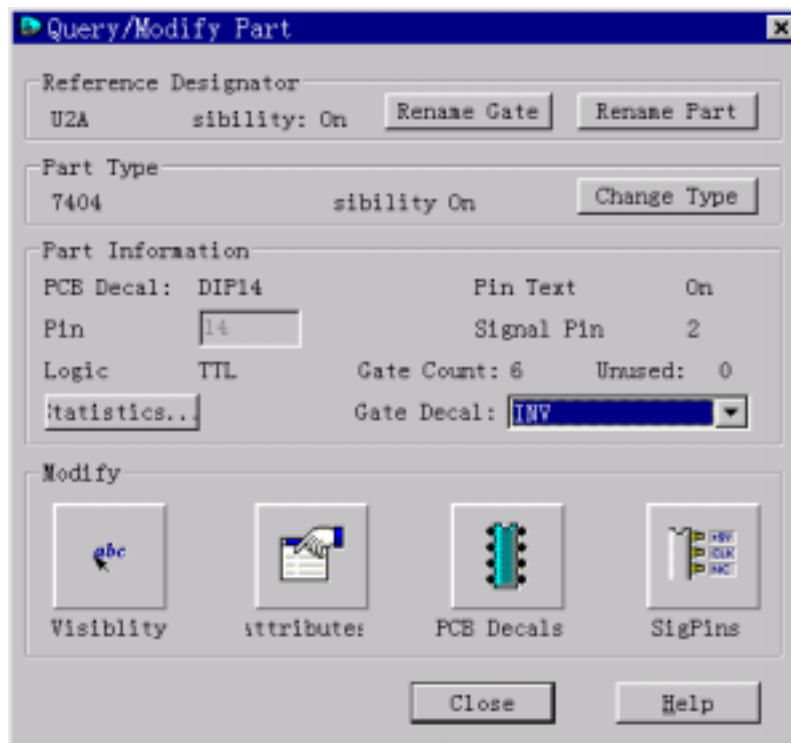
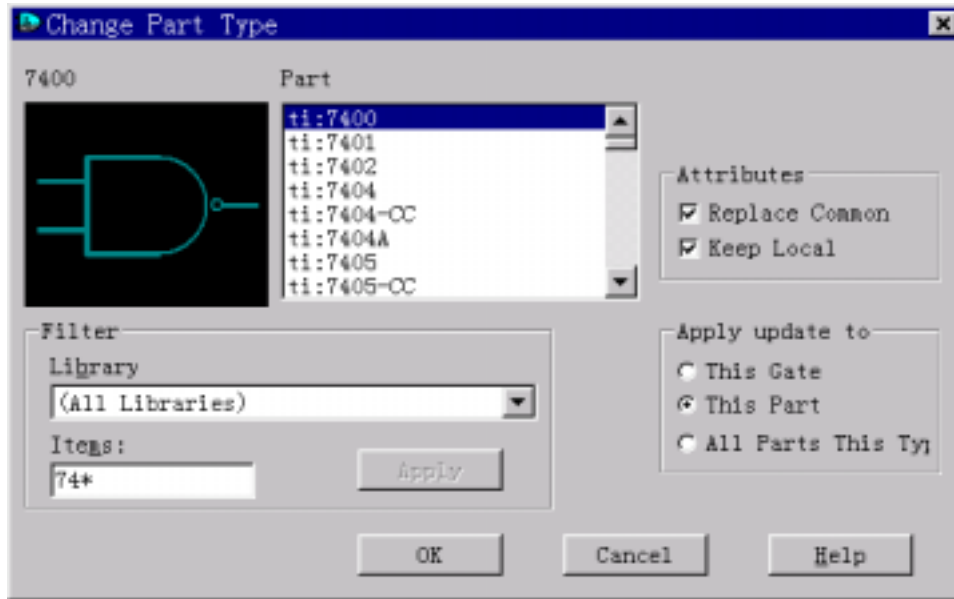
**注意：**因为这个网络名已经存在，所以提示 Net 24MHZ already exists - OK to combine nets? 将出现，选择 **Yes** 结合网络。

### 更新或切换元件

1. 通过打入 S R500 搜索 R500，并且按回车(Enter)。PowerLogic 将自动地从第一页(Logic)切换到第二页(Power)，并且将光标定位到元件附近。



2. 在元件附近放大(Zoom in)。
3. 选择查询方式(Query Mode)图标，然后选择 R500。
4. 在查询/修改元件(Query/Modify Part)对话框出现后，在元件类型(Part Type)区域选择改变类型(Change Type)按钮，选择改变类型(Change Type)对话框将出现。

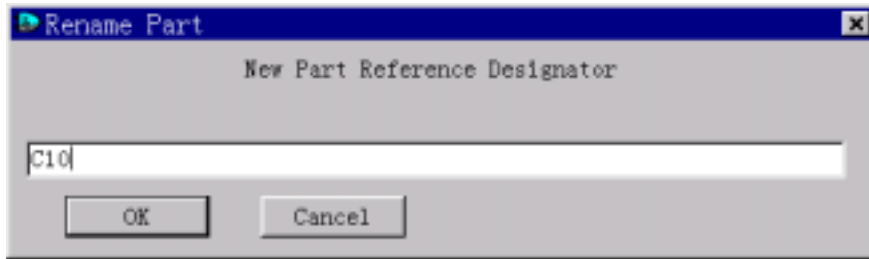


5. 在过滤器(Filter)区域的项目区域内打入 cap\*。选择应用(Apply)。在改变类型(Change Type)对话框内的元件类型(Part Types)列表中所有库内有效的电容将出现。

6. 从元件类型(Part Types)列表中选择 CAP1206。

7. 选择 OK，改变电阻到 1206 类型的电容，关闭改变元件类型(Change Part Type)对话框。


8. 在查询/修改元件(Query/Modify Part)对话框的参考编号(Reference Designator)区域选择重新命名(Rename Part)按钮，重新命名(Rename Part)对话框将出现。

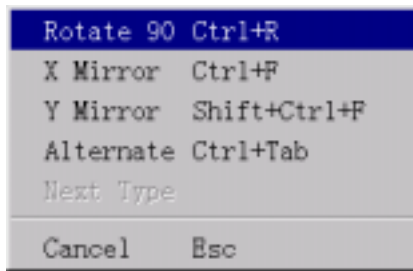


9. 打入新的参考编号(Reference Designator)C10，并且选择 **OK**。
10. 选择关闭(Close)，关闭查询/修改元件(Query/Modify Part)对话框。

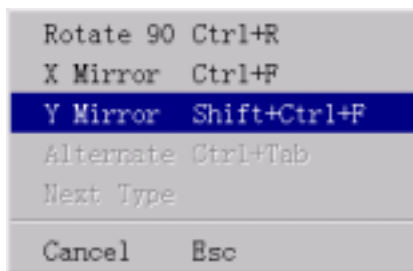
### 排列元件(Part)

电容(Capacitor) C10 的方向与其它电容不匹配。因为 R500 在放置到原理图之前，已经被旋转并且镜像(Mirror)。使用下列步骤可以将 C10 改为正确的位置。

1. 从工具条(Toolbar)中选择移动方式(Move Mode)图标，并且选择 C10。元件以及它的连线将跟随着光标移动。
2. 按鼠标的右键，并且从弹出菜单(Pop-up menu)中选择旋转 90 度(Rotate 90)。




3. 从弹出菜单(Pop-up menu)中选择 Y 镜像(Mirror)。

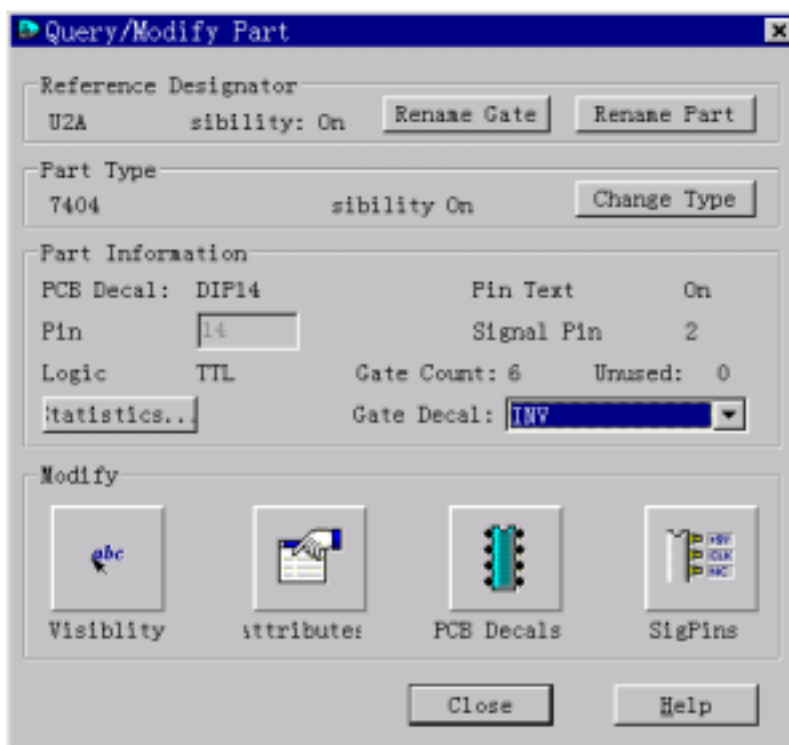


4. 将 C10 与其它电容(Capacitors)排齐，并且按鼠标左键定义它的位置。

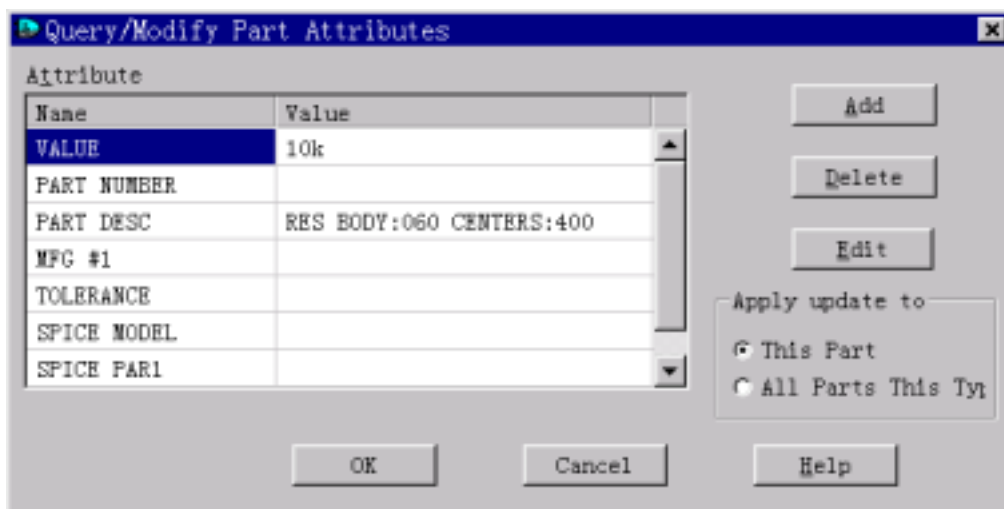
### 改变元件(Part)的值

为了改变电阻的阻值，或者电容的电容值，执行下列步骤：

1. 选择查询方式(Query Mode)图标，并且选择 C10，查询/修改元件(Query/Modify Part)对话框将出现。



2. 从修改(Modify)区域, 选择属性(Attributes)图标, 查询/修改元件属性(Query/Modify Part Attributes)对话框将出现。



3. 属性(Attributes)区域列出了几个名字(Names)和值(Values)。当前值区域的下一个值的名字包含???, 选择???值区域, 然后选择编辑(Edit)按钮。

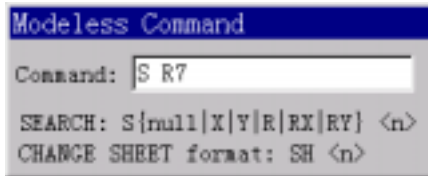
4. 用 .1 uf 替代???值。

5. 从应用更新到(Apply Update To)区域, 选择所有这种类型的元件(All Parts This Type)。

6. 选择 **OK**, 完成编辑。

7. 从查询/修改元件(Query/Modify Part)对话框选择关闭(Close), 将自动地更新所有的 CAP1206 电容值为 .1 uf。

8. 通过打入 S\_R7, 搜索 R7, 并且通过重复以上步骤, 改变所有电阻值为 10k。

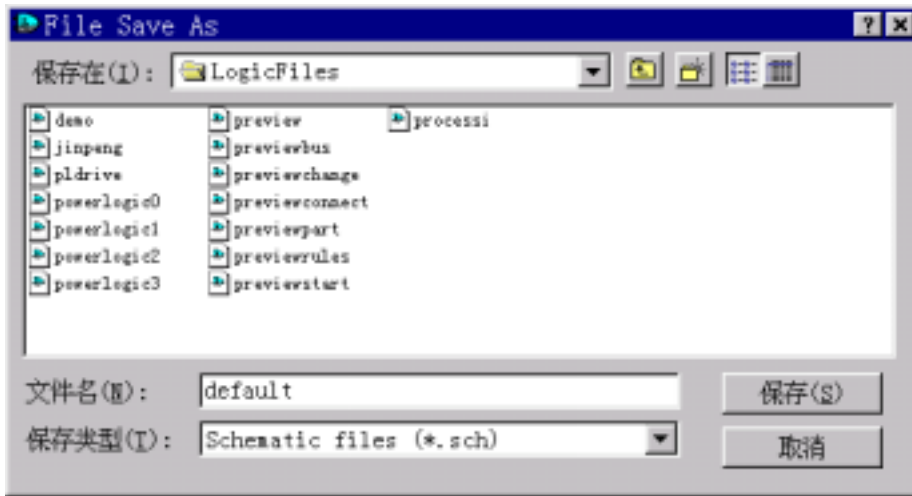


9. 通过在工具条的下拉菜单选择 Logic，改回到第一页。

### 保存设计备份

为了建立你所进行如此多的设计文件信息：

1. 选择文件/另存为(File/Save As)。文件另存为(File Save As)对话框将出现。



2. 在文件名(File Name)字符框内打入 previewchange.sch。


3. 选择保存(Save)。

PowerLogic 保存改变并将 previewchange.sch 作为当前文件。

### 目标的成组(Grouping Objects)

你可以从一个原理图到另一个原理图，输入和输出电路的一组内容。你还能够成组、拷贝、移动或删除原理图中一个区域内电路的块。第一步是定义你需要工作的组。

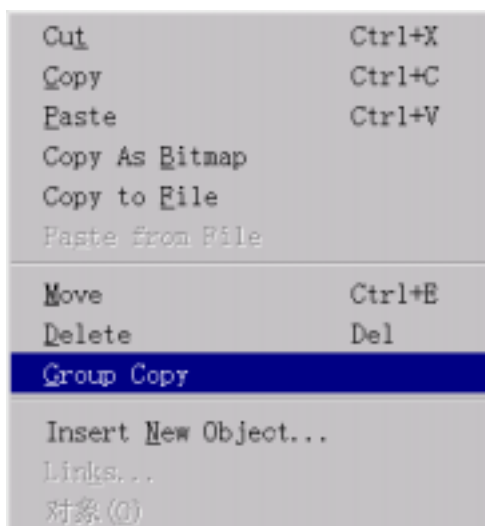
**注意：** 在以下练习中，不要保存有改动的设计文件。

1. 从工具条(Toolbar)中选中 选择方式(Select Mode)图标 ，这将使 PowerLogic 处于缺省的选择状态(Select mode)。

2. 按下并按住鼠标左键，然后拖动定义一个区域。当你松开鼠标后被选区域中的目标将高亮。如果你希望不选择这些内容，用鼠标左键在这个工作区域中的任何一点按一下鼠标即可。如果你不希望选择这个组，再选一下即可。

3. 选择编辑/组拷贝(Edit/Group Copy)拷贝已定义的组，组的内容是粘在光标上，并随光标移动。





4. 移动拷贝的组到设计的任意地方，然后按一下鼠标左键放下它。
5. 重复步骤 3 和 4，完成附加的拷贝。
6. 当你完成时，从弹出菜单(Pop-up menu)中选择取消(Cancel)。

**注意：** 如果信息“PowerPreview - Exceeding database limits - Output commands disabled”出现，选择 **OK** 并不要理睬这个信息。

**注意：** 在你拷贝操作以后，你可以添加或删除被选择的项目。参见 PowerLogic 文档，以便得到附加的信息。

**你已经完成了第六节教程的内容**

(此页空白)


## 第七节 – 定义设计规则(Design Rules)

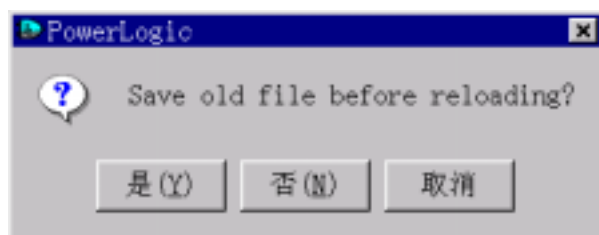
设计规则(Design rules)允许你将设计中的约束(constraints)直接输入到 PowerPCB 中去。设计规则(Design rules)包括安全间距(clearance)、布线(routing)和高速(high speed)约束(constraints), 指定作为缺省的条件(default condition)或者网络的(nets)、层的(layers)、类的(class)和组的(groups)或者管脚对(pin pairs)。另外, 你还可以指定条件设计规则(conditional design rules)和不同管脚对(differential pairs)规则。

这节将显示如何:

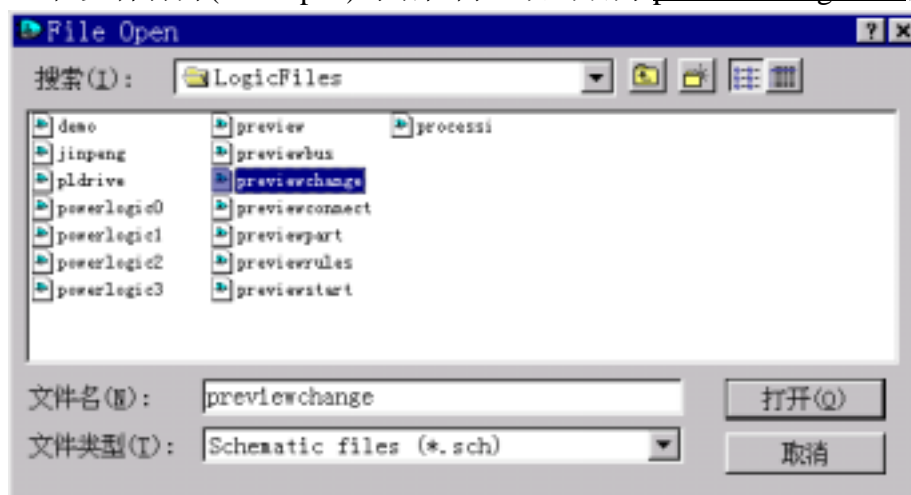
- PCB 各层(Layers)的排列(Arrange)。
- 定义和说明通用的缺省规则(General Default Rules)
- 定义和说明特别的网络规则(Specific Net Rules)
- 定义和说明条件的规则(Conditional Rules)
- 保存设计备份

在你继续操作之前, 你必须重新加载 previewchange.sch, 不要保留第六节教程中组编辑的内容。

1. 从工具条(Toolbar)中选择打开(Open)图标 .
2. 当 Save Old File Before Loading? 提示出现时, 选择 No。



3. 在文件打开(File Open)对话框内, 双击名为 previewchange.sch 的文件。



### 设置 PCB 层的排列(Layer Arrangement)

PowerLogic 允许你定义 PCB 层的排列(Layer Arrangements), 这将包括各有效层的分配数目、网络定义(Associated)到平面层(Plane Layers)、各层的物理特

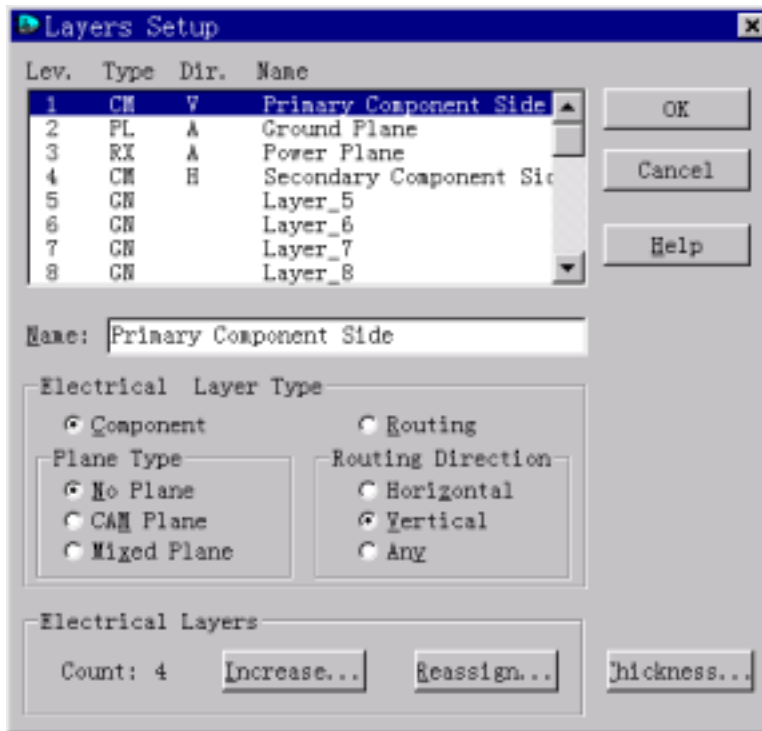
性(Layer Stackup)和厚度(Thickness)。

本设计是一个四层 PCB，它有两个中间平面层(Plane Layers)，并且支持多个平面网络(Multiple Plane Nets)。

### 增加层的数目

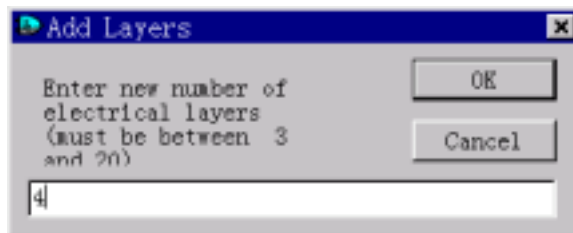
缺省的 PowerLogic 指定的是双面板(Two-layer)设计。为了改变层的数目：

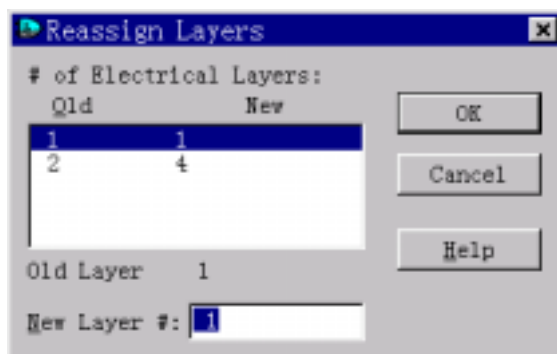
1. 选择设置/层定义(Setup/Layer Definition)，层定义(Layer Definition)对话框将出现。



2. 从对话框的电子层(Electrical Layers)区域，通过选择增加(Increase...)，增加层数。

3. 在增加层(Add Layers)对话框中，将数字 3 改为数字 4，并且选择 OK。重新指定层(Reassign Layers)对话框将出现。





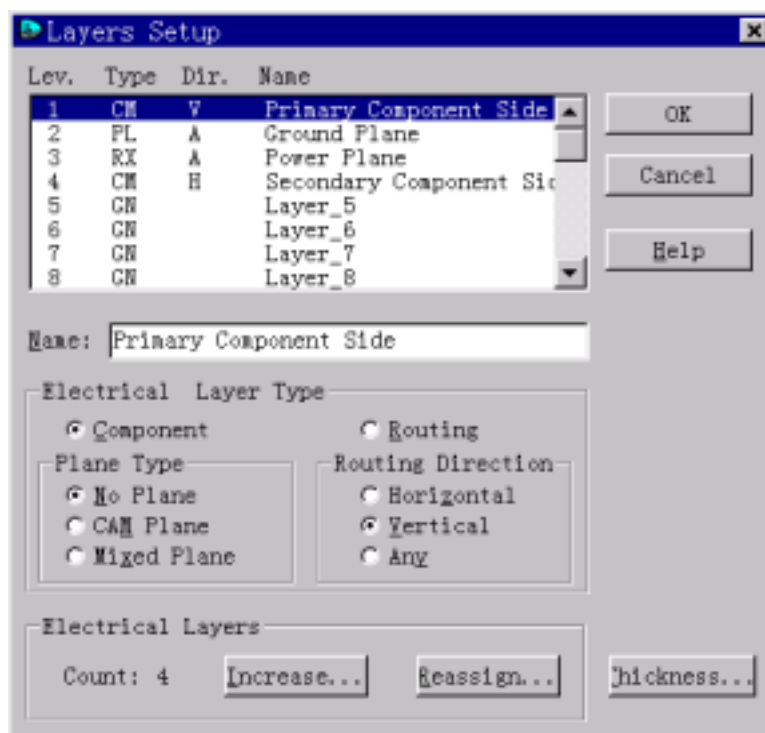
4. 选择 **OK**，关闭重新指定层(Reassign Layers)对话框。

### 设置层的排列(Layer Arrangement)和命名(Names)

一旦你设置了正确的层数，你将要指定(Assign)各个层的类型(Types)，并且输入层的名字。

1. 设置第一层。

a. 在层设置(Layers Setup)对话框中，从各层的列表中选择顶层(Top layer)，在名字(Name)区域重新命名顶层(Top layer)为主元件面(Primary Component Side)。



b. 在印制板的层类型(Electrical Layer Type)区域，选择元件(Component)层类型、在平面类型(Plane Type)选择 No Plane，并且选择布线方向为竖向(Vertical)。

2. 设置第二层。

a. 选择第二层、中间层(Inner Layer 2)，重新命名为地线平面层(Ground Plane)。

b. 改变平面类型(Plane Type)到 CAM 平面层(CAM Plane)。一旦某一层

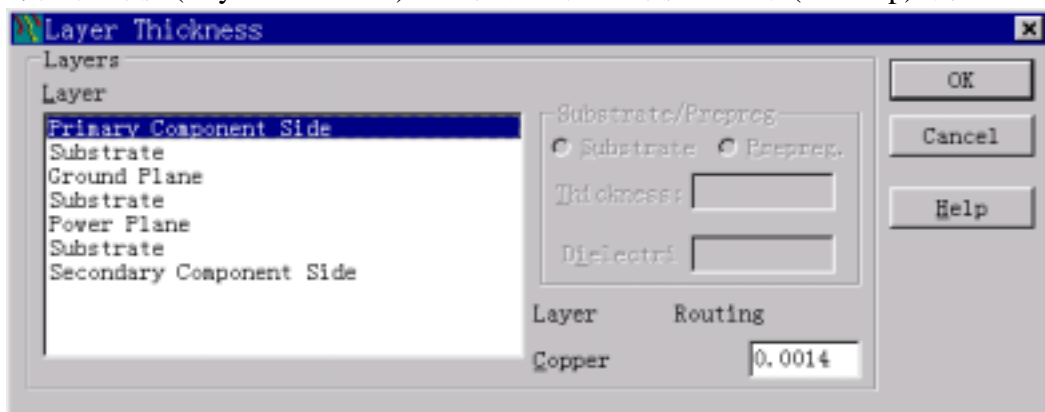
结合到平面层(Plane Layer), 分配网络(Assign Nets)按钮将出现在对话框中。

- c. 选择分配网络(Assign Nets)按钮, 平面层网络(Plane Layer Nets)对话框将出现。
  - d. 从所有网络(All Nets)列表中选择 GND 网络。
  - e. 选择添加(Add)按钮, 分配 GND 网络到地线平面层(Ground Plane layer)。
  - f. 选择 OK。
  - g. 设置布线方向(Routing Direction)为任意(Any)。
3. 设置第三层。
    - a. 选择第三层、Inner Layer 3, 并且重新命名它为 电源平面(Power Plane)。
    - b. 改变平面类型(Type)为 混合平面层(Mixed Plane)。
    - c. 选择分配网络(Assign Nets)按钮。
    - d. 从所有网络(All Nets)列表中选择 +5V 和 +12V 网络, 并且选择添加(Add)按钮, 分配网络到电源平面层(Power Plane layer)。
    - e. 选择 OK。
    - f. 设置布线方向(Routing Direction)为任意(Any)。
  4. 设置最后一层。
    - a. 选择 第四层、Bottom, 并且重新命名为 次元件面(Secondary Component Side)。
    - b. 在印制板的层类型(Electrical Layer Type)区域, 选择 元件(Component) 层类型、在平面类型(Plane Type)选择 非平面(No Plane), 并且选择布线方向为 横向(Horizontal)。

## 设置层的 Stackup

一个典型的四层板的层物理属性(Layer Stackup)设置是, 由两个表面都有铜的、中间为玻璃纤维的双面板, 将它们中间再放置一些绝缘的半固化片压制而成。

使用层厚度(Layer Thickness)对话框设置层的厚度和参数(Stackup)等值。



1. 在层设置 (Layers Setup)对话框中选择厚度(Thickness)。
2. 从层列表(Layer List)中选择主元件面(Primary Component Side)。
3. 在铜厚度(Copper Thickness)区域打入 1.4(mils), 设置铜的重量为 1 ounce

的厚度 (1 oz. of copper = .0014")。

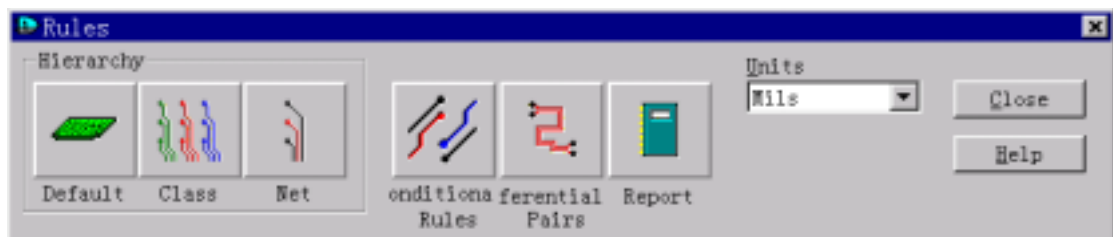
4. 从层列表(Layer List)中选择第二个元件面(Secondary Component Side)。
5. 在铜厚度(Copper Thickness)区域打入 1.4(mils), 设置铜的重量为 1 ounce 的厚度 (1 oz. of copper = .0014")。
6. 选择地线平面层(Ground Plane layer), 并且设置铜厚度(Copper Thickness)为 2.1 (mils) , 对应铜的厚度为(copper weight)为 1.5 ounces。
7. 选择电源平面层(Power Plane layer), 并且设置铜厚度(Copper Thickness)为 2.1(mils) , 对应铜的厚度为(copper weight)为 1.5 ounces。
8. 在对话框的 Substrate/Prepreg 区域, 选择中间半固化片(middle Substrate), 并且选择 Prepregof, 建立这层作为绝缘层(insulator/bonding)。
9. 选择 Substrate 和 Prepreg 层并且设置各个 Dielectric constant 为 4.5。
10. 选择 OK, 关闭层厚度(Layer Thickness)对话框。
11. 选择 OK , 关闭层设置 (Layers Setup)对话框。

### 设置缺省的安全间距(Clearance)规则

使用 PowerLogic, 你可以在原理图的数据库中, 对各层定义安全间距冲突、布线、和高速电路设计规则(Design Rules) , 并且将它们与网表一道传递到 PADS-PowerPCB 布局布线系统。

**注意:** Group 和 Pin Pair 规则仅仅可以在 PowerPCB 定义。

1. 选择设置/设计规则(Setup/Design Rules), 规则(Rules)对话框将出现。

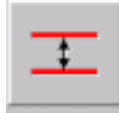


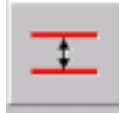
2. 确信设计规则(Design Rule)的单位为 Mils, 如果不是, 从单位(Units)列表中选择 Mils 。

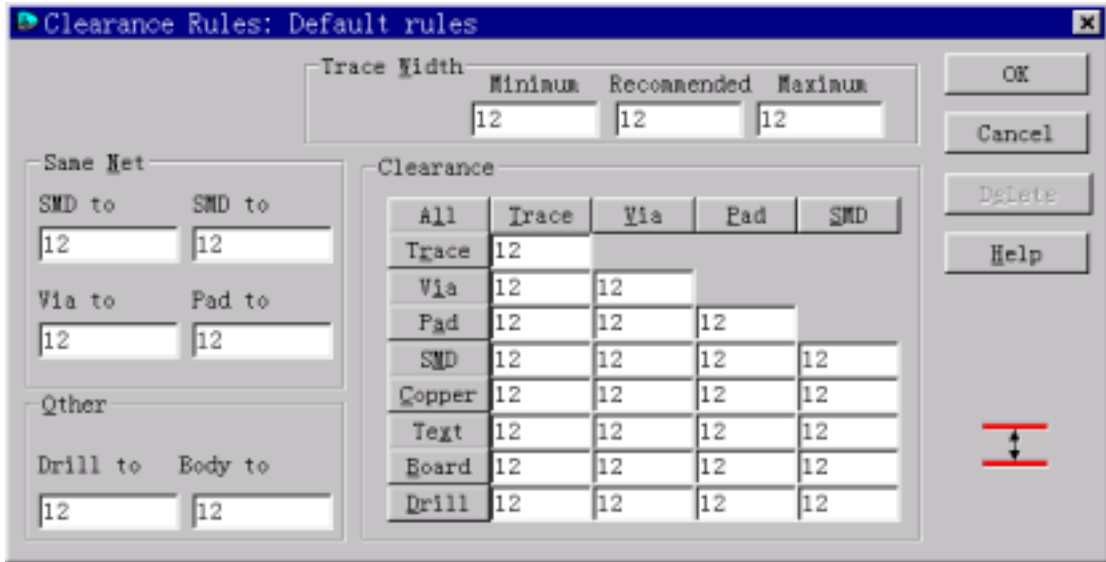



3. 选择缺省 (Default)图标 Default , 缺省规则(Default Rules)对话框将出现。

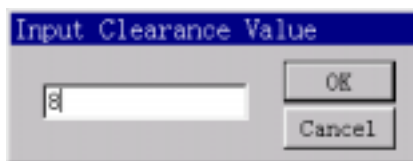




4. 选择安全间距(Clearance)图标 。安全间距规则(Clearance Rules)对话框将出现。对话框的安全间距(Clearance)区域包含了 PCB 设计数据矩阵。矩阵数据允许你说明所有数据类型或每一个数据类型安全间距(Clearance)值。



5. 通过选择在安全间距(Clearance) 矩阵左上角的所有(All)框 ，设置全局的缺省的安全间距(Clearance)值。输入安全间距(Input Clearance Value)对话框将出现。



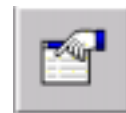
6. 打入 8，并且选择 **OK**。所有矩阵内的值都同时改变。


7. 在导线宽度区域(Trace Width)，改变规则的最小值(Minimum)为 6，建议值(Recommended)为 8，并且最大值(Maximum)为 12。允许相同网络(Leave the Same Net)和其它的安全间距(Clearance) 为 12。

8. 为了保存设计改变，在安全间距规则(Clearance Rules)对话框选择 **OK**。

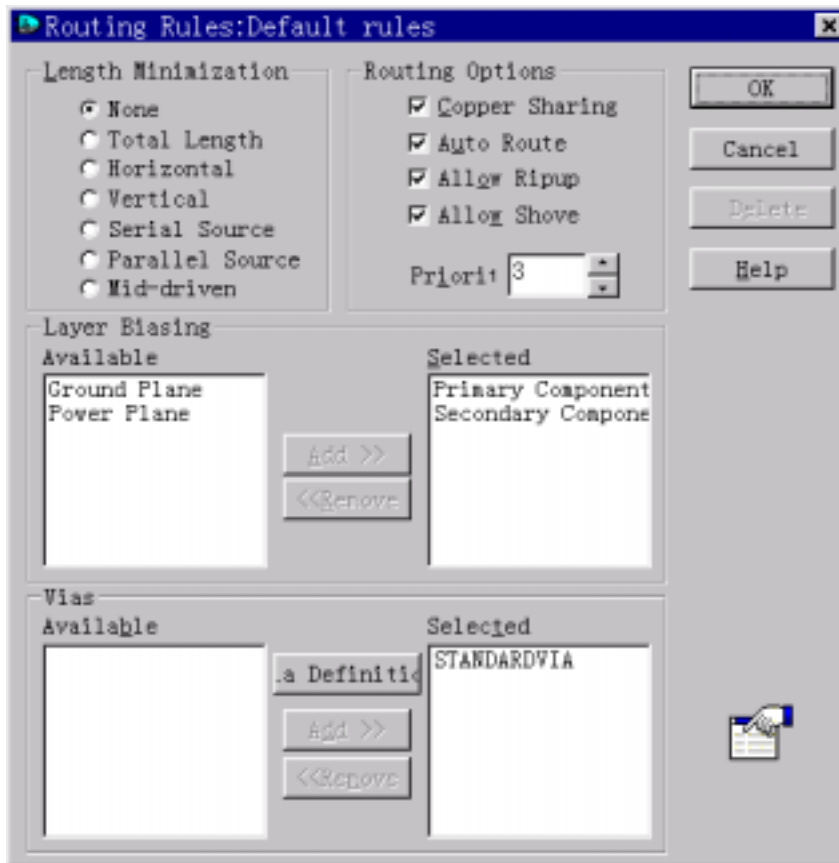
### 设置缺省的布线规则(Routing Rules)

为了避免在平面层(Plane Layers)上布线，你必须将它们从布线规则(Routing rules)定义的有效的布线层中移开。



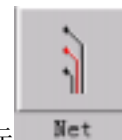
1. 从缺省的规则(Default Rules)框中选择布线(Routing)图标 ，对话框的中有关需要布线层(Layer Biasing)的区域包含了选出的可以布线层的列表。这些列表允许你说明那些层可以布线。



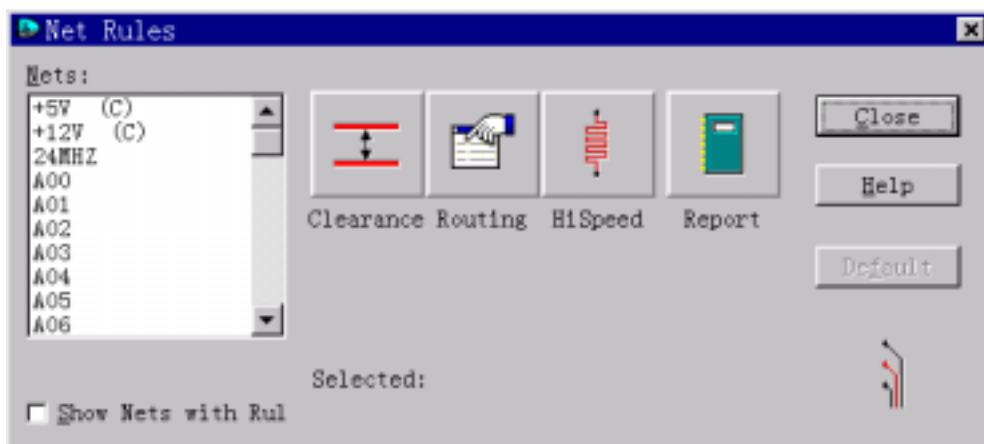


2. 选择电源平面(Power Plane)和地线(Ground Plane)层，并且选择移开(Remove)，以便定义在这些平面层(Plane Layers)上不进行布线。
3. 选择 **OK**，关闭布线规则(Routing Rules)对话框。
4. 选择关闭(Close)，关闭缺省的规则(Default Rules)对话框。

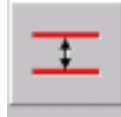
### 设置网络安全间距规则(Net Clearance Rules)

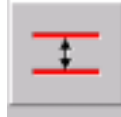


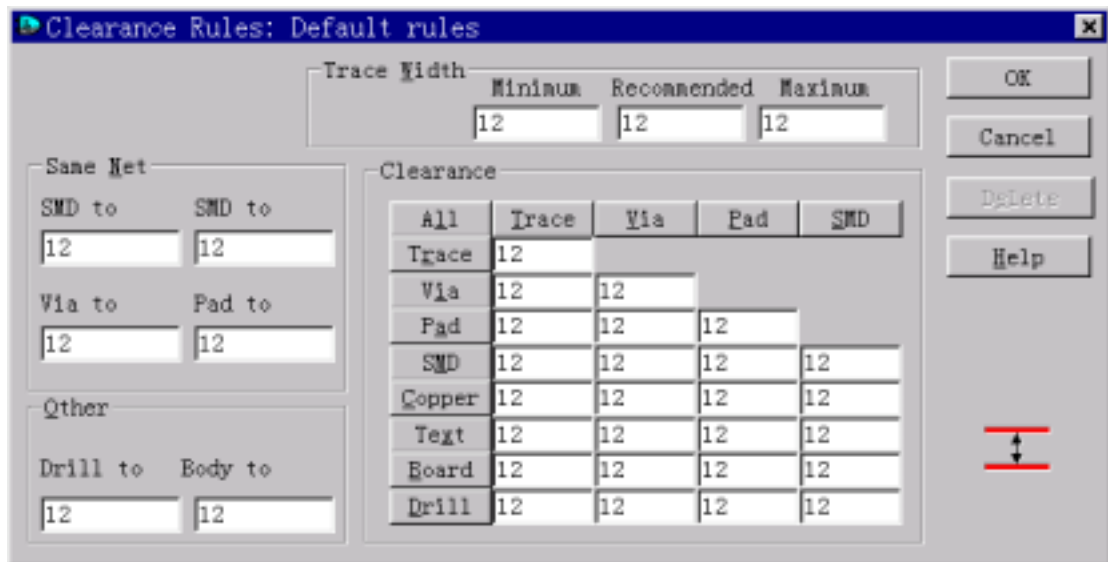
1. 从规则(Rules)对话框中选择网络(Net)图标，指定特别的网络规则。网络(Net Rules)对话框将出现。




2. 从网络列表中选择+5V网络。
3. 使用 Ctrl+click 同时添加+12V 和 GND 网络到已选目标中。+5V、+12V 和 GND 网络将列在被选择区域。



4. 选择安全间距(Clearance)图标 ，对这三个网络设置同样的安全间距规则。安全间距规则(Clearance Rules)对话框将出现。



5. 通过选择在安全间距(Clearance) 矩阵左上角的所有(All)框 ，设置全局的缺省的安全间距(Clearance)值。输入安全间距(Input Clearance Value)对话框将出现。

6. 打入 10，并且选择 OK。

7. 改变导线宽度(Trace Width)规则最小(Minimum)为 10、建议(Recommended)为 12 和最大值(Maximum)为 15。允许相同网络(Leave the Same Net)和其它的安全间距(Clearance) 为 12。

8. 为了完成定义，选择 OK。

9. 选择关闭(Close)，关闭网络规则(Nets Rules)对话框。

对于有关定义类(Classes)和类的规则(Class Rules)，参考 PowerLogic 有关文档资料。

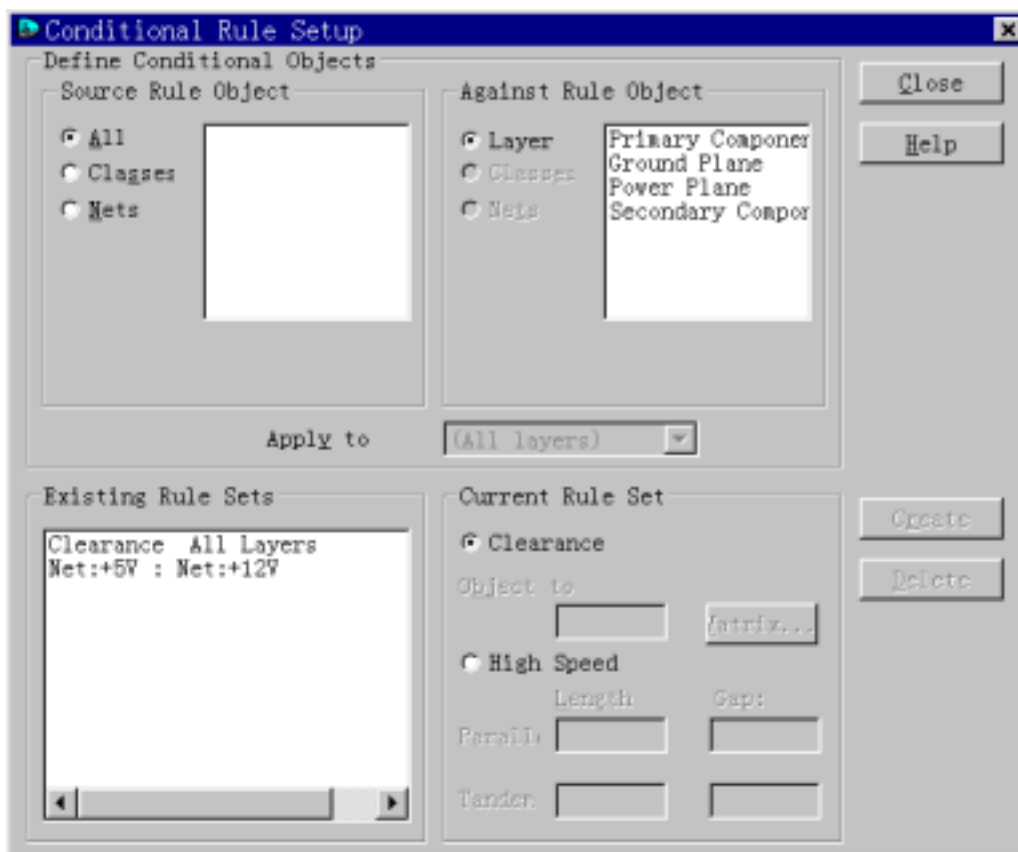
### 设置条件规则(Conditional Rules)

当在电路中有两个网络除了对应其它目标的规则外还需要说明它们之间的安全间距(Clearance)，你必须定义条件规则(Conditional Rule)。条件规则(Conditional rule)定义一种条件，当两个网络在相互非常接近的区域内布线时的条件。你可以对许多层次化的设计规则(Design Rule)的元件指定条件规则(Conditional Rules) 条件规则(Conditional Rule)可以在网络(Nets)、网络和类(Nets and Classes)，类和类(Classes and Classes)、网络和层(Nets and Layers)等等之间进行定义。

下面的步骤分配网络到网络条件规则：



1. 从规则(Rules)对话框中选择条件规则(Conditional Rules)图标，条件规则设置(Conditional Rule Setup)对话框将出现。



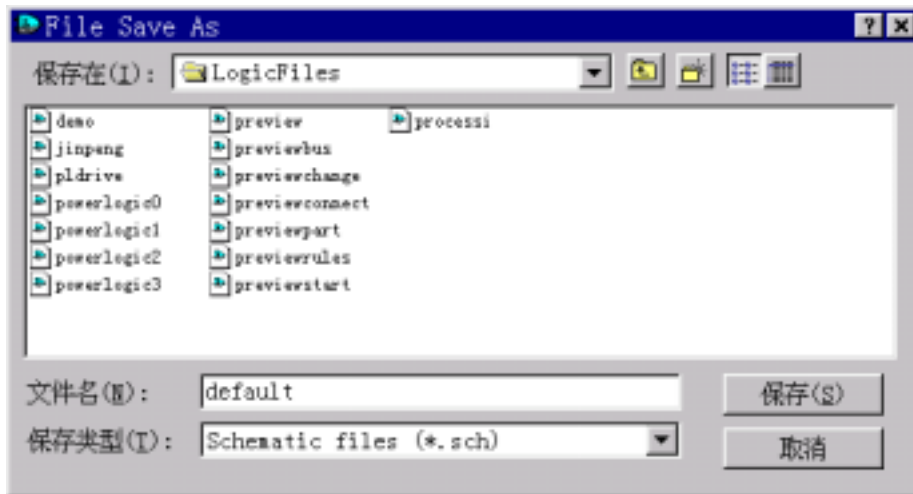
2. 从源规则目标(Source Rule Object)区域中选择网络(Nets)，网络的列表将出现在源规则目标(Source Rule Object)列表中。
3. 选择+5V网络。
4. 从相对规则目标(Against Rule Object)区域中选择网络(Nets)，网络的列表将出现在相对规则目标(Against Rule Object)列表中。
5. 选择+12V网络。
6. 选择建立(Create)按钮，定义条件规则(Conditional Rule)，新的规则将出现在已经存在的规则设置(Existing Rule Sets)区域。
7. 在当前规则设置区域(Current Rule Set area)，改变目标(Object)到(Object)值为 25。
8. 关闭所有打开的对话框。

### 保存设计备份

在你设置了设计规则(Design Rules)后，原理图将准备输出一个网表(netlist)进入 PADS-PowerPCB。为了避免关于网表的改变，保存设计为一个新的名字。

你可以继续在 PowerLogic 进行练习，而不要担心网表的变化。

1. 选择文件/另存为(File/Save As)。文件另存为(File Save As)对话框将出现。



2. 在文件名(File Name)字符框内打入 previewrules.sch。

3. 选择保存(Save)。

PowerLogic 保存改变并将 previewrules.sch 作为当前文件。

你已经完成了第七节教程的内容。

## 第八节 – 生成报告(Reports)

本节将演示在 PowerLogic 中两个报告的生成以及选项

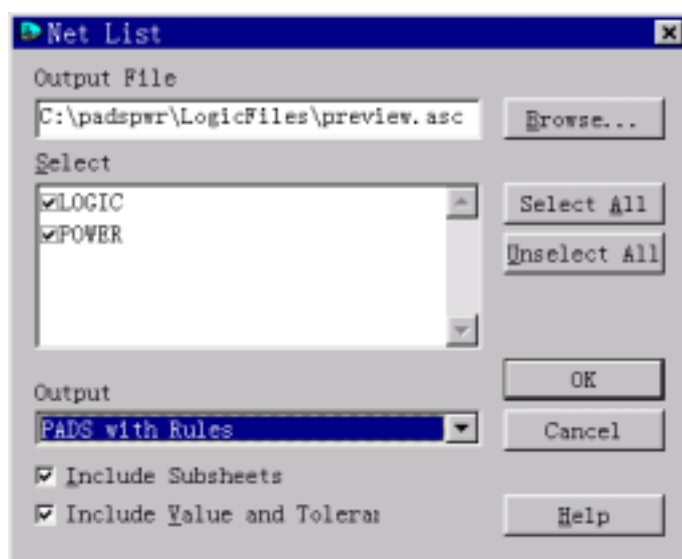
- 将设计(Design)转化为网表(Netlist)
- 编译材料清单(Bill of Materials)

如果需要、重新打开 previewrules 设计文件。

### 建立网表(Netlist)

为了建立网表(Netlist):

1. 选择 工具/网表到 PCB(Tools/Netlist to PCB)。网表(Netlist)对话框将出现。



2. 如果你希望修改这些设置，当你定义的网表完成时，选择 **OK**。参考在线帮助(On-line Help)以便得到关于设置的更多信息。

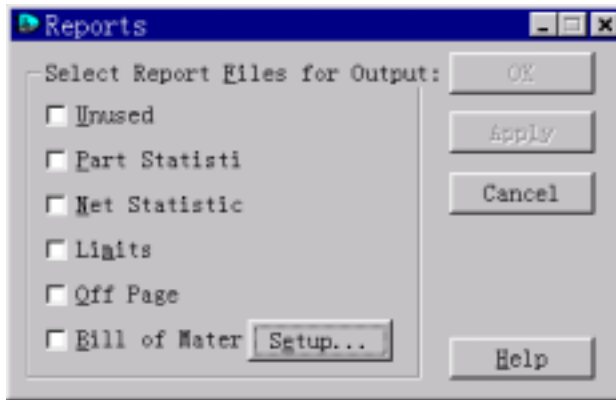
如果缺省使用的文本编辑器是 Notepad，网表(Netlist)文件将出现在 Notepad 窗口内。如果你还没有为 PowerLogic 指定文本编辑器，你可以使用任何一种文本编辑器查看它。

3. 关闭 Notepad。

### 材料清单(Bill of Materials)的编译

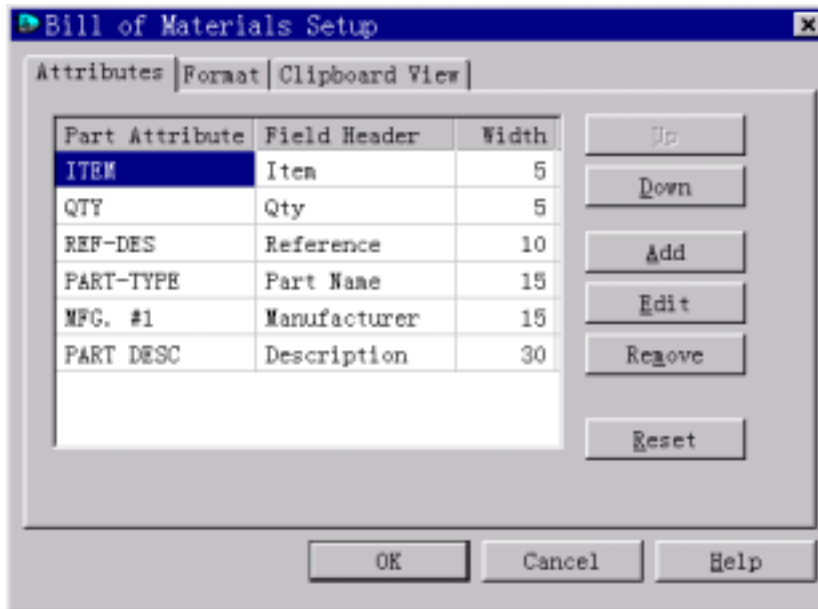
材料清单(Bill of Materials)就是设计中各个元件的元件类型数据的统计和排列，并且采用一定的格式。你可以自己定义报告的格式，包括各行列标题以及宽度值。

1. 选择 文件报告(File/Report)，报告(Reports)对话框将出现。



2. 在选择报告文件(Select Report File)的输出区域(Output area)选择材料清单(Bill of Materials)。

3. 选择设置(Setup)按钮。材料清单(Bill of Materials)设置(Setup)对话框将出现。



4. 在文件题头列(Field Header column)中，双击选择参考(Reference)。

5. 打入 **Ref Des**，并按回车(Enter)。

6. 在内容列(Width column)，双击元件名称(Part Name)选择值(Value)。

7. 在内容列(Width column)打入一个新的值(Value)，或者使用向上和向下箭头选定一个值，选择 **OK**。

8. 在报告(Reports)对话框中选择 **OK**。材料清单(Bill of Materials) 报告(Reports) 将出现在 Notepad 窗口中。如果你还没有为 PowerLogic 指定文本编辑器，你可以使用任何文本编辑器查看它。

9. 关闭 Notepad。

你已经完成了第八节教程的内容。

## 第九节 – 使用 PowerLogic 的 OLE 功能

PowerLogic 现在使用先进的目标连接与嵌入(OLE) (Object Linking and Embedding)技术,它可以在 Windows 95 和 Windows NT 之类的标准 MS Windows 操作系统下进行。

这项技术还允许你嵌入(Embed)外部的目标,如 MS Word 文件进入 PowerLogic 的设计。PowerLogic 原理图数据库服务器能够接收这些目标。这些目标在 PowerLogic 中可以看到,并且可以被编辑。


另一种 OLE 的功能特点是 OLE 兼容的应用程序之间的通讯,如在 PowerLogic 和 PowerPCB 之间。OLE 技术允许你在各个应用程序之间进行交叉探测。在一个应用程序中交叉搜索(Cross Probing)被选网络(Nets)、元件(Components)或管脚(Pins),而另一个应用程序中被自动选中。

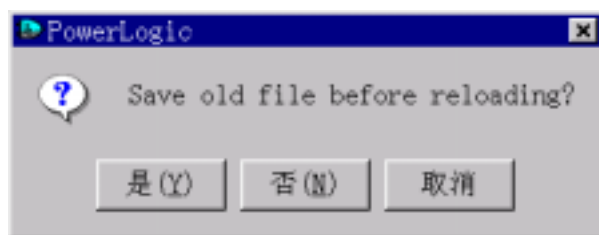
现在 PowerPCB 也是 OLE 自动进行的。这种功能允许用户进一步采用 Visual Basic、MS C++ 或其它工具从 PowerPCB 的数据库中提取所需的数据。这个功能使得在 PowerLogic 和 PowerPCB 之间可以进行自动数据的传输、同步调整原理图和 PCB 的设计数据库。

这一节演示 PowerLogic 和 PowerPCB 设计集成功能,包括:

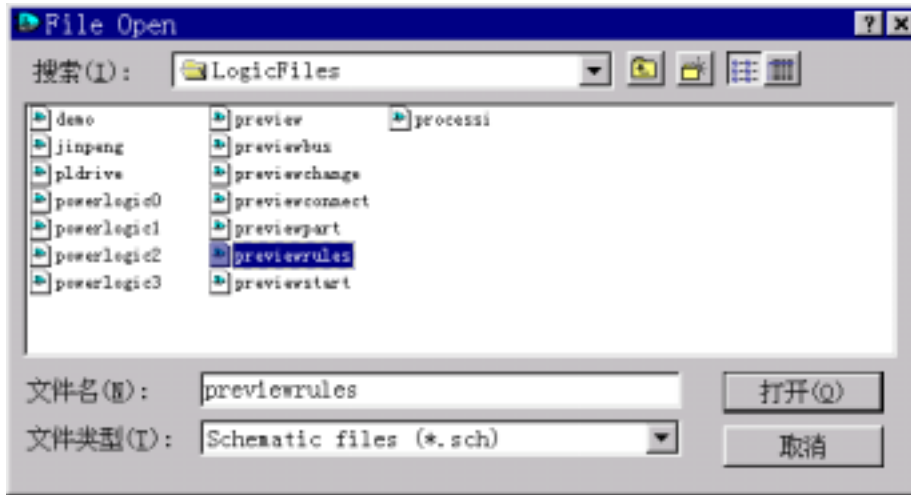
- 嵌入(Embedding)和修改到 PowerLogic 中的目标(Objects)
- PowerLogic 和 PowerPCB 之间的 OLE 通讯,包括:
- 传送网表(Netlist)到 PowerPCB
- 原理图驱动(Schematic Driven)布局(Placement)
- 在 PowerPCB 中选择
- 在 PowerLogic 中的多个选择

如果你停止并重新开始本教程,或者你关闭了以前的设计,打开 previewrules 设计文件。

1. 从工具条(Toolbar)中选择打开(Open)图标.
2. 当 Save Old File Before Loading?提示出现后,选择 N。



3. 在文件打开(File Open)对话框内,双击 previewrules.sch 文件。

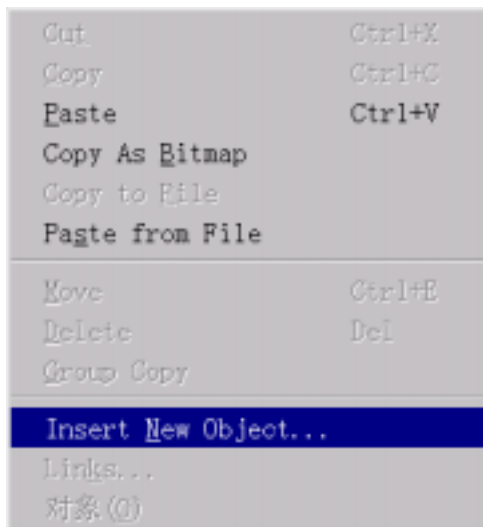


### 嵌入(Embedding)目标(Objects)到 PowerLogic 中

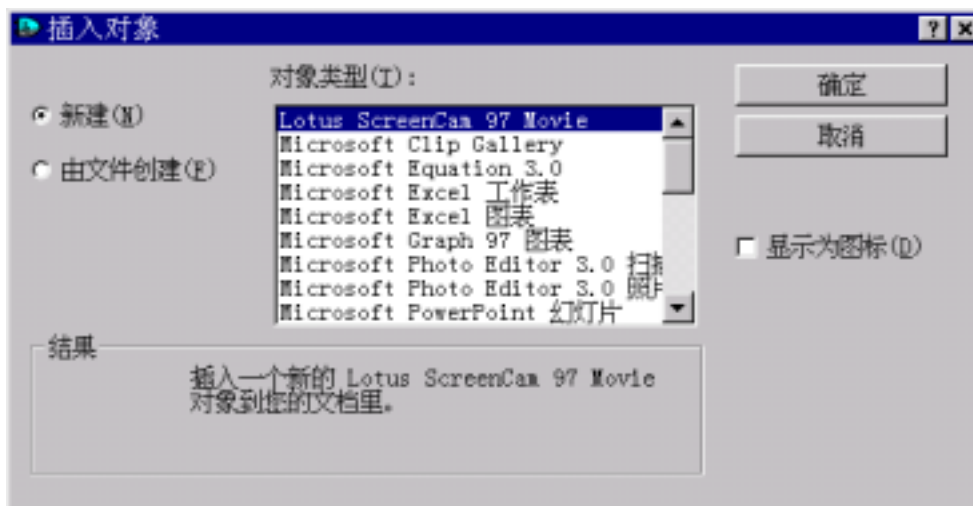
为了嵌入目标(Embed Objects)到 PowerLogic 中，下列一些相同的步骤是嵌入一些可以进行 OLE 的应用。

### 嵌入(Embedding)一个位图(Bitmap)

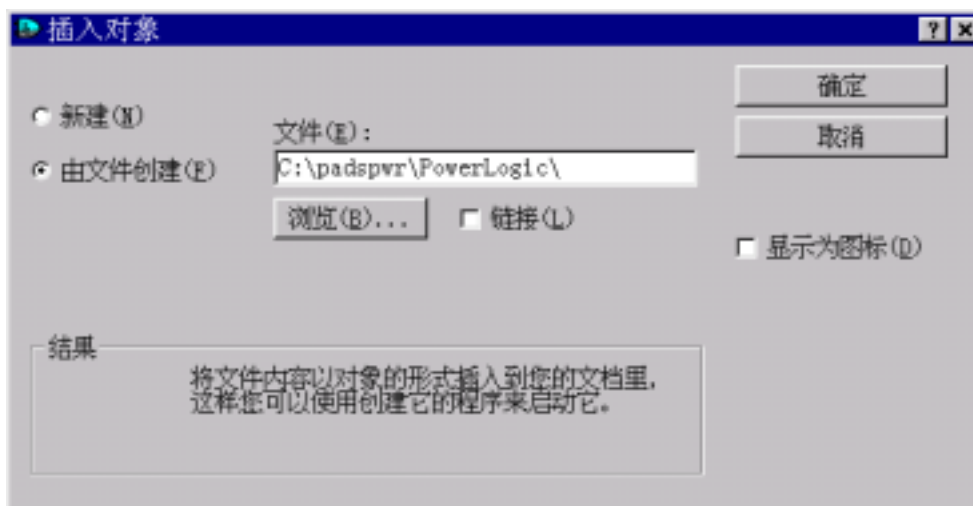
1. 选择编辑/插入新的目标(Edit/Insert New Object)，插入目标(The Insert Object)对话框将出现。



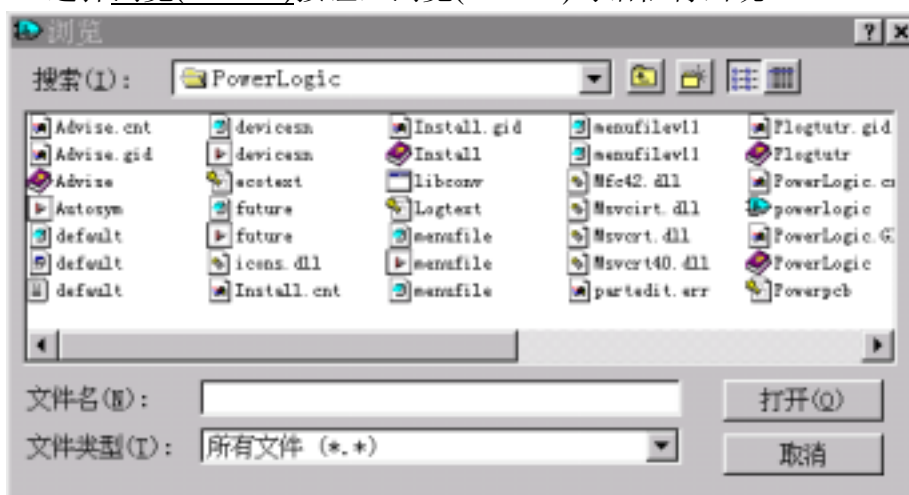




2. 选择从文件建立(Create From File)。



3. 选择浏览(Browse)按钮，浏览(Browse)对话框将出现。



4. 指定为 PadsView\PowerLogic 目录。

5. 从这个指定的目录下，选择 PADSLOGO.BMP 文件并选择插入(Insert)。

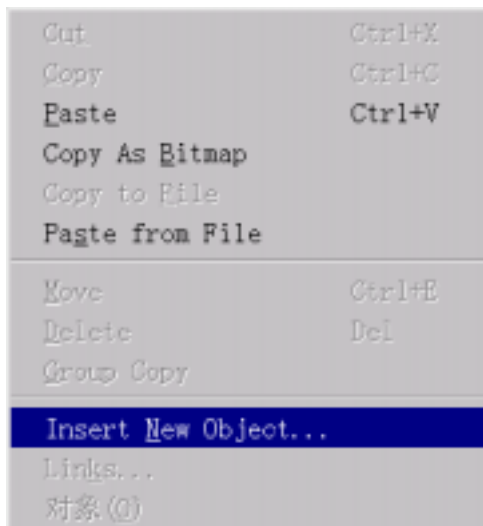
Windows NT 4.0 用户：选择打开(Open)图标 ，以选择 PADSLOGO.BMP。

6. 从插入目标(Insert Object)对话框中选择 **OK**，一会儿位图(bitmap)文件内容将出现。当内容出现后，它仍然处于被选择状态，并且能够被移动或修改尺寸大小。
7. 重新定义该内容的尺寸大小，以便适应原理图标题块大代码尺寸。
  - a. 将光标放置在信息内容的角上，直到重新定位光标出现。
  - b. 在拐角处按下并按住鼠标的左键。
  - c. 移动光标，重新定义位图尺寸的大小。
8. 在位图(bitmap)的中心，按下并按住鼠标的左键，拖动位图到标题块的代码区域，也许你还需要调整位图(bitmap)的尺寸，以便适应代码区域的大小。
9. 在原理图的任何地方按一下鼠标左键，将不选中位图(bitmap)。

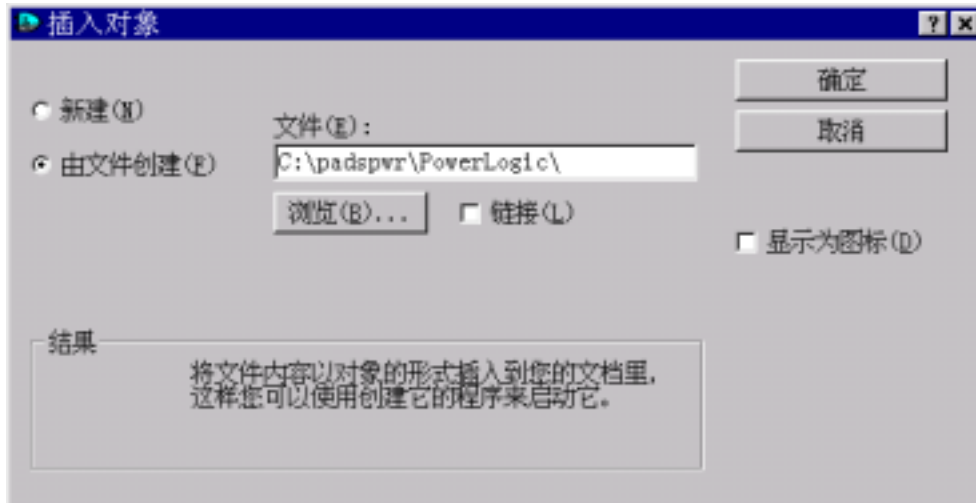
### 嵌入(Embedding)一个 MS Word 文件

这是一个例子，说明如何使用 OLE 技术嵌入一个标准的注释文件到原理图中。

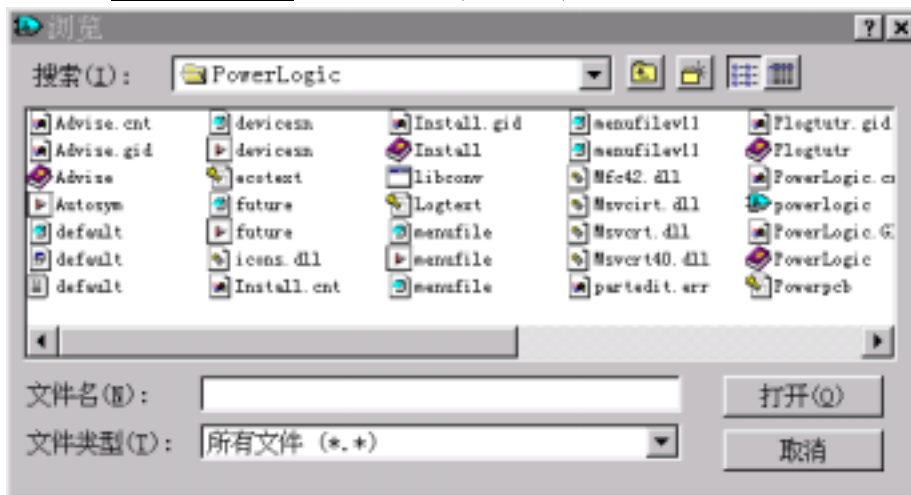
1. 从工具条(Toolbar)中选择整板(Boarder)图标，以便可以看到整个原理图。
2. 选择编辑/插入新的目标(Edit/Insert New Object)。



3. 选择从文件建立(Create From File)。




4. 选择浏览(Browse)按钮，浏览(Browse)对话框将出现。



5. 指定为 PadsView\PowerLogic 目录。

6. 从这个指定的目录下，选择 LOGIC NOTES.DOC 文件并选择插入 (Insert)。

Windows NT 4.0 用户：选择打开 (Open) 图标 ，以选择 LOGIC NOTES.DOC。

7. 从插入目标 (Insert Object) 对话框中选择 **OK**，一会儿.doc 文件内容将出现。



8. 调整它的相应尺寸，将它作为一个位图信息，移动选中的角位置处，将它放置在元件 Y1 下面。

9. 对被选择的嵌入目标(Embedded Object)，打开弹出菜单(Pop-up menu)，关闭(Disable)(或不确认)目标的白色背景。这个设置将内容的背景信息设置好，并传输字符内容作为 PowerLogic 的字符目标。

**注意：** 当你打印原理图时，你必须在打印输出内具有包含 OLE 选项内容。

对于 Gerber 输出 MS Word 文件和其它 OLE 应用内容，一般我们不选择包含 OLE 目标输出到 Gerber 文件或者绘图输出。

### 修改 PowerLogic 中嵌入(Embedded)的目标(Object)

一旦你将一个目标嵌入到 PowerLogic 原理图数据库中，你可以通过双击目标修改它。下面的步骤就是如何修改 LOGIC NOTES 嵌入目标(Embedded Object)。

1. 用鼠标左键双击字符目标，将离开 PowerLogic 窗口，并且这些字符将出现在 Wordpad 窗口内，PowerLogic 的菜单将被标准的 Wordpad 菜单替代。

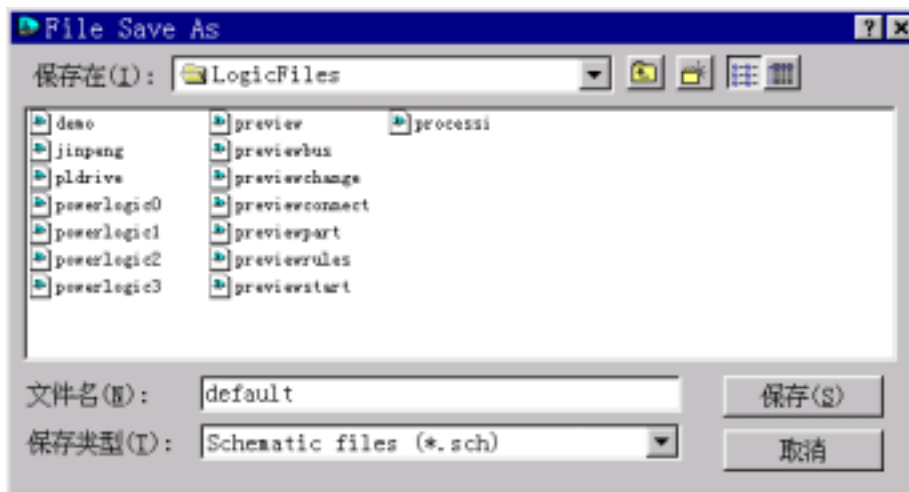
**注意：** 如果你另外一个应用结合到 .DOC 文件，如 MS Word，那么这些文档将出现在相应的应用程序中。

2. 将单词 microfarads 改为 picofarads，然后在 PowerLogic 窗口内按鼠标的左键，退出嵌入目标(Embedded Object)，已经完成编辑的内容将自动返回到 PowerLogic 中。

3. 再按工作区域，删除字符目标。

### 保存设计备份

1. 选择文件/另存为(File/Save As)。文件另存为(File Save As)对话框将出现。



2. 在文件名(File Name)字符框内打入 preview.sch。
3. 选择保存(Save)。

PowerLogic 保存改变并将 preview 作为当前文件。

### 在 PowerLogic 和 PowerPCB 之间进行 OLE 通讯

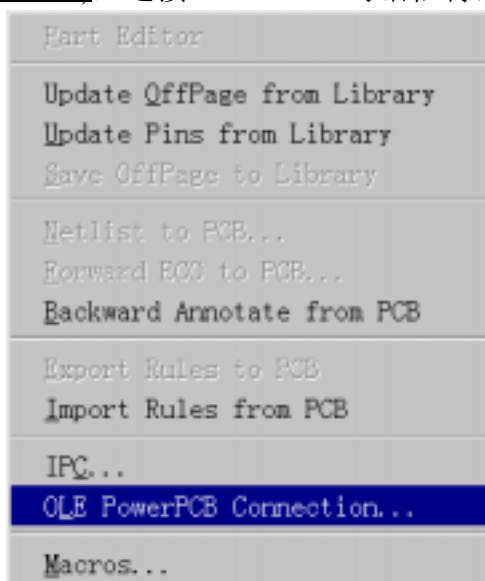
PowerLogic 的 OLE 功能允许你在 PowerLogic 和 PowerPCB 之间交叉选择。使用这一功能你可以采用原理图驱动(Schematic-driven)方式进行布局(Placement)或设计(Layout)后的设计查看。

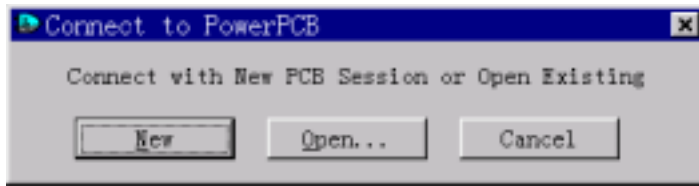
**注意：** 为了完成教程的这个内容，你必须在你的 PC 机上安装 PowerPCB version 2.0 或更高的版本。参阅 PowerPCB 的有关安装和操作的文档。

在开始下列过程以前，确信 PowerPCB 程序还没有启动。我们将在下面的步骤中启动它。

**注意：** 当执行交叉搜索(Cross Probing)时，设计文件的应用程序依然处于被控制的打开状态。

1. 在 PowerLogic 中选择工具/OLE PowerPCB 连接(Tools/OLE PowerPCB Connection)，连接 PowerPCB 对话框将出现。



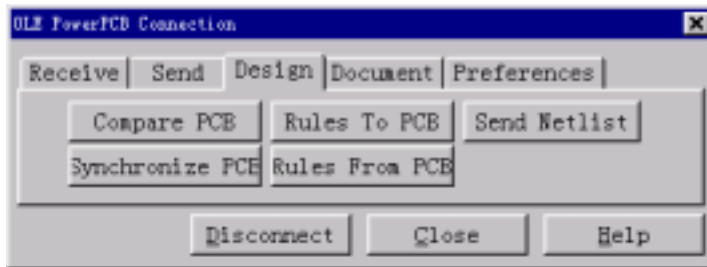


2. 选择新的(New)，以便开始一个新的 PowerPCB 窗口。这将使 PowerPCB 启动，OLE 连接 PowerPCB 对话框出现。
3. 一旦 PowerPCB 启动后，你可以在 PowerLogic 和 PowerPCB 之间动态的通讯。将 PowerLogic 和 PowerPCB 程序窗口调整为各占一半屏幕大小。

### 传送网表(Netlist)到 PowerPCB

使用 PowerLogic 的 OLE 工具传输网表(Netlist)到 PowerPCB，以避免采用手工方式输入和输出网表(Netlist)。

1. 在 OLE PowerLogic 连接(OLE PowerLogic Connection)对话框内，选择设计表(Design tab)。





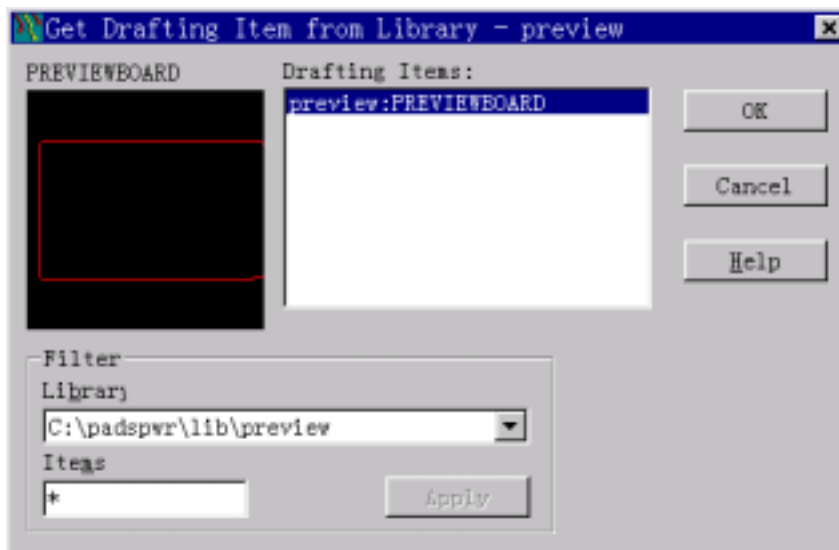
2. 选择传送网表(Send Netlist)按钮，自动地从 PowerLogic 中输出一个网表(Netlist)，并将网表(Netlist)送出，通过 PowerPCB 的 OLE 功能，PowerPCB 将网表(Netlist)(或 ASCII)输入。

在这个过程中完成后，所有元件将放置在 PowerPCB 的设计原点，以准备布局。

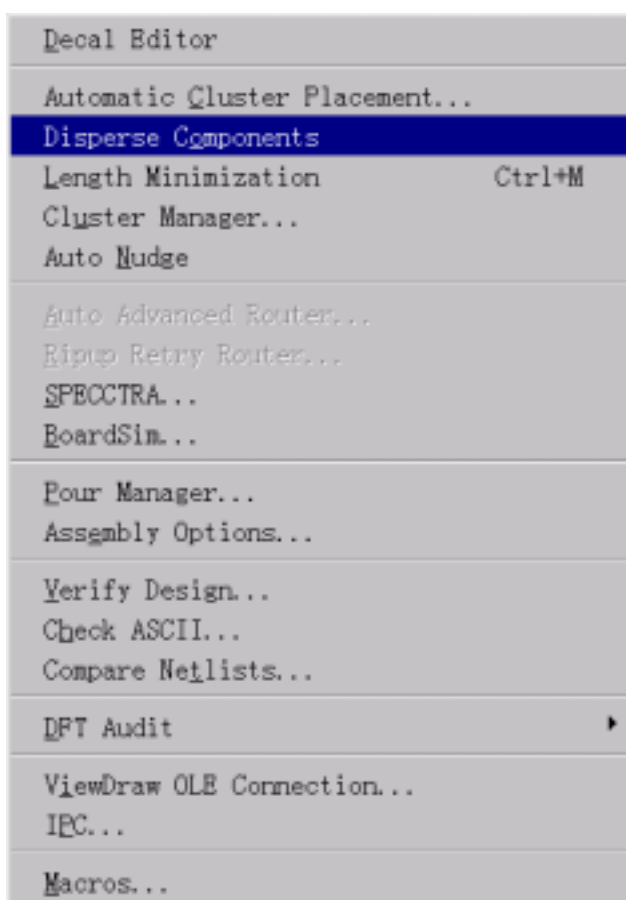
### 原理图驱动(Schematic-Driven)布局(Placement)


现在你可以使用从原理图传来的元件(Parts)和网络(Nets)进行 PowerPCB 设计。你可以执行 PowerPCB 中的一系列操作，如设计的预布局在 PowerPCB 中

1. 从工具条(Toolbar)中，通过选择绘图(Drafting)图标，打开绘图(Drafting)工具箱。
2. 从绘图(Drafting)工具箱中选择库(Library)图标.
3. 从\padsview\lib\preview 目录选择 previewboard，并选择 OK 按钮，一个板子的外框将跟随着你的光标。




4. 使用直接(Modeless)命令 S, 并通过打入 S 200 1900, 并按回车(Enter), 定位在 200, 1900 这点。
5. 按鼠标左键或者按空格键, 将板子边框放置成功。
6. 通过选择工具/散开元件(Tools/Disperse Components)并确定执行的操作, 使用散开(Disperse)命令, 将元件散开放置在板子外框的周围。



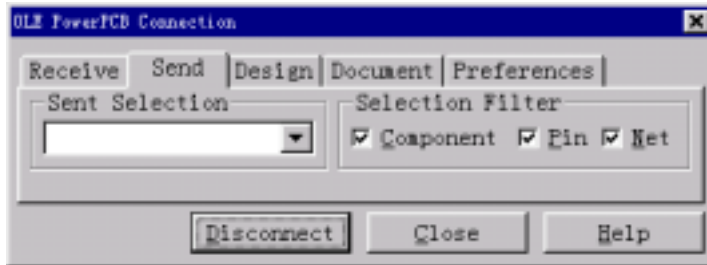
7. 选择工具条中的设计(Design)图标, 打开设计(Design)工具箱。



8. 从设计(Design)工具箱中选择移动元件(Move Component)图标，使 PowerPCB 位于移动元件(Move Component)方式下。

在 PowerLogic 中

9. 选择 OLE 连接(OLE Connection)对话框中的传送表(Send tab)，并使选择过滤器(Selection Filter)区域仅选择元件(Component)。



10. 在原理图左面页面处，选择 J1 连接器的任何一个管脚，在 PowerPCB 中 J1 将立刻被选中。移动光标到 PowerPCB 窗口内，你现在可以在 PowerPCB 窗口内移动 J1 了。


在 PowerPCB 中

11. 在弹出菜单中，通过选择翻面(Flip Side)，并且在 X1650,Y400 处按鼠标左键完成 J1 元件翻转到另一面。参考 PowerPCB 状态条中读出的光标位置，将 J1 放置在指定的位置上。

### 在 PowerPCB 中的选择

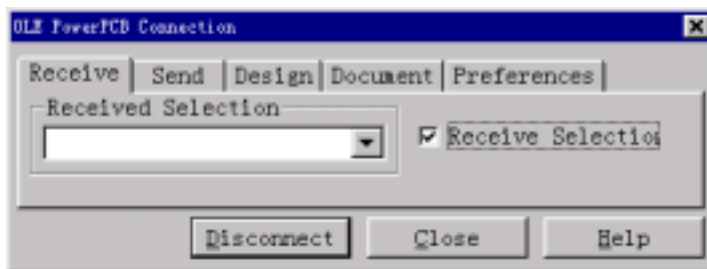
你还可以在 PowerPCB 中进行选择驱动 PowerLogic 中的动作。

在 PowerPCB 中

1. 通过从设计工具(Design)盒中选中选择(Select)图标，从移动元件(Move Component)方式改变到选择(Select)方式。

在 PowerLogic 中

2. 选择 OLE 连接(OLE Connection)对话框中的接收表(Receive tab)，选择接收选择(Receive Selections)，以便 PowerLogic 能够接收 PowerPCB 中的动作。



在 PowerPCB 中

3. 使用搜索(Search)和直接命令(Modeless Command)，通过打入 SSY1 找到 Y1，在 PowerPCB 将引起 PowerLogic 中的选中。Y1 还将出现在 PowerLogic 中的 OLE 连接(OLE Connection)对话框中的接收选择(Received Selections)列表中。

4. 通过打入 SSC3，选择 C3，这将演示 PowerLogic 如何响应 PowerPCB



中的动作，并且自动地使 C3 出现在可观察的位置上。

5. 通过打入 **SSU6**，选择 **U6**，由于 U6 是由多个门组成的元件，因此元件的第一个门将自动的被选中，其余的门将出现在接收选择(Received Selections)列表中。

6. 滚动接收选择(Received Selections)列表并选择 **U6B**，将改变为选择 U6B。这就是怎样在 PowerLogic 中进行多个门组成元件的选择管理。

### 在 PowerLogic 中的同时选择多个

在 PowerLogic 中，你可以通过一组元件的选择，一个接一个地移动多个元件。

在 PowerLogic 中

1. 在 PowerLogic 中进行成组的选择。将光标放在原理图的左上角，按下并按住鼠标，向右下方拖出一个矩形区域，松开鼠标的左键，矩形框内的元件将被选中。

2. 一旦你完成了选择后，PowerPCB 的几个元件也相应地被选中，它们与 PowerLogic 中被选择的元件是对应的。

在 PowerPCB 中

3. 按鼠标右键，并中弹出菜单(Pop-up Menu)中选择 顺序移动(Move Sequential)，对于提示，选择 Yes to All。

4. 通过按鼠标左键，放置第一个元件，下一个元件将跟随着你的光标移动，继续放置其余的元件直到没有元件在你的光标上时为止。

你已经完成了第九节教程的内容。

(此页空白)

## 第十节 – 工程设计(Engineering Change Orders (ECO))

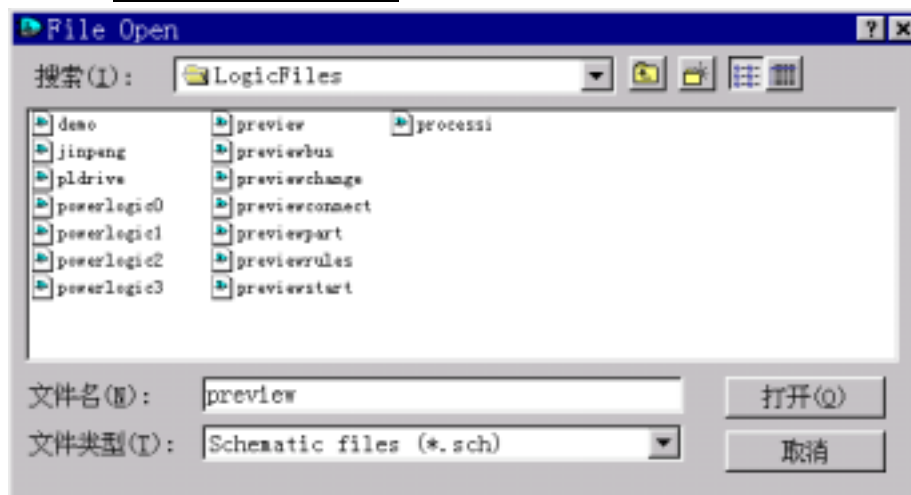
在 PCB 设计中任何有变化的修改将被认为要进行工程设计更改(Engineering Change Order (ECO))。这些改变包括管脚(Pin)和门(Gate)的交换(Swaps)、元件(Part)的删除或增加、网络的删除或增加、重新命名元件、重新命名网络、元件的更改等等。PowerPCB 提供的工具可以进行迅速的修改并精确地记录在一个文档中,以便中反标注到原理图。

在 PowerPCB 中进行的 ECO 改变,将被记录在一个 ASCII 文件中,这个文件名为\*.eco。这个文件具有标准的数据格式,且能够被 PowerLogic 读入,并且自动地反标注在 PowerPCB 中进行的改变。仅仅管脚(Pin)/门(Gate)和参考编号(Ref. Des.)重新命名能够从 PowerPCB 反标注到原理图中。

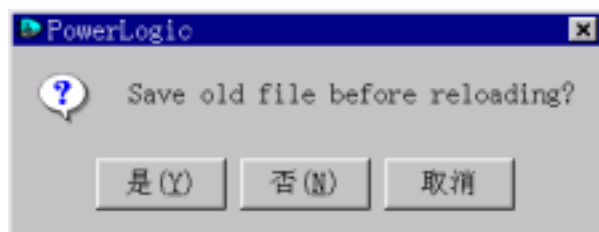
### 加载前面保存的原理图文件

在 PowerLogic 打开 preview.sch 文件。

1. 选择文件/打开(File/Open)。



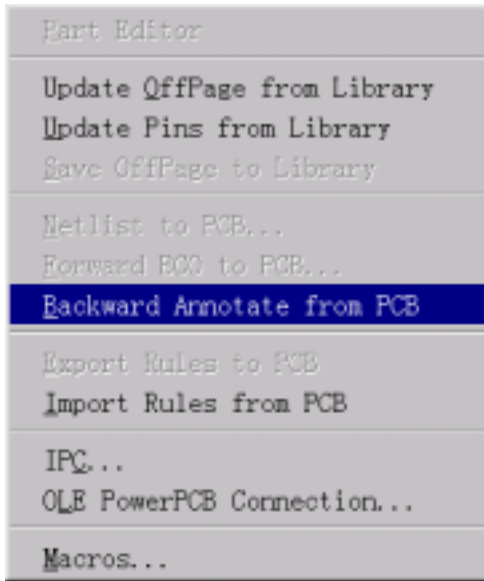
2. 从\padsview\logicfiles 目录中选择 preview.sch 文件。
3. 如果“Save file before loading?”信息出现,选择 No。



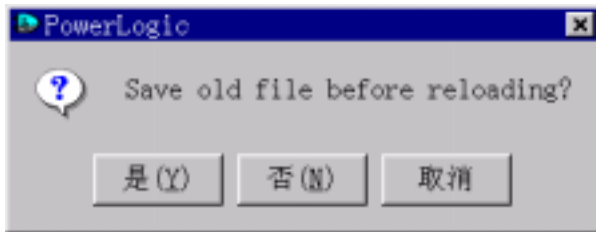
### 输入 ECO 文件

使用工具(Tools)菜单将 ECO 文件输入到 PowerLogic。

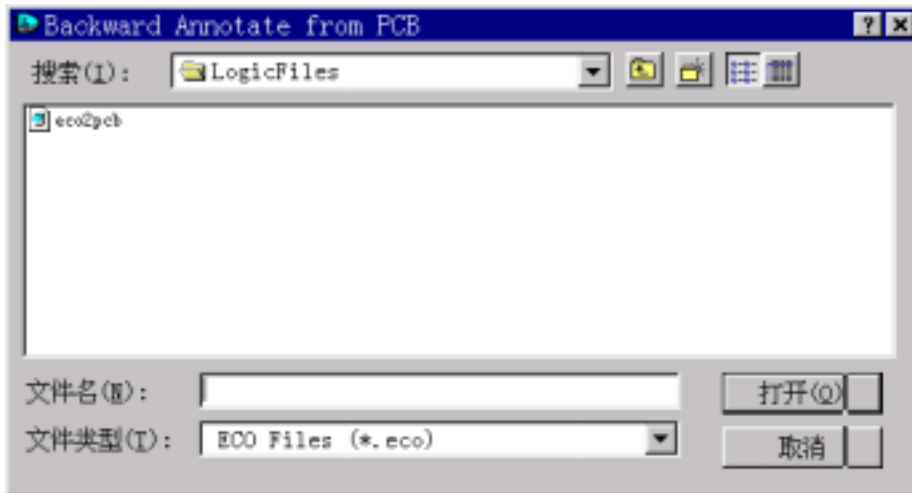
1. 在 PowerLogic 中,选择工具/从 PCB 中反标注(Tools/Backward Annotate from PCB)。



2. 在加载信息出现后，选择 **No**。



3. 从\padsview\目录内选择 previewassy.eco 文件。



4. 一会儿时间，原理图中的所有参考编号(Reference Designations)将被更新，并且原理图也将刷新。

### 不要保存设计的拷贝

不要保存在本教程中 PowerLogic 中的任何文件。ECO 过程仅仅是在 PowerPCB 和 PowerLogic 之间的设计练习。

## 恭喜！恭喜！你已经毕业了！

你已经完成了基本的 PowerLogic 操作培训，有关 PowerLogic 操作的详细内容可以参见 PowerLogic 在线帮助(On-line Help)或 PowerLogic 的用户手册(PowerLogic User's Guide)以便得到更加详细的信息。

为了打开 PowerLogic 在线帮助(On-line Help)，确使 PowerLogic 程序运行，选择帮助/内容(Help/Contents)，或者从 Windows 的 Taskbar 中选择开始/程序/PADS-PowerPreview/PowerLogic Help(Start/Programs/PADS-PowerPreview/Power Logic Help) 即可。

## 图例

使用这部分可打印的图例，作为教程的组成部分。

1. 从下列中选择需要的某个内容，然后从教程菜单中选择文件/打印标题 (File/Print Topic)。
2. 从教程菜单中选择返回按钮即可返回到该主题中。

**注意：**打印出的图形是黑白的。