

欲列印此文章，請從您的瀏覽器下拉式選項中選擇“檔案”後再選“列印”。

新型智慧驅動器可簡化開關電源隔離拓樸結構中同步整流器

上網時間：2002年04月13日

本文描述的技術適用於數位控制，尤其適用於正確關斷一個或兩個在開關模式電源(SMPS)隔離拓樸中作為整流器使用的MOSFET。該技術有助於實現PWM控制器位於初級端的隔離SMPS拓樸智慧驅動IC系列(STSRx)。這些IC從隔離變壓器的次級輸出獲得時脈信號，能為一個或兩個同步整流器MOSFET開電路提供正確的閘驅動信號，解決隔離拓樸同步整流器控制中所存在的問題。

隔離拓樸結構中的同步整流

在隔離拓樸結構中，如果主PWM控制器位於次級端，同步整流器的驅動問題很容易解決。實際上，由於次級端上可獲取PWM信號，它可以用來產生同步整流器的驅動信號，由於在驅動信號透過某種耦合元件傳輸到初級端時會產生傳輸延時，因此驅動信號還必須增加一定的延時補償。

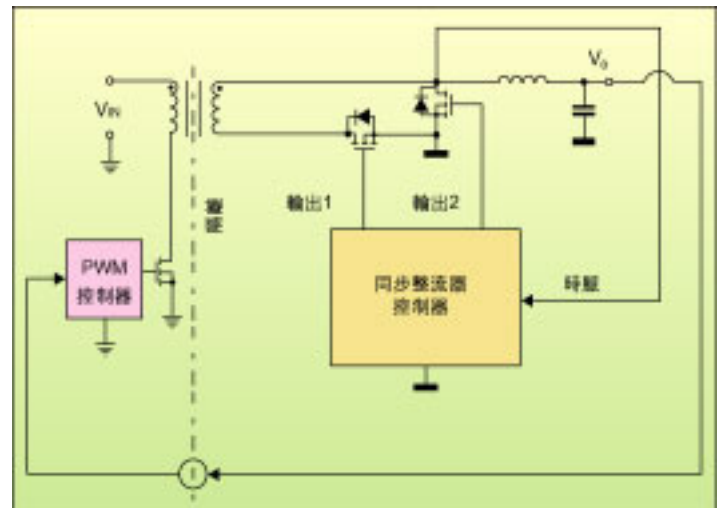
然而，次級端的控制配置還存在一些系統上的缺點，例如需要輔助電源啟動轉換器；需要將PWM控制驅動信號傳送至初級開關的跨隔離電路；在電流模式控制環中，將初級開關電流資訊傳送至PWM控制器中存在一些困難。因此必須在初級端使用PWM控制，以實現高性能、高效率、小尺寸和低成本的SMPS。

如果主PWM控制電路在初級端，其輸出信號在次級端不能以簡單而低成本的方式獲得，但仍然可以在次級端根據隔離變壓器的輸出獲得這些資訊。由於電路中的寄生效應，因此由隔離變壓器輸出得到的同步信號相對於初級端PWM信號將存在延時，並可能呈現某種程度的振盪，尤其是在非連續傳導模式下。因此，提供同步整流器驅動的控制技術必須避免產生錯誤運行條件，這些運行條件產生自對應於初級端PWM信號的任何次級端信號同步時序作用(PWM同步信號)。

一種稱為‘自驅動同步整流’的技術可以在正向拓樸的基礎上，藉由將隔離變壓器的輸出作為PWM同步信號，使MOSFET作為整流器工作於隔離拓樸結構。

遺憾的是，該技術應用很不方便。例如，在前向變換器中，驅動信號決定於主變壓器的消磁方式。這樣，由於開電路缺少必要的驅動信號，驅動資訊在快速恢復式整流MOSFET的體二極體中傳送的時間將會很長。這樣不僅損害了同步整流，還限定驅動同步整流器只能與某些專用的特殊消磁技術協同使用。

此外，當初級輸入電壓的可變範圍很大(公因子為2:1)時，由於難以提供總是能與開電路範圍相匹配的驅動信號電壓值，該技術很難實現。

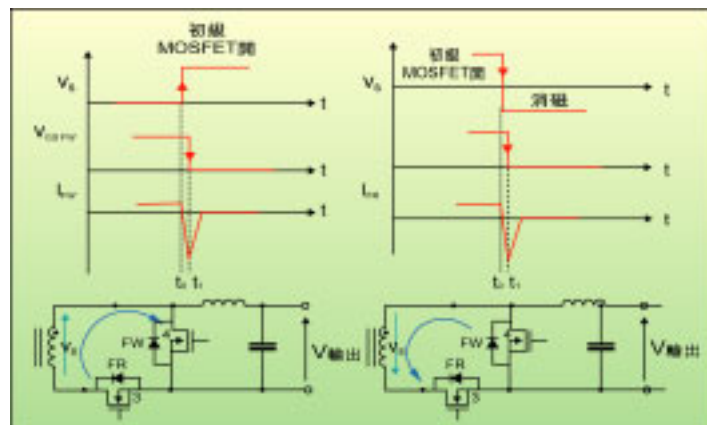


因此，在帶有初級端控制的隔離拓樸中，驅動同步整流器最適用的方法是使同步整流器配備處理來自隔離變壓器次級端同步信號(時脈)的控制電路，並解決任何與兩個對應於時脈輸入的MOSFET驅動信號時序有關的問題。圖1顯示了前向轉換器中控制驅動實現的簡化圖。

跨導和擊穿問題

控制電路中必須用簡單的方法使同步整流器工作在隔離拓樸結構，處理來自時脈信號輸入的同步整流器驅動信號的正常時序產生。時脈信號和同步整流器(SR)驅動信號之間必須提供適當的空載時間以避免開關之間的跨導(cross conduction)。

控制器還需要處理擊穿(shoot through)問題。擊穿可能產生在隔離拓樸的次級端，出現這種問題的條件決定於電路拓樸結構。通常，同步整流器打開的變換過程很容易處理，而關斷的變換則需要特殊處理。實際上，由時脈產生驅動信號的電路會產生傳輸延時，該延時加到隔離變壓器的信號中。這些固有的延時將延緩雙向同步整流器開關的關斷，產生錯誤的電路條件，使得不可能使用單向二極體元件。這種情況下會產生短路環，將產生非常高的電流峰值，該峰值電流大小僅受電路中的寄生參數限制。圖2顯示了前向拓樸的短路條件。

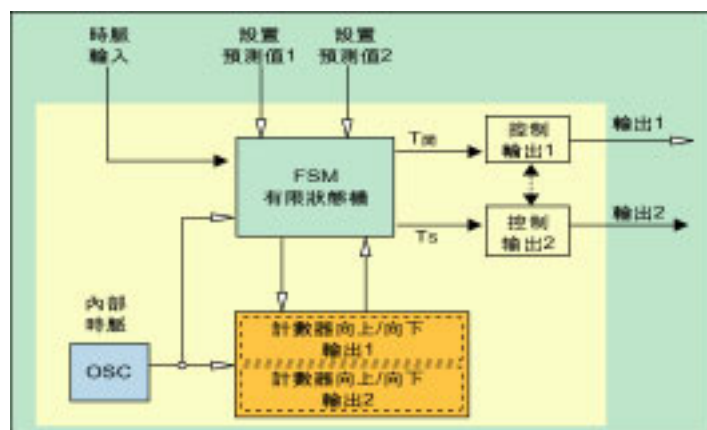


因此，有必要引入可以避免產生錯誤運行條件的特定空載時間。特定空載時間可產生正確預測的關斷轉換時序，並保證SR在時脈信號轉換之前關斷。但開關的預測值必須降至最低，以減少體二極體的導通時間，從而避免降低效率。特別地，預測值可用作優化參數，並按照設計的物理實現對電路作業進行調整。實際上，SR下降電流的關斷時間斜率取決於多個參數，如轉換器的輸入和輸出電壓、先前的驅動電流大小及電路中的寄生參數(如漏電感)。預測時間可由特定的電路作業條件加以調節，以實現最佳的性能，即較高的效率、體二極體的通電時間最短、相應的反向恢復電流最小。

新方法介紹

這裡引入的方法是為了從輸入時脈信號產生適當的同步整流器驅動信號，該驅動信號與開關模式電路的主PWM信號相關。

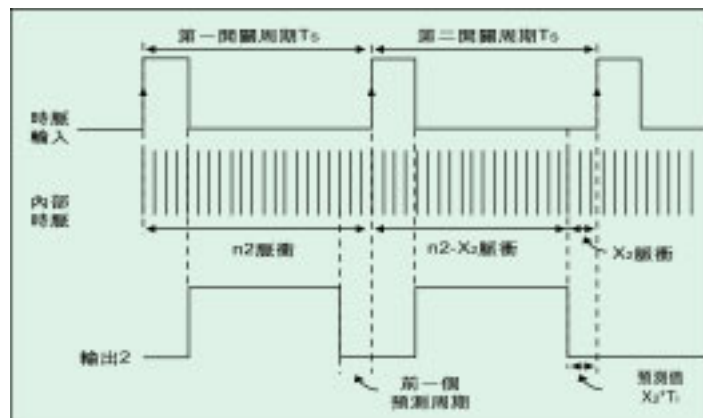
這些功能是透過使控制電路與時脈信號(尤其是開關信號)在轉換器開關頻率上保持同步而實現。利用頻率遠高於轉換器開關頻率的振盪器和兩個數位計數器模組來實現同步功能，兩個計數器模組具有不同的功能：一個負責對整個開、關時間進行測量，並將該資訊儲存以用於下一周期；另一個則根據電路拓樸的特定需要，對時脈信號的開或關斷時間進行相同的測量。系統的精確度和解析度與內部數位工作頻率相關，並用來實現這種方法。由於可獲取前一周期的周期大小和開、關時間間隔參數，因此能夠很容易地在下一周期中產生正確的輸出時序，尤其是能夠得到關斷轉換的正確預測。預測值可根據系統的解析度，以最小數位脈衝周期離散量的形式進行設定。該系統的整體結構參見圖3。



在次級端帶有兩個互補信號(前向拓樸)的常見應用中，系統整體結構由一個內部振盪器、一個有限狀態機

和兩對加法 / 減法計數器以及兩個控制輸出邏輯塊組成(參見圖3)。該系統結構具有3個輸入和兩個輸出：輸出是轉換器次級端上兩個MOSFET的驅動信號，而輸入則為時脈、OUT1的預測時間設定和OUT2的預測時間設定。

在頻率 $f_i > f_s$ (周期 T_i)處，與內部振盪器時脈信號(CK_i)上升沿同步的有限狀態機是系統的中樞，它產生兩個信號：OUT1和OUT2，兩個信號在開和關斷條件下均不重疊。時脈輸入為頻率為 f_s (周期為 T_s)的方波信號， f_s 稱為開關頻率；而預測時間在外部透過相關的輸入進行設定。兩個計數器的工作方式也不相同，DOWN計數器負責預測輸出的關斷，而UP計數器負責連續得到OUT2開關周期的持續時間資訊或OUT1的 T_{on} 持續時間資訊。這樣，開關周期中，輸出關斷的預測值將取決於前一開關周期儲存的資訊。此外，還將連續檢測開關周期，並得到 T_{on} 時間。與OUT2相關的計數器位數由轉換器最小和最大開關頻率確定，而與OUT1相關的計數器位數則由轉換器的最小和最大 T_{on} 值確定。



在穩態條件(固定開關頻率和固定佔空比)下，緊鄰的兩個開關周期，與OUT2相關聯的系統部份的按圖4所示的時序工作。

第一個開關周期

在時脈輸入的上升沿，第一個加法 / 減法計數器開始作為加法計數器，計算內部時脈(CK_i)的脈衝數目。在時脈輸入的下一上升沿(第一個周期 T_s 的末端)，計數器停止計數，計下的脈衝數(n_2)反映了開關周期的持續時間。系統將保存這些資訊，以便於下一開關周期使用。

第二個開關周期

在CK輸入的上升沿，第一個計數器作為減法計數器計算內部時脈的脈衝數目，並在 $n_2 - X_2$ 時刻停止計數，在該時刻輸出2關斷。第二個計數器則計算內部時脈的新脈衝數目，並在開關周期 T_s 中更新持續時間資訊。

輸出2關斷的預測值由 $X_2 \times T_i$ 提供，並由‘預測值2輸入’進行設定。在每個周期，根據前一周期情況轉換計數器的功能，即的作為加法或減法計數器。

在對與輸出1相關的系統部份，其它兩個加法 / 減法計數器為了能預測輸出1的關斷，還將考慮 T_{ON} 的持續時間資訊(參見圖5)。

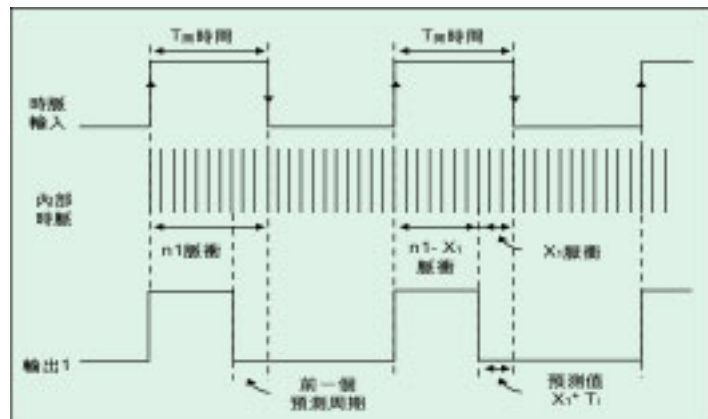
第一個開關周期

第一個計數器在時脈上升沿開始計數，並在下降沿停止計數。計算得到的脈衝數目為 n_1 ，該資訊提供了 T_{ON} 時間。

第二個開關周期

第一個計數器作為減法計數器，假定OUT1關斷預測值等於 $X_1 \times T_1$ ，在 $n_1 - X_1$ 時刻停止計數，預測值

在'OUT1預測值輸入埠'中設定。第二個計數器在這段時間內計算時脈輸入上升沿和下降沿之間的內部時脈脈衝數目。



當時脈輸入隨 T_{ON} 時間和開關周期變化時，第一個開關周期和第二個開關周期之間的條件會有所不同，所有這些條件可能導致計算錯誤。

無論任何情形，這些可變條件的根源在於轉換器的PWM控制器。例如，在開關轉換器中，如果負載產生變化，PWM控制器將增加或減少 T_{ON} 時間來調節輸出電壓。 T_{ON} 時間的變化速率取決於轉換器的控制循環頻寬，開關轉換器的最大可變控制循環頻寬為開關頻率的1/10。這意味著用該方法在產生這些變化後，其速度足夠快來處理這些變化而不會產生任何問題。

這種控制同步整流器關斷時間的方法目前正在矽元件系列(STSRx)的設計中應用。這些專為特定拓樸應用(如前向、後向和雙端拓樸)設計的元件，以及其它本文未涉及的功能，將有利於經濟而簡單地實現隔離拓樸下的同步整流技術。

作者： *Fabrizio Librizzi*
 技術行銷及應用工程師
 意法半導體公司
www.st.com/vregs

此文章源自《電子工程專輯》網站：http://www.eettaiwan.com/article/article_content.php3?article_id=8800231436

[返回文章頁](#) | [返回主頁](#)