

第3章 产品内部的电磁兼容性设计

3.1 印刷线路板上的电磁兼容问题

在印刷线路板上的电磁兼容问题有：公共阻抗的耦合、线间串扰、高频载流导线的电磁辐射、印刷线路板对高频辐射的感应、及波形在长线传输中的畸变等等。

3.1.1 印刷电路板的设计

· 单面板和双面板的设计

单面板

单面板制造简单，装配方便，适用于一般电路要求，不适用于要求高的组装密度或复杂电路的场合。如果线路板的布局设计合理，可以实现电磁兼容的要求。

双面板

双面板适用于只要求中等装配密度的场合。安装在这类板上的元器件易于维修或更换。

使用双面板比单面板更加有利于实现电磁兼容性设计。

当进行单面或双面板（这意味着没有专门的电源面和地线面）的布线时，最快的办法是先人工布好地线，然后将关键信号，如高速时钟信号或敏感电路在靠近它们的地回路旁边布置，最后对其他电路进行布线。为了使一开始就有一个明确的目标，在电路图上应给出尽量多的信息，这包括：

- 不同功能模块在线路板上的位置要求；
- 敏感器件和I/O接口位置要求；
- 线路图上应标明不同的地线，以及对关键连线的要求；
- 标明在哪些地方不同的地线可以连接起来，哪些地方不允许；
- 哪些信号线必须靠近地线。

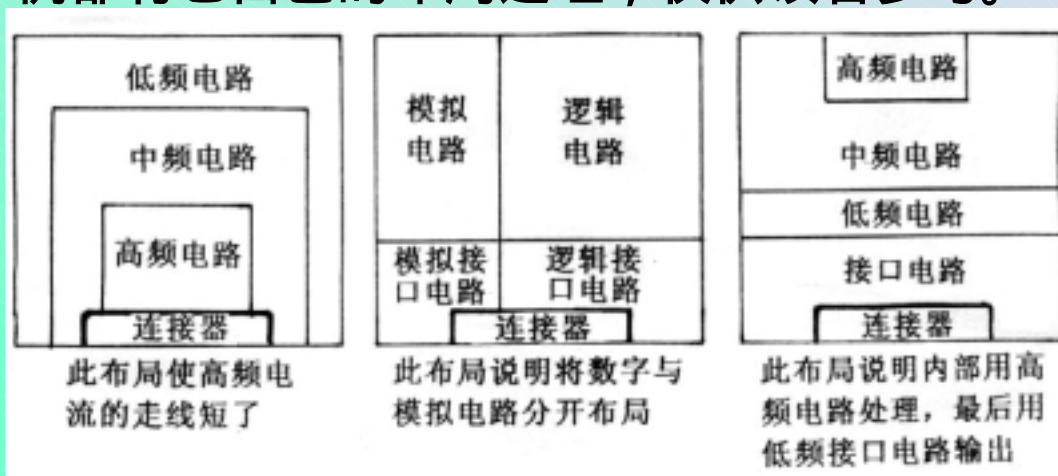
线路板设计的一般规律

在印刷板布线时应先确定元器件在板上的位置，然后布置地线、电源线，再安排高速信号线，最后再考虑低速信号线。

元器件的位置应按电源电压、数字及模拟电路、速度高低、电流大小等进行分组，以免相互干扰。根据元器件的位置可以确定印刷线路板上连接器各个引脚的安排。所有连接器应安排在印刷线路板的一侧，尽量避免从两侧引出电缆，减少共模辐射。

线路板的布局

线路板的布局原则：数字电路和模拟电路要分开布局，尤其是要和低电平的模拟电路要尽可能远地分开，以避免公共阻抗问题。对高速、中速和低速电路要分开布局，使用各自的区域。下图给出了几例布局，每一例都有它自己的布局道理，仅供读者参考。



线路板的布线

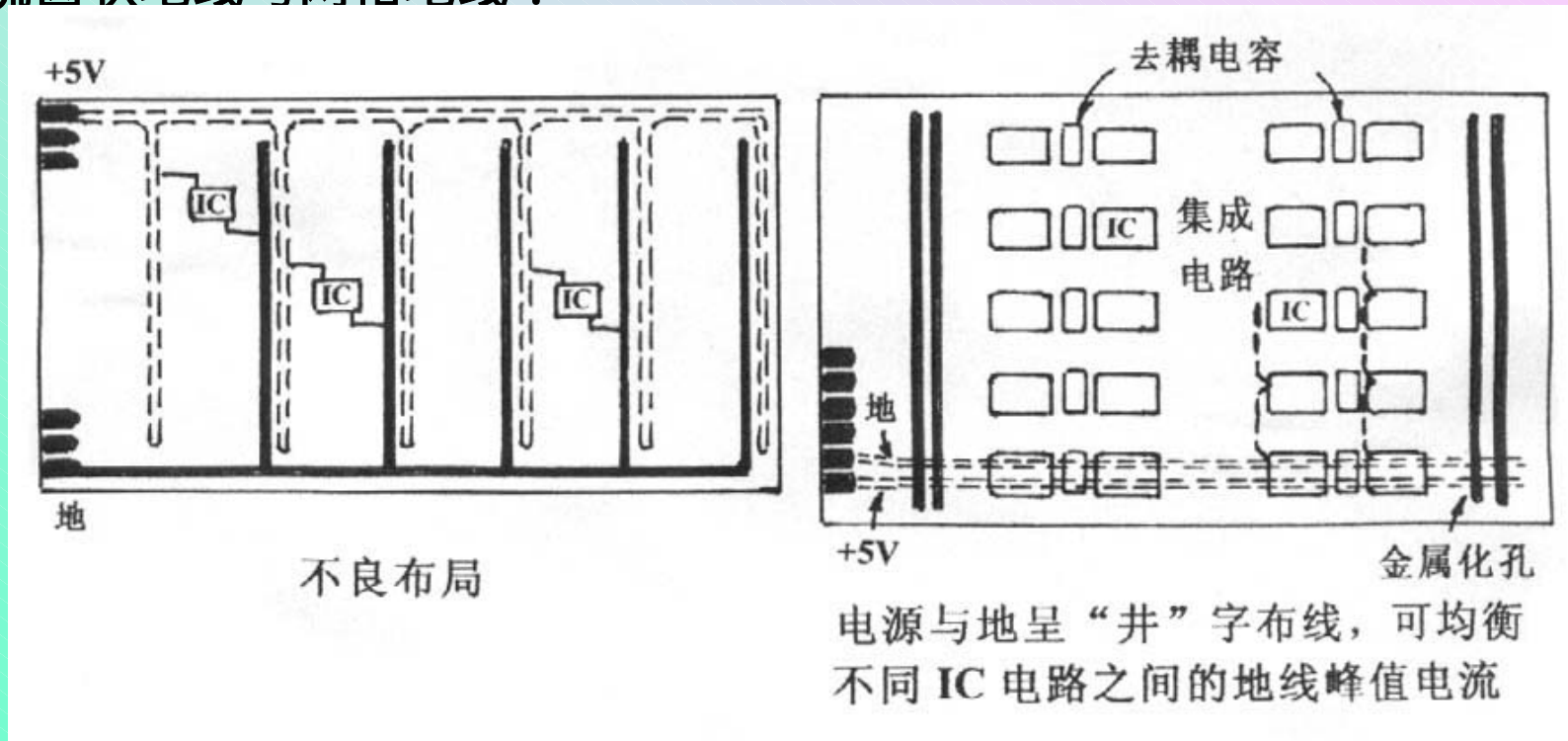
地线

线路板布线时，先布地线网格，然后进行信号线和电源线的布线。当进行双面板布线时，如果过孔阻抗可以忽略，那么可以在线路板一个面走横线，另一面走竖线。地线网的低阻抗是很重要的，但最终地线网格还是要与主参考地结构连接起来，这种连接可以是间接的（通过电容器），也可以是直接的。

地线网特别适用于数字电路，但并不适合于小信号模拟电路，因为这时要避免公共阻抗的耦合。在这种情况下，应该强调不同区域（对应于不同性质的电路）使用各自的地线和电源线，这些地线不能简单地串联起来，而应当分别处理，最后再汇集到一点。

还有一种地线方式是必须避免的，这就是梳状地线。要特别避免给高速数字电路应用。因为这种地线结构使信号回流电流的环路很大，会增加辐射和敏感度。并且芯片之间的公共阻抗也可能造成电路的误动作。实际上只要在梳齿之间加上横线，就很容易将梳齿地线结构变成地线网格，见下一页的图片所示。线路板上的高频去耦电容对减小电流峰值在公共阻抗上的压降有很大好处。

梳齿状地线与网格地线：



电源

电源和地线走线要尽量靠近，最好的办法是电源线走线路板的一面，而地线走另一面的重合部分，这将导致电源阻抗为最低；同时还有利于减少差模发射的环路面积，从而减少了电路之间的相互干扰。

除了在上面已经提到的一些措施外，在印刷线路板设计正有一条不成文的设计原则，即对电源和地线应保留尽可能多的铜，这将有利于减小电源和地部分的阻抗，及减少电路对外的辐射和敏感度。

线路板的一般布线原则

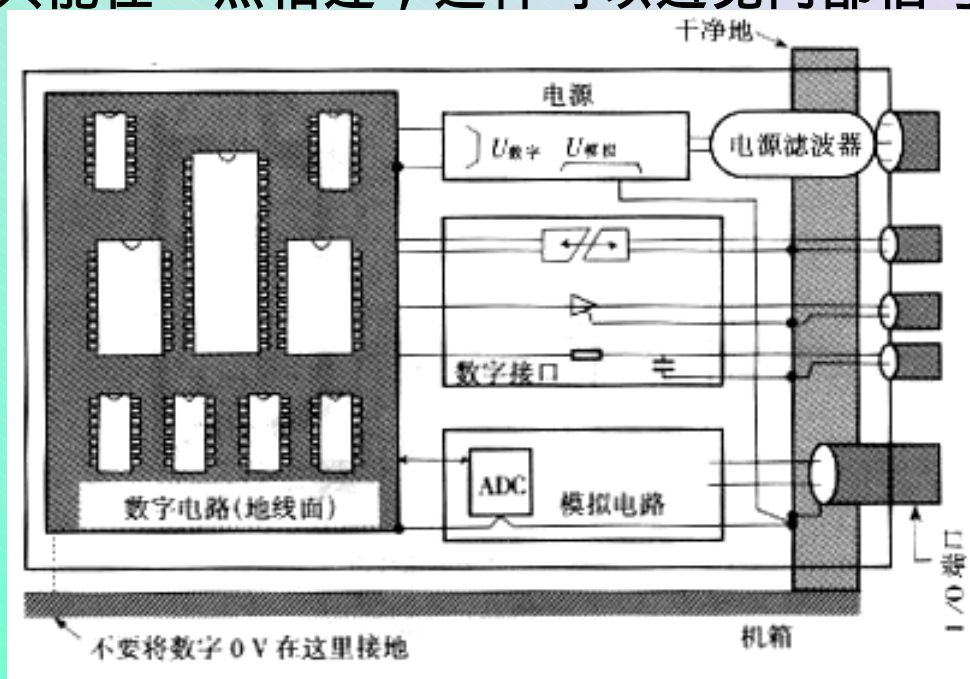
- 特别注意高频电路的电源和地线的分配问题。
- 对模拟电路要敷设专门的地线。模拟地和数字地可以在模-数转换器的部位单点连接。
- 为减少长距离平行走线的串扰，必要时可增加印刷线条间的距离，或在走线之间有意识地安插一条地线（或电源线）作为线间的隔离。
- 要注意电流流通过程的导线环路面积，因为载流回路对外的辐射与通过电流、环路面积、信号频率等的乘积成正比。减小环路面积（特别是减少时钟电路的面积，这是整个电路中频率最高的部分）就是减小了电路板对外的辐射。同样减小环路面积，对敏感电路来说，也就减少了接受外界感应的机会。

- 要在印刷线路板插头上多安排一些彼此分散的地线输入脚（最好的做法是，一根地线和一根信号线的相互间隔；次一些的做法是，在一根地线旁边配两根信号线，如：信号-地-信号-信号-地-信号-信号-地-信号.....的格局），这有助于减少印刷线路板插脚配线的环路面积及均衡线路板上的地线电流减小地线的阻抗。
- 如有可能，要尽量减少导线的长度，增加导线的宽度，这有利于减少导线的阻抗。
- 印刷线路板上的布线宽度不要突变；导线不要突然拐角，尽可能地保持线路阻抗的连续，防止因线路阻抗突变造成波形传输过程中的反射与畸变。此外，导线也不要走直角或尖角，防止场的过于集中。

线路板布线中应当说明的其他问题

·输入/输出的地线处理

在讲述信号线滤波时已经提到，为了减小电缆上的共模辐射，需要对电缆采取滤波和屏蔽措施。但不论滤波还是屏蔽，都需要一个没有受到内部骚扰污染的干净地。当地线不干净时，对高频的滤波几乎没有作用。除非在布线时就考虑这个问题，一般这种干净地是不存在的。干净地既可以是印刷线路板上的一个区域，也可以是一块金属板。所有输入/输出线的滤波和屏蔽必须连到干净地上，如下图所示。干净地与内部的地线只能在一点相连，这样可以避免内部信号电流流过干净地，造成污染。



·输入/输出线的缓冲

需要与数字电路相连的接口应使用缓冲器，以避免直接连到数字电路的地线上，较理想的接口是光电隔离器，这当然会增加一点成本。当不能提供隔离时，可以使用以输入/输出地为参考点的缓冲芯片，或者使用电阻或扼流圈缓冲，并在线路板接口处使用电容滤波。

·线路板与机壳的连接

从提高设备工作可靠性的角度出发，经常要把线路板的地线连至机壳上。当电路地与机壳需要直流隔离时，可使用一个 $10 \sim 100\text{nF}$ 的射频电容器连接。绝对禁止在线路板上有两个以上的点与机壳相连。这对于静电防护特别重要，否则有可能使高频的静电放电电流通过印刷线路板，而影响线路板上器件的工作。

·线路板设计中的侧重考虑点

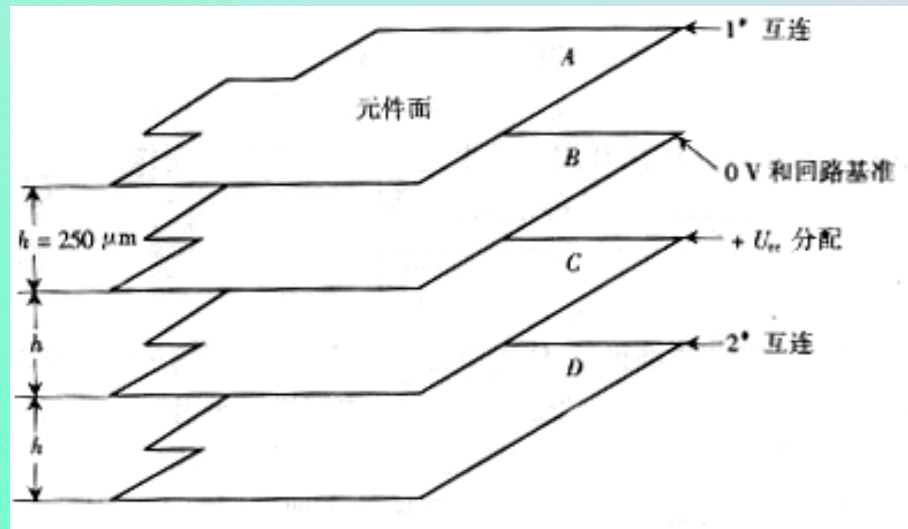
由于对所有的信号线都实现最佳布线是不可能的，在设计时应首先考虑最重要的部分。从电磁骚扰发射的角度考虑，最重要的信号是高电流变化率（ di/dt ）信号，如时钟线、数据线、大功率方波振荡器等。从敏感度的角度考虑，最重要的信号是前后沿触发输入电路、时钟系统、小信号模拟放大器等。一旦把这些重要信号分离出来，就可以把设计重点放到这些电路上。

. 多层板的设计

多层板的提出

对高速逻辑电路的设计，使用单面板或双面板不能满足电磁兼容性要求时，应研究多层板的应用。大部分多层板的通用形式如下图所示。该图形显示了各层结构的设想和每一层功能的指定。

多层板是由三层以上的分离导电图形粘接层压而成。电源和回路总线是由 $35\ \mu\text{m}$ 铜箔板构成。这样，电源分配系统组成大的平面，具有极低的分布源阻抗。因此，多层板比单面或双面板更能避免公共阻抗耦合。多层板的缺点是由于结构复杂，使维修困难，而且价格昂贵，只适用于在设计预期变化不大或没有变化的场合。



在多层板中，板间是通过金属化孔互连的，第一层被指定为互连板，含有元器件。第二层被指定为0V和回路基准电位，除了用于连接第一层与第三层的贯通孔之外，它是一个整体的地平面。第三层被指定为 $+U_{CC}$ 分配层。第四层和第一层一样被指定为互连板。0V回路层和 U_{CC} 分配层形成一个低阻抗的电源分配系统，这归因于板间的大电容、铜箔的低电感和低电阻。它们还可作为第一层和第四层辐射骚扰的屏蔽。

值得一提的是，从电磁兼容的角度看，地线面的主要作用是减小地线阻抗，从而减少地线骚扰。地线面和电源面的屏蔽作用是很小的，特别是当器件安装在线路板表面时，它们几乎没有屏蔽作用。另外，将地线面和电源面布置在最外层也没有什么好处，特别是在考虑调试、维修和修改等因素时。

地线面的另一个好处是，能使辐射的环路变得最小，这对于要求线路板有最小的差模辐射以及最小的对外界骚扰敏感度都是有力的保证（类似情况，在单面板或双面板的处理中，必须在高频电路或敏感电路的邻近地方敷设一根地线）。

多层板的设计原则

- 地平面要求是低阻抗的，并给电源层提供最小的噪声回流。在实际布线中，两地层之间的信号层、与地层相邻的信号层，是多层板布线中优先考虑的布线层。高速线、时钟线和总线等重要信号，或对干扰敏感的信号，应在这些优先信号层上布线和换层。
- 电源平面应靠近接地平面，并且安排在接地平面之下。这样可以利用两金属平板间的电容作电源的平滑电容，同时接地平面还对电源平面上分布的辐射电流起到屏蔽作用。
- 把数字电路和模拟电路分开，有条件时，将数字电路和模拟电路安排在不同的层内。其中，模拟电路的低电平及高电平分别布在地线层号电源层的两侧。

如果一定要把数字电路和模拟电路安排在同一层内，可采用开沟、加接地线条、分隔等方法补救。模拟的和数字的地、电源都要分开，不能混用。数字信号有很宽的频谱，是产生骚扰的主要来源。

·时钟电路和高频电路是主要的骚扰和辐射源，一定要单独安排，远离敏感电路。

·印刷线条（特别是时钟线）要尽量短、宽、直和均匀，不要任意换层布线。遇拐角尽量采用 45° ，不用 90° 。线不要突变，避免阻抗突变产生信号反射。

·印刷线路的线条在靠近时会产生串扰，为避免这种情况的发生，线距不要小于线宽的2倍。

·地线层外缘要大于信号层，若层高为 H ，当外缘大于 $10H$ 时，辐射就明显减小；当外缘大于 $20H$ 时，辐射要减小70%；外缘达到 $100H$ 时，辐射要减小98%。

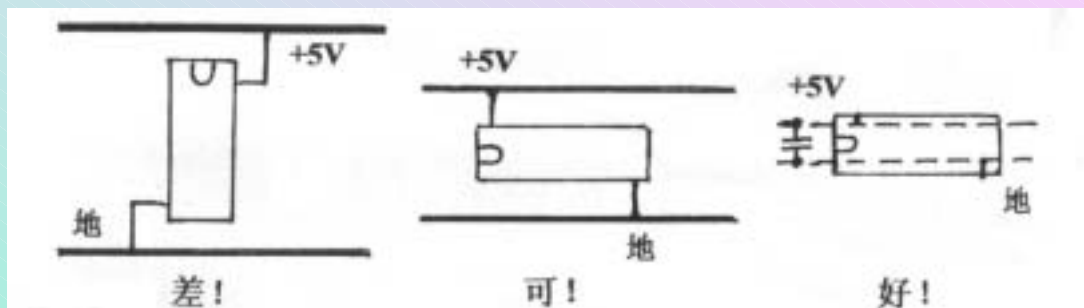
多层印刷板的布局方案例：

层次	1	2	3	4	5	6	7	8	9	10	说明
4层板（优选）	S1	G	P	S2							电源1层，地线1层，信号2层
4层板（次选）	S1	P	G	S2							电源1层，地线1层，信号2层
6层板（次选）	S1	G	S2	S3	P	S4					电源1层，地线1层，信号4层
6层板	S1	S2	G	P	S3	S4					电源1层，地线1层，信号4层
6层板（优选）	S1	G1	S2	P	G2	S3					电源1层，地线2层，信号3层
6层板	S1	G1	S2	G2	P	S3					电源1层，地线2层，信号3层
8层板（次选）	S1	G1	S2	S3	P	S4	G2	S5			电源1层，地线2层，信号5层
8层板（优选）	S1	G1	S2	G2	P	S3	G3	S4			电源1层，地线3层，信号4层
8层板（优选）	S1	G1	S2	P1	G2	S3	P2	S4			电源2层，地线2层，信号4层
8层板	S1	G1	S2	P1	P2	S3	G2	S4			电源2层，地线2层，信号4层
8层板	S1	G1	P1	S2	S3	G2	P2	S4			电源2层，地线2层，信号4层
10层板（次选）	S1	G1	S2	S3	G2	P	S4	S5	G3	S6	电源1层，地线3层，信号6层
10层板（优选）	S1	G1	S2	G2	S3	G3	P	S4	G4	S5	电源1层，地线4层，信号5层
10层板（优选）	S1	G1	S2	P1	S3	G2	P2	S4	G3	S5	电源2层，地线3层，信号5层
10层板（次选）	S1	G1	S2	G2	P1	P2	G3	S3	G4	S4	电源2层，地线4层，信号4层

3.1.2 电路设计上的一些有益建议

- 只要满足要求，宁可使用速度较低的电路，不要为了减少芯片而片面地使用高速电路。
- 只要满足要求，系统主频尽量用低的。
- 只要可能，宁可用数字电路，而不用模拟电路。
- 对有用信号来说，模拟信号电平尽量取高的；而数字信号的脉冲幅度尽量用低的。
- 对于数字电路来说，采用状态触发的逻辑比沿边触发更好。
- 闲置不用的门输入端不要悬空。
- 闲置不用的运放的正输入端要接地，负输入端接运放的输出端。
- 如果匹配不成问题，最好使用低电阻和低输入阻抗的电路，尽管功耗和 di/dt 会有所增加。
- 对于接口和外围设备，尽可能用牢固的双极电路而少用CMOS电路。

·对数字电路来说，要在靠近电路的电源和地之间加入必要的去耦电容。去耦电容的引线要短。参见下图。



- 对敏感电路的引线不要与大电流、高速线平行，特别要远离时钟线。
- 对所有输入/输出电缆要进行共模滤波，并将所有输入/输出电缆集中在线路板设定的I/O区域内，电缆线接插件要靠近机箱上的连接器。
- 在输入/输出接口上使用独立的地线。此地线要以低阻抗与机壳连接；与其他部分的地线仅通过一点连接。此地线专门为输入/输出电缆滤波和屏蔽提供一个干净的地。
- 输入/输出与内部电路之间要用光耦来连接。
- 晶体振荡是整个电路中频率最高的部分，要求布置在印刷电路板的中间，然后以最短的引线连至各需要部位。以减少对外的辐射骚扰。
- 石英晶体的外壳要接地。

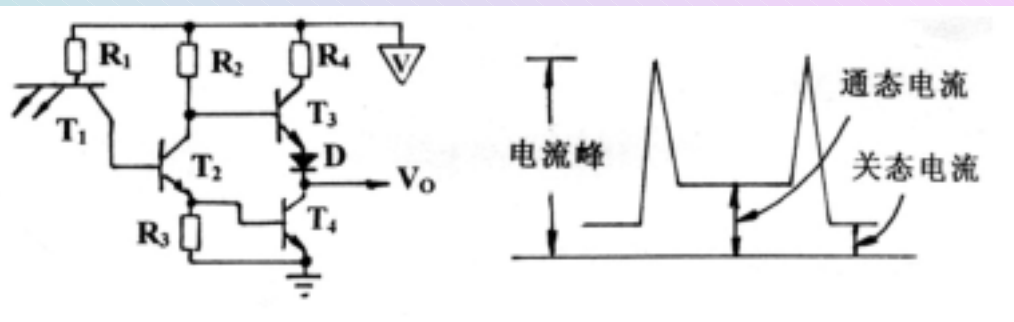
- 对产生骚扰和可能产生骚扰的功能部分要分开布置，并给以适当的屏蔽。
- 不要通过同一接插件来连接内部信号和外部信号。
- 长线的驱动与接收要用差分电路，以便抑制共模干扰。长线驱动器和接收器要尽量靠近接插件。
- 对内部连接线多的IC电路，要注意布局，使彼此靠近，以便使相互间有最短的连线。
- 不要将输入与输出使用的运算放大器放在一起，以避免产生寄生干扰。
- 如果在印刷线路板上还要有少量手工布线，要求对电源及其回线部分采用双绞线。
- 对长线传输应考虑采用阻抗匹配，以避免因信号反射产生的波形畸变。
- 利用R-S触发器作为内部线路之间的缓冲配合。

3.1.3 关于电路设计建议的若干说明

· 逻辑电路工作时产生的干扰及其抑制方法

以TTL电路为例，在门电路开关瞬间有短暂的低阻抗穿通，形成电流峰，其持续时间与电路的开关速度相当。这说明在电路开关瞬间，在线路板的电源和地线中存在着剧烈的电流变化。其实除了TTL电路外，其他数字逻辑电路也有类似情况发生，下表列出了几种常用逻辑集成电路开关速度及峰值电流的典型值。

	电流峰	开关速度
高速TTL电路	50 ~ 80mA	3ns
中速TTL电路	30 ~ 50mA	10ns
中速TTL电路		5ns
LSTTL电路		9ns
CMOS电路		50ns



对印刷电路来说，每cm导线的分布电感为15nH，因此IC电路开关瞬间在2cm电源线上的瞬变，对高速路来说：

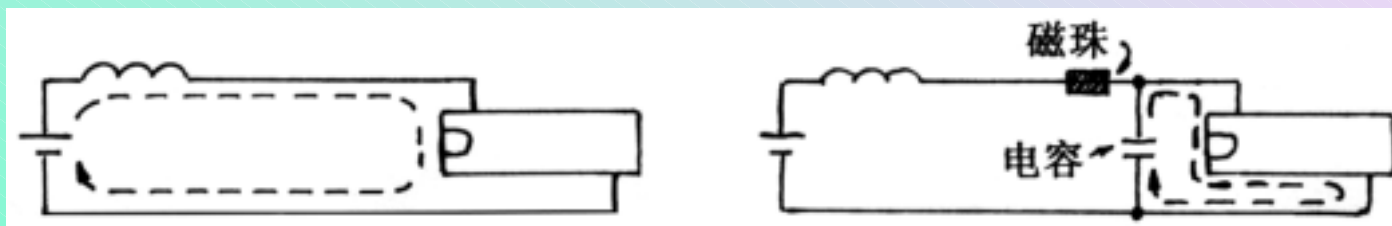
$$V=L (di/dt) =15 \times 10^{-9} \times 2 \times (80 \times 10^{-3}/3 \times 10^{-9}) =0.8V$$

对中速电路：

$$V=15 \times 10^{-9} \times 2 \times (50 \times 10^{-3}/10 \times 10^{-9}) =0.15V$$

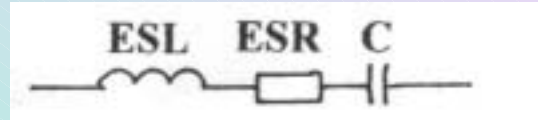
可见，高速电路在电源线上产生的干扰要明显大于低速电路，这应证了可不用高速电路就不用高速电路的结论。

克服干扰的最方便办法是在每个逻辑电路的电源对地处并联一个高频特性好的去耦电容（如 $0.01 \sim 0.1 \mu\text{F}$ 的独石电容）。要求电容与电路越近越好，电容引脚越短越好。也可用铁氧体磁珠和电容的组件来吸收这种干扰。



下面进一步说明对去耦电容使用中的一些要求：

实际使用的去耦电容并不是一个理想的电容，如果要用一个等效电路来描述去耦电容的话，除了它固有的电容以外，还应当包含引线电感和电阻。下图是去耦电容的完整等效电路。



电容器的实际阻抗就是上述电路模型的特性阻抗，频率较低时呈容性特性，即随频率升高而阻抗降低，直至在某一频率点上发生谐振，此时阻抗将最低（等于ESR）。当频率继续升高时，特性阻抗随之而增高，呈电感特性。此时电容的高频旁路作用减弱，甚至消失。基于这点分析，电容引线应当越短越好。因此，在下图中的左图才是去耦电容的正确安装方法。



此外，旁路电容也不是越大越好。电容大，谐振点低，当去耦频率超过谐振点后，电路旁路作用将变差。故最好办法是通过试验来选择合适的电容。

. 信号传输中出现的畸变与解决方法

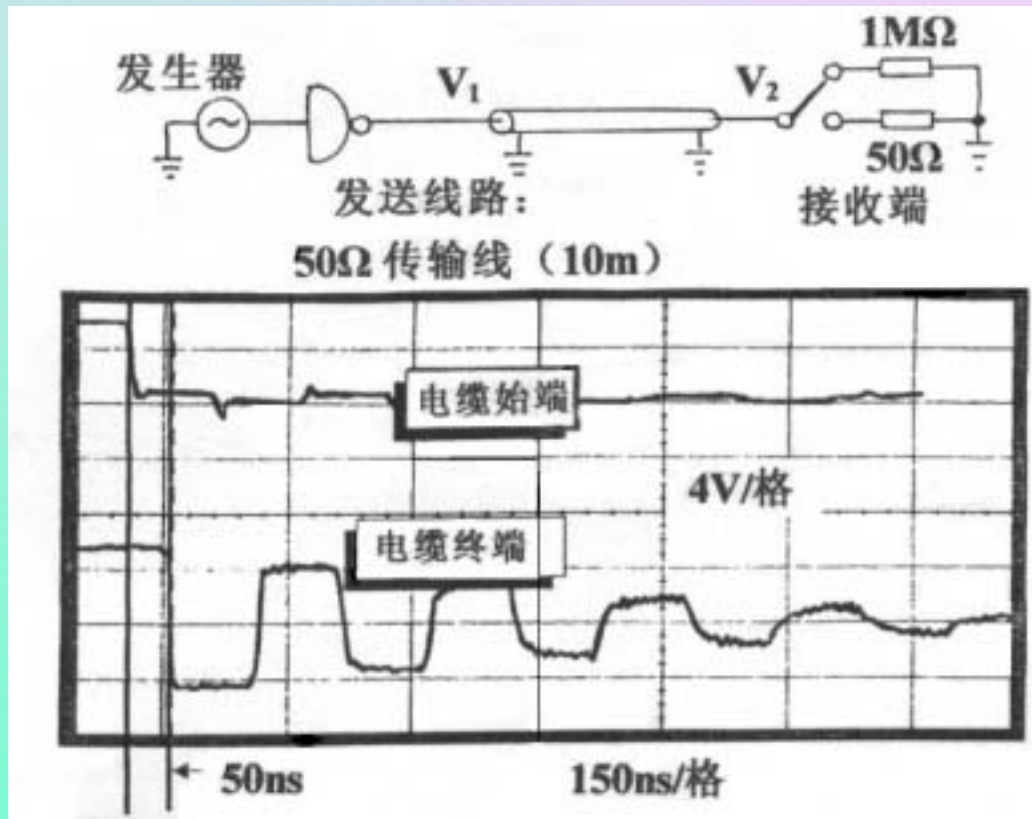
当数字电路的输出由低电平向高电平瞬变时，与电路输出端相连的传输线的对地电容要被充电到与电路输出高电平相等才为止；而当电路的输出由高电平向低电平瞬变时，传输线的分布电容要通过电路输出端来进行放电。由于电路的输出阻抗较低，分布电容放电的瞬态电流较大，这个电流与电路状态变化时的电源电流变化迭加，一起作用在电源-地线系统，在电路的地线上便感应出了一个瞬变电压。数字电路的低输出阻抗，使得传输线的分布电容和分布电感组成了一个高Q值的串联谐振电路，这样在该电路的输出波形中就出现以负尖峰为首的高频寄生振荡。其后果可能有两个：一是过大的负尖峰会引起后级电路输入端子的击穿；二是振荡的正峰超出后级电路的噪声容限时，会引起后级电路的误动作。

解决的办法之一，在后级电路输入端对地并联一个反向二极管（二极管的阴极接后级电路的输入端子，而阳极接地），用这个办法可对前级门输出波形的负峰削波。解决的办法之二，在带传输线的电路输出端上串联一个电阻，电阻的存在，可以限制传输线分布电容的放电电流。电阻的存在，还降低了由于分布电容和电感组成的谐振电路的Q值。

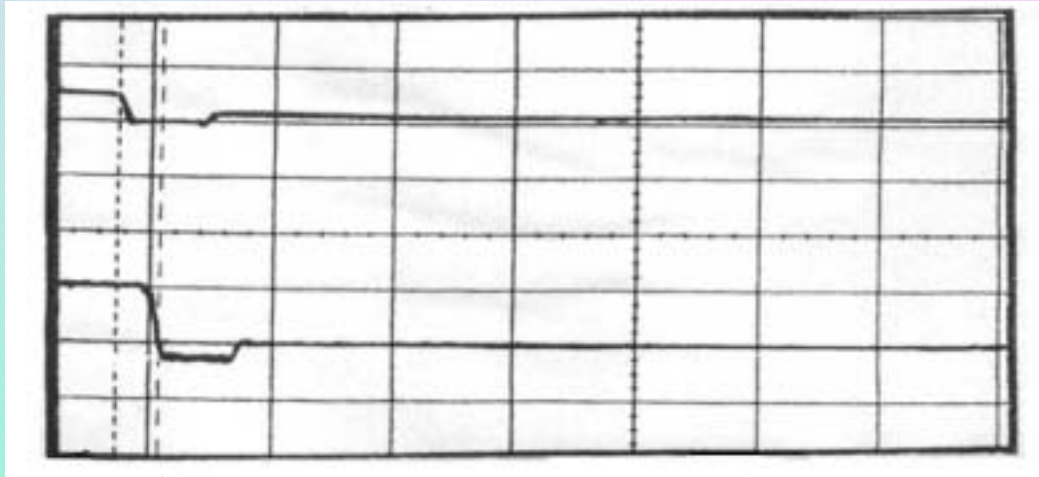
上述波形传输中因布线电感和电容引起的振荡瞬变也以高速电路为严重。这也说明能不用高速电路就不用高速电路的道理。

此外，在波形传输过程中还有一个阻抗匹配的问题。仍以高速TTL电路为例，电路的输出阻抗不是一个常数，输出为高电平时， $100 \sim 150 \Omega$ ；输出为低电平时，则只有几十 Ω 。而后级电路的输入阻抗大约在 $3k \Omega$ 左右；传输线的阻抗视所用线材不同而不同，同轴电缆为 50 或 75Ω ，双绞线为 $100 \sim 150 \Omega$ 。所以波形传输中的阻抗不匹配是必然的。在波形传输过程中，凡是有阻抗不匹配情况存在，就必然会有波形的反射发生。传输中，波形的多次反射，必然会引起波形的畸变，严重的还会造成系统工作的不稳定。随后几张图片给出了一个实际试验的结果，其中，图a是传输线终端接 $1M \Omega$ 电阻的电缆线始端与终端的波形，说明终端波形严重失真；图b是传输线始端串 25Ω 匹配电阻的情形；图c是传输线终端对地并联一个 50Ω 匹配电阻的情形。传输线的特性阻抗为 50Ω 。从图b和c可以看出，采用阻抗匹配的措施后，传输线终端的波形得到了根本性的改善。

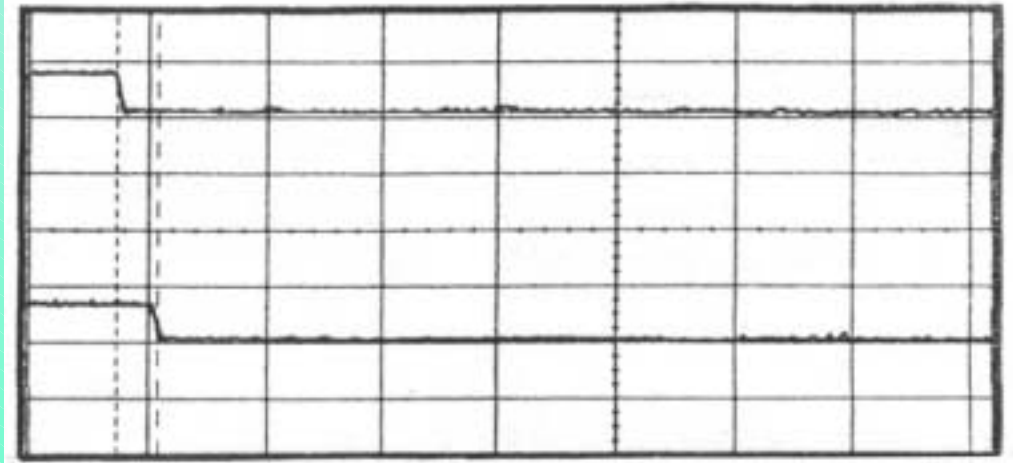
a. 信号传输中产生的畸变



b. 门电路输出端串25 电阻（始端匹配）后的输出波形

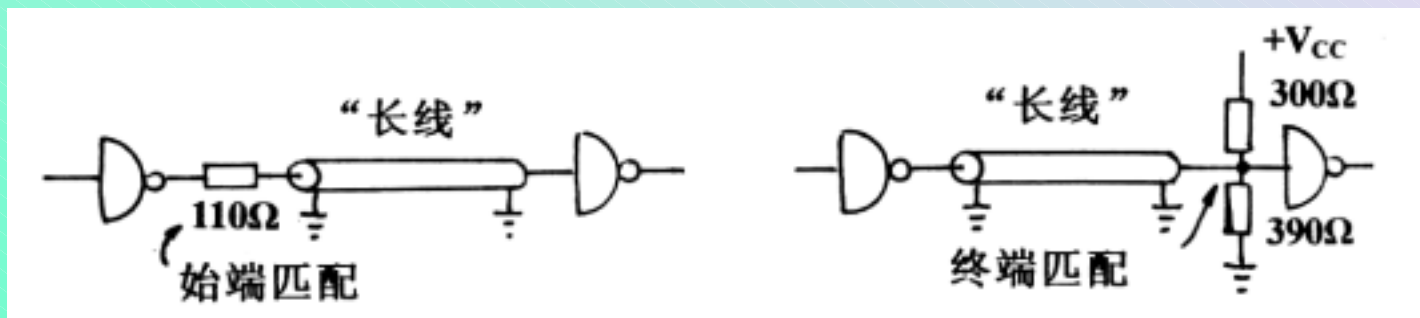


c. 传输线终端对地并50 （终端匹配）后的输出波形



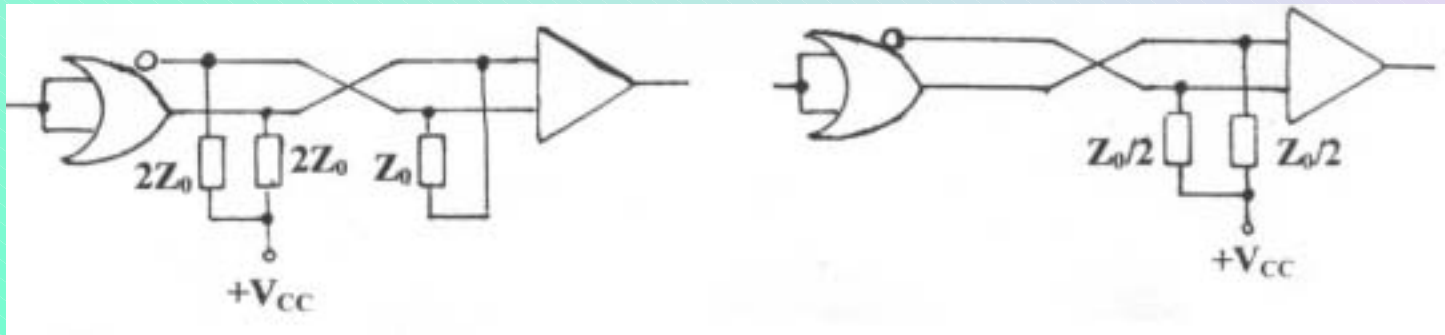
针对双绞线常被用作传输线的实际情况，考虑到双绞线的特性阻抗为 $100 \sim 150 \Omega$ ，为此，在双绞线的始端匹配时常用 110Ω 左右的电阻；双绞线的终端匹配时常用 300Ω 和 390Ω 构成的分压器，双绞线的终端被接在分压器的中心点上。下图给出了匹配电阻的使用方法。

什么时候需要用匹配措施，什么时候不需要用，完全取决于采用的逻辑电路的品种和传输线的长度。对高速电路，传输线长度为 $20 \sim 25\text{cm}$ 就要考虑匹配问题；对低速电路，则可放宽到 50cm 以上。这同样说明一个问题：能不用高速电路就不用高速电路。因为不用高速电路，可以在设备内部的连接线处理上得到较多简化。



顺便指出：

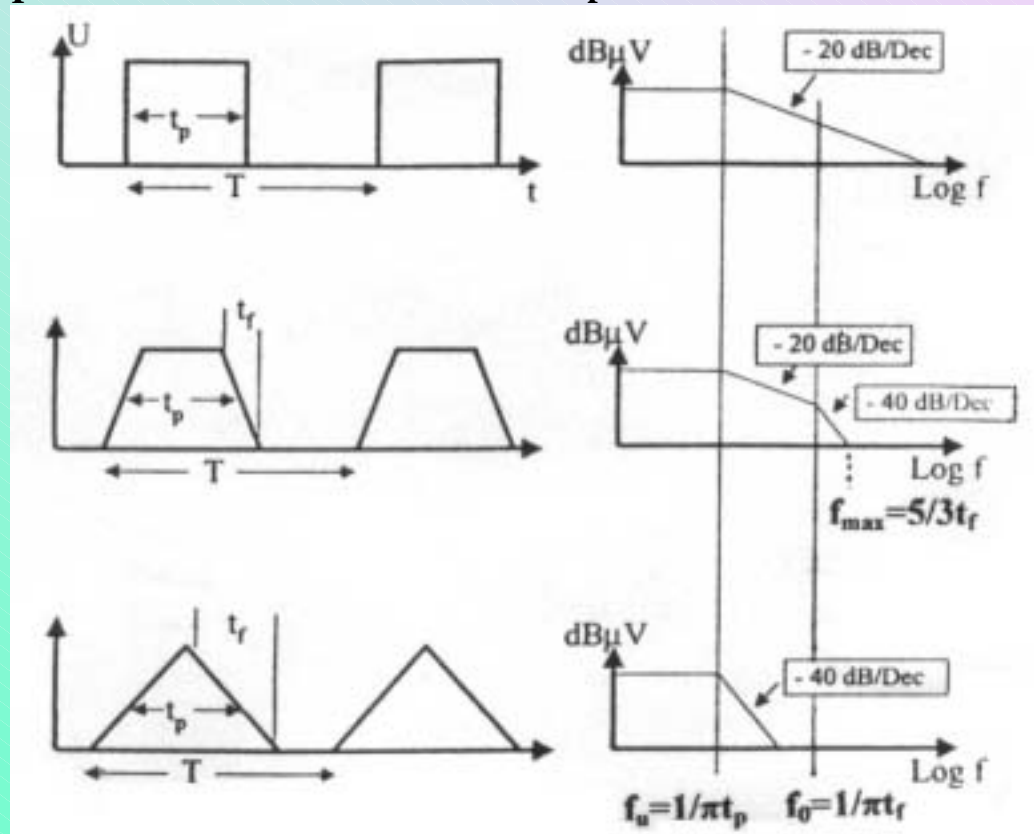
- 一个IC电路只能带一根长的传输线，如果有几根传输线要同时驱动，应通过缓冲门分别驱动。
- 传输线要两端接地。
- 对传输线长度超过5m或更长时，应采用差分驱动形式。利用差分电路固有的抗共模干扰能力，可提高传输线路的抗干扰能力，参见下图所示。



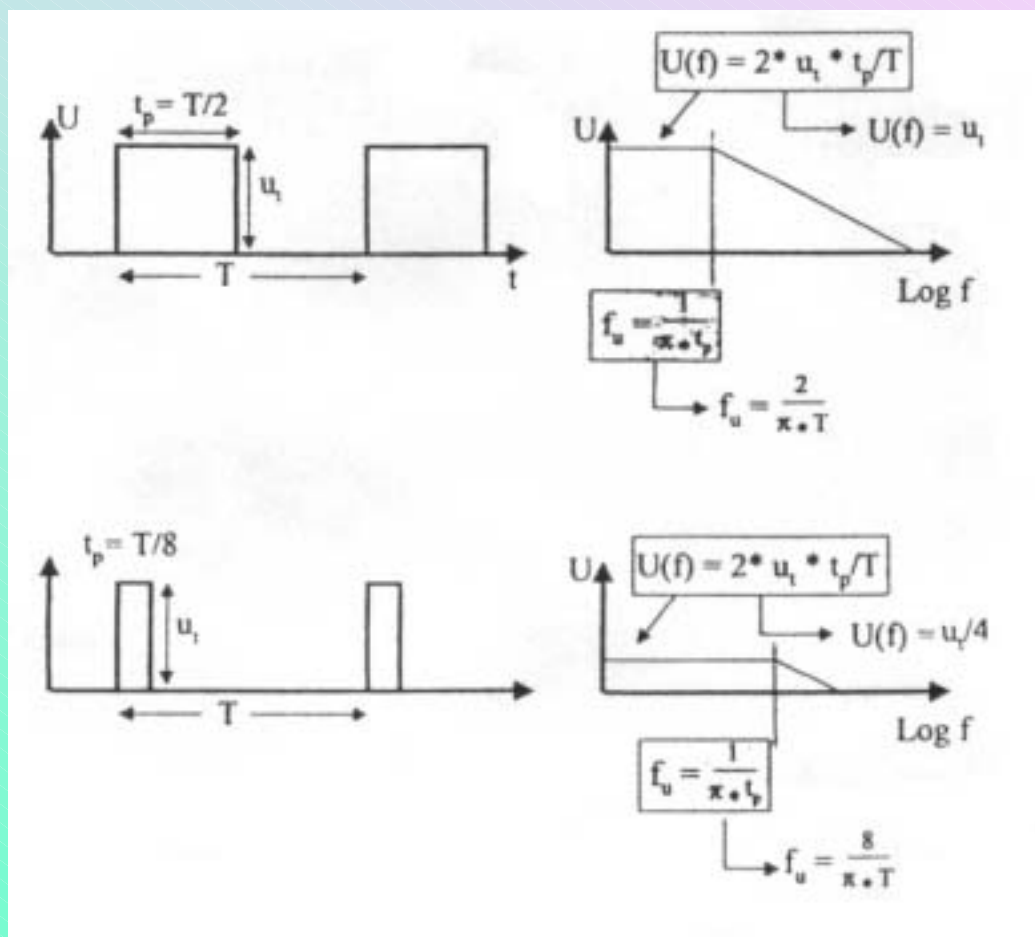
. 脉冲的频谱问题

本节讨论脉冲波形所包含的频谱问题：

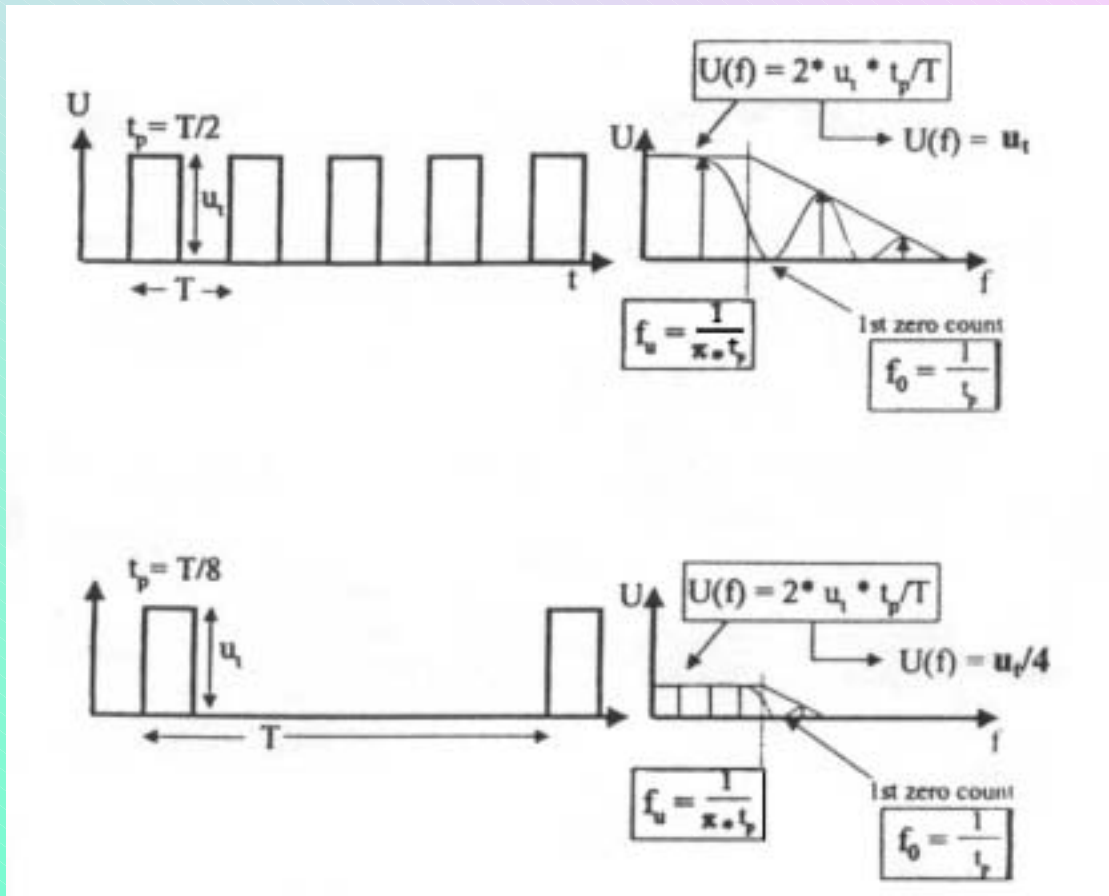
同样周期，不同波形的脉冲，有着不同的频谱。频谱中的转折频率取决于脉宽 t_p ；截止频率取决于沿边 t_r 。



尽管脉冲的周期相同，只要脉冲的宽度不同，则所产生的脉冲频谱也就不相同。



脉冲宽度相同，但周期不同，则所产生的脉冲频谱也不同。



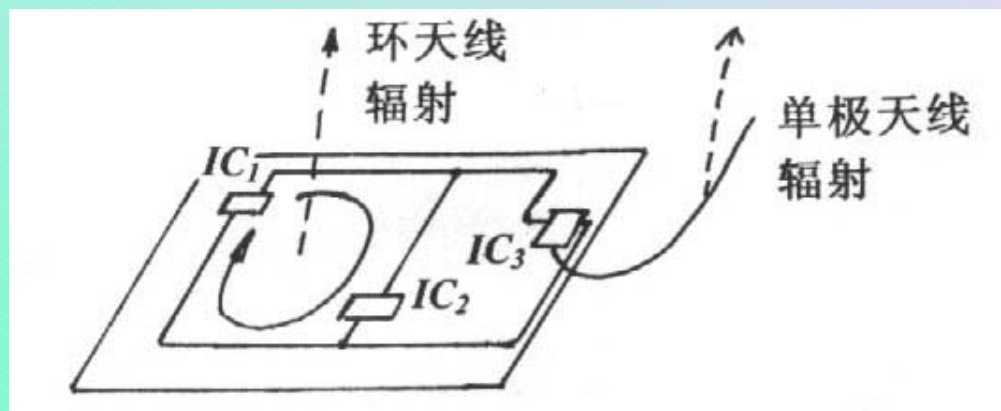
从前面三张脉冲频谱图可以看出：

- 频谱由脉宽决定，转折点频率 $f_u=1/t_p$ 。 t_p 越窄，反映的频谱就越宽。
- 频谱中的幅度特性由脉冲占空比决定，幅度 $U(f)=2u_t \cdot t_p/T$ 。
- 占空比越大，反映频谱中的谐波幅度也越大。
- 频谱中的最高频率 f_{max} 由脉冲形状决定。三角波的边沿最塌， f_{max} 就最低；梯形波次之；矩形波最高。

由此可见，为使脉冲频谱不要太宽（频谱越宽，对外干扰越不易控制），必须做到： 脉冲频率要太高； 使用的逻辑电路不要片面追求高速电路。

. 由布线不当引起的辐射问题

从抑制设备对外的电磁辐射看，线路板的布线及设备内部的布线好坏是个关键。线路板和设备内部布线的对外辐射有两种形式，分别是环天线和单极天线的对外辐射，如下图所示。环天线辐射，是指信号线及其回线所构成环路（这个环路形成了一个被动的环形天线）的对外辐射，这是一种差模辐射；单极天线辐射，是指信号通过单根导线的对外辐射，这是一种共模辐射。



环天线辐射

环天线辐射（差模辐射）的最大值由下式表示：

$$E=131.6 \times 10^{-16} (f^2 AI) / r$$

式中：E为电场强度，V/m；

f为电流频率，Hz；

A为环路面积，m²；

I为电流强度，A；

r为观察点到电流环路的距离，m。

从上式可见，减小环天线辐射的办法是：降低电路的工作频率；减小信号的环路面积；减小信号的电流强度。

单极天线辐射

单极天线辐射（共模辐射）的最大值由下式表示：

$$E=12.6 \times 10^{-7} (f I L) (L / r)$$

式中：E为电场强度，V/m；

f为电流频率，Hz；

I为电流强度，A；

L为电缆长度，m；

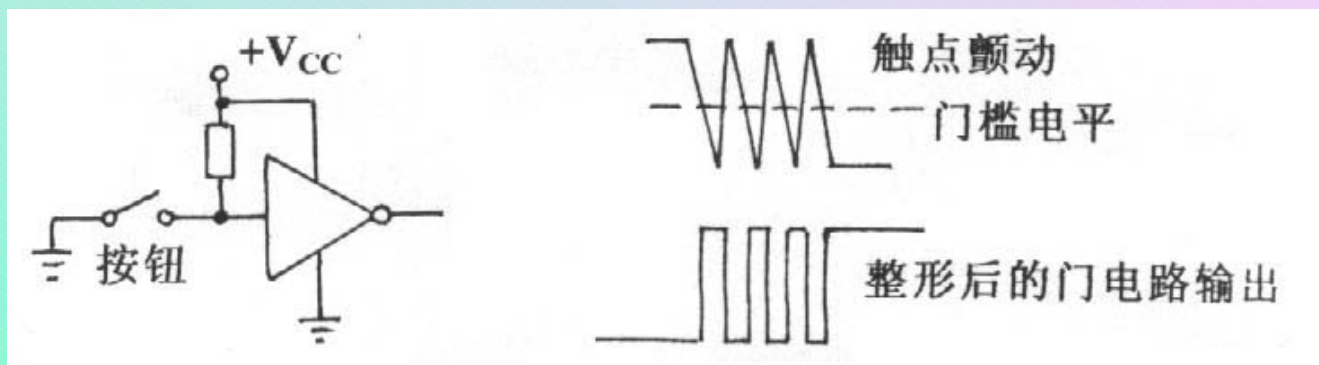
r为观察点到电缆的距离，m。

由上式可见，减少单极天线辐射的可用办法有：降低电缆上的高频成分；使用尽量短的传输电缆；减小电缆上的电流。总之，使用屏蔽电缆是个好办法。

从布线的两种辐射情况看，它们再一次说明降低脉冲频率及不片面追求使用高速电路，对于抑制设备及内部线路向外的电磁辐射是很有好处的。

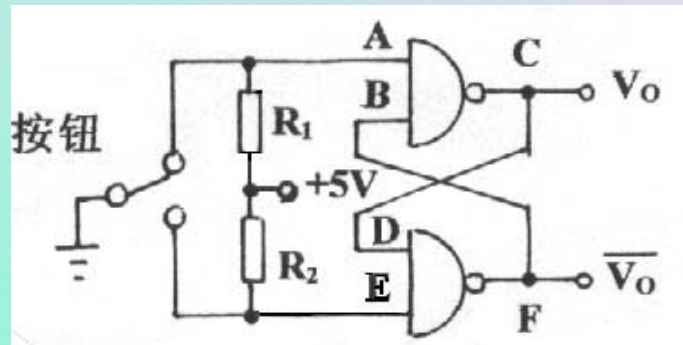
. 设备的操作按钮与电子线路的配合问题

按钮与电子线路的配合是电子设备设计中经常遇到的问题，但由于按钮触点的颤动，使得操作一次按钮，会产生多个控制脉冲，如图所示。



为了解决按钮操作中的设备误动作，一个比较好的办法是在整形电路后面串联一级单稳态触发电路，只要该单稳态电路的延时时间选得比触点颤动过程要长得多，那么就能避免由触点颤动所引起的电子线路误动作。

上述线路占用的器件较多，万一触点颤动时间超过单稳态电路的延时时间，仍能造成电子线路工作的不可靠。一个更好的方案是与R-S触发器配合（见下图），可取得万无一失的效果。



3.2 开关电源设计中的电磁兼容问题

开关电源采取将市电直接整流滤波成为直流高压，然后通过晶体管逆变器转换成低电压的高频交流电压，再经过整流和滤波变成所需要的直流低电压。其间，通过对直流输出电压的测量，反过来对晶体管的开关时间进行控制，最终可保持输出电压不变。这种线路的好处是取消了笨重的工频变压器；工作在开关状态下的晶体管的功耗要比线性状态低得多，所以不需要庞大的散热器；再者，逆变器的工作频率较高（几十至200kHz），只要用较小容量的电容器就可获得低压侧的平滑滤波效果。由此可见，开关电源的根本优点是小型化、轻量化和高效化。

但是开关电源也有它固有的问题，如谐波大、功率因数低、电磁兼容性能差、输出纹波大和噪声大。下面分节讨论开关电源的性能参数改进措施。

3.2.1 开关电源中谐波电流和功率因数的改进

从低压电网经整流提供直流是电力电子技术中应用极其广泛的一种基本变流方案，但由于整流器是一种非线性器件，它与储能电容的组合，使得这种非线性整流的输入波形发生了严重畸变（参见本书前面章节相关叙述），电流波形呈脉冲状，其中含有大量的谐波电流成分。一方面对电网造成严重污染，另一方面也使电路的功率因数下降。为了提高电网供电质量和可靠性，提高用电的功率因数和实现节能，必须采用有效技术措施来减少输入端的谐波分量。

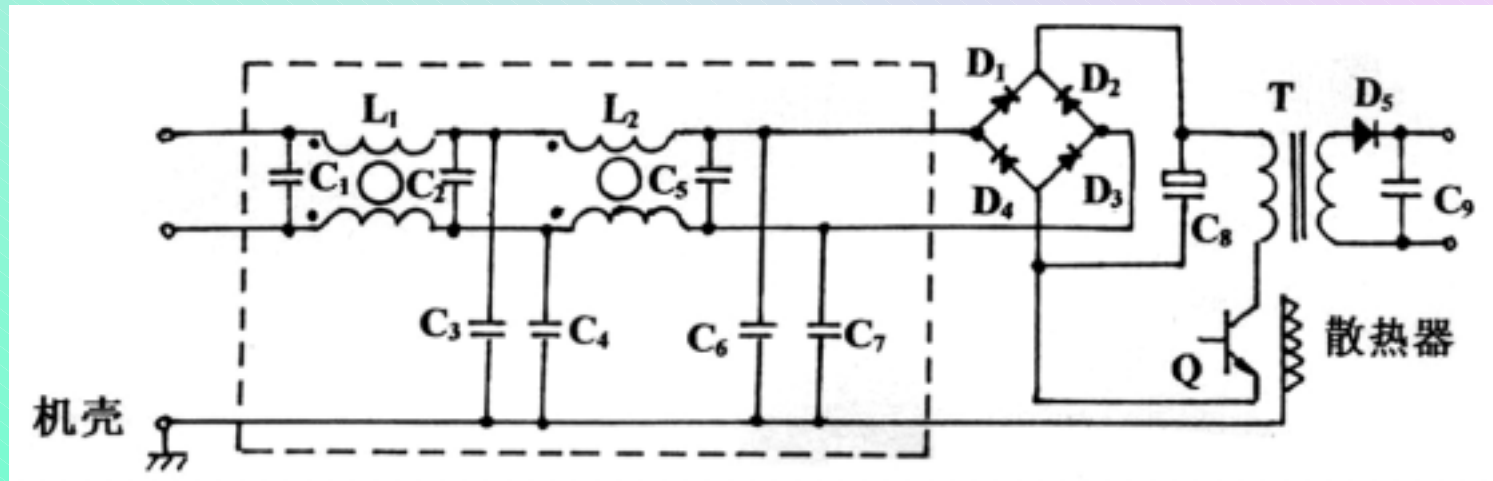
提高功率因数的方法主要有两种，一种是无源功率因数校正法，在整流器和滤波电容（兼有储能功能）之间串联一个滤波电感，来扩大输入电流的导通角度。采用该法在满载时的功率因数一般可达90%以上。该法的特点是线路简单，平均无故障时间长，电磁干扰低，但份量重，适用于小功率的场合。

另一种是有源功率因数校正，在整流器和负载之间接一个DC/DC变换器，应用反馈技术使输入电流的波形跟踪交流输入正弦波形，从而把功率因数提高到99%；总谐波失真将小于10%；且有输入电压范围宽、输出电压稳定和磁性元件小的特点。有源功率因数校正控制的芯片种类繁多，每种芯片的控制方式也不尽相同。有源功率因数校正的主要缺点是线路相对复杂些。

鉴于这部分内容的叙述，更多地是属于开关电源设计的范畴，请读者参阅相关文献。

3.2.2 开关电源的电磁兼容性的改进

下图为开关电源的主要部分，用于说明电源中电磁骚扰的产生与耦合途径。



. 共模传导骚扰与抑制

初级电路中功率晶体管外壳与散热器之间的容性耦合会在电源输入端产生传导的共模噪声源。该共模传导的途径形成一个环路，该环路始于高 dv/dt 的晶体管Q的外壳，经过该晶体管外壳与散热器之间的寄生电容耦合，再经过接地的散热器和安全接地线，通过交流电源的高频导纳和输入电源线（相线和中线）返回。

对初级电路来说，经整流后的直流电压为300V左右，DC/DC变换器就在这个电压下工作。对MOS功率晶体管来说，开关波形上升与下降时间做到100ns的情况并不困难，因此，开关波形的电压变化率实际上达到了300V/100ns或3kV/1 μ s。当用硅酯涂复的聚酰胺片垫在晶体管与散热器之间时，晶体管管壳与散热器之间的分布电容大约与50pF，所以波形瞬变时经过分布电容流到散热器，最后进入安全地的瞬变电流要达到

$$I = C \times dv/dt = 50 \times 10^{-12} \times (3000/10^{-6}) = 150\text{mA}$$

为了克服晶体管外壳与散热器之间因分布电容带来的有害影响，可以在晶体管外壳与散热器之间安装屏蔽层的绝缘垫片，并把屏蔽层接到开关回路。这样，晶体管开关时由 dv/dt 所引起的容性电流进入开关回路，而不进入外壳或安全接地线。

加接市电输入电路的电源滤波器。滤波器对高频能量的传递呈高阻抗，而对市电的输入呈低阻抗。实用中这个滤波器不仅封锁了共模噪声的传导路径，而且也衰减了DC/DC变换器输入电流中的差模噪声。

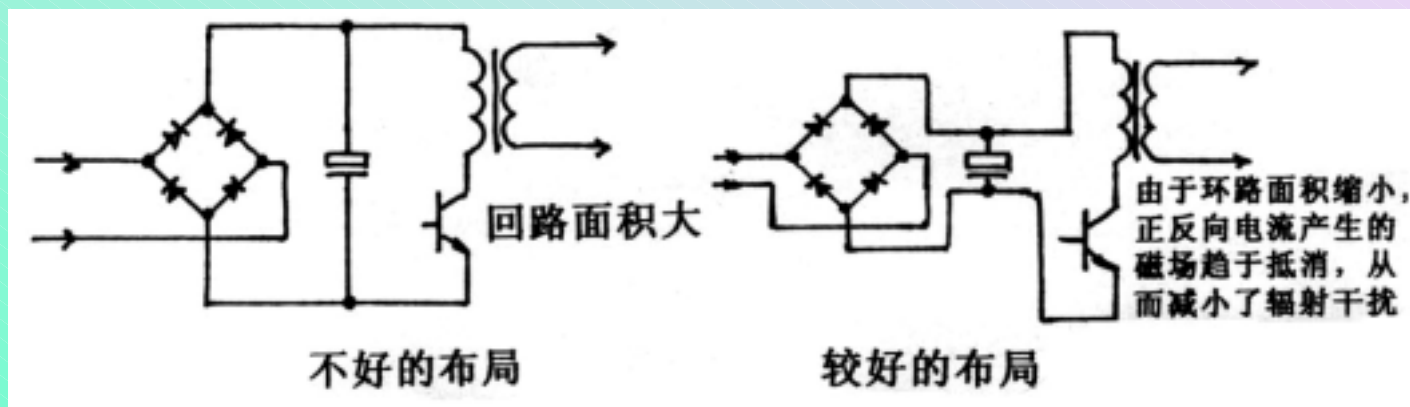
. 辐射骚扰与抑制

开关电源的辐射骚扰（包括电场和磁场骚扰）与 IAf^2 的乘积成正比，其中 I 是回路中的电流强度； A 是由载流导体所包围形成的面积； f 是电流频率。运用上述关系的条件是回路的尺寸远小于频率分量的波长。此外，式中电流由设备对电源的要求而定；频率由电源的重量、滤波要求和系统效率来确定。

另外，对开关电源来说，在初级和次级回路中都存在一个高 di/dt 的回路。对初级回路，从输入端的直流滤波电容，经变压器初级和晶体管开关，构成电流有快速变化的回路。在次级回路，通过整流二极管，低压滤波电容和变压器次级构成回路。

辐射噪声减小的途径有：

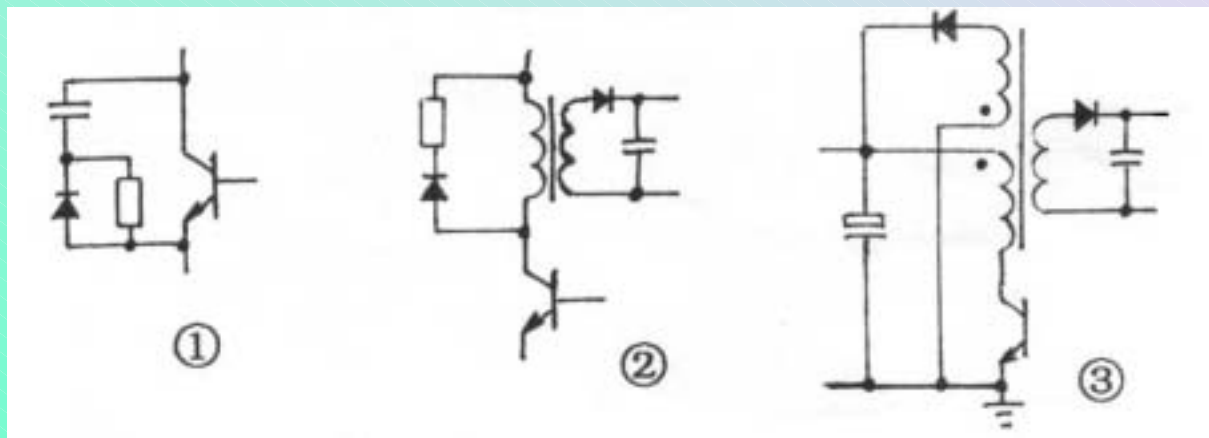
尽可能地减小环路面积是减小辐射噪声的重要途径，为此，要求开关电源的元件彼此间紧密排列。在初级电路中，要求输入电容器、晶体管 and 变压器应该彼此靠近。在次级电路中，要求二极管与变压器和输出电容彼此贴近。下图是一个初级回路布线的例子。



在印刷板布局上，可考虑将正负载流导线分别布在印刷线路板的两面，并设法使两个载流导体彼此间保持平行。因为平行紧靠的正负载流导体所产生的外部磁场是趋于相互抵消的。另外一种有效的布局方案是将正负载流导体布在同一面上，彼此靠近，而印刷板的反面仅作为“地”（或另一恒定电位面），使“地”板感应的镜象电流与相对的磁场趋于抵消。

次级回路中二极管的反向恢复现象，使得晶体管截止瞬间出现了短暂的反向通导电流。二极管的这一反向窄脉冲电流用于消除少数载流子，并建立反向偏压。对于快恢复的二极管，由于电流的陡变，有着很高的 di/dt 值，因而产生了辐射的能量。为了控制这种辐射，可以在变压器输出引线到整流二极管的馈线中使用磁珠，而且在二极管的两端跨接聚醋薄膜电容器，或使用软恢复二极管。

通过对晶体管开关波形的“整形”，抑制 di/dt 的变化率，对于辐射噪声的减小也有好处。下图给出了几种基本电路的形式。对①，电容的存在限制了晶体管截止瞬间的电压增长率。对②，在晶体管截止瞬间，变压器初级线圈所感应的电势将使二极管导通，变压器电感中贮存的能量将通过二极管、电阻的串联回路放电，避免了原本可能出现在晶体管两端的电压尖峰。对③，是另一种常用的电感能量释放电路。它可以在晶体管截止瞬间，通过二极管将贮存的能量返回到初级的直流高压电源去。

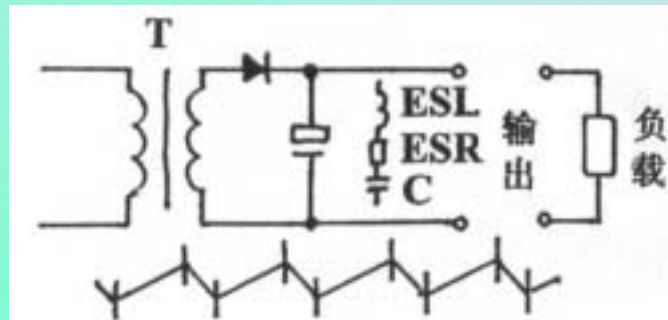


3.2.3 输出噪声的减小

开关电源输出噪声的减小包括差模和共模两个方面：

. 输出端差模噪声的减小

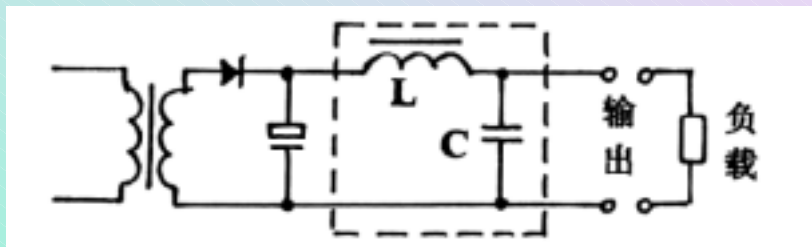
次级回路中二极管的反向恢复过程使电流发生陡变，故在有分布电感的回路中会感生电动势，同时二极管有结电容，所以在整个次级回路会产生高频衰减振荡。而开关电源输出端滤波电容中的等效串联电感削弱了电容本身的旁路作用，因此在开关电源输出端会出现频率很高的尖峰干扰。线路中的连线电感越大、二极管的反向电流变化越大，出现的尖峰也越大，见下图所示。



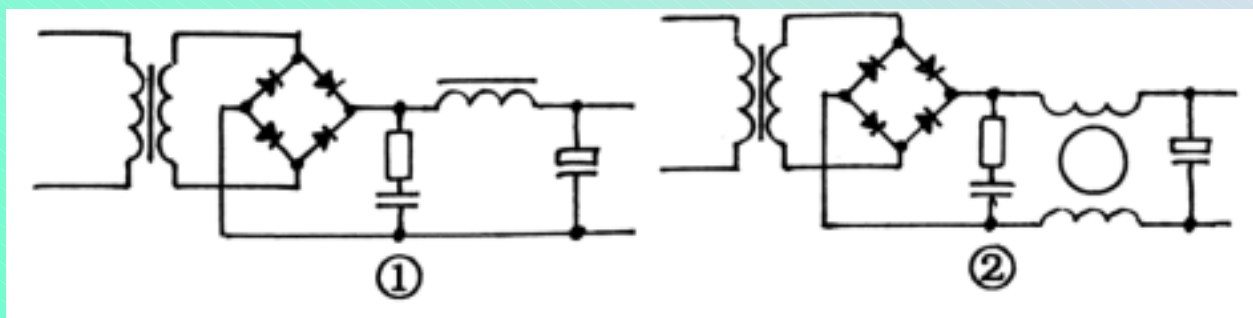
开关电源输出端噪声减小的方法有：

方法一：输出回路的整流二极管用软恢复二极管；或在二极管上并联一个聚酯薄膜电容器，减缓电流的陡变。

方法二：输出回路增加一级滤波。增加的电感只要在磁芯上绕几匝（只要有几个 μH ）；增加的电容要用高频特性好的小电容，见下图。



方法三：在大电流开关电源的场合，输出端加入电感可将次级电流变成近似的正弦波，可因此而减小开关电源的输出端噪声，见下图。如果将电感采用适当大小的两边绕线电感（下图右侧），能同时改善直流纹波和噪声，及减小辐射发射。



. 输出端共模噪声的减小

初级开关噪声会通过隔离变压器的线圈间的电容注入次级，在次级产生共模噪声，这些噪声电流难以滤除，而且由于流过的路径较长，会产生发射现象。

一种有效的技术是将次级地用一个小电容连接到初级电源线上，从而为这些共模电流提供了一条返回途径。但要注意安全，千万别超过安全标准注明的总的泄漏电流值。这个电容也有助于次级滤波器更好地工作。

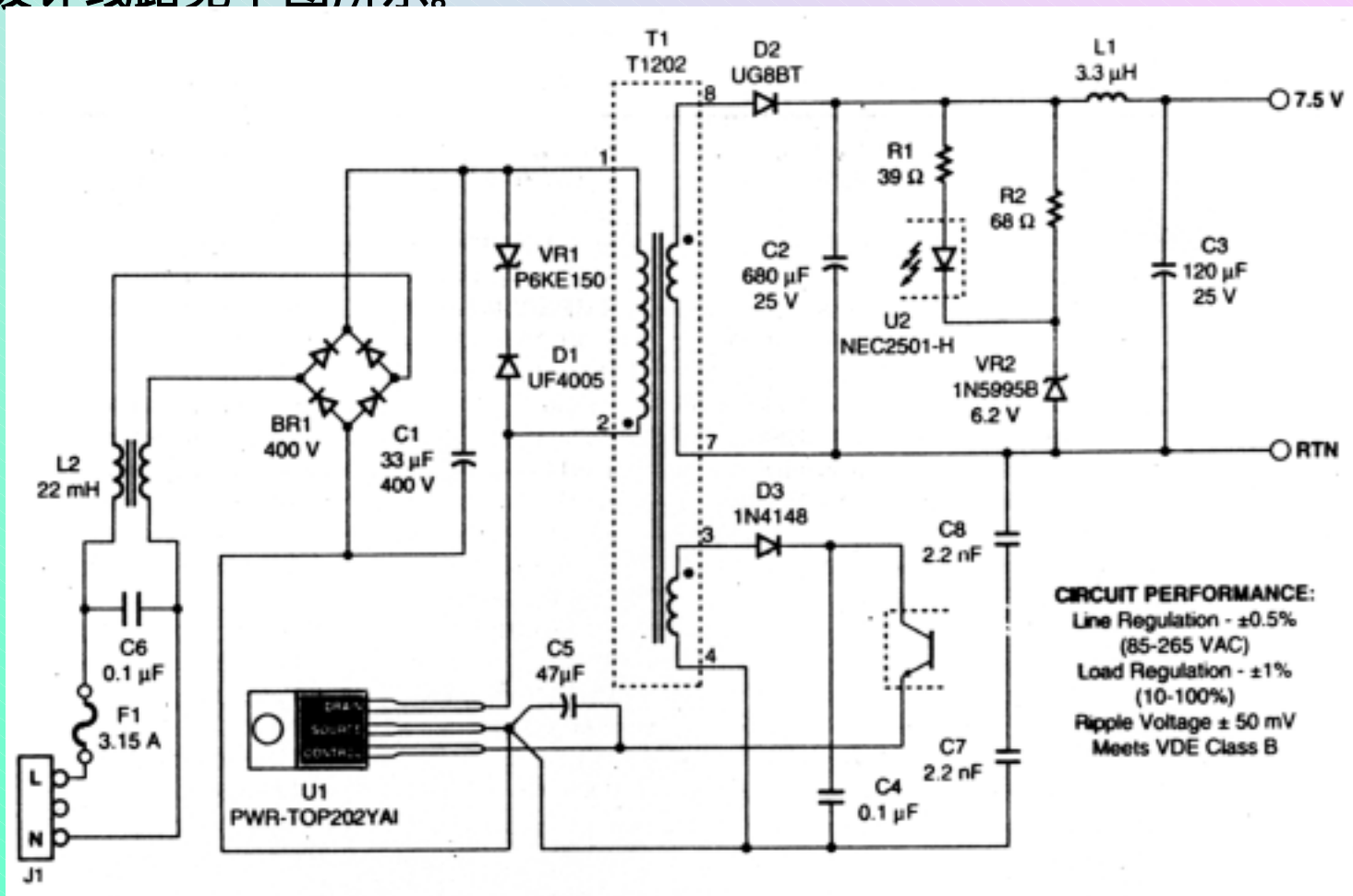
另外，隔离变压器线圈间的屏蔽可以更加有效地抑制次级上感应的初级开关噪声。常见的有三层屏蔽，靠近初级线圈的屏蔽常连到一次电源上；靠近次级的屏蔽常连到公共输出地（若有的话），中间的屏蔽层一般接机壳。要在样机阶段反复实验，以找到线圈间屏蔽的最好连接方式。

3.2.4 其他

要特别注意电感和变压器的磁路闭合，如采用环形或矩形无缝磁芯。如果为了避免磁芯饱和而在磁芯上开缝，则需要变压器外面包一个短路圈来减小寄生的泄漏磁场。

3.2.5 设计举例(1)

今举单端反激式直流开关电源为例，说明该设计中用到的一些措施。设计采用TOP SWITCH系列开关电源芯片中的PWR-TOP202进行，详细设计线路见下图所示。

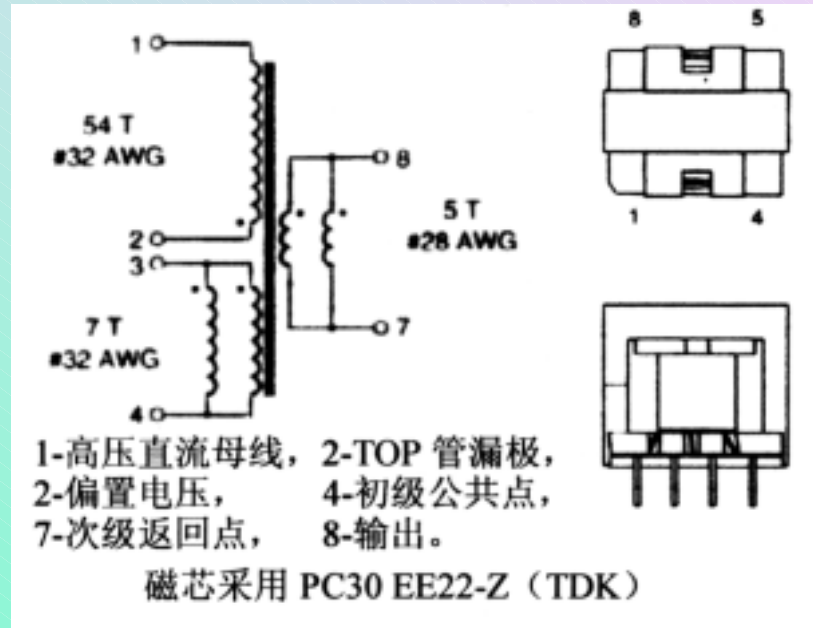


该电路主要特性简述于下：

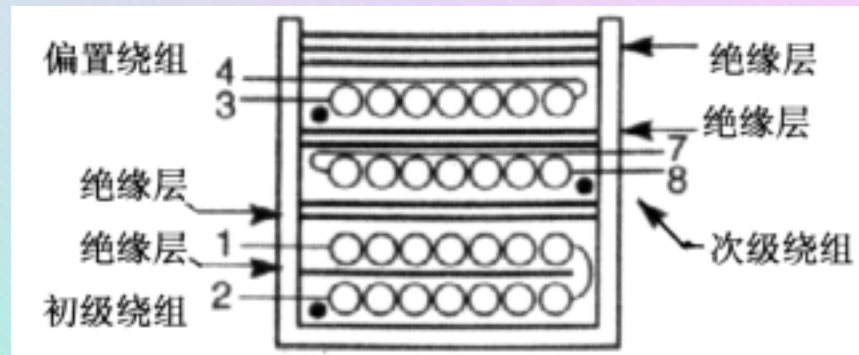
线路中采用了PWR-TOP202集成电路，构成一个成本低、输入和输出隔离的单端反激式直流开关电源。该线路输出电压为7.5V，输出功率为15W。输入电压的工作范围为85~265VAC。输出电压直接由光电耦合器U2和齐纳二极管VR2采样。输出电压的值决定于齐纳二极管的电压，以及光电耦合器U2中光电二极管和电阻R1上的压降。若要附加输出一些辅助电压，可以在变压器上增加一些辅助绕组，改变辅助绕组与主输出绕组的匝数比，即可改变辅助输出电压的值。

交流电源经BR1和C1整流滤波，产生一个直流高压，加至开关变压器T1的初级绕组，初级绕组的另一侧由PWR-TOP202内部的集成高压MOSFET驱动。D1和VR1对由变压器漏感所产生的尖峰电压进行箝位至安全值，并减小振荡。变压器的次级绕组由D2、C2、L1和C3整流和滤波，以产生7.5V输出电压。R2和VR2对7.5V输出提供一个轻微的预置负载，以改进电源对轻负载时的负载调整率。偏置绕组被D3和C4整流和滤波后对PWR-TOP202提供一个偏置电压。在变压器初级绕组和次级输出电路之间流动的共模电磁骚扰传导电流由L2、C7和C8来衰减。在电源输入端由脉动电流引起的差模电磁骚扰电流由L2和C6进行衰减。C5用来滤除MOSFET在控制脚上的驱动用充电电流中的尖峰成分，其值取决于自动再启动频率，以及一起用于补偿控制回路的R1的值。

开关变压器的设计参数：



开关变压器的绕制方法：



开关变压器的制作工艺如下：

初级绕组从2脚起绕，自左到右，共31圈（32号线），绕两层（在第23圈处返回，再自右到左，绕第2层），终止于1脚。层间用白色聚酯薄膜一层作绝缘，膜宽8.3mm，膜厚0.056mm。

在初级绕组和次级绕组之间垫绝缘层两层。

次级绕组从8脚起绕，自右到左，采用28号线，双线并绕，共5圈，终止于7脚。

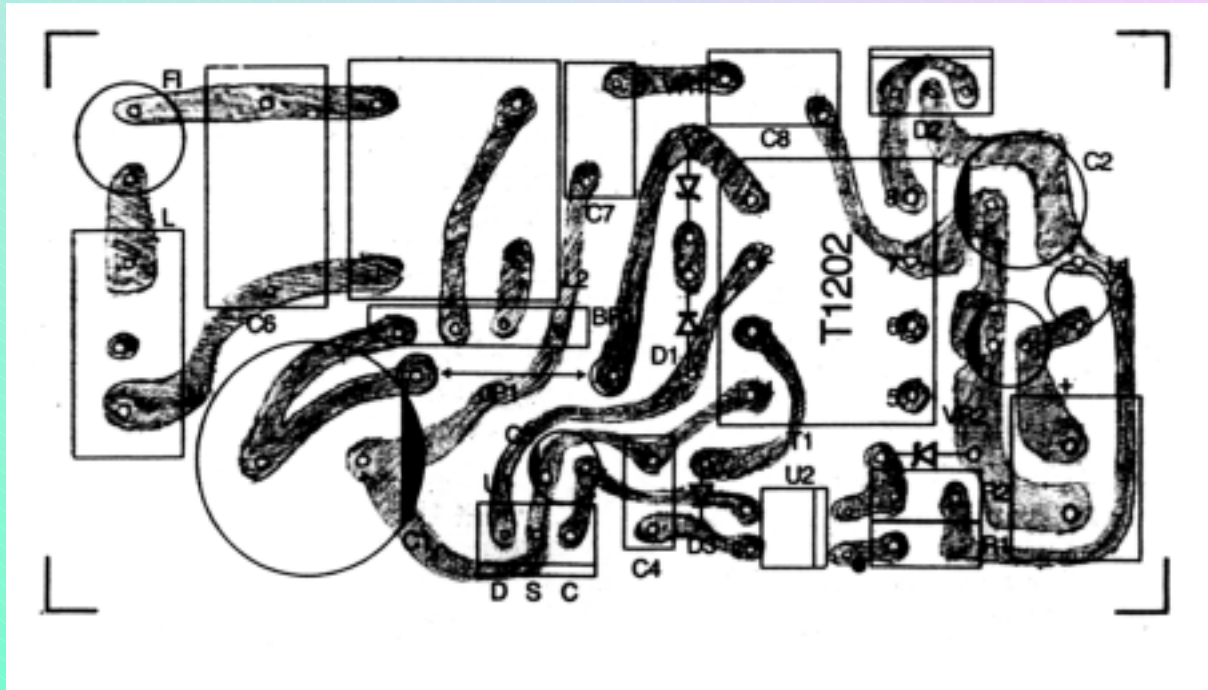
在次级绕组与偏置绕组之间垫绝缘层两层。

偏置绕组从3脚起绕，自左到右，采用32号线，双线并绕，共7圈，占一层，终止于4脚。

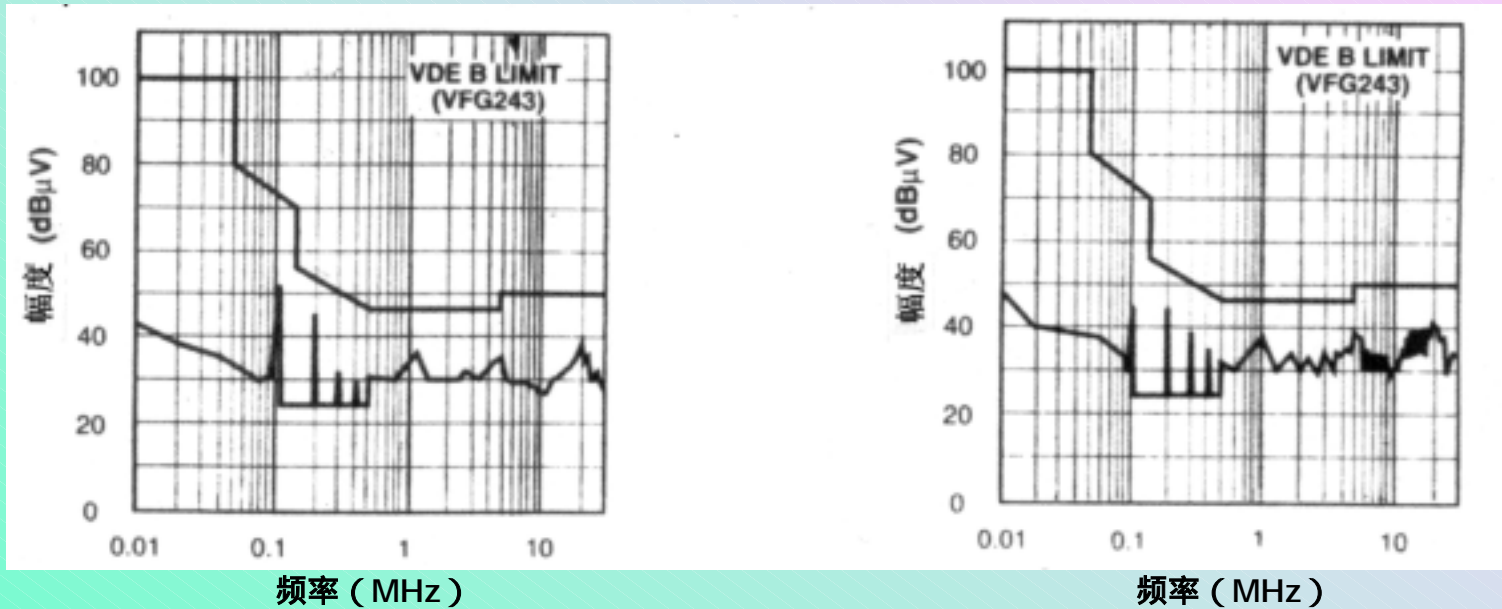
全部绕好后，再绕3层绝缘层，作变压器的基本绝缘。

变压器制作完成后要浸凡立水，并烘干。

下图给出该直流开关电源的印刷板设计和布局图。印刷板尺寸：长3.3in；宽1.6in。装元件后高度1in。



下图给出该直流开关电流的电磁骚扰特性的测试结果。

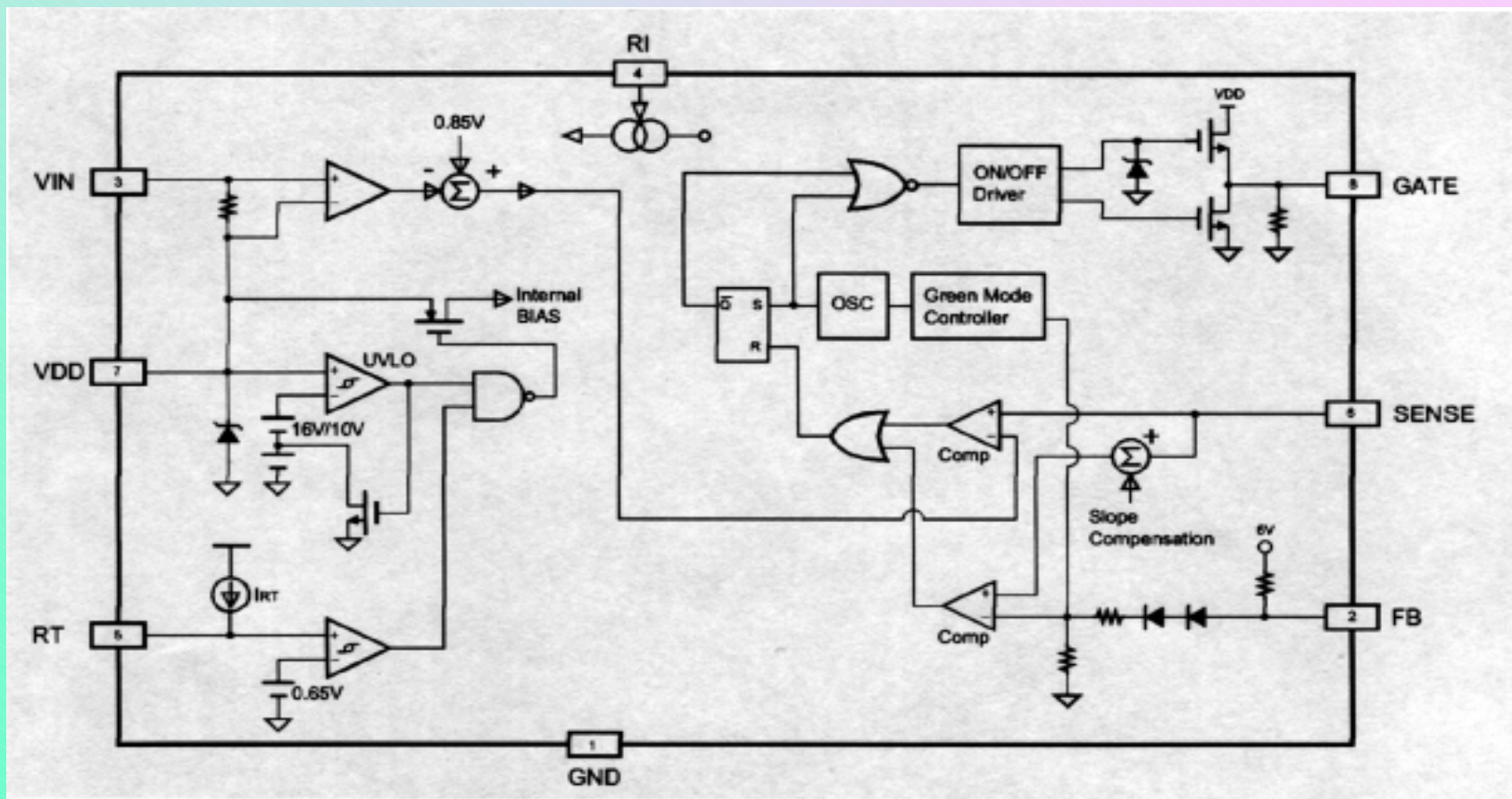


3.2.6 设计举例(2)

本例说明SG6840集成PWM控制器在反激式开关电源中的应用。

SG6840是高集成度PWM控制电路，有低待机功率和提供保护等许多特有的功能。SG6840的低起动电流和低工作电流的特点使它具有很高的转换效率。典型的起动电流只有 $30\ \mu\text{A}$ ，工作电流约为 3mA 。在正常负载情况下，SG6840产生一个固定的PWM工作频率，当负载变为轻载时，内部特有的“绿色模式（Green mode）”电路动作，逐渐降低PWM的工作频率，以响应负载的减少。这种“绿色模式”功能显著减少了开关电源在空载和轻载时的损耗，以满足呼声日益高涨的节能要求。此外，电路内部专门的同步斜率补偿电路则保证了电流环的稳定性；内置的线电压补偿电路维持了在宽输入线电压范围内的输出功率的稳定；外接的负温度系数电敏电阻（NTC）与 R_T 连接，用来感受电源的工作温度，以便对过热情况进行保护。

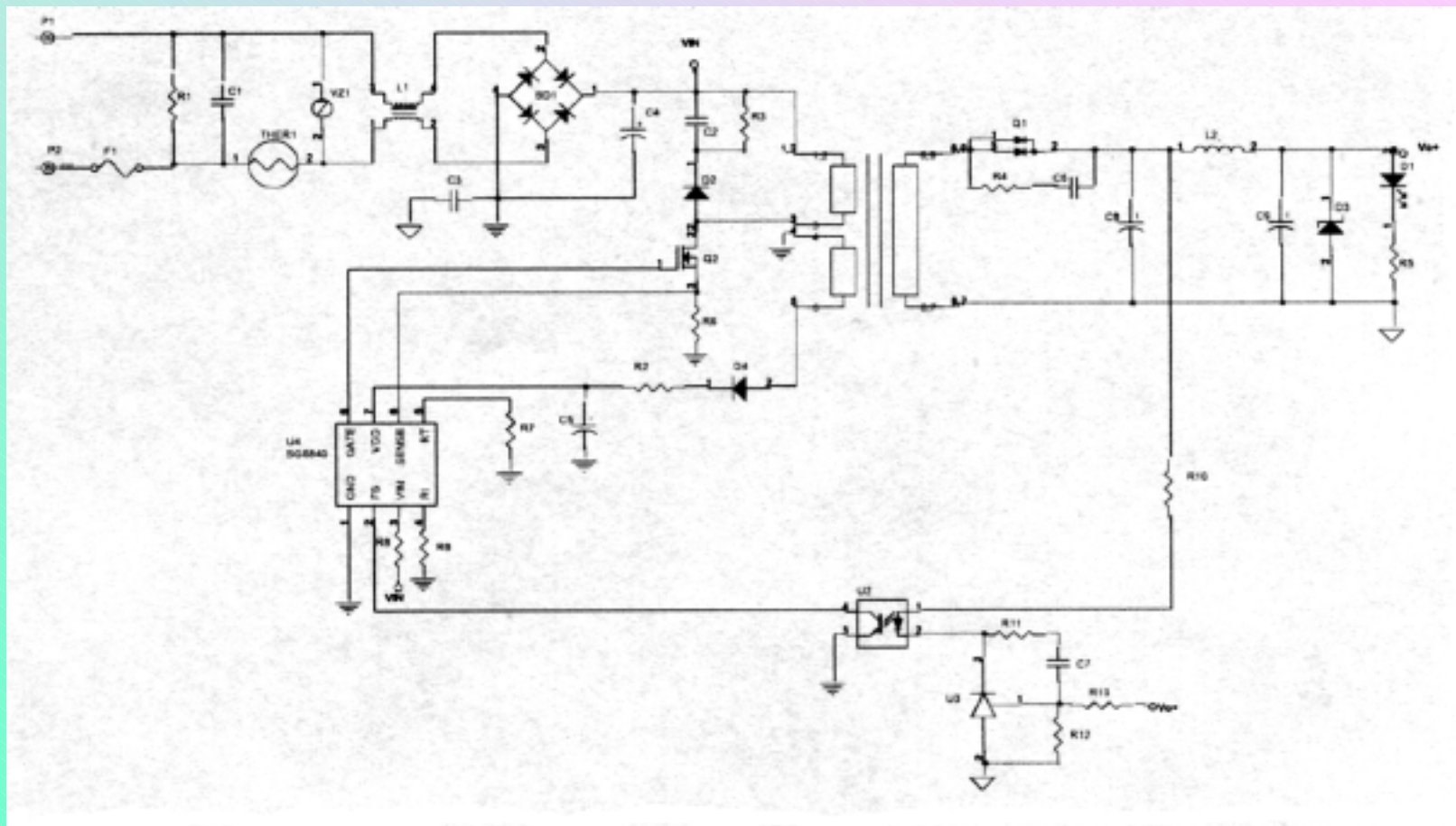
SG6840控制器的结构框图如下图所示。



SG6840控制器管脚功能简介

管脚号	符号	作用	功能简介
1	GND	接地	接地。
2	FB	反馈	FB脚提供用于调整电源的信息。PWM的占空比控制是由FB脚完成的。
3	V_{IN}	起动电流输入	高压整流电源通过一个起动电阻连至此脚，起动电阻的典型值为1.5M Ω 。改变起动电阻的值，可以改变对供电电源的线电压的补偿。对线电压的补偿用于提供一个恒定的输出功率限定。
4	R_I	参考设定	参考设定的典型值是1.3V，用于在SG6840中产生一个恒定电流。使用时建议在此脚对地接一个电阻，典型的阻值为26k Ω 。电阻值增大将减小电流，同时减小开关频率将减小电流，同时减小开关频率。
5	R_T	温度保护	用于对开关电源的热保护。控制器工作时，会有一个恒定电流从此脚流出，为此，将一个NTC热敏电阻从此脚对地连接时，便可以感受周围温度。当这个脚的电压低于限定值时，便可产生对过热的保护。
6	SENSE	电流测定	此脚用于感受骑跨在电流测定电阻上的电压。当此电压达到内部的阈值时，PWM的输出便被禁止掉。采用这种方式，控制器可以提供对过电流的保护。
7	V_{DD}	电源	控制器的工作电源。
8	GATE	驱动输出	图腾结构的输出驱动器用于驱动功率MOSFET。

利用SG6840控制器设计的开关电源实物



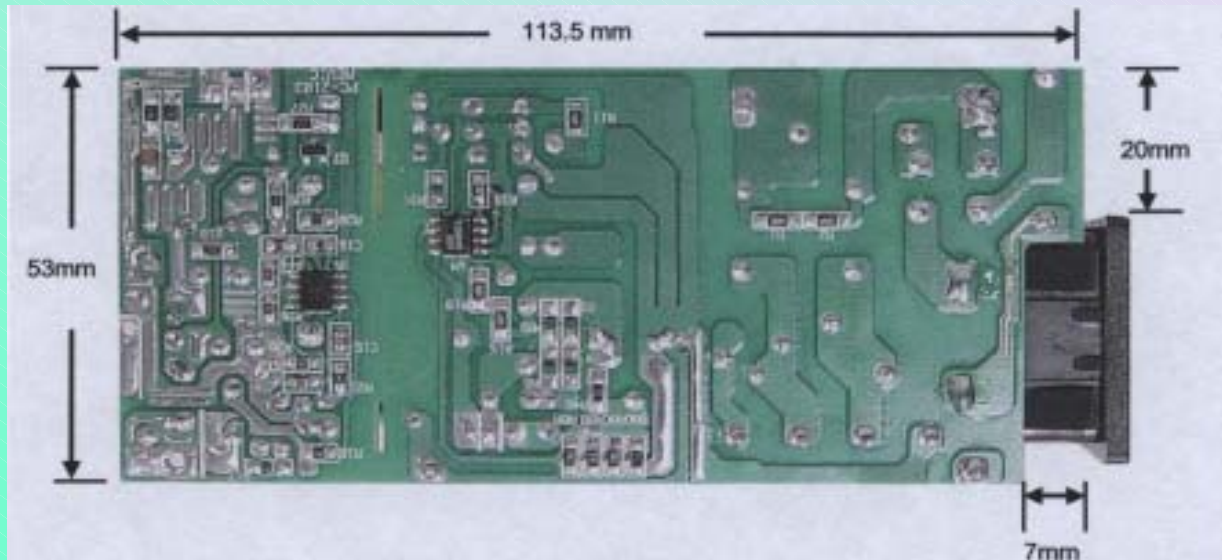
实物电源的主要技术参数:

输入电压	90VAC至264VAC
输入频率	47Hz至63Hz
输出	12V/5A (60W)
效率	85%
维持时间	17ms
过载保护 短路保护 过压保护	
冷却方式	自然冷却
贮存温度	- 20 至+85
EMI测试标准	CISPR22—B级
EMS测试标准	EN61000-4-X VER : 97

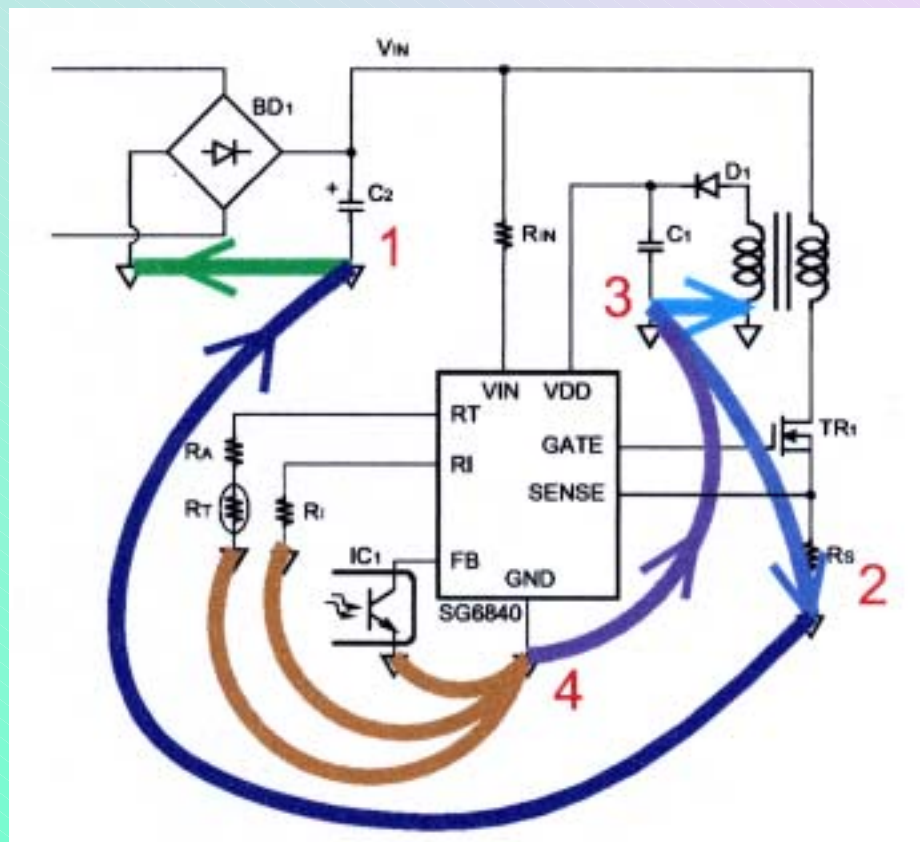
电源印刷电路板设计上的一些考虑

从实物电源的主要技术指标可以看出，电源的电磁兼容性能是技术指标中的一个重要方面。从线路设计的角度来说，除了选用性能可靠的PWM控制器以外，印刷板的设计是一个重要方面。

下图是实物电源使用的一块实际线路板，从线路板上可以看出，印刷板的布局按市电输入与滤波、直流逆变、输出与反馈控制三部分清晰布局，避免了相互之间的串扰，所以布局比较合理。另外，每部分的走线比较紧凑，由载流线和它的回线所形成的环路比较小，所以由环路形成的“天线”作用比较小，有利于改善电源的电磁兼容性能。在元器件选用时，还有意识的选用一些磁珠，专门用于吸收线路中产生的瞬变干扰（参见元件参数表，本文略）。



仔细观察图7的印刷板实样图，还能发现线路板的地线处理非常有特色，不是简单地将地线画成一整块，而是依据线路中产生干扰、及受干扰的情况，有意识地割离开来，最终才合并成一个点，这是典型的单点接地的概念，目的是解决电源本身和对外的干扰与抗干扰问题。今将逆变部分的地线处理重画在下图当中：



下面是对图中处理的说明：

为了取得更好的EMI性能及减少工频整流的纹波，桥式整流器的输出首先应该接到电容器 C_2 上，然后再与逆变电路相连。见图中的绿线。

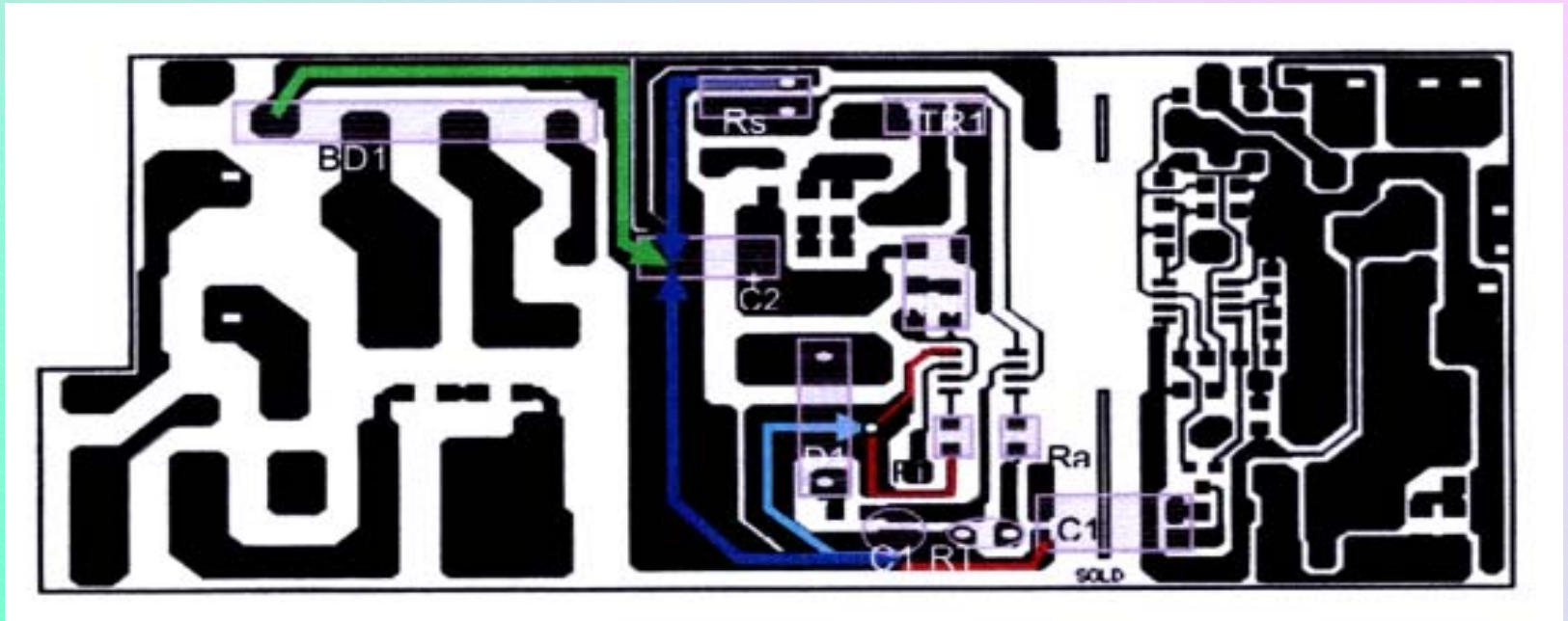
在逆变部分的大电流环路中（ C_2 —变压器—MOSFET— R_S — C_2 ）， R_S 和 C_2 间的连线要尽可能短，不要在 R_S 和 C_2 间布置元件。见图中的深蓝线。

分离 C_1 的接地环路，一路接SG6840，另一路接偏压绕组。见图中的浅蓝和淡紫线。

C_1 要靠近SG6840的VDD和GND，以便取得尽量好的去耦效果。见图中的淡紫线。

SG6840控制电路的 R_I 、 R_T 以及光耦的地要连在一起，并且要靠近SG6840的GND。见图中土黄色的线。

下图是这些处理措施在印刷板上所体现的部位。



实物电源中的变压器

安全标准：IEC950

表面和结构：

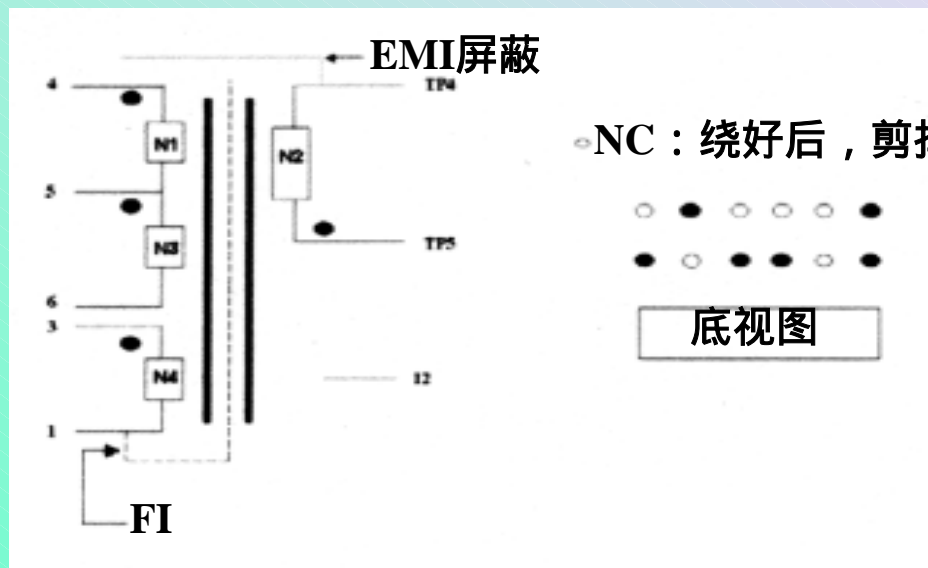
表面：不能有损伤或锈蚀。

外形：尺寸及变压器的制作参见下述要求。

机械特性：

端子强度：变压器的每个端子必须经受5公斤、10秒钟的拉力试验，不应产生松动和断裂。

电气要求：参见下图。



变压器绕制

绝缘带	绕组	端子	线规 (mm)	圈数 (T)	注
P	N1	4—5	0.4 × 1	20	(A)
1	铜箔 1脚, 1.2T, 开环				
S3	N2	TP5—TP4	1.0	7	(B)
3	铜箔 1脚, 1.2T, 开环				
P1	N3	5—6	0.4 × 1	18	(A)
P1	N4	1—3	0.25 × 2	9	(C)
3	PQ2620铁氧体磁芯				

- (A) LP1 (4 ~ 6脚) 电感 = 680 ~ 730 μ H, 漏感 < 10 μ H (在 N₂短路时测量4 ~ 6脚的电感)。
- (B) 对N₂使用三重绝缘线, 绕组从底部开始绕到支架的顶部。
- (C) 对N₄要稀疏绕制。
- (D) 输出要套磁珠。

磁芯

型号为PQ2620。

变压器线圈支架

线圈支架及引脚的型号为PQ2620。

电磁线

聚酯漆包铜线， 130 ， VLE84081。

三重绝缘绕组线

TEX-E ， NO.1950。

UL E57568 (S)。

绝缘带

0.025mm聚酯薄膜带：NO.35660。

Four Pillars：UL E520292 (S)

Teraoka Seisakusho：UL E56086 (S)

浸渍

TS-2414V (Tesh Chemical Co.) 凡立水， 130 。

绝缘

外层：至少三层0.025mm的聚酯薄膜，总厚为0.075mm；

初级对初级：至少一层0.025mm的聚酯薄膜；

次级对初级：至少三层0.025mm的聚酯薄膜；

初级对磁芯：至少1mm厚；

交迭：至少一层0.025mm的聚酯薄膜。

绝缘要求

初级对次级：至少100M；

初级对磁芯：至少100M；

所有绕组对其他绕组：至少100M；

初级对次级：3000VAC，50/60Hz，0.5mA（最大）；

初级对磁芯：500VAC，50/60Hz，0.5mA（最大）；

初级电感（4~6脚）

770 ~ 820 μ H。

实物电源的电性能测试

(1)输出为空载时的输入功率

要求在正常线电压情况下的输入功率小于1W。

测试结果：

输入电压	电压稳定值	输入功率
120V/60Hz	12V	0.25W
240V/50Hz	12V	0.35W
264V/50Hz	12V	0.4W

(2)线电压调整率和负载调整率

要求线电压的调整率最大值为1% , 负载调整率最大值为5%。

测试结果 :

输入电压	最大负载 (5A)	中等负载 (2.5A)	空载 (0A)
90V/60Hz	11.78V	11.88V	12V
115V/60Hz	11.78V	11.88V	12V
132V/60Hz	11.78V	11.88V	12V
180V/50Hz	11.78V	11.88V	12V
230V/50Hz	11.78V	11.88V	12V
260V/50Hz	11.78V	11.88V	12V

线电压调整率 : 0%

负载调整率 : 1.8%

(3) 电流限制及恒功率

要求当输出电流超过5.5A ~ 6.5A时，应当产生保护，同时不应当损坏电源。

测试结果：

输入电压	输出电流
90V/60Hz	5.8A
115V/60Hz	5.8A
132V/60Hz	5.8A
180V/50Hz	5.8A
230V/50Hz	5.8A
264V/50Hz	5.8A

(4)短路保护

要求输出短路时，应对电源进行保护，且交流输入功率应当小于5W。

另外，当短路撤消时能自动恢复正常。

测试结果：

输入电压	最大负载 (5A)	中等负载 (2.5A)	空载	短路功率消耗
90V/47Hz	PASS	PASS	PASS	5W
264V/63Hz	PASS	PASS	PASS	5W

(5)效率

要求在最大负载时 (5A)，效率应大于80%。

测试结果：

输入电压	最大负载时 (5A) 的效率
90V/60Hz	85%
115V/60Hz	85%
132V/60Hz	85%
180V/50Hz	86%
230V/50Hz	87%
264V/50Hz	87%

(6)过电压保护

要求电源在16 ~ 17VDC时实行过电压保护，试验在空载时进行。

测试结果：

输入电压	空载过电压保护点
115V	17V
230V	17V

(7) 温升测试

经15小时负载试验后的若干重要元器件的温升情况：

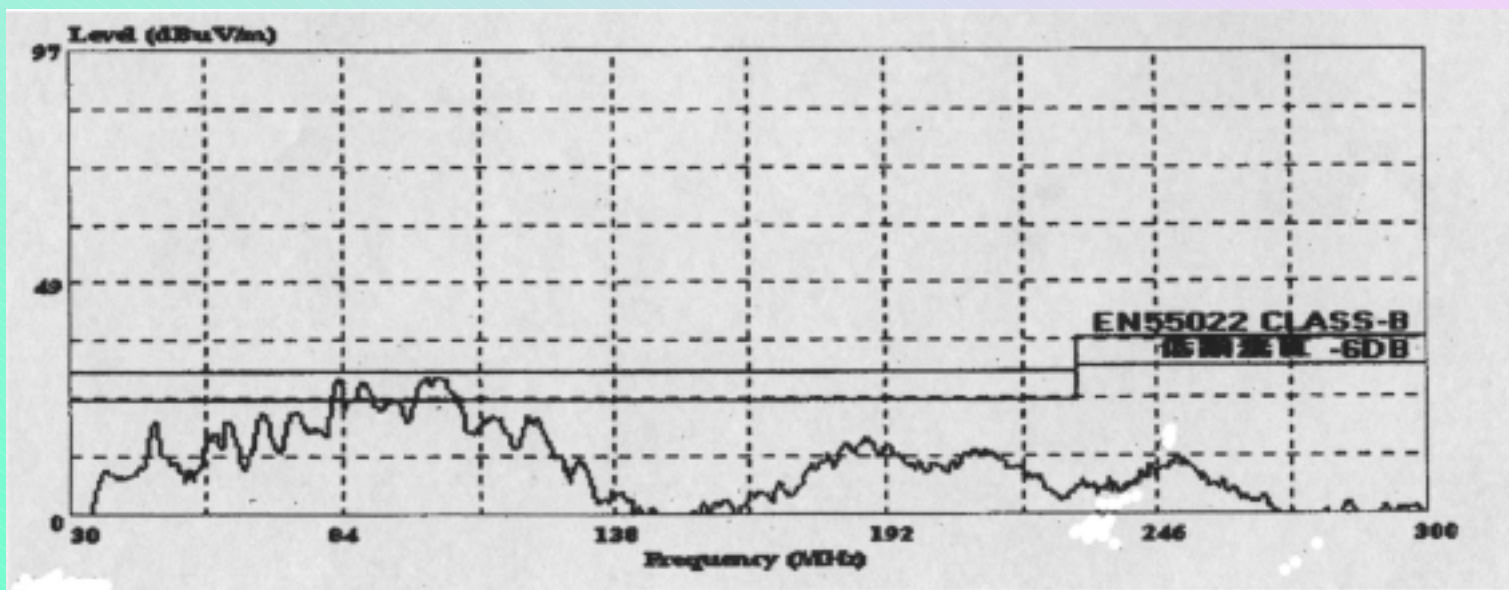
元件代号	开始试验时温度	15小时后温度
BD1	27.2	83.7
C6	27.0	58.2
Q1	27.4	70.5
T2	26.6	63.4
Q3	29.0	90.1
C10	27.1	86.1

电磁兼容性测试

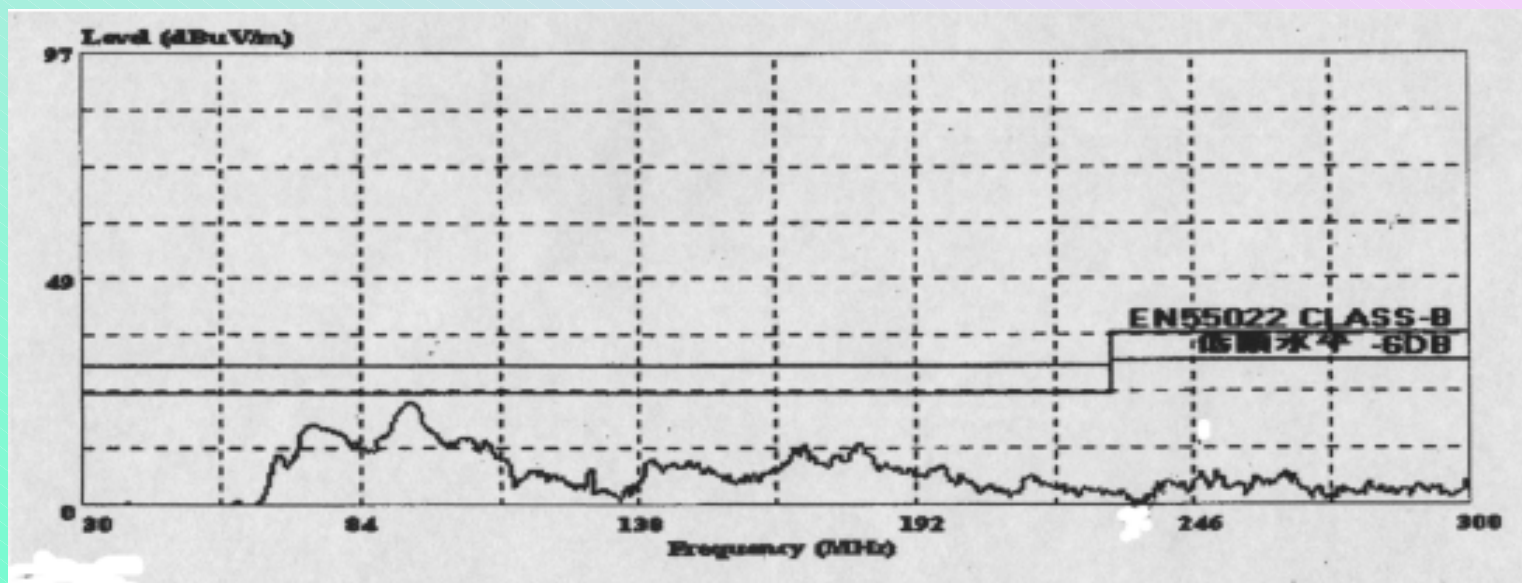
EMI测试

试验按CISPR22的B级进行。

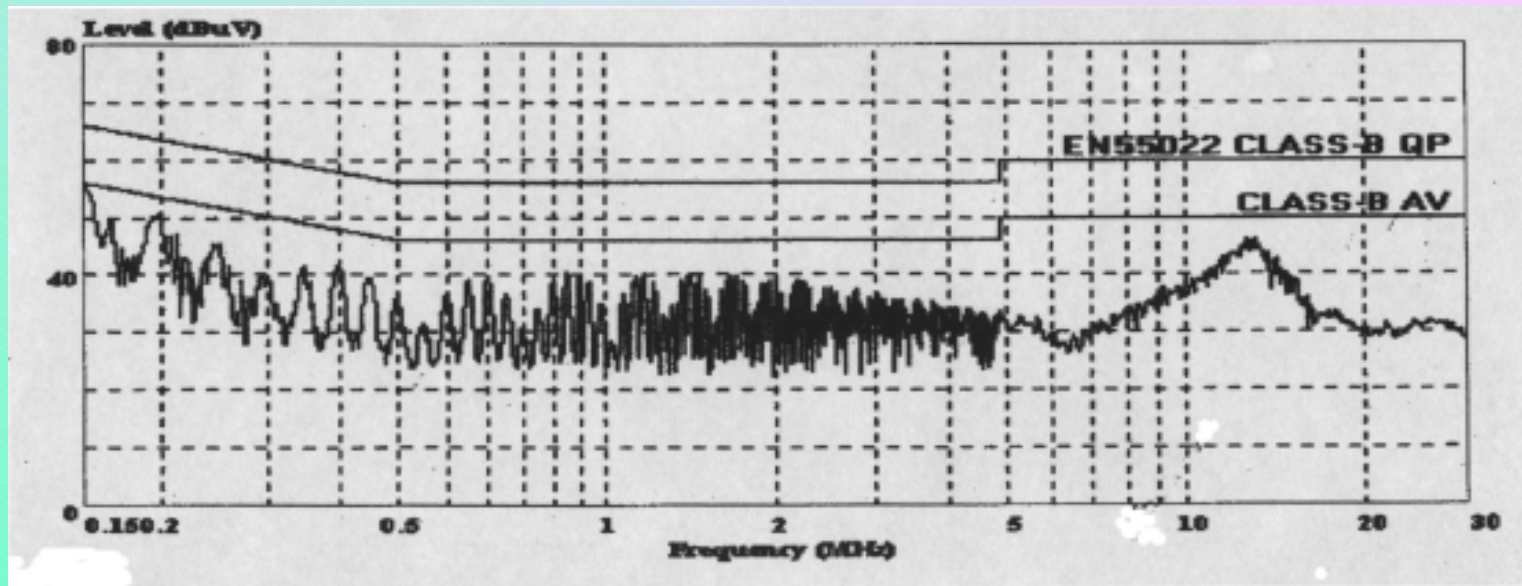
辐射骚扰的垂直极化



辐射骚扰的水平极化



传导骚扰发射



EMS测试

实物电源的抗扰度试验做过脉冲群试验、雷击浪涌试验、射频注入电流试验和电压跌落等四种试验。其中都提到了试验判据的问题，今简述于后：
判据A：被试设备在试验中、试验后，其性能都在正常的范围内；
判据B：被试设备在试验中，有性能暂时性降低或丧失的现象，但干扰撤走后，被试设备可自行恢复其性能；
判据C：被试设备的试验中和试验后，都有性能暂时性降低或丧失的现象发生，但是通过操作人员干预或系统复位之后，被试设备能恢复其正常功能。

实物电源的抗扰度试验结果如下：

脉冲群试验

试验脉冲	脉冲上升时间：5ns ± 30% 脉冲持续时间：50ns ± 30% 脉冲重复频率：5kHz 脉冲群持续时间：15ms ± 20% 脉冲群周期：300ms ± 20% 试验电压：1kV，正及负
试验部位	交流电源线的L、N和PE
试验时间	每次1分钟，每次间隔15秒
试验判据	B
实测结果	A

雷击浪涌试验

试验脉冲	综合波（电压波1.2/50 μ s，电流波8/20 μ s，内阻2 Ω ） 5次正，5次负 重复率为1次/1分合
试验部位	L-N：0°，90°，180°，270° 1Kv L-PE：0°，90°，180°，270° 2kV L-PE：0°，90°，180°，270° 2kV
试验判据	B
实测结果	A

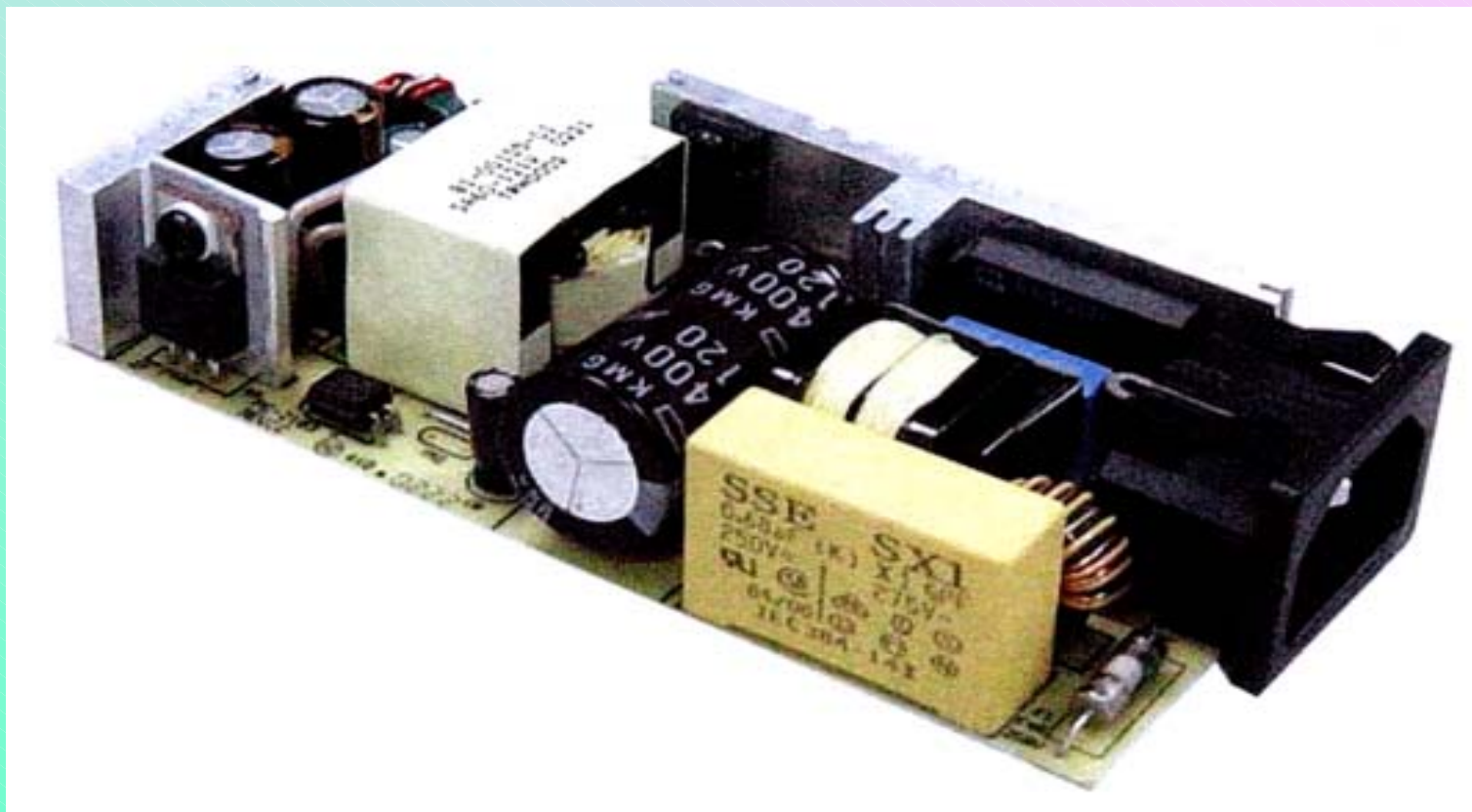
射频电流注入试验

试验要求	试验频率：150kHz ~ 80MHz， 试验幅度：3Vrms（采用1kHz正弦波调制，调波深度为80%）
试验部位	交流电源线
试验判据	A
试验结果	A

电压跌落试验

电压跌落或中断	跌落或中断时间	试验判据	试验结果
> 95%	0.5周波	B	A
30%	25周波	C	A
> 95%	250周波	C	C

采用SG6840控制器的开关电源实物照片



3.3 电缆线的选择、屏蔽和接地

3.3.1 常用电缆线的选择

常用的电缆线有三种形式，分别是同轴电缆、双绞线和带状电缆。

. 双绞线

双绞线因其价格便宜，加上它在低频下的性能也不差，故在低于100kHz的情况下有广阔的应用前景。但在高于1MHz时，屏蔽线的损耗大大增加。在高频段时，因其特性阻抗不均匀，及由此而造成的反射，使应用受到限制。

双绞线有屏蔽和非屏蔽两种。带屏蔽的双绞线价格也不高，使用也很方便。使用时信号电流在两根内导线上流动，噪声电流在屏蔽层里流动，因此消除了公共耦合。对于外界干扰，因同时感应在这两根内导线上，故使干扰电压相消。

非屏蔽的双绞线对抵御静电耦合的能力弱些（除非它的终端负载是平衡的），但对防止磁场感应仍有很好作用。由于低频时的电磁感应是主要问题，因此非屏蔽的双绞线在低频时发挥了它最佳的屏蔽效能。非屏蔽双绞线的屏蔽效果与单位长度的扭绞次数成正比。举个例子，假定在同一位置上的一对并行线的感应干扰的衰减为0dB，则双绞线节距为10cm时，衰减将为23dB；节距为5cm时为41dB；节距为2.5cm时为43dB。由此可见，节距越密（扭绞次数越多），双绞线的抗干扰性能就越好。

. 同轴电缆

同轴电缆具有比较均匀的特性阻抗和比较低的损耗，从直流到甚高频都非常适用。

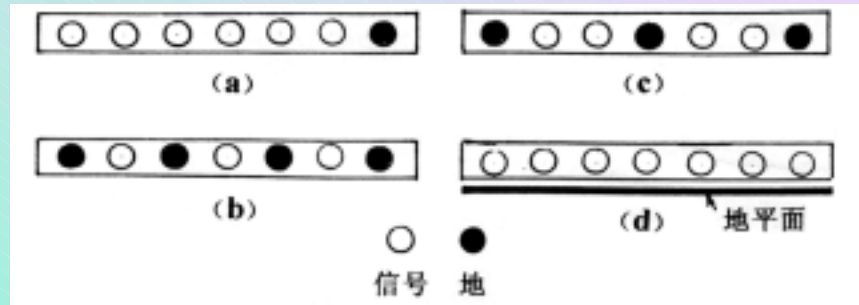
同轴电缆应一点接地，它对容性耦合可提供良好的保护。

如果同轴电缆屏蔽层中有噪声电流流过，噪声电流与屏蔽层电阻的乘积将转化为噪声电压，成为信号通路中的一部份。此时应采用双层屏蔽的同轴电缆，让信号电流在芯线和内屏蔽上流动，而让噪声电流在外层屏蔽中流动。这样可以消除由于屏蔽层电阻产生的噪声。但双层屏蔽同轴电缆的价格较贵，使用也不方便。

带状电缆

带状电缆由于其成本低、使用方便，故在计算机、仪器和其他电子设备中作为信号连接电缆使用，十分普遍。

带状电缆使用的主要问题是信号线和地线的分配问题。下图是带状电缆的几种信号线和地线的分配方案。



(a) 其中一根作为地线，其余为信号线。其优点是导线数最少，但信号线与接地回线之间存在大的环路面积，使辐射及敏感度问题劣化。其次，所有信号线共用一根地线，产生了公共阻抗耦合问题。再者，信号线之间有串扰问题。故电磁兼容性差，不宜采用。

(b) 属较好方案。每根信号线都有自己的单独回线，无公共阻抗，环面积最小，串扰也减至最小，但用线数几乎为 (a) 的一倍。

(c) 为折衷方案。由两根信号线共用一根地线，环路面积小，有一些公共阻抗，串扰也比 (b) 稍高，但用线数比 (b) 减少25%。多数情况下，此方案已够用。

(d) 在带状电缆下有跨越电缆线宽度的平板（接地板），环面积由平板和带状电缆的距离来决定。这种电缆的端接比较困难，很少采用。

3.3.2 电缆线的屏蔽层

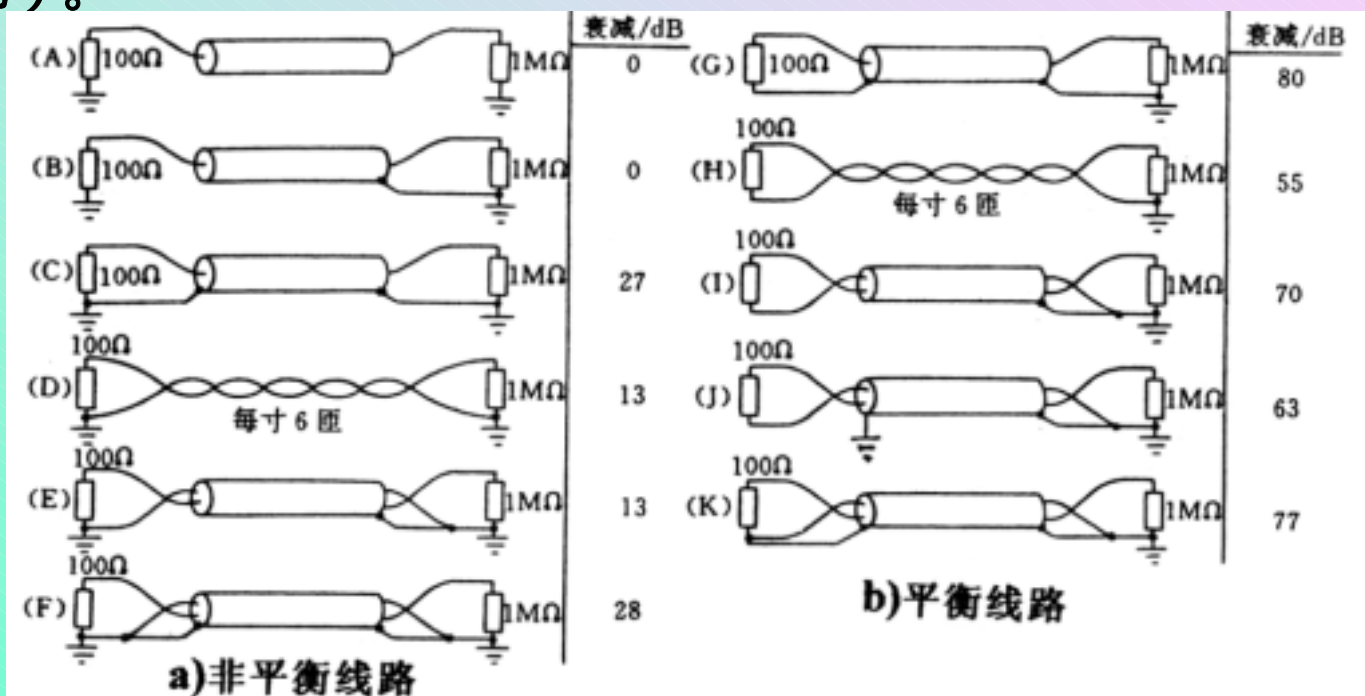
大多数屏蔽电缆都用金属线编织层屏蔽的，编织层柔软、耐用，但它的不致密会使屏蔽效果变差，而且编织方式使屏蔽电流均匀性变差，故防磁场效率比金属箔电缆低5~30dB。此外，高频下，编织层的孔隙与波长之比变大，使屏蔽效能进一步减小。在这种情况下关键部位要用双层、甚至三层屏蔽的电缆，以期提高编织层的覆盖率。

有薄铝箔屏蔽层的电缆，可提供几乎100%的覆盖率，所以有较好的电场屏蔽效果。它在强度上不如用编织层的屏蔽电缆，而且端接情况也差（难于做到360°的端接）。

更好的屏蔽电缆由箔层与编织层组合，编织层可解决360°的连续端接，而金属箔层则可覆盖编织层的孔隙。

3.3.3 电缆线屏蔽层的接地问题

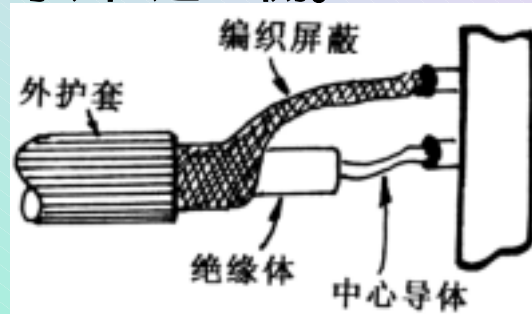
撇开带状电缆不谈，同轴线和双绞线都有一个屏蔽层的接地问题。使用者经常困惑的是要不要接地，要几点接地，是始端还是终端接地，甚至考虑多点接地。下图是不同接地方法对磁场屏蔽的试验结果（100kHz磁场干扰）。



试验中选用的100kHz是个临界点，频率低于它时，就用试验提供的结果（单点接地）。若频率高于此值时，电缆的屏蔽层还是要采用多点接地。如果传输脉冲信号，若脉冲的上升时间很短，则应按高频信号来处理。

3.3.4 屏蔽电缆的端接方法

磁屏蔽的效果取决于环绕芯线周围的屏蔽电流的分布。而端头附近的磁屏蔽效果取决于端接的方法，图示方式（适用于要求较低の場合）将使屏蔽层电流集中在“小辫”这一侧。



为获最大限度的屏蔽效果，屏蔽层应均匀端接，可用同轴连接器（如BNC或N型连接器）。连接器对屏蔽层提供360°的电接触。同轴端接还提供完整的内导体覆盖层，以保证电场屏蔽的完整性。

此外，还应注意，选用的电缆连接器与电缆线特性阻抗的匹配是保证连接处信号不产生反射的关键。

总之，理想的屏蔽层端接要求做到：接地阻抗要很低；电缆线与连接器的特性阻抗要匹配；屏蔽层要有360°的端接（360°的端接本身也体现了配合上的阻抗连续）。

3.4 设备的内部布线

3.4.1 电缆的干扰问题

设备的内部布线是电磁兼容设计中的重要环节，大部分电磁干扰敏感问题、电磁干扰发射问题、信号的串扰问题都是由电缆产生的。电缆之所以容易产生各种电磁干扰问题，主要有以下几个原因：

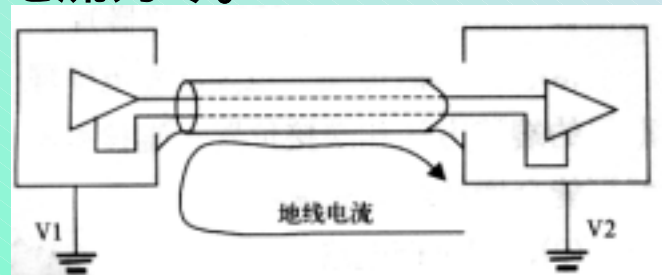
电缆本身是一根高效率的接收天线，能够接收到空间的电磁干扰，将干扰的能量传送到设备内部的电路，形成干扰；

电缆本身还是一片高效率的辐射天线，能够将电路工作时产生的干扰以辐射形式发射到空间，造成设备的辐射发射超标；

电缆中相互平行的导线由于相距很近，导线之间存在很大的寄生电容和电感，这些电容和电感是导致串扰的主要原因；

电缆连接的设备接地电位不同，有可能通过电缆的屏蔽层引进地线干扰。

上述原因中的前三个都是十分明显的，对于第四个情况可以通过下图来说明。在图中，两个设备的地线电位不等，形成了电位差，在这个电位差的驱动下，会在电缆线的屏蔽层里产生电流。由于屏蔽层与电缆线的内部导线之间有电容和电感，因此屏蔽层里的电流可以在内导线上感应出噪声电压。如果两根导线是平衡的，则感应出的噪声电压也相同，在输入线路上就没有噪声电压。但是电路通常不平衡的，结果在两根导线上就会产生不同的电压，这样就产生了噪声电压。这种地线干扰是大系统中常见的现象，解决的方法是尽量使地线的电位相同，或者将电缆线屏蔽层的一端接地，而另一端断开，总之是想办法让电缆线屏蔽层里的电流为零。



3.4.2 串扰

. 导线间的串扰与鉴别

导线之间发生串扰时，一根导线上的信号会耦合到另一根信号线上，对与这根信号线连接的电路造成干扰。这种现象经常发生在平行的导线之间。在设计设备的布线时，尤其要注意对低电平模拟信号的传输问题，附近导线对它的串扰常常是造成系统性能下降的主要原因。因此在布线的设计时，必须对电缆线按传输信号的强弱进行分类归并，以便使可能发生的串扰减至最小的程度。

当发现电路中存在干扰时，首先要检查是否有串扰源存在，这种串扰是不是从附近电路产生的。判断的方法如下：

如果可能，将怀疑可能是干扰源的临近导线上的传输信号暂时撤掉，若干扰消失，则可以断定，干扰是从临近导线上来的；

降低潜在干扰源的信号幅度，例如可以在潜在干扰信号的输出端对地并联一只电容，如果干扰消失，则可以断定干扰是从这根导线上串扰过来的；

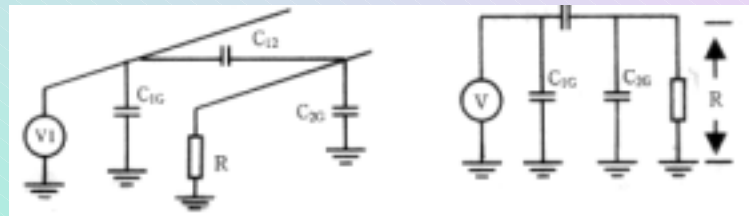
用双踪示波器同时观察干扰信号和潜在的干扰源信号，如果干扰信号近似是干扰源信号的微分，则可以断定怀疑的干扰源就是真正干扰源；

改变受干扰的导线与干扰源导线之间的距离，如果干扰信号随着两者之间的距离增加而减小，则可以断定两根导线之间存在串扰。

. 串扰电压的估算

电容性串扰

对于两根平行的导线，当电缆的长度与波长相比很短时（ $< \lambda/20$ ），可以用集中参数模型来描述电容性耦合，如下图所示。



针对该图，可得计算结果如下：

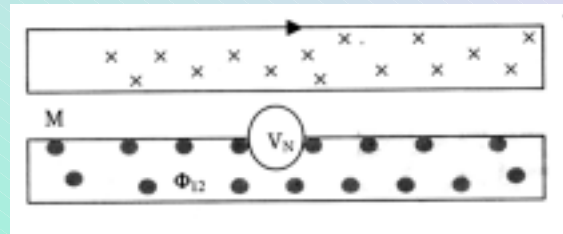
频率很低时， R 远小于 C_{12} 和 C_{2G} 构成的阻抗（即 R 远小于 $1/j(C_{12} + C_{2G})$ ），在这种情况下，串扰电压为 $V_N = jRC_{12}V_I$ 。式中可见，电容耦合的强度直接与频率、被干扰导体对地电阻、两导体之间的电容成正比。

频率很高时， R 远大于 C_{12} 和 C_{2G} 构成的阻抗（即 R 远大于 $1/j(C_{12} + C_{2G})$ ），在这个条件下，串扰电压为 $V_N = V_I C_{12} / (C_{12} + C_{2G})$ 。从此式可以看出，电容耦合的强度与频率和电路的阻抗都无关，而仅与两导体之间的电容和接收导体的对地电容有关，这些参数都与导线的结构直接相关。

电感性串扰

导线之间的互感性串扰如下图所示，当回路1有电流 I 流过时，不仅会在回路1中产生磁通 Φ_{11} ，而且会在电路2中产生磁通 Φ_{12} 。回路2中的磁通量 Φ_{12} 与电流 I_1 之间通过一个系数 M 来确定，这个 M 就是互感。

$$M = \Phi_{12}/I_1$$



根据电磁感应定律，当一个闭合回路的磁场发生变化时，就会在回路中产生感应电压。因此， Φ_{12} 在回路2中产生了感应电压，电压值为

$$V_N = d\Phi_{12}/dt = M dI_1/dt$$

这说明回路1中的能量耦合进了回路2，形成了干扰电压，并且这个电压是回路1中电流的微分。

· 消除串扰的方法

从上面的串扰计算式中可以看出有哪些参数对串扰电压有影响，在实际工作中可以采取下面一些具体措施来控制这些参数。

减小电容性串扰的方法

- 降低肇事电路的电源电压和工作频率；
- 增大线间的距离是减小电容耦合的最好办法（减少 C_{12} ）；
- 将受干扰导线尽可能靠近参考地（增加 C_{2G} ）；
- 对长线最好以 90° 交叉布线，这时线路间的分布电容为最小；
- 数字电路的串扰通常是由阻抗不匹配引起的反射的，所以要检查线路的匹配情况；
- 采用屏蔽层，屏蔽层要接地。屏蔽层要尽量完整（使芯线暴露出来的部分要尽量短）。当干扰电压的频率较高时（ $f < 20L$ ），需要将屏蔽层多点接地；
- 降低敏感线路的输入阻抗，这对CMOS电路比较有效，这是因为CMOS电路的输入阻抗很高，与静电容分压后，干扰信号加到CMOS电路输入端子上的值很高。如有可能，在CMOS电路的入口端对地并联一个电容或一个阻值较低的电阻，这可以降低线路的输入阻抗，从而降低因静电容而引入的干扰；
- 如有可能，敏感电路采用平衡线路作输入，平衡线路不接地。这样干扰源对平衡线路入口所施的是共模电压，利用平衡线路固有的共模抑制能力，克服干扰源对敏感线路的干扰；
- 采用光缆来解决由分布电容引起的串扰。

减小电感性串扰的方法

- 降低肇事源的电压和电流；
- 尽可能工作在较低的频率下；
- 尽可能用上升和下降时间都较长的数字波形；
- 使用屏蔽电缆；
- 减小干扰源和敏感电路的环路面积，最好的办法是使用双绞线和屏蔽线，让信号线与接地线（或载流回线）扭绞在一起，以便使信号与接地线（或载流回线）之间的距离最近；
- 增大线间距离，使得干扰源与受感应线路之间的互感尽可能地小；
- 采用差动放大器来工作，从而使两引出线中的共模感应电流的作用趋于抵消；
- 如有可能，使干扰源的线路与受感应的线路呈直角（或接近直角）布线，这样可大大降低两线路间的耦合。

· 一般的布线方法

上面提到了影响布线间的相互干扰因素有电压、电流和频率等，所以在正式布线之前，首要的一点是将线路分一分类。主要的分类方法是按功率电平来进行，以每30dB的功率电平分成若干组，详见下表。

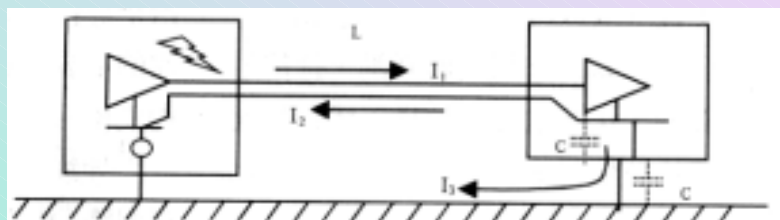
分类	功率范围	主要导线类别
A	> 40dBm	高功率直流、交流和射频线（电磁骚扰源）
B	10~40dBm	低功率直流、交流和射频线（电磁骚扰源）
C	-20~10dBm	脉冲和数字源、视频输出电路（音频视频源）
D	-50~-20dBm	音频和传感器敏感电路、视频输入电路（视频敏感电路）
E	-80~-50dBm	射频、中频输入电路、安全保护电路（射频敏感电路）
F	< -80dBm	天线和射频电路

这种分类的好处是：

- 干扰源和接收电路都是按功率分类的；
- 将大体相差200dB的功率电平划分成大致相等的6个级别，每一级别间大体相差30dB（故有时也称30dB分类法），同一组线缆可扎在一起，不同组的线缆必须分开捆扎，但对相邻组的个别线缆在经过屏蔽处理后也可归在一起。分类捆扎的线束的最小间距是50~75mm。

3.4.3 电缆线辐射与对外界干扰的抑制

设备上的电缆是导致设备产生辐射超标的主要因素之一，这是因为电缆本身是一根高效的天线。对于天线而言，接收和辐射是它固有特性的两个方面，一根辐射效率高的天线，其接收也将是高效率的。电缆线产生辐射的机理见下图所示。



产生辐射的主要原因有以下几个：

信号线与回线构成的电流回路产生的辐射（差模辐射）。

信号线流到负载的电流并没有全部通过地线流回，部分通过其他路径（如大地）流回，形成了一个不可预见的电流环路，产生了辐射（共模辐射）。

由于信号线以及信号地线与大地或其他参考物之间有电位差，形成了电流回路，产生辐射（共模辐射）。

机箱内其他电路辐射的电磁能量感应到电缆上，产生了电压和电流，导致电缆线辐射（共模辐射）。

通常电缆中信号线与回线之间的环电流不是主要原因，通常信号线和信号回线靠得很近，两者流过的电流方向相反，在空间的辐射是相互抵消的。因此，后面三种共模辐射才是电缆线辐射的主要原因。

· 减少线缆差模辐射的办法

- 保持回路的包围面积为最小（这意味着线缆的长度要尽可能地短，载流导线及其回线要尽可能地靠近。对交流电源线通常要使用绞线）；
- 在尽可能低的频率上工作；
- 线缆上流过电流波形的幅值要尽可能低。
- 对数字信号，只要系统工作正常，就不要用上升速率太高的信号。

此外，还可采用双绞线（包括屏蔽的和非屏蔽的双绞线）、同轴电缆，使用地线以信号线交错的扁平电缆，以及光缆。

· 减少线缆共模辐射的办法

- 减小线缆的长度。在满足使用要求的前提下，使用尽量短的电缆（但当电缆线的长度不能减小到最高辐射频率波长的一半以下时，减小电缆线的长度将没有明显的效果）。另外通过降低导线的离地高度来减小回路的面积。
- 减小共模电流的幅度。
- 在电缆线上（特别是在靠近连接器处）使用共模电感，一个最简单的办法是在电缆线上套铁氧体磁环。
- 使用插针滤波的连接器来衰减信号线的对外发射。
- 使用共模低通滤波器来衰减电源线对外的发射。面板安装式是一种比较好的形式。
- 使用屏蔽电缆，要注意电缆线的屏蔽层的端接位置，端接不好将不能取得满意结果。

· 减少线缆对差模辐射敏感度的办法

- 减小线缆的长度。
- 使用双绞线（包括屏蔽的和非屏蔽的）。
- 采用电缆线的屏蔽护套。
- 使用有电磁干扰加固的连接器。
- 使用光缆。

· 减少线缆对共模辐射敏感度的办法

- 减小电缆线的长度和离地高度。
- 屏蔽受干扰的线缆。
- 使用光缆。

3.5 设备对静电放电的防护

3.5.1 静电放电的机理

要防止静电放电的产生，就必须知道静电放电的机理：一个充了电的导体在接近另一个导体时，就会在两个导体之间非常强的电场，只要两导体间的电压超过了它们间空气和绝缘介质的击穿电压，就会产生静电放电，形成放电电弧，在0.7 ~ 1ns的时间内，电弧电流可以达到几十安培。

静电放电引起的干扰可以通过多种途径进入电子设备：

初始的电压差可以在设备表面的较大范围内建立起很强的电场；

电弧注入器件，常会造成MOS器件、CMOS器件栅极的击穿，造成CMOS电路的锁死、造成输入口反偏的PN结的击穿、熔化有源器件内部焊接线和铝线、破坏钝化层、烧坏晶体管单元等故障；

放电电流会在导体上产生电压脉冲 $V = Ldi/dt$ ，电压脉冲会循着连线进入每一个与之相连的元器件。

电弧会在1MHz ~ 500MHz范围内产生一个强磁场；

由电弧形成的电磁场还会辐射耦合到信号线上，通过起被动天线作用的信号线，把它引入设备内部。

3.5.2 静电放电的防护

. 介质隔离

介质隔离是最有效的防护措施，通过绝缘介质把内部电路和外界隔离开来。1mm厚的PVC塑料、ABS塑料及聚酯材料可以抵挡8kV的静电电压。但是实际的介质不可能没有间隙和接缝，所以对材料的间隙距离和蠕变非常重要。下面是一些可能采取的措施：

- 内部电路要避免接缝、通风口和安装孔等一些平时用户可以接触到的部位来进行安装，避开的距离要达到20mm；
- 如果做不到前一点，可以在接缝处通过开凹槽或槽口的办法来增加接缝处的路径长度；
- 在机箱内部用聚酯薄膜覆盖接缝和安装孔，以延伸接缝和过孔的路径长度；
- 对面板上的一些开关、连接器的调节手柄换成塑料件（对平时不用的，可用塑料防尘罩来罩住）；
- 将安装在靠近机箱接缝、通风口附近的散热器或金属部件上的边和拐角做成圆弧状；
- 对通不过间接放电的产品，尽量拉大电路板及内部敏感元件与外壳之间的距离。

总之，这里采取了一个“躲”字，尽量避免静电放电的发生；对于间接放电，则通过拉大敏感部分与外壳的距离来躲过间接放电中的电磁场变化对试品的作用。

. 屏蔽

静电防护的第二个有效方法是屏蔽，防止大的静电放电电流冲击内部电路。静电放电电流冲击金属屏蔽外壳的最初几微秒内，金属外壳上的电位会比地电位高出许多，继而金属外壳的电位会随着静电荷的释放而迅速下降，所以最初这段时间会对电路产生次静电放电的冲击（包括辐射和传导）。这表明光有屏蔽还不够，最好还能和接地措施配合使用。

此外，对于外壳不接地的敏感电子设备，机箱应达到20kV的击穿电压；对于外壳接地的设备，也至少应具有1.5kV以上的防击穿能力，以防止二次电弧的产生，而且要求放电路径的长度大于2.2mm。

下面是一些可能采取的措施：

- 采用有屏蔽功能材料制成的机箱，这种机箱可以是金属板制成的，也可以是塑料喷镀过导电材料的，或是塑料中加入导电填充材料的；
 - 在机箱结合处的材料要注意电化学性能的兼容性；
 - 接缝处材料的宽度要5倍于缝隙的宽度；
 - 去除结合处的沾污、油漆和其他绝缘物，保证结合处有可靠的电连接；
 - 在结合处要每隔20mm的距离通过焊接或紧固件等方式实现电连接；
 - 对一些缝隙较大的地方，可用导电衬垫来保证结合面的电连接；
 - 杜绝缺口、裂缝和屏蔽太薄的情况出现；
 - 确保孔径小于等于20mm及槽的长度小于等于20mm。在开口面积相同的情况下，采用开孔要比开槽好些；
 - 如果要求大的开口以及有敏感器件，应考虑在机箱内设置第二屏蔽层；
 - 对于开口，用几个小的开口比用一个大的开口要好。如有可能这些开口之间的距离要尽可能大些；
 - 对接地设备，在连接器进入机箱的地方，将屏蔽层和机箱连接在一起；
 - 对于未接地的设备，将屏蔽层同电路的公共地连在一起。
- 总之，这里采取了一个“阻”字，利用屏蔽材料的屏蔽功能，保持机箱导电的连接性，将干扰拒之于门外。

· 搭接和接地

搭接和接地也是防止静电放电干扰的重要手段。这里金属部件之间是通过搭接建立低阻抗通路的，从而使彼此间的压差降到最低。而接地则能最终泄放掉所积累的电荷。为了能有效防止静电放电干扰的发生，保证静电放电路径上的低电流密度和低阻抗是关键。

下面是一些可能采取的措施：

- 在预计有静电放电电流经过的部位采用多点接地，对不会有静电电流流过的部位采用单点接地；
- 将机箱的金属部分同底盘的地连接在一起；
- 电缆连接器的外壳、电缆线的屏蔽层和金属开关外壳要与金属机箱良好连接，而且离开机箱接地点越近越好；
- 经由连接器进入机箱的信号线要经过共模滤波，共模滤波的接地端要接机箱的地；
- 机箱的接地线要粗而短，如有可能，长宽比尽量做到小于5：1；
- 注意搭接的方式；注意搭接材料的电化学性能；注意搭接部位的清洁；
- 在铰接部分要补充搭接；
- 内部电路要么与外壳共地，要么与内部电路隔离。

总之，这里采取了一个“疏”字。要为静电放电设计一条低阻抗的通路。如能将接地和屏蔽配合在一起，将能得到最好的防止静电干扰功能。

. 电源的防护

设备内部的电源分配系统是比较容易感受静电放电干扰的部位，下面的一些措施将有助于电源系统防范静电放电的干扰：

- 将电源线和其回线绞合在一起，有助避免由静电放电引入的高频干扰；
- 在每根电源线进入设备机箱的地方套上磁珠（或磁环和磁筒）；
- 每根电源线对机箱间放置一个瞬变电压吸收器（如金属氧化物压敏电阻）或3kV的高频电容；
- 在印刷板上布置专门的电源和地，并采用大量的旁路和去耦电容。

. 其他

下面再列举一些对静电放电干扰防护有效的措施：

- 印刷线路板是电子元器件最最密集的部位，因此印刷电路板布局的好坏对抗静电干扰的能力提高有举足轻重的作用；
- 电气隔离也是抑制静电放电冲击的有效方法，在印刷线路板上安装光电耦合器或者变压器，虽然不能完全消除静电放电的冲击，但结合介质隔离和屏蔽，将可得到很好的静电放电的抑制；
- 信号通路上最好的隔离是光纤、无线和红外线方式；
- 信号通路上的另一种保护方法是在每条信号线路上加阻容组件，串联的电阻能有效限制尖峰电流，并联到地（独立地）的电容则能限制瞬间的尖峰电压。这样做的成本低，但防护能力有限。静电放电的破坏力在一定程度上得到抑制，但依然存在，因为它仅仅是延缓了尖峰电压的上升速率。过大的阻容元件参数还会引起信号失真。所以限制信号线缆的长度和限制信号的传输速率也是一个办法；

- 信号通路上的保护，除了用阻容组件外，目前在信号通路上套磁环或在印刷板入口处加接磁珠-电容也是两种常用方法；
- 另一种广泛使用的方法是外加电压瞬变抑制器或硅瞬变电压吸收二极管，这种防护非常有效。当然会增加一些成本、增加一些传输线路上的分布电容（于高速传输信号不利）及增加电路板的面积（吸收器件要用独立地）；
- 采用内部集成静电防护功能的接口器件是一种有效的方法，尽管这种器件比普通器件的价格要高，但增加的费用比起外加防护二极管的费用要低。内部集成静电防护电路不会增加任何输入输出管脚的等效电容，也节省了印刷线路板的面积。这些器件的静电防护能力达到 $\pm 15\text{kV}$ （气隙放电）、 $\pm 8\text{kV}$ （接触放电）和 $\pm 15\text{kV}$ 的人体放电模型的测试。

3.5.3 静电的消除

严格地说，静电消除不属于静电干扰抑制措施，但有不少读者问起，今提出几点供参考：

. 避免静电的产生

- 如果在应用中，充电过程不可避免，那么尽可能通过高的欧姆电放电极进行放电；
- 对于薄膜生产过程中可能出现的静电，可采用接地的金属滚轮来滚压；
- 对棉纤条，用混有金属细丝的小扫帚来连续放电；
- 在表面有磨擦的情况下，注意不要让其绝缘，除非在应用中必须这么做；
- 对绝缘物周围复以低电阻接地的导电物质，以避免充电；
- 增加空气湿度（只要可能，这是一个非常有效的办法）；
- 用离子化的喷雾来产生补偿电荷；
- 在电子设备生产过程中，
 - .使用有静电防护的地板；
 - 穿有静电控制的袜子或在鞋子上扎有静电防护的脚带；
 - 采用有静电防护的包装；
 - 安装工人采用金属腕带（带一个1M 的保护电阻接地）。

. 静电释放

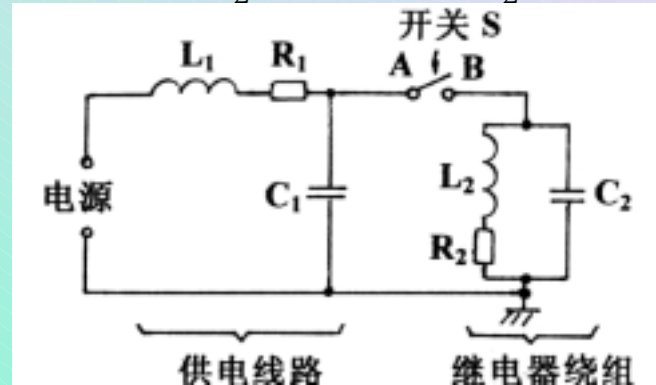
如果设备已经带上了静电，则应当避免快速放电，为此可在50k \sim 10M Ω 之间选择一个泄放电阻，或将绝缘物表面的电阻选择在 $10^6 \sim 10^{11} \Omega/\text{cm}^2$ 。

3.6 设备内部的开关触点处理

3.6.1 开关断开过程中的瞬变干扰的形成原理

下图是供电线路、机械开关和电感性负载（图中用一个继电器绕组作代表）组成的小系统。假定继电器绕组的稳态电流 I 为70mA，绕组电感 L_2 为1H，存在于继电器绕组的层间和匝间的分布电容 C_2 为50pF。当开关断开时，继电器绕组的稳态电流被切断，根据电感性负载电流不能突变的原则，继电器绕组只能通过向分布电容 C_2 的充电来保持电流的连续性。根据能量守恒的原理（计算中未计入继电器绕组的内阻 R ），有

$$\frac{1}{2} \times L_2 I^2 = \frac{1}{2} \times C_2 U^2$$



在继电器绕组两端可能出现的电压峰值为

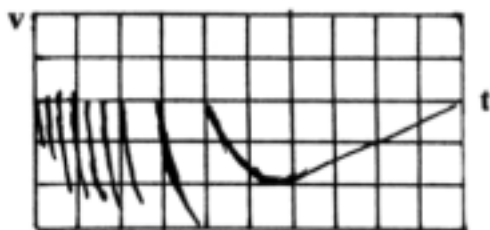
$$U = I \left(L_2 / C_2 \right)^{1/2} = 3130.5V$$

转换中的自谐振频率为

$$f = 1 / \left(2 \left(L_2 C_2 \right)^{1/2} \right) = 7.118kHz$$

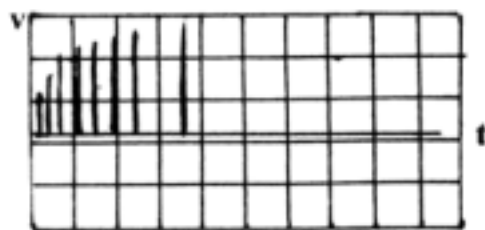
分析表明，开关 S 断开瞬间，可在继电器绕组上产生高频衰减振荡（因绕组本身存在电阻）。电压的幅值非常高，与供电电压相比，后者可以不计，因此，感应出来的高电压将直接出现在开关动静触点的两边。

下图是实测的开关断开过程中的瞬变干扰的形成情况。可见“尖刺”电压一次比一次大，“尖刺”的间隔时间一次比一次长，与分析中提到开关触点距离在逐渐拉大的解释是一致的。



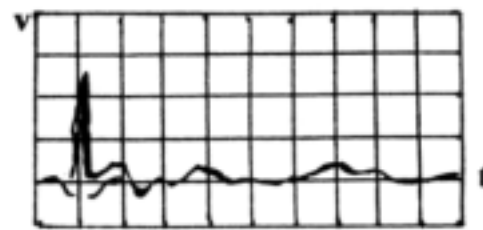
$t=200\mu\text{s}/\text{格}$; $v=2000\text{V}/\text{格}$

(a) 断电瞬间线圈端电压



$t=200\mu\text{s}/\text{格}$; $v=2000\text{V}/\text{格}$

(b) 直流母线上的瞬变电压



$t=0.2\mu\text{s}/\text{格}$; $v=2000\text{V}/\text{格}$

(c) 瞬变电压的展宽

上述瞬变干扰的形成还与被切接的继电器类型有关，下表给出了测试的结果。

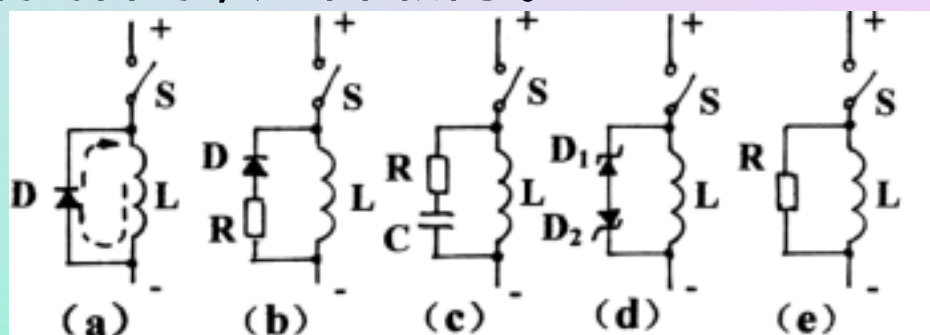
参数	被切换的继电器类型			
	水银湿簧继电器	信号继电器	控制继电器 (5A)	控制继电器 (10A)
尖峰脉冲幅度 (kV)	1 ~ 5	0.5 ~ 3	0.5 ~ 1.8	0.25 ~ 2.5
尖峰脉冲的上升时间 (ns)	< 3	< 3	< 3	< 3
尖峰脉冲的持续时间 (ns)	5 ~ 40	3.5 ~ 32	4 ~ 20	3.5 ~ 22
尖峰脉冲的间隔时间 (ns)	10 ~ 80	7 ~ 65	8 ~ 40	7 ~ 45
尖峰脉冲的重复率 (Hz)	12 ~ 100	15 ~ 143	25 ~ 125	23 ~ 143
每串尖峰脉冲的脉冲数目	8	270	165	130
尖峰脉冲串的长度	0.2	2.2	2	1.7

由于尖峰脉冲串对电网中电子设备的干扰作用是明显的，所以在 IEC61000-4 系列标准中（对应于我国的电磁兼容系列标准 GB/T17626）专门用一个分标准来模拟这种干扰对设备的作用。这一情况反过来又告诉我们，用开关切换继电器、接触器、变压器等电感性负载，产生的尖峰脉冲对同一电网其他用电设备的干扰现象是严重的，电路设计人员绝不能掉以轻心。

3.6.2 开关切换瞬变的抑制

对继电器绕组（电感性负载）的处理

对直流继电器来说，可以在绕组上并联一些电阻、电容和二极管等元件来达到干扰抑制的目的，如下图所示。



对a，二极管近乎理想的顺向导通状态阻止了开关切换瞬间绕组电感对分布电容的充电，避免自谐振的发生。线路中电流表达式为 $I=I_0e^{-t/\tau}$ 。式中 I_0 为继电器绕组的稳态工作电流； τ 为时间常数， $\tau=L/R$ ，L和R分别为绕组本身的电感和电阻。当L很大而R很小时， τ 将很大，这意味线路中电流衰减很慢，故此继电器控制的触点将延时释放。该线路最大优点是产生的瞬变电压最低。

对b，与a不同，在二极管回路中串入了电阻R。就电感能量释放通路来说，它与绕组电阻同处一条串联回路，所以电路b的总电阻比a要大，其结果是电路b的 τ 比a小。故b的触点释放过程将比a快。串联电阻R值要适中，太大了，相当抑制回路开路，对瞬变无抑制作用；太小了，就变得与电路a一样。所以对R的值要通过试验来加以折衷。

对c，并联电容C的存在，是人为地加大了继电器绕组中分布电容对瞬变形成的影响。今假定电容C的值为 $0.5\ \mu\text{F}$ ，且不计串联电阻的存在，则新电路绕组两端可感应出的电压峰值为

$$U = I \times (L_2 / (C + C_2))^{1/2} = 98.7\text{V}$$

可见瞬变干扰的幅度被大大降低了（原先为 3130.5V ）。此外，自谐振频率也将降低为 226Hz 。线路中的附加电阻R将为自谐振提供额外的功率消耗，使振荡经过几周后被很快衰减至零。

对d，在继电器绕组上并联一对背对背联接的TVS管，TVS管的击穿电压要大于继电器绕组工作电压。继电器工作时，TVS管不导通。但当机械开关S切断继电器的绕组电流瞬间，只要绕组上感生的瞬变电压超过TVS管限定电压，TVS管便导通，并把绕组电压箝制在TVS管的限定电压上，阻止了绕组电压的继续升高，亦即阻止了瞬变电压的产生。TVS管对功率的消耗使继电器绕组的能量释放很快得以完成。

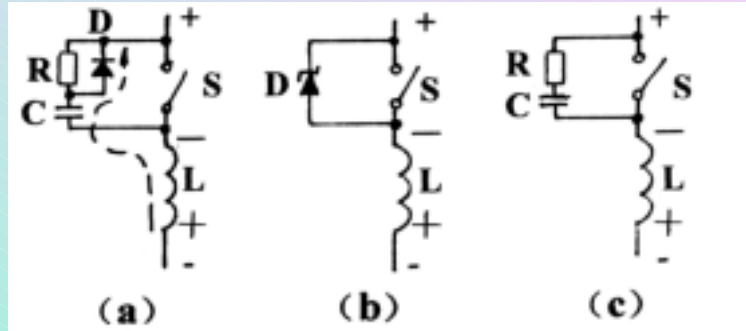
对e，在继电器绕组上并联一个电阻R，此电阻用以消耗瞬变的能量，阻止高瞬变电压的形成。线路e的特点是简单，但在继电器工作时有附加能量消耗。阻值小，附加消耗大，但抑制作用明显；阻值大，消耗小，但抑制作用不明显。

实用中可将a~e的线路进行适当组合，以便对瞬变干扰的抑制更加有利。同时要注意，瞬变抑制元件要尽量靠近继电器绕组，元件引线也要尽可能地短，避免寄生振荡的发生。

上述a~e的线路是针对直流供电线路设计的。对交流线路，因a、b两线路中二极管的单向导电性而不能适用，其余线路仍可适用。

· 对开关触点的处理

除了在继电器绕组上并联电阻、电容和二极管的办法来抑制瞬变干扰的产生外，还通过对开关触点的处理，来达到抑制开关切换瞬变形成的目的，可能采取的方案如下图所示。



对a，开关S断开瞬间，电容C经二极管充电至电源电压，所以触点两端不会拉弧，从而抑制了瞬变干扰的产生。开关重新闭合时，电容C经过电阻R和开关放电，恢复到准备状态。电阻R限制了电容C的放电电流。
对b，TVS管的箝位作用避免了触点断开瞬间在触点两侧电压的增长，从而抑制了瞬变干扰的形成。要注意TVS管的极性，TVS管的击穿电压要大于电源电压最大值。

对c，开关断开时，继电器绕组中能量经R、C支路释放，并将能量消耗在电阻R上，从而抑制瞬变干扰形成。使用时要对R和C的值进行折衷选择。

上述线路原则上也能用到交流线路去，但要注意交流线路的特点。例如，由于二极管的单向导电性，线路a不能使用；对线路b，要使用背对背联接的TVS管。

. 其他

在用机械开关、继电器、接触器接通或断开大功率负载时，若开关的动作时间不能与电网电压保持同步时，会出现很大的电流冲击和电压浪涌，为此，最好采用交流固态继电器（用电压过零型）来控制负载的接通与断开。因为电压过零型交流固态继电器是在电网电压过零的时候接通，而在交流固态继电器电流过零的瞬间断开，从而可以确保线路是在无噪声的情况下操作，使干扰减至最小程度。

3.7 含有电动机设备的电磁骚扰抑制

3.7.1 骚扰产生的原因

电刷式电动机产生的骚扰主要是电动机在换向时产生的火花形成的。当电枢转动时，炭刷将相邻的换向片短路时，就通过炭刷将正参加换向的电枢线圈短接掉，流过短路电流。当换向片转到与炭刷断开的位置时，在炭刷和换向片之间就产生了火花放电。这种由火花放电引起的噪声，其频谱极宽（从中波到甚高频波段内是连续分布的），对无线广播、电视及各种电子设备在很广的范围内造成干扰。

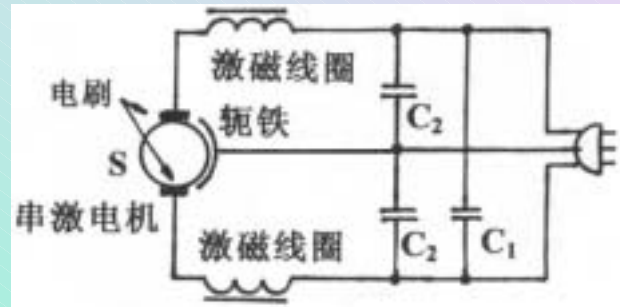
3.7.2 骚扰的抑制

. 抑制方法之一

骚扰抑制可以从电动机本身入手，因为接触部分的接触不良、炭刷的不干净都会产生数倍于正常运转时的骚扰情况。为了减小骚扰，要保持接触部分的接触可靠，开、合动作正常，触头的压力要保持均匀；要保持炭刷和换向器的干净，保证炭刷本身的质量（用软一些和品质纯净一些的材料）和换向器的光洁度；另外，要保持炭刷对换向器有适当的压力（压力稍大一些，有利于降低骚扰的值，但过大的压力会缩短炭刷的寿命和产生一些其他问题）。最后，要使机座的固定可靠，避免机械运转时引起电动机的运转不稳。

抑制方法之二

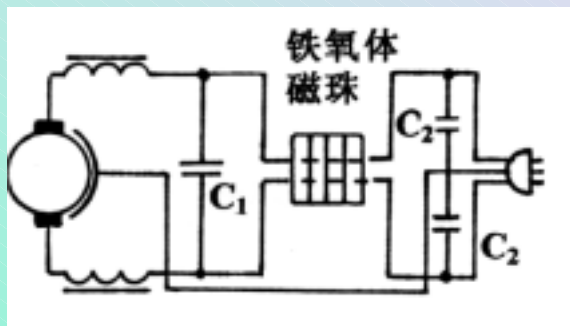
电动机电刷产生的噪声既有共模、又有差模，解决的手段无非是采用电容、电感和接地等。对待共模噪声，电容器可接在电动机的每根引线和地之间；但对差模噪声，电容器应当跨接在电源引线之间。对于由炭刷产生的噪声，通常都是差模的，是由炭刷与换向器触点断开时产生的。



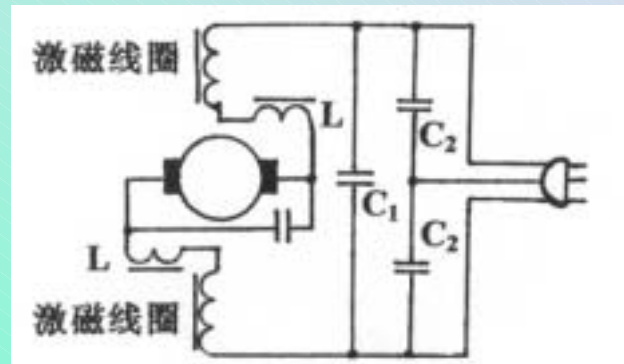
图中是常用的电动机噪声的抑制方案。要使电容器有比较好的滤波效果，它与噪声源之间的连线要尽量地短。在图中C1为电感成分小的电容器，典型值为100nF（通常为几十至几百nF）；C2的典型值为3nF（通常在1~4.7nF之间）。

上述抑制措施中的C2最好能采用穿心电容，它对抑制甚高频段的干扰有较好效果。但也与它的安装位置有很大关系，穿心电容的接地外壳应与电动机座或金属外壳作最短的联接；同时还要保证穿心电容的输入与输出线之间的电磁耦合要尽可能地小。

在甚高频下，若要进一步降低电动机的电磁噪声，除了加电容之外，还可插入一个铁氧体的磁珠，这样可以提高几个dB的骚扰抑制效果，见下图所示。



减小噪声的另一个办法是在电刷上串联一个电感。电感的作用是防止炭刷在通过换向器的间隙时使流进炭刷的电流产生突变，电感量大约为 $10 \sim 25 \mu\text{H}$ 。串联的电感与旁路到地的电容合在一起可以构成一个低通滤波器，这可以增强单个电感和电容的滤波效果，对抑制传导噪声很有好处，使它有更宽的滤波频带及更大的滤波效果。下图给出了这种情况，图中 C_3 （并联在炭刷两端）可以给骚扰源提供一个低阻抗通路， C_3 的电容量为 1nF 左右。



接地对噪声抑制也很重要，如果接地阻抗过大就起不到良好的噪声旁路作用。

若用电动机外壳做接地端子时，壳上的油漆必须去掉，以便使导线能良好地与地接触，单依靠连接螺钉的4~5牙螺纹来连接不是一个好办法。

对辐射噪声的抑制，主要是通过屏蔽来实现的。