

Power MOSFET IC的結構與電氣特性(中)

高弘毅

表3是MOSFET IC的電氣特性一覽。接著要根據表3記載的各項目，依序介紹它的溫度依存性與設計上的注意事項。

項目	符號	規格			測試條件	單位	溫度依存性	設計重點
		min.	typ.	max.				
drain與source之間破壞電壓	$V_{(BR)DSS}$	60	-	-	$I_D=10mA, V_{GS}=0$	V	●	與ON阻抗有關
drain遮斷電流	I_{DSS}	-	-	10	$V_{DS}=60V, V_{GS}=0$	μA	●	溫度依存性極大損失性卻較低
gate遮斷電流	I_{GSS}	-	-	± 0.1	$V_{DS}=60V, V_{GS}=\pm 20V$	μA	-	內建保護二極體type只有數nA~ μA ，保證值為 $\pm \mu A$
gate與source之遮斷電壓	$V_{GS(off)}$ 或是 V_{th}	1	-	2.5	$I_D=1mA, V_{GS}=10V$	V	○	影響switching時的噪訊、時間tr,tf
順向傳達 admittance	$ Y_{fs} $	55	90	-	$I_D=45mA, V_{GS}=10V$	S	○	
drain與source之間ON阻抗1	$R_{DS(on)1}$	-	4.3	5.5	$I_D=45mA, V_{GS}=10V$	m Ω	●	決定ON損失重要參數，需
drain與source之間ON阻抗2	$R_{DS(on)2}$	-	6	9	$I_D=45mA, V_{GS}=4V$	m Ω	●	注意隨著溫度呈曲線性上升
								有 V_{ds} 依存

輸入容量	C_{iss}	-	9770	-	$V_{GS}=0$ $V_{DS}=10V$ $f=1MHz$	pF	-	性，它是類比動作時驅動損失的指標
輸出容量	C_{oss}	-	1340	-		pF	-	有 V_{ds} 依存性，輕負載時影響下降時間 t_f
逆傳達容量	C_{rss}	-	470	-		pF	-	有 V_{ds} 依存性，左右switching時間 t_f, t_r
總gate charge量	Q_g	-	180	-	$V_{DD}=50V$ $V_{GS}=10V$ $I_D=85V$	nC	-	決定驅動損失特性，對gate驅動電壓依存性極大
gate與source之charge量	Q_{gs}	-	32	-		nC	-	
drain與gate之charge量	Q_{gd}	-	36	-		nC	-	決定switching時間 t_r, t_f 的特性，對電源電壓 V_{DD} 有依存性
turn ON延遲時間	$t_{a(on)}$	-	53	-	$V_{GS}=10V$ $I_D=45V$ $R_L=0.67\Omega$ $R_g=50\Omega$	ns	-	利用 Q_{gd}, R_g 與gate驅動電壓決定，左右inverter用途的turn ON損
上升時間	t_r	-	320	-				
turn OFF延遲時間	$t_{a(off)}$	-	700	-		ns	-	利用 Q_{gd}, R_g 與 V_{th} 決定，左右switching OFF時的surge電壓(噪訊)
下降時間	t_f	-	380	-				
二極體順向電壓	V_{DF}	-	1	-	$I_F=85A, V_{GS}=0$	V	○	利用正偏壓施加於 V_{GS} ，變成與ON阻抗相同特性
二極體逆復原時間	t_{rr}	-	70	-	$I_F=85A, V_{GS}=0$ $di/dt=50A/\mu s$	ns	●	為降低短路電流與噪訊，需抑制 di/dt

表3 Power MOSFET的電氣特性(2SK3418, $T_A=25^{\circ}\text{C}$, ○:表示負溫度係數, ●:表示正溫度係數)a. drain與source之間的破壞電壓 $V_{(BR)DSS}$

本項目為保證 V_{DSS} 特性，因此以 $V_{GS}=0$ 測試電流 I_D 進行測試。雖然規範 I_D 的方法可分為對drain與source之間施加電壓，與導通電流進行breakdown兩種，不過通常都是採用規定 $V_{(BR)DSS}$ 方式。

b. gate與source之間的破壞電壓 $V_{(BR)DSS}$

本項目是規範插於gate與source之間，可防止靜電破壞保護用二極體元件特性，換句話說無保護用二極體元件的場合，不可以使用curve tracer進行檢測。

此外已經breakdown的點就成為破壞電壓，亦即gate損壞品。值得一提的是本項目對電路具有關鍵性影響，因此使用上若有任何疏失都會造成嚴重的後果，所以事前的檢討作業非常重要。

c. drain遮斷電流(漏電電流) I_{DSS}

它是指drain與source之間的直流漏電電流。有關本項目的測試條件，除了規定 V_{DS} 之外還要求 $V_{GS}=0$ ， I_{DSS} 會隨著溫升非常敏感的增加，則是本項目的另一特徵。

圖11是HAT2165H的 $I_{DSS} - T_{ch}$ 溫度依存特性，由圖可知假設將 $T_{ch}=25^{\circ}\text{C}$ (20nA)當基準， 100°C 時， I_{DSS} 大約增加二位數(1.5 μA)； $T_{ch}=150^{\circ}\text{C}_{max}$ 時則增加三位數。由於 I_{DSS} 造成的損失 $P_{d(off)}(=V_{DS} \times I_{DSS})$ 比一般ON阻抗的動作損失小，因此使用上可以忽略。假設 $T_{ch}=150^{\circ}\text{C}$ ， $I_{DSS}=100\mu\text{A}_{max}$ ，電源電壓 $V_{DD}=24\text{V}$ ，它的損失 $P_{d(off)}=2.4\text{mW}$ 相當小，高溫使用環境若有冷卻風扇強制散熱的話，一般而言還不會構成問題。類似汽車電機等高溫使用環境，通常廠商會提供該元件高溫時的 I_{DSS} 規格值；此外 I_{DSS} 會隨著測試電壓 V_{DS} 與 V_{GS} 的偏壓(bias)條件不斷改變，因此使用上必需特別謹慎。

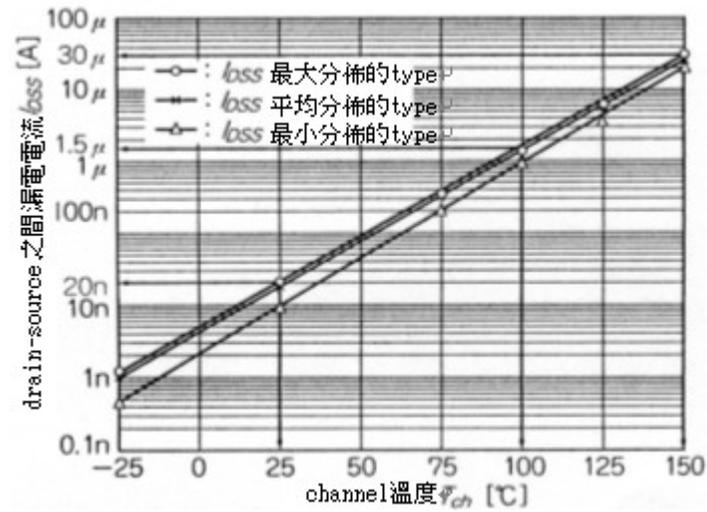


圖11 drain-source之間漏電流 I_{DSS} 與channel溫度 T_{ch} 的溫度依存性(HAT2165H/LFPAK, $V_{DSS}=30V$, $R_{DS(on)}=2.5m\Omega$)

d.gate-source之間的遮斷電壓 V_{th}

它是指功率MOSFET開始傳導時的gate峰值電壓，一般又稱為 $V_{GS(off)}$ 。

圖12是 $V_{GS(off)}$ - T_{ch} 溫度特性，如圖所示 V_{th} 具有負的溫度特性，它的溫度係數大約是 $-5m \sim -7mV/°C$ ，不過該值與實際元件略有差異。

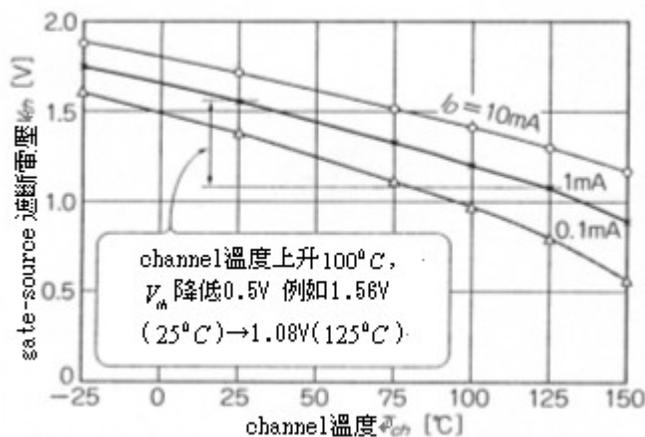


圖12 gate-source遮斷電壓 V_{th} 與channel溫度 T_{ch} 的溫度特性(HAT2165/LFPAK, $V_{DSS}=30\text{V}$, $R_{DS(on)}=2.5\text{m}\Omega$)

e.順向傳達admittance $|Y_{fs}|$

$|Y_{fs}|$ 表示負的溫度特性，它相當於雙極電晶體(bipolar transistor)的電流增幅率 h_{fe} ，它與相互conductance g_m 屬於相同項目，因此一般都是使用 g_m 符號表示。

技術資料記載的 $|Y_{fs}|$ 以是 $|Y_{fs}| = \Delta I_d / \Delta V_{gs}$ 方式加以規範，也就是說 $|Y_{fs}|$ 是指相對於輸入gate電壓 V_{gs} 的變化，它是drain電流 I_d 的變化率。

有關測試條件是在所謂的輸出靜特性五極管特性，($V_{DS} > V_{GS} - V_{th}$)範圍內規範電流 I_D ，該領域的drain電流 I_D 可用式(1)表示:

$$I_D = 1/2 \beta_o W/L (V_{GS} - V_{th})^2 \text{-----(1)}$$

g_m 可用下式表示:

$$g_m = \Delta I_d / \Delta V_{gs} = \beta_o W/L (V_{GS} - V_{th}) \text{-----(2)}$$

$$\beta_0 = \mu \epsilon_{\text{ox}} / T_{\text{ox}}$$

μ :silicon表面的電子移動度。

T_{ox} :gate氧化膜。

ϵ_{ox} :silicon(SiO_2)的誘電率。

L :channel的長度。

W :channel的寬度。

雖然 $|Y_{fs}|$ 是類比增幅動作上重要參數之一，不過實際選擇元件時要求switching動作特性的場合，卻經常忽略 $|Y_{fs}|$ 而用其它特性項目，反而以類似 $V_{GS}-V_{DS(on)}$ 或是輸出靜特性代用。

f .輸入容量 C_{iss} ，輸出容量 C_{oss} ，逆傳達容量 C_{rss}

輸入容量 C_{iss} 、輸出容量 C_{oss} 、逆傳達容量 C_{rss} ，與圖10的功率MOSFET IC的等價電路，以及關鍵性參數中的公式有密切的關連性，這些特性則同時還與技術資料中，經常出現的drain-source電壓 V_D 有依存性(互動關係)，由此可知它是決定高頻特性非常重要的參數。

功率MOSFET IC的接地遮斷頻率 f_c (電壓等化降低3dB的頻率)，可用下式求得近似值:

$$f_c \approx \frac{1}{2\pi \times R_g \times \{C_{gs} + (1 - A_0) \times C_{gd}\}} \quad \text{----- (3)}$$

A_0 :低頻領域的電壓等化。

R_g :gate的串聯阻抗。

真性功率MOSFET IC遮斷頻率是用相互conductance g_m ，與輸入容量 C_{iss} 兩者的比定義，這對一般MOSFET而言等於是數GHz程度，不過元件卻受到gate的寄生阻抗與輸入容量的限制，因此實際不可能出現上述現象。

雖然橫型結構的 C_{gd} 比 C_{gs} 小到幾乎可以完全忽略的程度，不過縱型結構的 C_{gd} 卻非常大，因此成爲低頻領域的電壓等化的關數。在高頻高等化增幅電路，若是縱型結構的話，由於歸返容量 C_{gd} 的影響非常大，所以橫型結構的頻率特性比縱型結構優秀。

MOSFET IC的靜特性

a.輸出靜特性($V_{DS} - I_D$)

500V高耐壓MOSFET與相同電壓驅動元件IGBT比較時，雖然前者在低電流領域有所謂的低損失特性，不過超過大電流領域，由於ON阻抗的影響ON電壓會變大，也就是說大電流領域50kHz以下，低頻動作的應用設備使用IGBT反而比較有利。

b.ON阻抗 $R_{DS(on)}$ 耐壓 V_{DSS} 的關係

圖13是耐壓 $V_{DSS}=20\sim 100V$ 額定元件與ON阻抗 $R_{DS(on)}$ 的關係。決定元件的耐壓程度時，通常會針對電路的動作條件，亦即電源電壓 V_{DD} 與switching OFF時產生的surge $V_{DS(peak)}$ ，取它的80% margin作上限。此外 V_{DS} 對溫度具有正的溫度特性，所以必需將最低使用溫度，等環境因素也一併列入考慮，然而如此一來臨界(margin)上限會變高，ON阻抗則大幅增加，正常損失也隨著上升，所幸的是最近出現可以減緩margin降低損失的對策方案，因此附avalanche耐量保證的元件，已經正式進入商品化階段。負載變動時或是abnormal時會發生surge電壓，drain與source之間有可能被施加超過 V_{DSS} 額定電壓的場合，建議讀者盡量選用附avalanche耐量保證的元件。

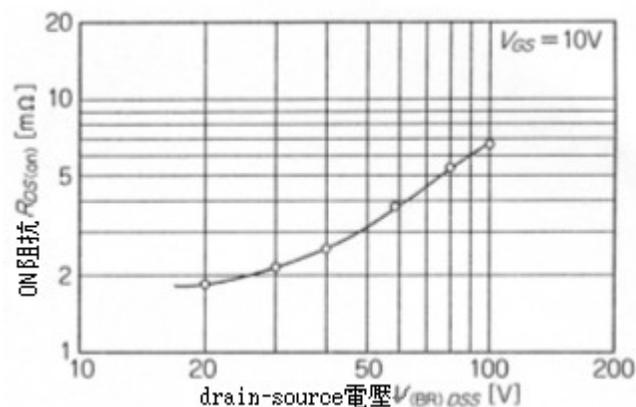


圖13 drain-source ON阻抗 $R_{ds(on)}$ 與drain-source耐壓 V_{DSS} 的關係

c.飽和電壓 $V_{DS(on)}[=I_d R_{DS(on)}]$ 的gate驅動電壓依存性

圖14是2SK3418的 $V_{DS(on)}-V_{GS}$ 特性，它是設計上針對預定的動作電流 I_d ，因此必需施加幾V的gate驅動電壓，才能變成飽和電壓 $V_{DS(osat)}$ (ON阻抗領域)，它也是設計上常用的特性curve。

最近幾年由於gate氧化膜層的薄膜化，因此驅動動作電壓只有10V，4V，2.5V，甚至1.8V的Power MOSFET元件已經陸續進入商品化階段。

至於如何決定驅動元件的電壓，則必需根據應用設備的實際情況作整體考量。例子switching與馬達驅動等應用的場合，基於EMI問題一般會選擇， $V_{th}=3\sim 4V$ 、10V以下的驅動元件，或是根據gate驅動IC、LSI的技術資料作選擇。耐壓低於60V的低耐壓元件基於取得容易等考量，一般是採用邏輯Level驅動元件。

邏輯Level驅動type的 V_{th} 介於1.5V~2V之間，若是2.5V的驅動元件， V_{th} 特性只有0.8V~1.2V左右。雖然邏輯Level驅動元件廣被使用，不過若有噪訊耐量與負載短路破壞耐量等顧慮時，建議讀者改用10V等級的驅動元件。

以往由於汽車電機與switching電源的一次端switch，以及二次端同整流元件的應用，形成10V與4V兩大陣營，不過最近幾年兩者有整合成單一type的趨勢。

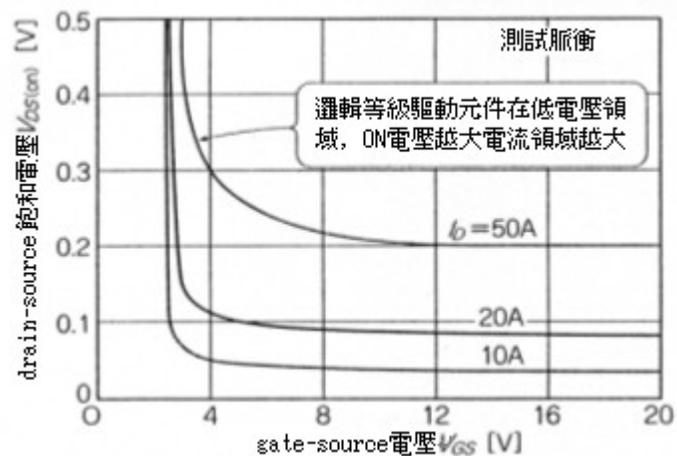


圖14 drain-source飽和電壓 $V_{DS(on)}$ 與gate-source電壓 V_{GS} 特性(2SK3418)

d.ON阻抗 $R_{DS(on)}$ 的溫度特性

圖15是ON阻抗 $R_{DS(on)}$ 的溫度依存特性。Power MOSFET的ON阻抗具有正的溫度特性，假設150°C的channel額定溫度 T_{chmax} 與25°C室溫的比率為 α ，耐壓低於100V的元件， α 大約是1.7~1.8倍；耐壓大於500V的元件， α 大約是2.4~2.5倍。

此處需注意的是 $R_{DS(on)}$ 的上升，並非直線性而是呈曲線狀。假設周圍溫度 $T_A = 100^\circ\text{C}$ 時，Power MOSFET的動作channel溫度計算結果 $T_{ch} = 130^\circ\text{C}$ ，當周圍溫度上升 20°C 時。由此可知channel溫度 T_{ch} 單純上升 20°C ，並不表示 $T_{ch} = 150^\circ\text{C}$ ，實際上可能超過 150°C 。因此汽車電機等高溫環境用途，散熱設計時必需將ON阻抗的溫度特性也列入考慮。

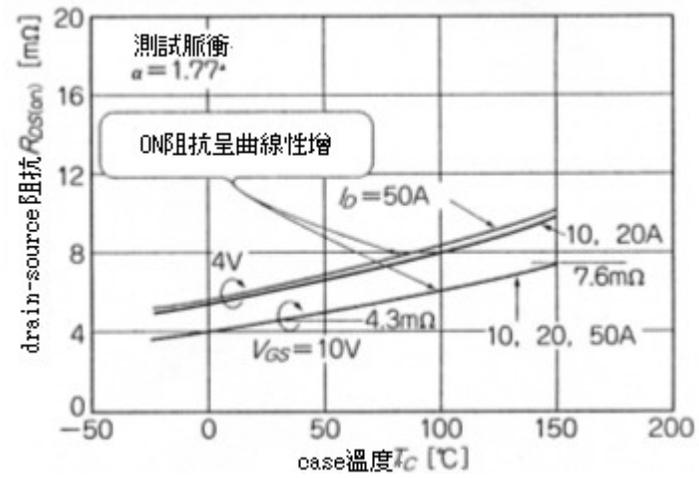


圖15 drain與source之間的ON阻抗 $R_{DS(on)}$ 與case溫度 T_c 的特性(2SK3418)

▲ TOP

本文相關連結

■ Power MOSFET IC的結構與電氣特性（上）

本文內容（包括圖片）非經同意不得轉載（除有另行約定外）
EEdesign 擁有內文著作權，但文責由作者自行負責，不代表本網站立場。

【TOP】 【關閉視窗】 【回上一頁】 【回首頁】