

特性阻抗信息(一)

-----Tom-yang(整理)

对于电路板的高频阻抗控制,对于许多客户而言应不陌生,但就特性阻抗是如何设计而来?或者特性阻抗在线路设计时有何限制?甚至高频特性阻抗传输线又应设计多长才能达到最好的传输匹配环境?等多方面的问题于后续将会有更多对技术发表。

今就电子学的领域出发解译影响高频特性阻抗品质“谐振(resonance)”。

所谓的谐振意指可发生于任一物理系统中,只要该系统具有相对形式之贮能零件。当贮存于这些零件中之能量作相互交换时,就不需再自能源取得额外之能量,而将有谐振存在。

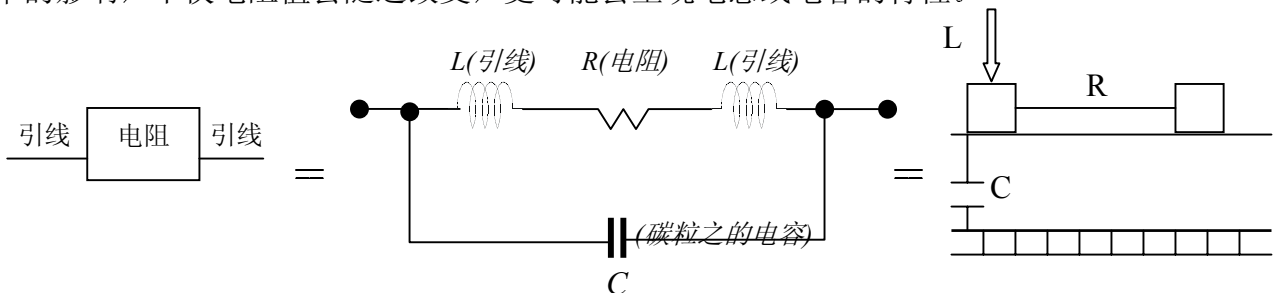
我们都知道,当驾驶一前轮不平衡之车辆时,在某些特定速率下,不平衡的轮子之振动率,等于前端悬吊者之自然谐振频率,则存在在一系统中之弹簧及质量中之能量,可彼此互作交换,导致一大的振动及方向盘之移动。这些情形,司机常见到之。

在此次中,我们将讨论在电路中之谐振特性及一些应用。电路中之谐振,要求电抗量必须能互相抵销。在一串联 RLC 电路中,此需电抗性电压降抵消;在一并联 RLC 电路中,则需电抗性电流互相抵消。

一串联电路的阻抗,为电阻值及电抗值之向量和。在一串联 RLC 电路中,将有一频率,在该频率下,可使其电感抗及电容抗相等。此频率称为谐振频率,可使电抗值互相抵销,导致净电抗值为 0。在谐振频率(f_0), $|X_L|=|X_C|$ 。

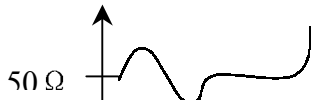
其中所言的 RLC 电路即指电阻、电感、电容组件所组合而成的电子回路,所以了解何为特性阻抗之前,甚至何谓谐振频率应先就其材料特性加以了解。

就电阻而言:电阻器(resistor)在高频电路中应用甚广,但是一般对电阻特性的了解,仍多局限于电阻在直流电路中,所呈现的阻尼特性。实际上,电阻在高频电路中,因受信号频率的影响,不仅电阻值会随之改变,更可能会呈现电感或电容的特性。



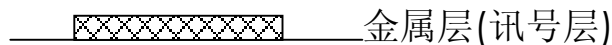
如图所示电阻器在高频时的等效电路, R 为电阻器的电阻值, L 为其两端引线的电感, C 为存在于电阻器内,所有杂散电容的总和。杂散电容形成的原因,随电阻器结构的不同而异,以碳粒合成电阻(carbon composite resistor)为例,由于其结构为以微小碳粒压合而成,故在各碳粒之间都存有电容。此即为等效电路中,杂散电容 C 的来源之一。由此可以推知碳粒合成电阻的高频特性甚差。

另外就 TDR 测量空板上的传输线而言亦可依上述的方式解译,其中上述所提 L 的效应来自电阻的两端引线,同理推验可知,TDR 所使用探棒的测头如接于导通孔时即产生传输路径,此输入信道愈长则 L 效应相对愈大,此现象将如同业先前所提的测阻抗泥效应亦指目前 TDR 在测试时所看到前端振荡效应。该效应对于愈短距离的传输线而言,将会造成观察的困难。



就电容器而言：电容器对基本结构，是以两片金属平板，中间隔以绝缘介质而成的组件，该组件在电路设计大都用作高频旁路或交连电容如与电感器结合，则可设计为滤波电路或为调谐电路，但一般对高频电路设计者来说其设计使用的电容器，往往不一定是选择最适合的，常以取得方便为主做为考虑，所以往往高频讯号传输过程将因电容器所造成的谐振点不同而使阻抗值偏差，所以电容器在设计时即应慎重考虑其品质。

另就空板电路板的结构，且以目前多层板的结构而言，往往层与层之间的结构形同为电容器的结构如图。



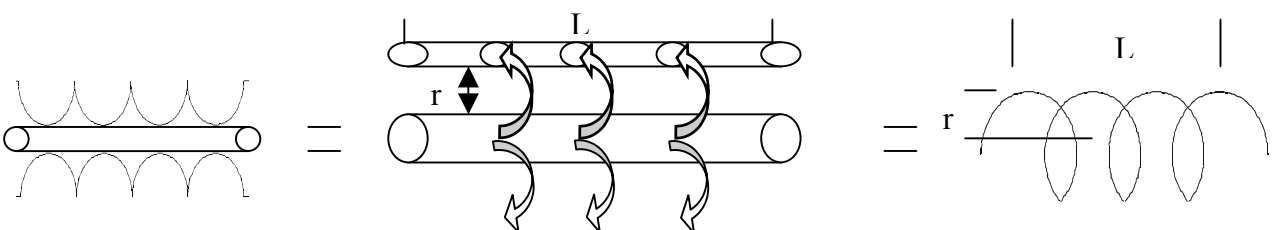
所以就电容器而言有一品质因子 Q 其公式为 $Q = 1/DF$ (Dissipation factor 散逸因子) 当 DF 值愈小时即 Q 值愈大，所以就真正的电容器或电路板的层与层之间的结构而言，讯号传输过程的能量损失愈小则品质愈佳。

所以就板材材料而言，在单体材料时即应做电容值测试甚至于材料后加工后，亦应做电容值测试，因在压合后每平方单位面积上的流胶分布将因温度，压力而异于原始材料结构因为材料于加工后其特性会有所差异，再者就电路板厂制程的一铜制程而言，在做电化学铜时因电镀的效应关系，所以往往在该铜层之中会有缝隙，而该缝隙或漏洞将同前叙所言，电阻组件中碳粒之间都存有电容，意指铜层中的漏洞将产生额外的杂散电容，如此将导致以后谐振频率中所需的 $|XC|$ 不易控制，最后终将导致特性阻抗的无法精确控制，因此一铜的制程将不只影响到二铜的结果而已。所以在预估阶段的特性阻抗时往往无法有效掌控压合后真正的介电常数。

就电感器而言，电感器(inductor)多以导线绕制而成，导线在绕成线圈后，其所呈现的电感量，都比同样长度的导线为大。使得线圈电感量增加的原因，在于线圈每匝所产生的磁通量，都能通过相邻各匝，进而形成较强的磁场所致。因此，任何能加强磁场的方法，都能使电感量增加。电感量的大小，与线圈的形状有关。

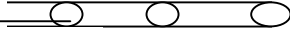
电感器在高频电路中，是为常用组件之一，诸如谐振、滤波、相移以及延时等电路，都必须应用电感器。

如上述所言今为就电路设计者而言应考虑在设计高频讯号传输环境时此参数即因甚重考虑。因如前之所述在谐振率(f_0)时 $|XL| = |XC|$ 此时的匹配阻抗将达最完美状态。但就一条高频的传输线而言本身的自感量尚不及 $1nH$ 所含的电感量不多，此将如何增加磁通量将是一大困难。传输线上并无增加磁通量的装置，因此如要解决下列问题应如何进行呢？简单只要在主要改传输线的二旁加入并行的传输线并控制彼此之间的间距即可，因为诸如此类对设计此方法可有效加强电感量于电路中，如 RAMBUS 线路如下图



串联电感量，磁束相助

计算公式为 $L = \frac{r^2 N^2}{22.91 + 25.4r}$



r =线圈的半径，cm N =线圈匝数

L =线圈的长度，cm

当一电感量增加时再控制所需的 $|X_L|$ 的量，即可与 $|X_C|$ 平衡达到谐振频率。如此，对谐振的问题将可有效控制，进而达到高品质的高频传输线路。你可试着思考如果 RAMBUS 传输线二旁的地线或一些在试片上曾加入的仿真线于二边的传输线，今如去掉仿真线就最后的特性阻抗将又如何？

最后就影响阻抗特性的基本三要素 R.L.C 简介如上，如后续有更新的资料将另补叙，在一回的说明里将提出何谓谐振(resonance)请待续。

特性阻抗信息(二)

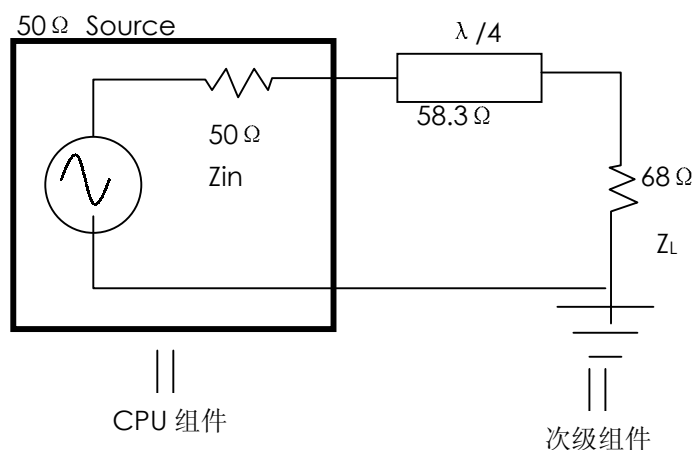
在特性阻抗信息(一)中已提及特性阻抗的基本组件 R.L.C 今将就 R.L.C 在高频时，所衍生出来的串联谐振特性说明如下；但在此之前就高频电路板设计者首先要先决定多少的匹配阻抗值，适用于高频主动组件与被动组件之间的传输线阻抗，其必备已知的条件如下：

1. 主动组件的输出阻抗(Output Impedance)
2. 被动组件的输入阻抗(Input Impedance)

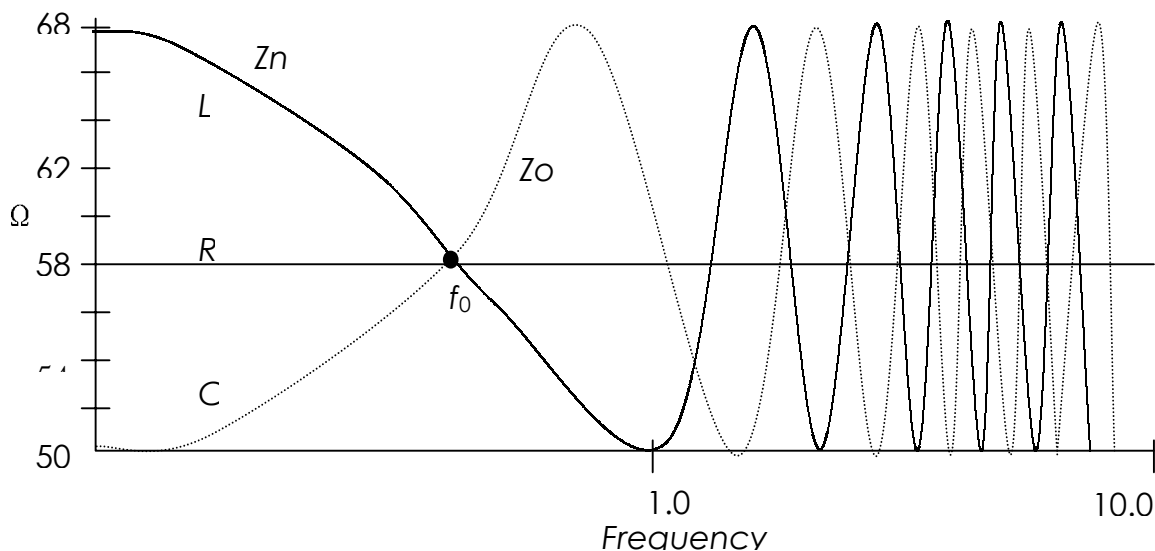
说明：已知主动组件的输出阻抗为 $50\ \Omega$ ，及希望与已知被动组件的输入阻抗为 $68\ \Omega$ ，如此即可主义出传输线的阻抗匹配值将为 $58.31\ \Omega$ ，公式为：

$$Z_0 = \sqrt{Z_{in} \times Z_L} \quad (1-1)$$

$$Z_0 = \sqrt{50 \times 68} = \sqrt{3400} = 58.31\ \Omega$$



如 1-1 公式算出匹配的传输线阻抗，将为 $58.3\ \Omega$ 若转换成频率对阻抗的曲线图则如下所示。



由上述所言可知在谐振频率时(f_0)其阻抗刚巧等于电路之总电阻值,因此时可使电感抗与电容抗相等,并使电抗值抵销此时的频率即为谐振频率。

$$\text{在 } f_0=Z=R_T$$

在较 f_0 为低之频率时,电容抗大于电感抗。故电路之总阻抗是电阻值与净电抗值之相量和。明显地,工作频率较谐振频率愈低,则净电抗值愈大,总阻抗值亦愈大。且阻抗的落后之相位角亦愈大,简言之,对低于谐振频率之频率的串联 RLC 的电路将呈电容性。

在较 f_0 为高之频率时,电感抗大于电容抗。阻抗为电阻值及净电感抗之相量和。频率较谐振频率愈高时,电路变为更具电感性。阻抗之导前的相位角亦愈大;总阻抗值亦愈大。我们综合上述诸效应如下:

$$f < f_0: \quad Z_T = R - j(X_C - X_L) \quad \left| \begin{array}{l} \theta \\ \theta = \tan^{-1} \frac{X_C - X_L}{R} \end{array} \right.$$

R

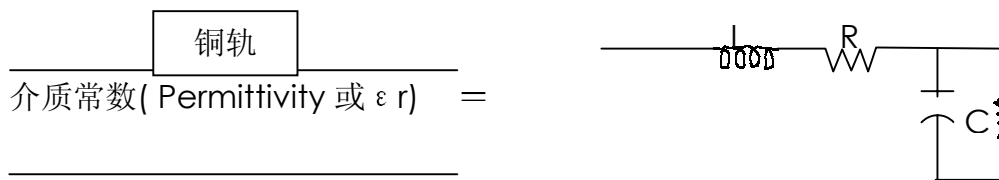
$$f < f_0: \quad Z_T = R \quad \left| \begin{array}{l} 0^\circ \\ \theta = \tan^{-1} \frac{X_L - X_C}{R} \end{array} \right.$$

$$f > f_0: \quad Z_T = R + j(X_L - X_C) \quad \left| \begin{array}{l} \theta \\ \theta = \tan^{-1} \frac{X_L - X_C}{R} \end{array} \right.$$

R

因此如上说明后可得知,传输线的特性阻抗值将来自谐振频率点(f_0)的位置而定,而该位置则影响来自容抗及感抗的含量而定。

电路设计者另要对高频传输线在高频讯号传输时的传输介质做选择,因就传输线的等效电路图而言将如下所示:



由前述得知当电容的容抗及电感的感抗不相等时,即会使传输线的阻抗特色呈现电容或电感效应,其中电容效应尤为剧烈因此如能调整电容参数即能控制介质常数的稳定将进而可调整谐振点(f_0)及得到最后传输线上的匹配阻抗值,因此就材料内的电容参数阻计算公式如下:

$$C = \epsilon r \times 8.85 \times 10^{-12} \text{ F/m}$$

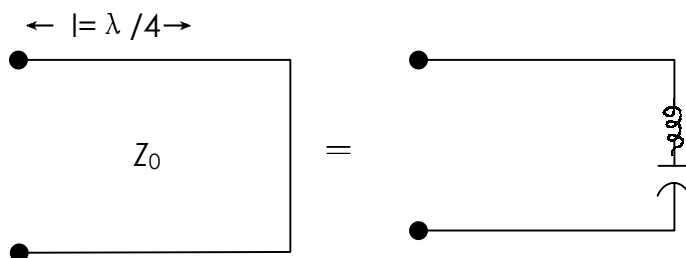
条件 $\epsilon_r=4.3$ 则

$$C=4.3 \times 8.85 \times 10^{-12} \text{ F/m} \\ =38\text{PF}$$

其中上述公式 $8.85 \times 10^{-12} \text{ F/m}$ 为自然界的空气介质常数, F 则为电容的容量单位法拉

- 9 电路设计者对于未来传输线上的传输线长度亦要做考虑, 因不同的传输频率及不同的传输介质, 将影响传输线的长度, 举例说明。

EX: 设计一串联谐振的回路线路在 50Ω 的同轴电缆线其介质为 PTFE 材料, 其传输频率为 402MHz 。



条件: $Z_0=50 \Omega$, $\epsilon_r=2.10$ (PTFE 介质常数)

$$\text{公式: } \lambda_g = \frac{c}{f \sqrt{\epsilon_r}} = \frac{3 \times 10^8 \text{ m/s}}{402 \times 10^6 \text{ /s} \sqrt{2.10}} \\ =0.5149 \text{ m} = 20.27 \text{ in}$$

$$\lambda_g / 4 = 0.5149 \text{ m} / 4 = 0.1287 \text{ m} = 5.07 \text{ in}$$

其中公式中 λ_g 为导体内的波长长度 $f \cdot c$ 为光速空气介质的传播值因此就该传输频率其最短的传输线长度应为 5.07 inch 。