

# 印刷電路板設計 在真實世界裡的 EMI 控制

## PCB Design for Real-World EMI Control

*By Bruce R. Archambeault*

Dr. Archambeault 為 IBM 之資深 EMI 工程師，在 EMI 之分析上有非常深入之研究。我曾於 2002 年初參加過其於馬里蘭大學開辦之一短期課程，受益良多。同年 8 月間於 IEEE 研討會尋得並購買本書，特將之整理編譯以與大家分享。

Bruce 上課之費用極為高昂，但確有其價值。我參加過其課程後曾與其聯繫希望能促成其至台北開課，惜因時間、費用等因素未能實現，殊為可惜。但花些時間研讀其著作，相信也可讓大家獲益不少。

本書內容闡述許多 EMI 之基本觀念，對於 EMI 工程師是很好的教科書。同時對於相關之產品設計工程師，如電子、Layout、機構工程師，也是建立正確 EMI 觀念之教材。畢竟，好的 EMI 產品設計是要各部分配合的。閱讀本書可以知道要如何做好 EMI 設計，更重要的是知道其原理為何，讓你不僅可以知其然，更知其所以然。

張蘭光

## 目錄

第一章 印刷電路板之 EMI/EMC 設計簡介 .....	3	第四章 接地之謎思 The Ground Myth .....	25
第一節 EMI/EMC 介紹 .....	3	第一節 『地』這個名詞是怎麼來的? .....	25
第二節 EMI 干擾源 .....	4	第二節 當我們說『Ground 地』時是什麼意思? .....	27
第三節 電感 Inductance .....	5	第三節 『地』並不是一個電流槽(Current Sink) .....	32
第四節 接地 Ground .....	5	第四節 參考點策略 .....	32
第五節 屏蔽 Shielding .....	5	第五節 散熱器與 PC 板之連接 .....	33
第六節 結論 .....	6	第六節 PCB 參考與機殼參考之連接 .....	37
第二章 EMC 基本觀念 .....	7	第七節 結論 .....	38
第一節 介紹 .....	7	第五章 迴返電流設計 .....	39
第二節 耦合作用之發生機制 Coupling Mechanisms .....	7	第一節 介紹 .....	39
第三節 信號頻譜 Signal Spectra .....	9	第二節 分開的參考平面 .....	40
第四節 諧振效應 Resonance Effects .....	11	第三節 線路佈線變更參考平面 .....	43
第五節 潛在的干擾源頭 .....	13	第四節 主機板以及附加卡 .....	46
第六節 必要信號之內涵 .....	14	第五節 結論 .....	47
第七節 總結 .....	14	第六章 控制 EMI 源頭 - 意圖之信號 .....	48
第三章 電感是什麼? .....	15	第一節 介紹 .....	48
第一節 介紹 .....	15		
第二節 電磁感應 Electromagnetic Induction .....	15		
第三節 互感 .....	16		
第四節 自感 Self-Inductance .....	17		
第五節 區域電感 Partial Inductance .....	22		
第六節 結論 .....	24		

未完待續

## 第一章 印刷電路板之 EMI/EMC 設計簡介

### 第一節 EMI/EMC 介紹

電磁干擾(EMI)與電磁相容(EMC)最初是在 1940 及 1950 年代變成關切之議題，大多是因為馬達之雜訊，經由電源線之傳導影響到其他敏感之器材。在此一時期，一直到 1960 年代，EMI/EMC 主要是在軍事上之考量，確保器材之電磁相容性。在一些意外事件中，如雷達之輻射造成武器之意外啓動，或 EMI 造成導航系統之故障，所以，軍事上首先關注到如飛機或船艦上之武器系統之問題。

到了 70 及 80 年電腦科技發展，來自電腦器材之干擾對廣播電視機及無線電接收造成嚴重之問題。美國政府因而對這些工業產品採行 EMI 之規範。美國聯邦通訊委員會(FCC)發布了一系列之法規，以規範電腦器材之干擾強度，並定義了量測之方法。同樣的，歐洲及其他地區之政府也開始限制電腦產品產生之干擾。在此一時期，EMI/EMC 之控制只侷限在電腦、週邊器材、以及電腦通訊產品。

在 1990 年代，在 EMI/EMC 上之規範擴大了很多；事實上，許多國家之輸入管制都將 EMI/EMC 規範加了進去。所有器材之相容性，以及在整體環境中這些器材都能夠和諧的共同存在。干擾、對外界干擾之耐受、對靜電放電之承受能力等，不論是經由輻射或傳導之媒介，都要受到控制。此控制也不再侷限在電腦產品。現在任何可能產生 EMI 干擾之產品，或是可能被他種電氣器材干擾之產品，都需要小心地進行測試。以前不需要 EMI/EMC 控制的產品現在都必須要符合管制之規範，如洗碗機、錄影機、工業器材、以及大部分之電子器材。

當商用產品進行了嚴格的 EMI/EMC 管制之時，軍事產品也沒有放鬆其 EMI/EMC 要求。事實上，由於更高度之自動化及更快之處理速度，軍規之 EMI/EMC 控制以成爲所有軍規要求中之一項重要部分。

對不同的人而言，EMI/EMC 控制代表著不同的涵義。對商業應用言，如錄影機、個人電腦、電視機等，其管制規範較之軍規/TEMPEST 標準要鬆一些，但是。其還是有一定之困難度。商用產品較鬆標準的結果是，設計人員常被要求要降低干擾及耐受特性，以因應降低生產成本之目的。在 EMI/EMC 設計上之取捨很清楚，但對於是否絕對需要某些 EMI/EMC 元件就沒有那麼清楚了。傳統上，EMI/EMC 工程師使用以往之經驗、公式、材料手冊上之圖表，來從事產品設計之各個階段。在大學或是任何機構裡，很少有高品質之 EMI/EMC 工程師等級之訓練，許多在此領域工作之工程師，會發現到這種傳統之方法會越來越不適用了。

軍事，太空，以及其他因安全原因必須控制輻射之政府應用，武器系統，通訊等，對 EMI/EMC 之要求都是遠在商業要求之上。這些更高等級之考量，需要更多之 EMI/EMC 設計，及更高之花費，同時還面對要降低成本之壓力。

EMI/EMC 的問題是肇因於器材內之導體上之時變電流，稱之爲『 $di/dt$  雜訊』。電流之變化產生了電磁場輻射。相反地，外來的電磁場能量也會導致電路上的『 $di/dt$  雜訊』，造成錯誤的邏輯運算及器材之誤動作。大多數的高速及快速上升時間之信號會造成 EMI/EMC 問題。這些問題會被連接到該器材之導線電纜所放大，在較低頻率變成有效率之天線。典型之解決方案是使用屏蔽之外殼，對輸出入信號及電源線濾波，並且對機板上之信號線及電源平面提供濾波電路。而真正

的問題是：『加多少才是足夠？』以及『會不會加太多？』

許多 EMC 工程師都會強調在產品研發之初期就要密切注意到 EMC 設計，此一『密切注意』通常只是在 EMC 設計準則中一長串的『要如何..』及『不要如何..』。這些準則通常是根基於以往的產品經驗，而且很多準則會互相抵觸。我們缺少的準則是，在根本原因分析中我們不真正的知道為什麼我們需要這一項準則，或者，更重要的，當某一項準則因有些設計限制而無法實施時應使用哪些替代方法。設計者只是簡單的被告知『這樣做或是那樣做..』。

典型的設計程序之結果如下：

- EMC 工程師提供給產品設計工程師一個 EMC 準則的表列。
- 產品設計者無法、或是不願意遵循所有的 EMC 設計準則。
- 產品設計只使用了方便導入之 EMC 設計準則。
- 樣品在 EMC 實驗室中測試，無法通過。
- EMC 工程師及設計工程師花費 2 週至 2 月的時間增加電容、ferrite bead 濾波、導電襯墊、金屬彈片直到問題解決。
- 以修正過之 EMC 更新產品設計，開始量產準備。

這一設計流程的結果是延遲第一批貨交貨的時間以及增加產品成本，因為這些 EMC 零件並不是原始設計。顯然的，這不是我們所希望的流程，但它是最常見的流程。

本書之目的在於移除這些 EMC 設計流程之謎思。許多人將 EMC 設計看成是一種黑箱魔術，大膽猜測，或是更差狀況。EMC 設計是極端複雜的。有許多內部連接之現象發生，許多是難以預測的，特別是在其同時發生時。如果每一個潛在之干擾源都個別考慮到，那麼可以一個個的對每個干擾源進行適當的設計對策，這樣，設計者就不會在看整個產品時感到疑惑了。

適當的 EMC 設計並不僅僅是一串的準則。其需要有完整的程序，考慮到每一潛在源頭以及依序一個個的解決。自然的，主要的目標還是要確保產品之功能不被影響。如果，在設計階段，EMC 的考慮與功能性之考量都被包括且協調，則設計者才能在兩方面都獲致成功。

## 第二節 EMI 干擾源

降低 EMI 最有效之方式是控制信號之分布以及它們的源頭。所以，這些信號是從哪裡來的？這些信號的起源可能有很多種，但是最主要的干擾是來自於 IC 中的高速切換電流。

幾乎所有的 EMI 干擾來自於產品某處存在之共模電流。所有的這些共模電流都來自於某些功能上之工作電流。如果這些工作電流能夠好好控制，讓它只含有工作上所需之諧波，來自於高頻諧波造成之不必要干擾就可以降低。

此一共模電流的來源最有可能是工作信號之迴返電流路徑。當電路佈局工程師花很多精神在連接電路間之路徑時，很少會注意到迴返電流路徑。當時脈信號在 10MHz 以下時，迴返電流不會是個問題。現今，機板上之時脈速度多至 200 至 400MHz，且資料匯流排之速度高達 1GHz 是很普通的，因此，信號之佈線路徑

應該視為是微波傳輸線(Transmission line)。不論是對 EMC 特性或是功能特性而言，信號線之高頻迴返電流路徑都是非常重要的。

### 第三節 電感 Inductance

一個通常被誤解的觀念是對於電感的認知。初級工程師把電感認為是一個特定之零件，如在電感器(Inductor)及變壓器元件中，而很少考慮到在接地參考平面、信號佈線等等電流路徑上之電感。有電流流經一個環路，就會有電感的存在。有時候我們並不知道整個的路徑，並且整個路徑中也可能只有部分區域會造成輻射，所以區域電感的觀念也很重要。將區域電感組合起來，就可構成完整的環路電感了。也就是說，若是路徑一部份之區域電感被考慮到且將其降低了，則整個路徑的總電感也就降低了。

現今產品所使用的高速信號使得環路電感及區域電感變的比以往都要重要。即使是一個完美的超導體都會有電感。當電流流過電感阻抗時，會產生一個電位差。此一電位差會導致接地參考平面的雜訊、信號位準降低、造成 EMI 輻射的產生。

### 第四節 接地 Ground

如果說電感是一個經常被誤解的觀念，那麼『接地』就是『最常』被誤解。當使用『接地 Ground』這個詞彙時，設計者通常是指許多種不同的事。它可能是指相對於 50/60Hz 之交流電源之安全接地(Safety earth reference)。它可能是指對高速佈線之信號參考點(Signal reference)。它可能是指在 PCB 上之電源迴返(Power return)，或者，它可能是指金屬機殼之機殼接地點(Chassis reference)。它甚至也可能指的是真正的大地接地點(Earth ground)，像是在 EMI 開放測試場地(OATS)中的金屬地平面一樣。

很清楚的，在所有的這些場合中『接地 Ground』這個字不可能都是同樣的電位位準，但這卻是最原始『接地 Ground』的定義。『接地 Ground』是一個零電位的點。實際上，『接地 Ground』或是『零電位』只存在於無限值(infinite)，因之，除非我們使用了非常長的導線，否則真正的零接地電位是不可能存在我們的產品之中。

較清楚且明確的表示法是將在不同之場合將『接地』描述成說：『大地接地 Earth-Ground』、『接地參考點 Ground-reference』、『電源參考點 Power-reference』、『機殼參考點 Chassis-reference』，等等。則說的人與聽的人就都可以明白了。

### 第五節 屏蔽 Shielding

另外一個在 EMC 中容易誤解的是屏蔽的觀念。古典的屏蔽理論講的是一個平面波撞擊到一個有開孔的屏蔽物。以我們現在所接觸的產品的構造言之，設計者所要面對的撞擊有開孔的屏蔽物的並不會是平面波，所以使用古典之趨近法可能會誤導結論。

在典型的產品中，能量的來源很靠近外殼之屏蔽及開孔。此一密切靠近之結構，使得在與屏蔽間存在電容、電感、或是電磁耦合感應電流。能量來源與屏蔽體間之距離是非常重要的，會造成耦合現象之巨大差異。在屏蔽上生成之感應電流找到適當之開孔，就會將能量轉移到屏蔽體之外，變成輻射干擾了。

## 第六節 結論

對 PCB 洽當的 EMC 設計，最有效的方法是考慮到每個不同的信號源頭，並且在信號源頭將其控制住。後面之幾章將會詳細的說明不同之信號源頭，以及如何來控制每一個個別的來源。在設計階段的早期就必須要考慮 EMC，並且持續到全部的設計階段。

很重要的是不要把 EMC 設計看成是一個簡單流程的步驟。在設計進行中，有許多工程上的折衷方案(trade-offs)要考慮。如果設計者了解到我們的目標，並且了解到發生 EMI 輻射的源頭在哪裡及如何去控制它，那這個設計者就能夠很成功的掌握並做出正確的折衷判斷。如果 EMC 的設計流程只是遵循一連串的準則，哪麼當這個準則變得很困難或是無法實現時，此準則就會被忽略掉，此產品就會失敗，那麼整個流程就要再來過一次。

爲了要完整的了解跟干擾源頭有關的完整程序，一些基本觀念必須要了解的很清楚，譬如說『接地』、『電感』及『屏蔽』。在這些方面有很多的錯誤觀念，本書的目的就是要協助來了解並降低對它們的誤解。

## 第二章 EMC 基本觀念

### 第一節 介紹

關於 EMC 一個最基本的事實就是它不是魔術也不是巫術。它是關係於電流，電場及磁場耦合，以及電磁場輻射的現象。在個個單一電子元件之互動關係是非常複雜的，難以個別同時觀察到。爲了要正確的了解到這些不同的問題，最好把整個的複雜問題區分成小的，離散的問題以便能容易的了解。這樣就能應用簡單的科學與工程原則來成功的解析。

此一章節將介紹 EMC 問題的一些基礎觀念。在能將整個的複雜問題區分成小的，離散的問題並妥善解決之前，必須要先了解這些基礎觀念。許多 EMC 工程師常用的方法是『試試看就知道 Try-it-and-see』。也就是說，在做根本原因分析 (Root cause analysis) 時考慮到很多很小的東西(好像是說物理定律在此產品上會不同似的)。當產品在 EMC 測試不通過時，會試著這裡加個電容，那裡加個 ferrite bead，或在別處加上個導電襯墊。最後，某些組合發生了作用，此產品通過了 EMC 測試。另外一種方式是使用『散彈槍 Shot gun』策略。以這種方式，設計工程師把所有可能的濾波器、濾波電路、屏蔽設計都加上，希望某些能發揮作用。此種方式會增加產品之成本，更不會是最佳的設計。

### 第二節 耦合作用之發生機制 Coupling Mechanisms

耦合發生的兩種機制是電場耦合與磁場耦合。從雜訊源耦合到其有效輻射天線之機制可能是電場、可能是磁場耦合，也可能是兩者皆有。要知道如何控制他們，就要先了解這些耦合的機制，以及其會如何的影響產品設計。

#### 第一項 電場耦合 Electric Field Coupling

電場耦合是因爲位移電流(displacement current)之電容性效應而產生。亦即，我們並沒有要電流流經某一特定方向，但是因爲有一自然形成的寄生電容對電流提供了一個低阻抗的路徑，此路徑之阻抗較設計上的電流路徑阻抗要低。電流永遠是需要一個完整的環路，所以環路之阻抗是一個重要之因素。

例如說，圖 2-1 中顯示典型的 PC 之印刷線路板。一時脈緩衝器驅動一條線路，該線路靠近一個裝有散熱器之大型 IC。當此線路佈線途經散熱器時，在線路佈線與散熱器之間有一個寄生電容產生。同時在散熱器與時脈緩衝器之間也有寄生電容之存在。(當然，在散熱器與接收器、與屏蔽、與系統之其他元件之間都會有寄生電容，但是在本例中很小，因此不致影響 EMC 之特性。)此一電容之阻抗爲

$$X_c = j \frac{1}{2\pi f C} \dots\dots\dots (2.1)$$

此處

C = 電容量 Capacitance

f = 頻率

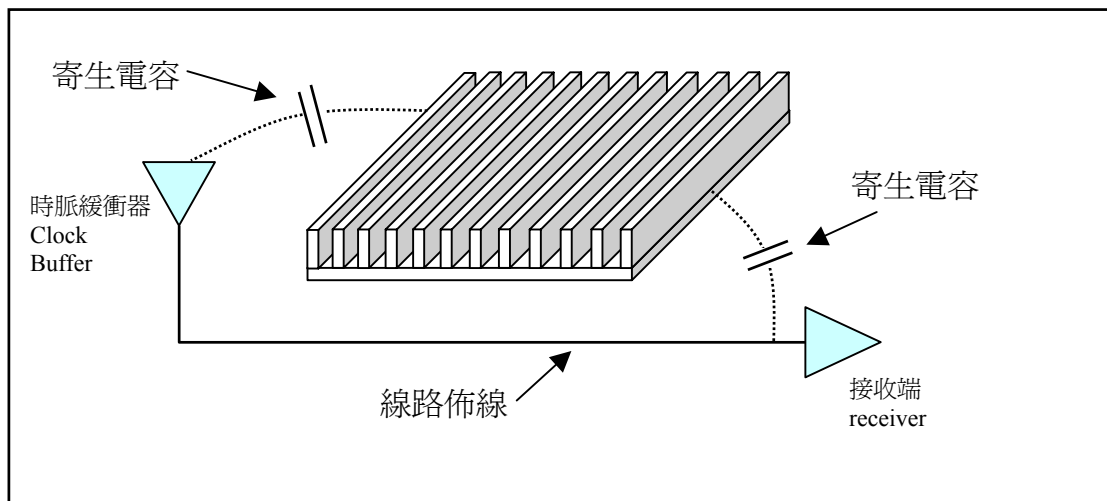


圖 2-1 有元件之印刷電路板

電容量之大小決定於其幾何結構。而阻抗會隨頻率不同而異。在相同結構下，對越高頻率的諧波其阻抗越低。

再次提醒，所有的電流都必須要流經完整的環路以回到其源頭。在此例子裡，我們希望對於所有諧波之電流，其電流路徑都是流經時脈緩衝器，經線路佈線到接收端，然後再經由接地參考平面回到時脈緩衝器。然而在此例中，在線路佈線與散熱器間之寄生電容，以及在散熱器與時脈緩衝器間之寄生電容，提供了比上述路徑還要低阻抗的路徑，造成了有一部份之電流流經過散熱器。若我們沒有注意到此一迴返電流路徑，則散熱器在體積上是比線路佈線要大多了的輻射器。因此散熱器會成爲一個有效率的輻射器，特別對於高頻段之諧波，造成了不必要的輻射干擾，到最後就需要藉助屏蔽之機殼來隔離。

### 第二項 磁場耦合 Magnetic Field Coupling

磁場耦合是因爲傳導電流(conduction current)之電感性效應而產生。在此例中，我們希望電流能以某一特定方向流動，但是自然生成之寄生電感對電流提供了一個比原來路徑要較低阻抗的路徑。因爲電流必須總是要流經完整環路，故環路阻抗再次地是一個重要的因素。

例如說，圖 2-2a 表示在一個印刷電路板上的兩個貫穿孔，此貫穿孔穿過兩個完整平面(假設說是電源與接地平面)。在此例中，使用前面曾討論過之時脈緩衝器，不同的是，現在線路佈線埋到板子的不同層中間(如圖 2-2b)，以改善前項討論之電場耦合效應。通常線路佈線在有些位置必須要改變佈線層以閃避其他之佈線或元件，此信號電流就如圖 2-2b 所示流經貫穿孔。

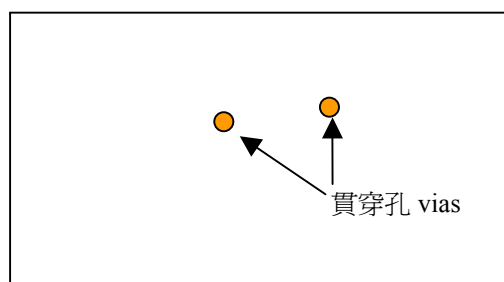


圖 2-2a 印刷電路板上之貫穿孔

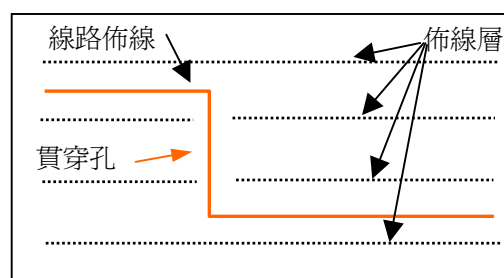


圖 2-2b 印刷電路板上之貫穿孔(內部)



此例中，第二個貫穿孔接到一個內部非屏蔽之纜線，例如磁碟機之排線。在第一個貫穿孔之電流造成磁力線(Magnetic flux line)，某些的磁力線被第二個貫穿孔擷取，如圖 2-2c 所示。此一磁力線在第二個貫穿孔感應出電流，而傳導至磁碟機之排線。此一寄生互感對較高之諧波有較低之阻抗，因此會較容易傳導電流至會造成潛在輻射之路徑，而不走其原先設計之路徑。(在第 6 及 7 章中還有描述)

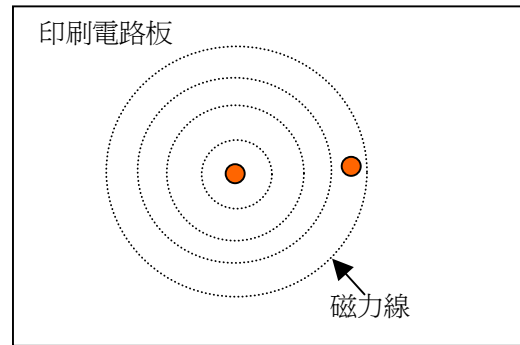


圖 2-2c 印刷電路板貫穿孔磁力線

再次強調電流必須要流經一封閉環路以回到其源頭。假設說此一內部排線與時脈緩衝器間也有足夠大之寄生電容存在，則有一些電流會沿此路徑流過，如圖 2-2d。寄生互感與寄生電容之組合造成高頻諧波電流流經此一非屏蔽之排線，而輻射在此一空間結構中。因此結構體需要更好的屏蔽能力以阻擋此一輻射干擾，因此增加了屏蔽外殼之結構與價格成本。

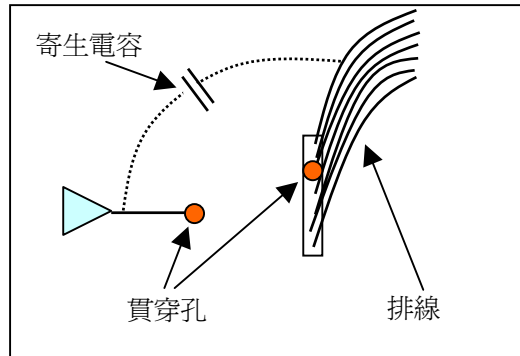


圖 2-2d 寄生迴返電流路徑

### 第三節 信號頻譜 Signal Spectra

信號之諧波頻譜在 EMC 設計考慮中是一個很重要的項目。基頻(Fundamental harmonic frequency)很少是會造成問題的頻率。大多數之 EMC 問題是來自於較高之頻率諧波。

#### 第一項 時脈信號之諧波頻率

由傅立葉(Fourier)分析，一個簡單方波之諧波頻率成分包含有基頻以及所有的奇次諧波(Odd harmonics)。每一個別諧波之振幅大小為

$$A_n = \frac{1}{n} \dots\dots\dots (2.2)$$

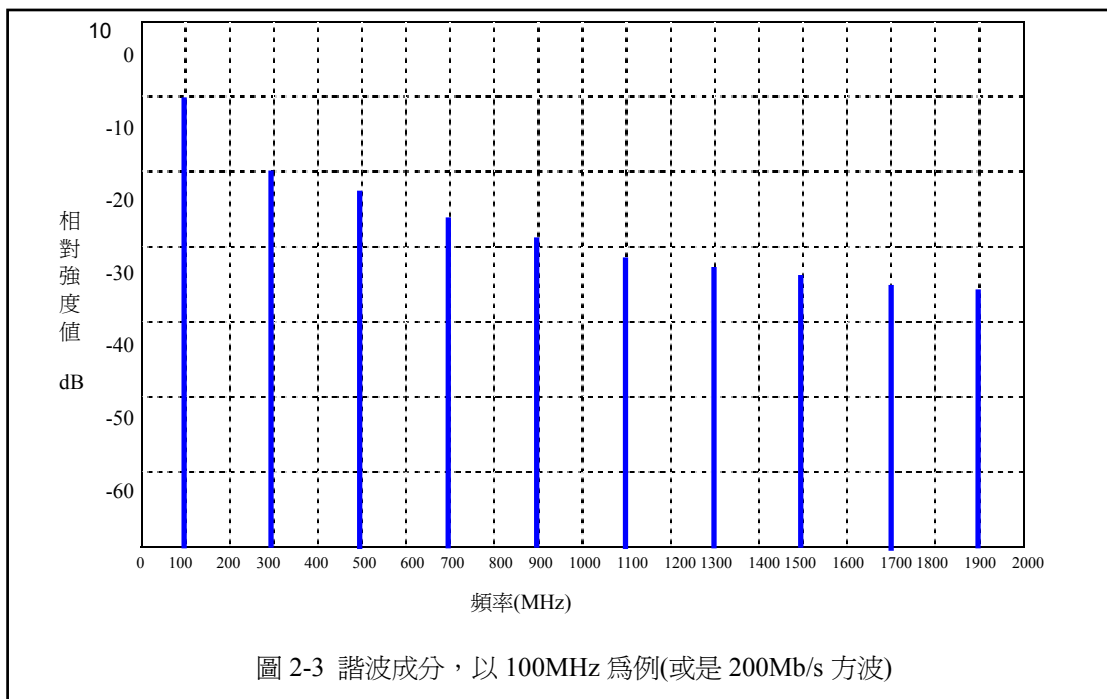
此處

$n =$  奇數諧波 (1,3,5,7...)

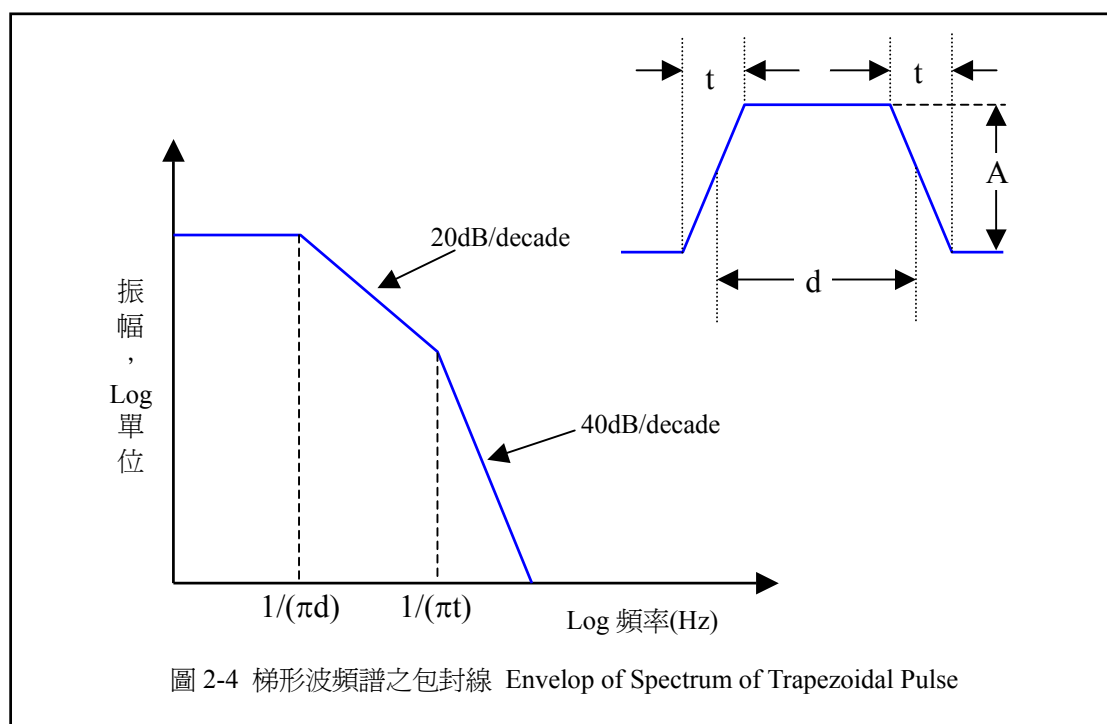
$A_n =$  諧波之振幅

圖 2-3 顯示的是一個 100MHz 之方波信號頻譜。振幅大小以 dB 表示。很明顯的可以看到在較高頻率之諧波並不會很快的衰減。

此一例子中沒有偶數諧波，因為 duty cycle 剛好是 50%，並且此一方波之上升時間與下降時間是相等的。在真實環境中極少有這種情形。Duty cycle 的一點小小變動就會造成很大的偶數諧波。而即使 duty cycle 剛好是 50%，上升時間與下降時間的差異也會造成偶數諧波。

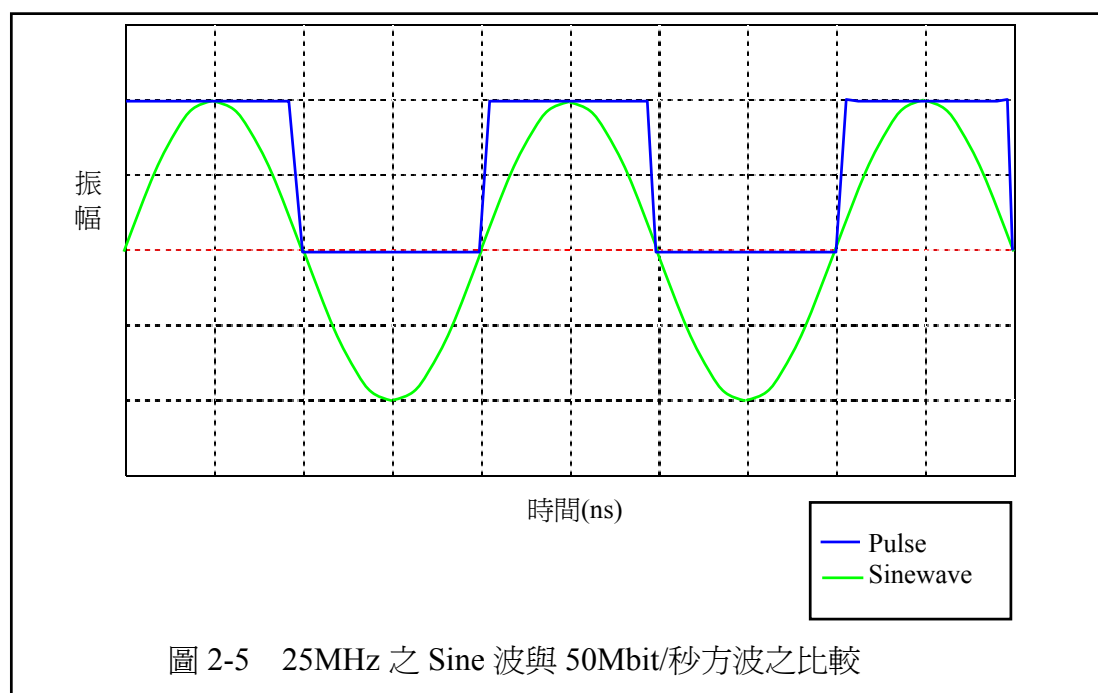


前面之例子並未把脈波之上升/下降時間之效應考慮進去。事實上，前面之例子是將上升與下降時間都當成爲零。當把真實地上升與下降時間包括進來，較高頻之諧波就會受到影響。圖 2-4 顯示的是一典型梯形脈波(trapezoidal pulse)之頻譜包封線(envelop)，依據其脈波寬度與上升及下降時間而變。因爲越高頻率越容易有效率的由線路佈線及機殼之小開孔輻射出去，所以要讓高頻諧波儘可能的越低越好。如圖 2-4 所示，此脈波頻譜之振幅會隨著越高頻率而降低。在脈波寬度頻率以上之頻譜會以 20dB/十度(decade)之速度降低，而在上升/下降時間頻率以上會以 40dB/十度的速度降低。上升/下降時間越緩慢，第二轉折點就會在越低之頻率發生，因此就會降低高頻之信號強度。很明顯地，脈波的上升及下降時間越慢，此信號中所包含的高頻諧波成分就越低。



## 第二項 Hertz 與『每秒位元率 Bits-per-Second』

有時我們對於(例如)50M bit/秒 之信號及 50MHz 信號之間會有些混淆。這兩種信號並不一樣，50M bit/秒 信號之基頻並不是 50MHz。圖 2-5 顯示一個 50M bit/秒 之方波以及一個 25MHz 之 Sine 波。事實上，方波之資料速率只是根據一個位元寬度來決定的，也就是整個 Sine 波週期的一半。此意味著 100M bit/秒 之方波其奇數諧波會在 50MHz、150MHz、250MHz、350MHz、等等。



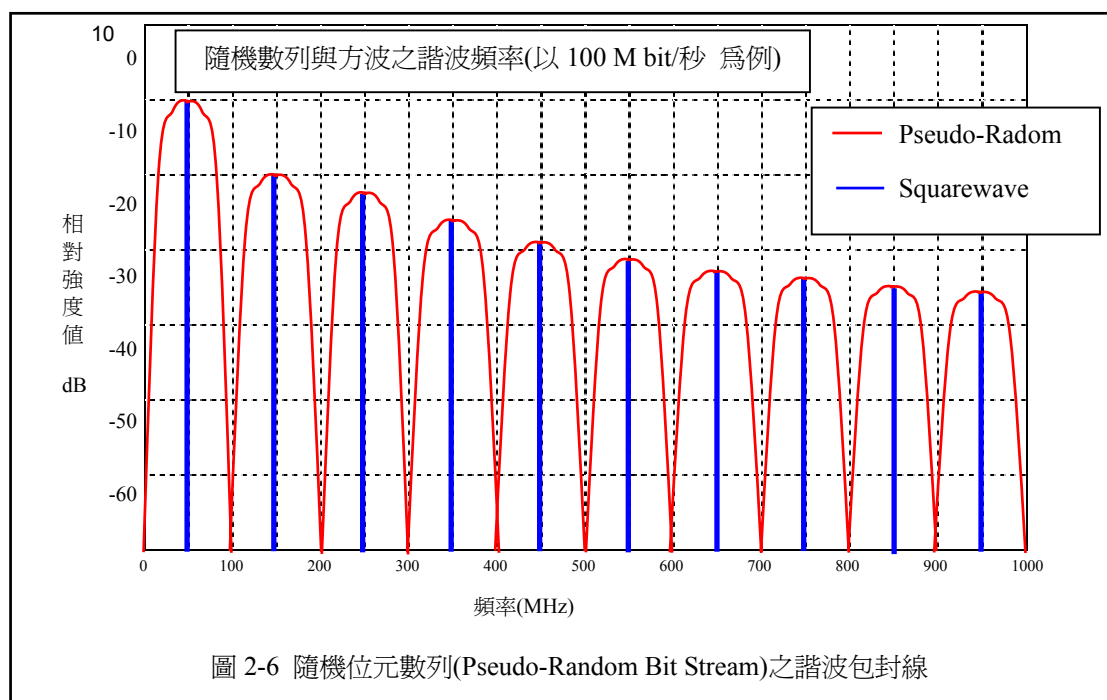
## 第三項 非方波之數據信號 Non-Squarewave Data Signals

時脈信號一般都是方波(Square wave)，但數據資料與位址資料則會隨著時間而變動。其瞬間頻譜會隨著資料內容不同而變。基本之諧波成分類似方波，以 Sinc 形式之方程式 $[\text{Sin}(x)/x]$ 變化。對一個隨機之資料序列以 max-hold 之功能紀錄其頻譜變化，可得其包封線如圖 2-6 所示。其諧波包封線之峰值會與方波諧波一致。然而，在任何之一瞬間，實際之諧波頻率與振幅將是在此包封線之下，且可能不會剛好是方波之諧波頻率。

如前節所述，如果 duty cycle 不是剛好等於 50%，則在圖 2-6 之零點頻率位置就會存在有非零的數值，其大小會隨著與 50% duty cycle 之偏移量而變。

## 第四節 諧振效應 Resonance Effects

大部分的 EMI 輻射並非寬頻帶(broad band)，大多是窄頻帶(narrow band)之輻射。在系統之某處會激勵出諧振。其可能是一條外部導線激勵出的諧振，因而變成有效率之發射器，或是一內部之散熱器被激勵而變成發射器，或是許多其他物件被激勵而在某一特定頻率變成有效之發射器。



諧振可能是一與實體空間大小有關之現象，或是與電路相關的現象。電路相關之諧振是由於電容性與電感性阻抗元件大小相等且方向相反。能量反覆地在電容器與電感器之間儲存。

與實體大小相關之諧振是由於導體之物理尺寸大小造成的。例如，一個在自由空間的導線，當由其中心點激勵它時，其表現就像是一個雙極天線 (Dipole Antenna)。當此天線之長度等於其激勵信號之二分之一波長時，天線之效率最好。天線之實際長度決定了其諧振頻率。一般說來，長直導線會在半波長諧波頻率之奇數倍諧振。

諧振會增加輻射之強度，因為它會讓輻射器更有效率。例如說，個人電腦的面板顯示 LED。此 LED 通常位在金屬機殼之外面。若只靠它自己，LED 以及其相關電路在其工作頻率(以及諧波)並不是一個有效率的發射器。在靠近 LED 顯示器旁邊有一個塑膠門。此塑膠門並不是金屬機殼的一部份因此不會有 EMI 的問題。但是，塑膠門的門是以金屬製成的，長約 30cm。即使說此金屬門並未接觸到任何之 LED 電路部分，經由寄生電容與寄生電感還是會耦合能量到它上面，使得它將 LED 電路中之 500-600MHz 之諧波信號有效率的發射出去。一個 30cm 長的導線之半波長諧振頻率點大約就是 500MHz，所以此一金屬門對此頻段之諧波就是個有效的發射天線。這個就是一種不預期發生之諧振將輻射強化的例子。

一個外殼/空洞的空間則會產生空間諧振(Cavity Resonance)。在一個理想的傳導金屬牆邊，因為邊界條件(boundary condition)的關係其電場之正切值(tangential electric field)為零。在一個空的矩形空間中，只要其內部之任一尺寸等於半波長之整數倍，就會造成駐波(standing wave)的發生，也就是諧振。對一個空的矩形體而言，其空間諧振點頻率為

$$f_{mnp} = \frac{1}{2\sqrt{\epsilon\mu}} \sqrt{\left(\frac{m}{a}\right)^2 + \left(\frac{n}{b}\right)^2 + \left(\frac{p}{c}\right)^2} \dots\dots\dots (2.3)$$

此處

$a, b$  及  $c$  = 此空間之三邊長度

$m, n$  及  $p$  = 整數 (一次只有其中的一個可以為零)

方程式(2.3)只能應用在空的矩形體上。一般說來，電子與電腦產品內部包括許多電路板、導線及電源供應器等，這些都會改變其邊界條件因此會改變諧振頻率。若一個殼子之內部只有很少之空間，則可以支持駐波產生的空間就有限，因此內部空間諧振的程度就會較低。

### 第一項 魔術及運氣

EMC 會被視為是魔術的一個主要理由就是因為諧振的效應。這些一般並不僅是來自於長直導線或是空間諧振，而是當寄生元件之因素包括進來以後，實體諧振與電路諧振間之交互作用所產生的。如先前提到，這些寄生元件很難或是根本不可能以簡單封閉形式之方程式計算得出來，所以通常是忽略掉他們的存在，但不管我們是不是忽略它，它永遠是存在的。

例如說，在過去，在設計上通常會故意不將每一個螺絲接地孔接到 PCB 之參考接地平面。通常在 PCB 上留一個焊點位置，使得在稍後測試時若發生問題時再依狀況加上電容、零歐姆電阻、或是 ferrite bead。不幸的是，這樣會製造出比其解決掉的還要多的問題出來，因為即使是零歐姆電阻都會增加其電感(阻抗)而使得在高頻時接觸不良。

傳統上，工程師會試用不同數值之電容、ferrite，等等，直到輻射狀況降低至可通過測試規範。通常，當試用不同之組合元件時，會看到所要對策之信號降低了，但是另一個信號頻率反而升高至限制值之上。不知不覺地，他們只是以所加上之電路元件去微調(tuning)這些不同的寄生元件之諧振點，直至幸運地試到一個組合的諧振狀況如其所願。

很明顯的，這種方式並不是太好。與其依靠運氣及在實驗室中花費許多時間找尋不同之電路組合，不如在設計上就考慮這些寄生電路元件、可能的諧振、以及整體之等效電路，將可讓設計者在第一次就獲得成功。

### 第五節 潛在的干擾源頭

要在 EMC Chamber 中了解潛在的干擾源頭，所要考慮的產品要裝在一個理想的外殼中。任何離開此理想外殼的東西都是可能的干擾源。

#### 第一項 屏蔽之產品

雜訊能量有兩種管道離開屏蔽之外殼。能量可以由金屬外殼之開孔輻射出去或是經由外殼之 I/O 導線傳導出去。

外殼的開孔通常是通氣孔、金屬元件之接縫處、其他之門或窗。雜訊能量會由這些開孔溢出，以複合之形式導致在機殼之外部或是導線上產生 RF 電流。這些電

流會導致輻射干擾，並視外部結構之諧振頻率而增減其發射效率。這些輻射並不一定是直接由縫隙、開孔等離開而輻射至其接收天線。這是為什麼輻射常常看來是從某個並沒有縫隙的角落來的，或是從一個沒有接縫的金屬板傳出來的。輻射的方向是由整體外部系統條件決定的，並不是由洩漏點決定的。

I/O 導線可以直接傳遞內部信號至機殼之外。這些信號可能是功能上所要的信號，但是常常會有不必要的信號耦合至 I/O 導線或連接器之信號腳之上。一旦這些不必要的信號傳到了外部的導線，就會因為外部導線之長度與形狀等諧振而輻射出去。

長直導線有其諧振頻率，當此導線彎折時，諧振頻率會因 RF 電流之分佈改變而發生變化。一般說來，EMI 測試程序上要求，對所有的頻率點，要將外部導線放在不同之位置以尋找其最大輻射位置。此方式即是改變導線之諧振頻率點以使其變成更有效率的輻射天線。

## 第二項 非屏蔽之產品

有些產品並不包括金屬外殼。一般是對於低單價之產品若使用金屬外殼就太貴了。在此類場合，PC 板可能直接的輻射，或是信號可能耦合到連接之導線。

來自於 PC 板的輻射可能很嚴重。耦合到散熱片及外部線路佈線之能量都可能造成輻射。通常，此類產品對成本很敏感，常使用單層板或雙層板之電路構成，因而少了完整電源平面及接地平面之優勢。功能上必要信號與其迴返電流會構成一個迴路，此迴路可能產生直接的輻射。

## 第六節 必要信號之內涵

關於輻射之一個重要之基本觀念是『電流導致輻射，而非電壓』。工程師通常是專注在電壓波形之量測而非電流。對於純電阻電路這樣是足夠的，但我們談論的很少是這種情形。CMOS IC 的電流波形常常是大不相同的。此外，當有些非線性裝置存在時，例如箝位二極體(clamping diodes)，其電流量，特別是在高頻段，可能是非常大的。

高頻比低頻更容易輻射。這是因為在較高頻率時諧振效應及寄生元件較有效率之故。在一開始之時，若一個能量不被創造出來，它就不會耦合到其他的寄生元件，當然也就不會造成諧振而變成輻射了。控制輻射最節省且有效之方法就是在其源頭，以及控制信號之電流頻譜。第六章會有更詳細的討論。

## 第七節 總結

EMC 不是一種魔術。要有效的控制 EMC 輻射需要有對信號諧波頻譜之了解，以及寄生電容與寄生電感如何能造成電流流過不應該的區域。當信號電流流過他們不應去的金屬表面時，這些金屬元件之自然諧振會大大的增強輻射現象。

### 第三章 電感是什麼？

#### 第一節 介紹

很多人覺得我們了解它，但是事實上電感是個常常被誤解的觀念。電感對 EMI/EMC 設計考量很重要，因為它是高頻設計的一個主要限制因素。只要有金屬存在，以及有電流流經金屬，電感就會存在並且會影響電流。在高頻時，本質電感主宰了所有的元件、佈線、及金屬平面。電容器及電阻器都變成電感器。

對電感的研究可以寫出一整本書。本章的目的是要協助讀者更加了解『電感』、『互感 mutual inductance』、以及應用在 EMI/EMC 設計，特別是 PCB 之『區域電感 partial inductance』之觀念。

#### 第二節 電磁感應 Electromagnetic Induction

當電流在一個環路中隨時間而變，伴隨著電流的磁場也同時會變化。當此變化之磁場切過一個導體，會在該導體上感應出一個電壓。此磁力線不管是切過其他的導體，或是切過原本電流所在的導體，這種狀況都會產生。在此單一導體環路上感應出的電壓大小等於通過此導體之磁通量對時間之變化量。在法拉第定律 (Faraday's law) 中所描述之電磁感應

$$\oint \vec{E} \cdot d\vec{l} = - \iint \frac{\partial \vec{B}}{\partial t} \cdot d\vec{S} \quad \dots\dots\dots (3.1)$$

圖 3-1 顯示一簡單的矩形環路。如果環路的大小與所討論之頻率之波長比起來很小的話，則可以假設在面積 A 內之磁通量為固定，則方程式(3.1)可以簡化為

$$V = -A \frac{\partial B}{\partial t} \quad \dots\dots\dots (3.2)$$

一隨時間變動之磁場在一個任意形狀區域之感應電壓可以使用(3.1)計算得知，對於簡單的矩形環路則可以使用(3.2)。

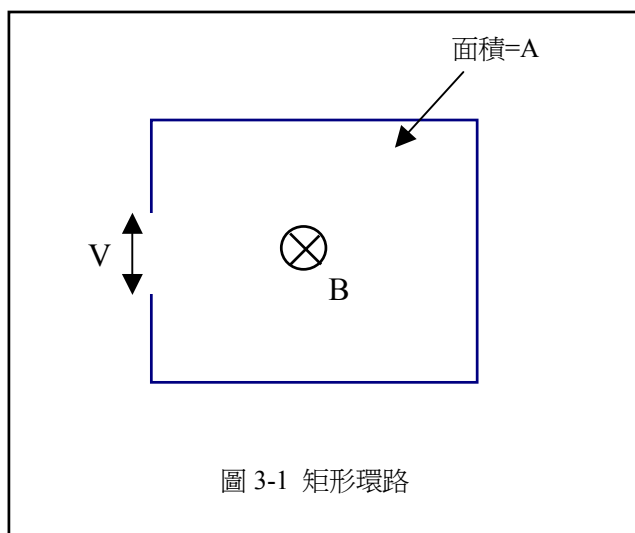


圖 3-1 矩形環路

### 第三節 互感

真實世界中的互感是很難計算的，因為環路很少是簡單的幾何形狀，並且在周圍環境中之金屬也會影響場的行爲。如果假設兩個環路在自由空間(電性上與其他之導體距離很遠)中，則問題可以簡化以做合理之估算。在此條件下，兩環路間之互感可以如下表示

$$M_{12} = \frac{\int \vec{B}_1 \cdot d\vec{S}_2}{I_1} \dots\dots\dots (3.3)$$

此處

$I_1$  = 流過 1 號環路的電流

$B$  = 在 1 號環路之電流所造成之磁通量

$S_2$  = 2 號環路之表面積

在方程式(3.3)中，來自第一個環路之電流產生之磁通量對橫過第二個環路之表面做積分以求得互感量。

另一種計算互感之方式是使用參考書籍[3.2]中之向量電位公式。此法以兩個環路之 Neumann 形式互感沿著兩環路之輪廓線做雙積分，在自由空間中，如下式

$$M = \frac{\mu_0}{4\pi} \oint_{C1} \oint_{C2} \frac{d\vec{l}_1 \cdot d\vec{l}_2}{r} \dots\dots\dots (3.4)$$

此處

$r$  = 環路 1 與環路 2 輪廓線積分元素之距離，如圖 3-2

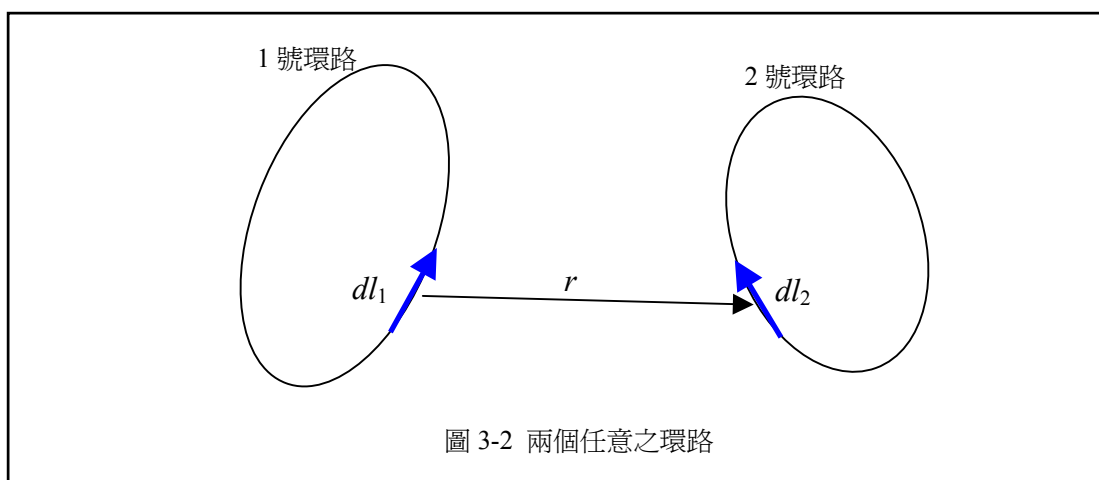
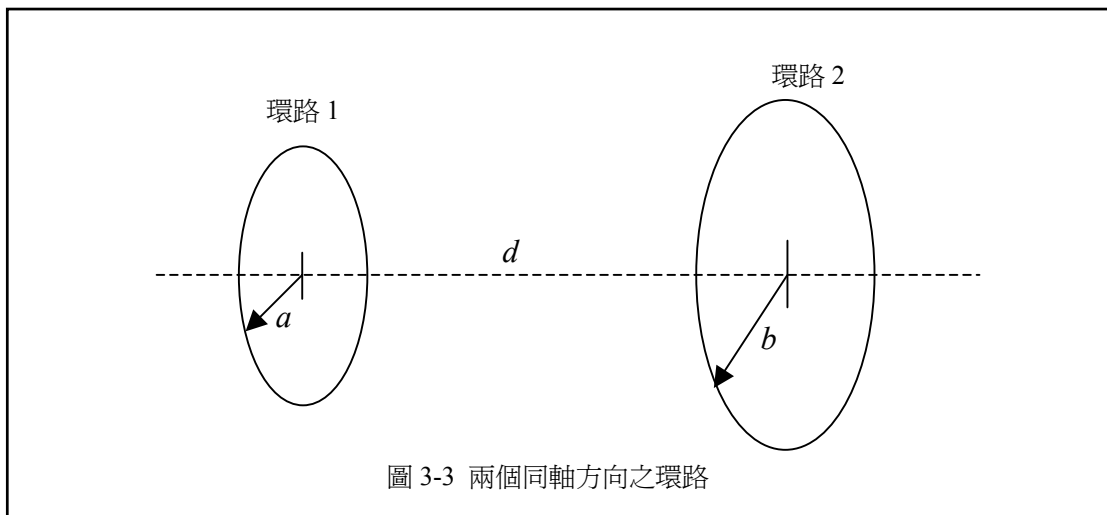


圖 3-2 兩個任意之環路

由方程式(3.4)可以得知任何一般組合之環路的互感。對兩個同軸圓形環路之特殊狀況(如圖 3-3 所示)，以及  $a \ll d$  及  $b \ll d$ ，方程式(3.4)可以近似於如下

$$M = \frac{\mu_0 \pi a^2 b^2}{2(b^2 + d^2)^{3/2}} \dots\dots\dots (3.5)$$

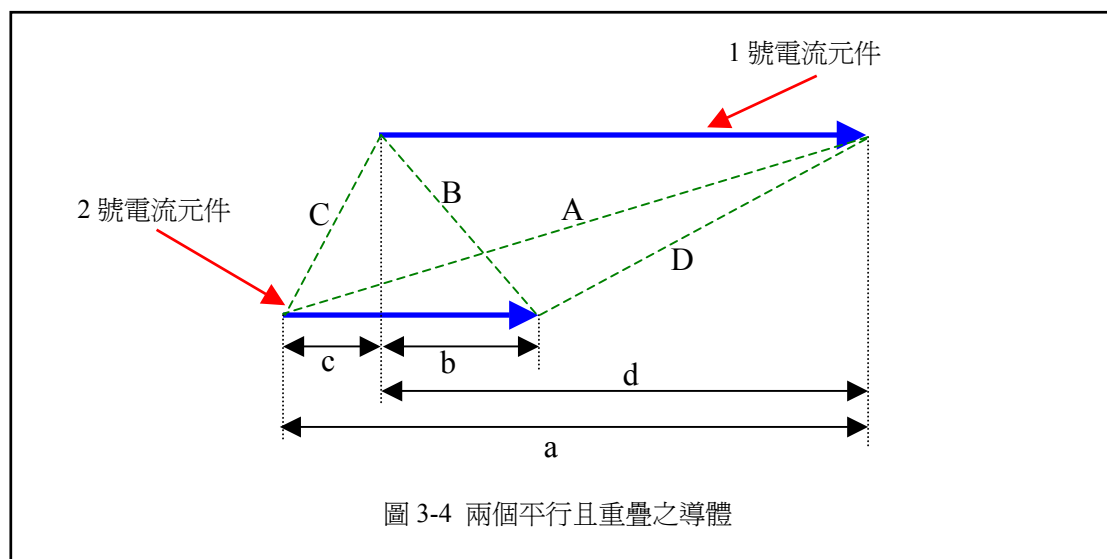




另一個特殊狀況是計算兩個平行電流元件之互感，如圖 3-4 所示。由參考書籍[3.3]得其電感方程式(3.6)。其距離 A 至 D 以及重疊距離 a 至 d 之定義如圖 3-4 所示。此結果之表示式對於尋找兩個方形環路結構或是電路板佈線之互感很有幫助。

$$M = \frac{\mu_0}{4\pi} \left[ \ln \frac{(A+a)^a (B+b)^b}{(C+c)^c (D+d)^d} + (C+D) - (A+B) \right] \dots\dots\dots (3.6)$$

在這些方程式中使用 $\mu_0$ ，若是傳播介質不是空氣的話，則要使用該介質適當之藉電係數 $\mu$  (permittivity)。



#### 第四節 自感 Self-Inductance

記得在前一節講過當一隨時間變化之電流產生之磁力線切過金屬導體時，會發生電感應(Induction)。直至現在，我們所看的只限定在一環路電流產生的磁力線切過另一個導體。這些環路電流產生之磁力線也可能會切過自身環路的導體。這就造成了環路的自感。

由方程式(3.4)將兩個環路當成是重疊的就可以看出單一圓形電流環路的自感

了。在方程式(3.4)中將環路半徑視為與單一環路之半徑相等。對一個簡化的單一電流環路而言，此處導線的半徑  $r_0$  遠小於環路的半徑  $a$ ，則此環路之自感近似於

$$L = \mu_0 a \left[ \ln \frac{8a}{r_0} - 2 \right] \dots\dots\dots (3.7)$$

若是使用了多圈之環路，則自感單純的乘以其圈數即可得到全部線圈的感量了。

對於一在自由空間中之單一方形線圈，自感可以由方程式(3.4)中得知

$$L = \frac{2\mu_0 a}{\pi} \left[ \ln \frac{p + \sqrt{1+p^2}}{1 + \sqrt{2}} + \frac{1}{p} - 1 + \sqrt{2} - \frac{1}{p} \sqrt{1+p^2} \right] \dots\dots\dots (3.8)$$

此處

$$p = a/r_0$$

$a$  = 一邊之長度

$r_0$  = 導線之半徑

對於導線之半徑遠小於環路半徑之狀況( $r_0 \ll a$ )，方程式(3.8)可以簡化為

$$L = \frac{2\mu_0 a}{\pi} \left[ \ln \frac{2p}{1 + \sqrt{2}} - 2 + \sqrt{2} \right] \dots\dots\dots (3.9)$$

注意到在此計算中我們忽略了導體內部磁通量對自感量的貢獻。此部份對低頻是較為重要的，因為在低頻時集膚效應(Skin effect)不明顯且此時電流是均勻分布在導體之橫截面。此一內部通量造成之自感量，以單位長度計算是為

$$L'_{int} = \frac{\mu_0}{8\pi} \dots\dots\dots (3.10)$$

此項目乘以環路之長度即可得知整個內部通量造成之感量。

對於一個在自由空間中之單圈矩形環路(圖 3-5)，自感量為

$$A = h \ln \left[ \frac{h + \sqrt{h^2 + w^2}}{w} \right]$$

$$B = w \ln \left[ \frac{w + \sqrt{h^2 + w^2}}{h} \right]$$

$$C = h \ln \left[ \frac{2h}{a} \right] + w \ln \left[ \frac{2w}{a} \right]$$

$$L = \frac{\mu_0}{\pi} \left( -2(w+h) + 2\sqrt{h^2 + w^2} - A - B + C \right) \dots\dots\dots (3.11)$$

此處

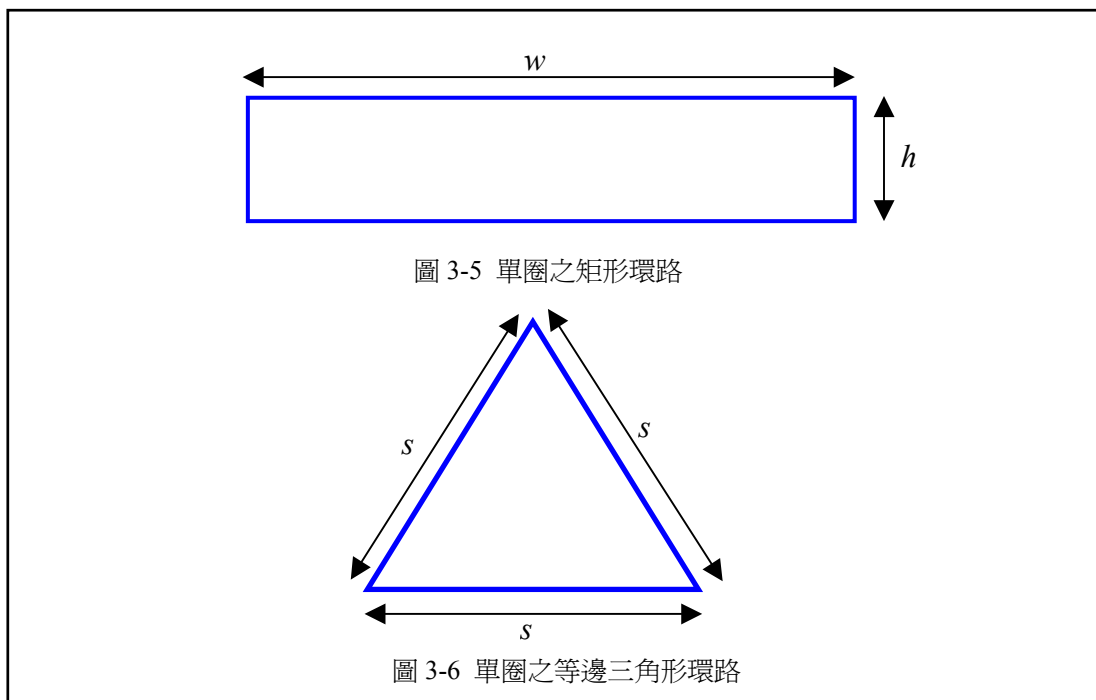
$w$  = 矩形之寬度(長邊)  
 $h$  = 矩形之高度(短邊)  
 $a$  = 導線之半徑

對於一個在自由空間中之等邊三角形(圖 3-6)來說，其自感量為

$$L \approx \frac{3\mu_0 s}{2\pi} \left[ \ln \frac{s}{a} - 1.405 \right] \dots\dots\dots (3.12)$$

此處

$s$  = 三角形之邊長  
 $a$  = 導線之半徑



對於一個在自由空間中之等腰三角形(圖 3-7)來說，其自感量為

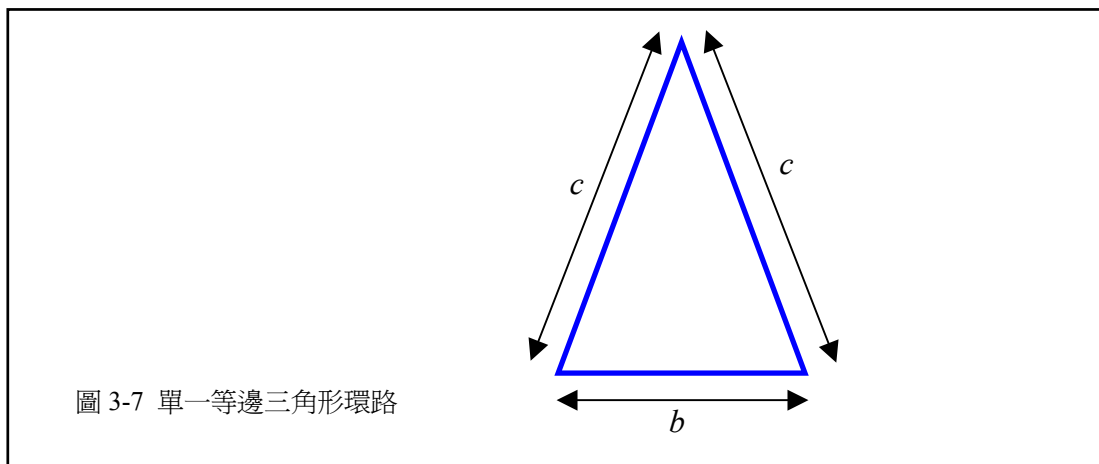
$$A = 2(b+c) \sinh^{-1} \left[ \frac{b^2}{\sqrt{4b^2c^2 - b^4}} \right]$$

$$B = 2c \sinh^{-1} \left[ \frac{2c^2 - b^2}{\sqrt{4b^2c^2 - b^4}} \right] - (2c+b)$$

$$L \approx \frac{\mu_0}{2\pi} \left[ 2c \ln \left( \frac{2c}{a} \right) + b \ln \left( \frac{2c}{a} \right) - A - B \right] \dots\dots\dots (3.13)$$

此處

$c$  = 三角形之腰邊之長度  
 $b$  = 三角形之基底邊之長度  
 $a$  = 導線之半徑



第一項 每單位長度之自感

EMI/EMC 工程師通常會面對的還有一些特殊結構。許多的這些特殊結構都可以其『每單位長度』之參數來計算，例如說一對導線、在接地參考面上之佈線、等等。本節將要計算估計這類特殊結構之自感量。

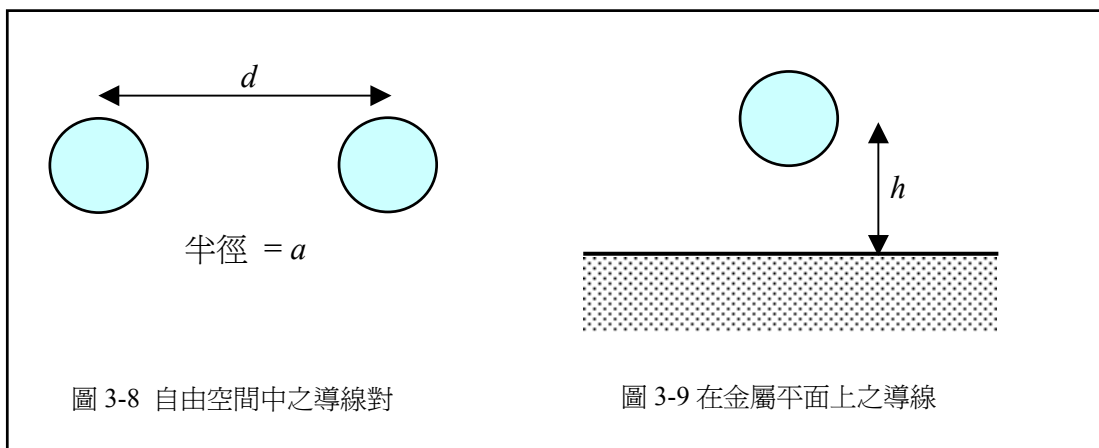
對一在自由空間中之導線對(圖 3-8)，其分開之距離遠大於其導線之半徑( $a \ll d$ )，其自感可以表示為

$$L \approx \frac{\mu_0}{\pi} \cosh^{-1} \left( \frac{d}{2a} \right) \dots\dots\dots (3.14)$$

此處

$a$  = 導線之半徑

$d$  = 由中心算起之導線分開之距離



對一個自由空間中在金屬平面上方之導線(圖 3-9)，其分隔距離遠大於導線之半徑( $a \ll h$ )，其自感可以表示為

$$L \approx \frac{\mu_0}{2\pi} \cosh^{-1}\left(\frac{h}{a}\right) \dots\dots\dots (3.15)$$

對一個自由空間中在金屬平面上方之扁平佈線(圖 3-10)，其佈線之寬度遠大於其與金屬平面之高度( $h \ll w$ )，並且其與金屬平面之高度大於佈線之厚度( $h > t$ )，則其自感量可以下式表之

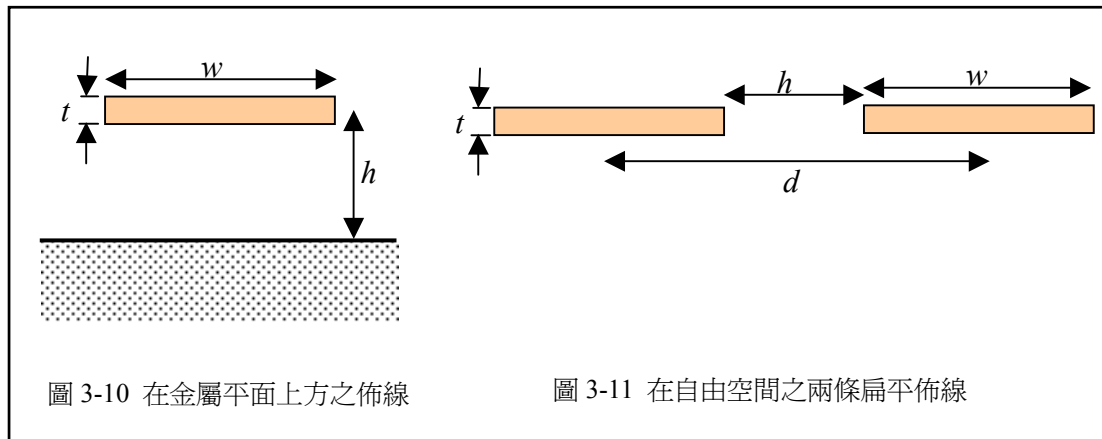
$$L = \frac{\mu_0 h}{w} \dots\dots\dots (3.16)$$

此處

$w$  = 佈線之寬度

$h$  = 佈線在金屬平面上方之高度

$t$  = 佈線之厚度

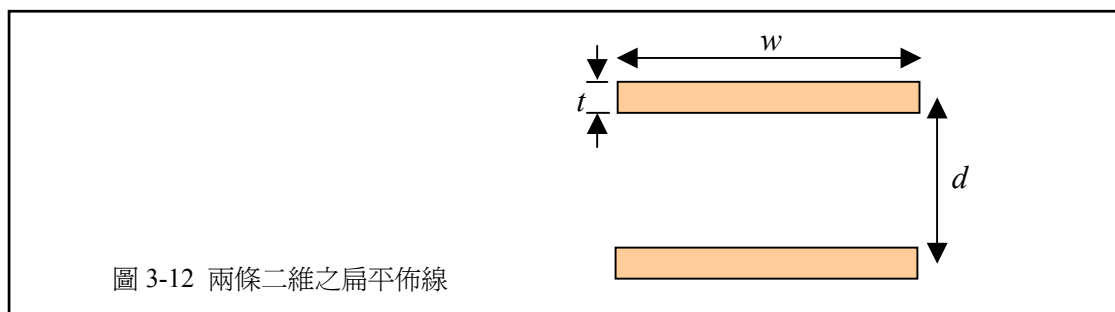


對於在自由空間中之兩個扁平佈線(圖 3-11)，佈線之寬度遠大於佈線之分隔距離( $h \ll w$ )，且佈線之分隔距離大於佈線之厚度( $h > t$ )，則其自感量可以下式表之

$$L \approx \frac{\mu_0 h}{w} \dots\dots\dots (3.17)$$

對在自由空間中兩條扁平之二維佈線(圖 3-12)，其佈線之寬度遠大於佈線中心間之距離( $w \ll d$ )，且其寬度大於佈線之厚度( $w > t$ )，則其自感量可以下式表之

$$L \approx \frac{\mu_0}{\pi} \cosh^{-1}\left(\frac{d}{w}\right) \dots\dots\dots (3.18)$$



### 第五節 區域電感 Partial Inductance

電感的定義需要有電流流過環路。沒有完整的環路就不會有電感。但是，就實際上之考量，需要考慮一個整體環路中一小部份之電感，例如說一個電容器之電感。此種討論整體環路之一部份電感之概念就稱之為區域電感。區域電感可以使用方程式(3.19)組合成整體之電感。

$$L_{total} = L_{p1} + L_{p2} + L_{p3} + L_{p4} - M_{p13} - M_{p24} \dots\dots\dots (3.19)$$

區域電感之觀念在幾何形狀很複雜時特別有用，或這是當電流不均勻流過金屬之橫截面時。例如，若是一金屬棒(如圖 3-13)夠小時，則流經其橫截面之電流可以視為是固定的，此時可以用簡單串聯電阻與電感之等效電路來取代之。此電阻值可以下式表之

$$R = \frac{l}{\sigma wt} \dots\dots\dots (3.20)$$

此處

$l$  = 金屬棒之長度

$w$  = 金屬棒之寬度

$t$  = 金屬棒之厚度

$\sigma$  = 此金屬物質之傳導率 Conductivity

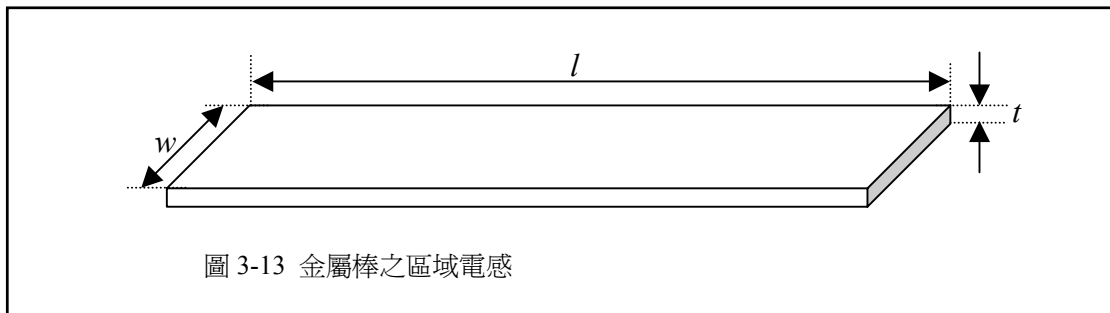


圖 3-13 金屬棒之區域電感

由參考書籍[3.4 至 3.6]簡單的計算方程式可得以下之區域電感  $L_{pii}$

$$\begin{aligned} \frac{L_{pii}}{l} = & \frac{2\mu}{\pi} \left\{ \frac{\omega^2}{24\mu} \left[ \ln\left(\frac{1+A_2}{\omega}\right) - A_5 \right] \right\} \\ & + \frac{1}{24\mu\omega} [\ln(\omega + A_2) - A_6] + \frac{\omega^2}{60\mu} (A_4 - A_3) \\ & + \frac{\omega^2}{24} \left[ \ln\left(\frac{\mu + A_3}{\omega}\right) - A_7 \right] + \frac{\omega^2}{60\mu} (\omega - A_2) \\ & + \frac{1}{20\mu} (A_2 - A_4) + \frac{\mu}{4} A_5 - \frac{\mu^2}{6\omega} \tan^{-1}\left(\frac{\omega}{\mu A_4}\right) \end{aligned}$$

$$\begin{aligned}
& + \frac{\mu}{4\omega} A_6 - \frac{\omega}{6} \tan^{-1} \left( \frac{\mu}{\omega A_4} \right) + \frac{A_7}{4} - \frac{1}{6\omega} \tan^{-1} \left( \frac{\mu\omega}{A_4} \right) \\
& + \frac{1}{24\omega^2} [\ln(\mu + A_1) - A_7] + \frac{\mu}{20\omega^2} (A_1 - A_4) \\
& + \frac{1}{60\mu\omega^2} (1 - A_2) + \frac{1}{60\mu\omega^2} (A_4 - A_1) \\
& + \frac{\mu}{20} (A_3 - A_4) \\
& + \frac{\mu^3}{24\omega^2} \left[ \ln \left( \frac{1 + A_1}{\mu} \right) - A_5 \right] \\
& + \frac{\mu^3}{24\omega} \left[ \ln \left( \frac{\omega + A_3}{\mu} \right) - A_6 \right] \\
& + \frac{\mu^3}{60\omega^2} [(A_4 - A_1) + (\mu - A_3)] \quad \dots\dots\dots (3.21)
\end{aligned}$$

此處

$$A_1 \equiv (1 + \mu^2)^{1/2}$$

$$A_2 \equiv (1 + \omega^2)^{1/2}$$

$$A_3 \equiv (\mu^2 + \omega^2)^{1/2}$$

$$A_4 \equiv (1 + \mu^2 + \omega^2)^{1/2}$$

$$A_5 \equiv \ln \left( \frac{1 + A_4}{A_3} \right)$$

$$A_6 \equiv \ln \left( \frac{\omega + A_4}{A_1} \right)$$

$$A_7 \equiv \ln \left( \frac{\mu + A_4}{A_2} \right)$$

$$\mu \equiv l/w$$

$$\omega \equiv t/w$$

方程式(3.21)看起來相當的複雜，但是其可以很直接的應用在電腦程式上。以將一個大金屬棒區分成許多小金屬棒的方式，可以將此計算引用在一個橫截面為不均勻電流的大塊金屬棒之上。區分開的小金屬棒每個都是為均勻的電流分布(如圖 3-14)。將在大金屬棒上之電流分布視為是一種階梯分布，只要分成足夠小的小段，在每一個相鄰的小金屬棒之電流階梯差距很小，就會有足夠的精確度。在每一個小段兩端之電壓為

$$V = R_i I_i + j\omega L_{pi} I_i + j\omega \sum_{\substack{k=1 \\ k \neq i}}^N (L_{pik} I_k) \dots\dots\dots (3.22)$$

此處  $L_{pik}$  為在  $i$  與  $k$  兩小段間之區域互感。

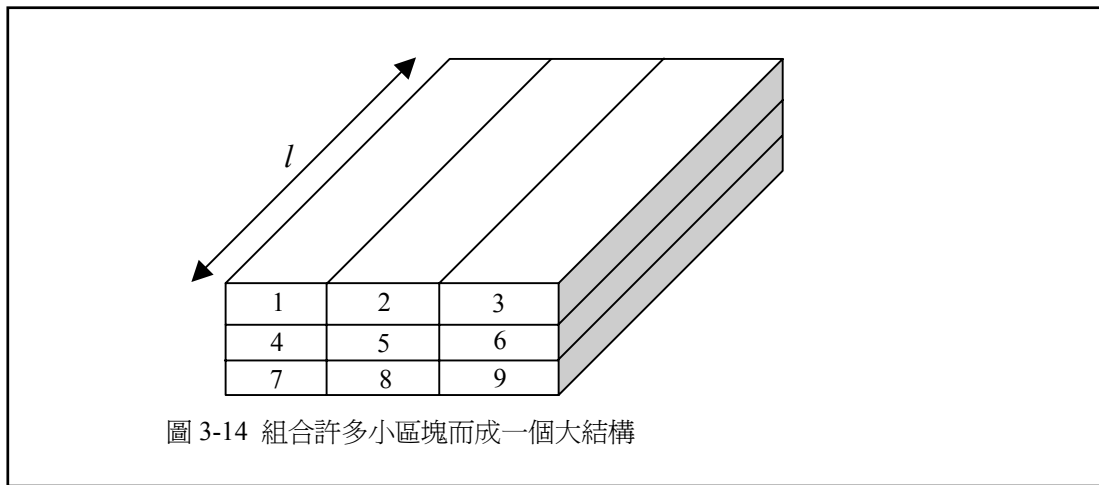


圖 3-14 組合許多小區塊而成一個大結構

整個大金屬棒之電流等與所有小區塊金屬棒電流之總和。每一個小區塊兩端之電壓與其他小區塊都一樣，並且等於整個大金屬棒兩端之電壓。

## 第六節 結論

電感的存在是因為有電流流在一個環路上，了解此一基本原則之觀念是很重要的。這不是沒有道理的，因為電流**必須**要在環路上流動。電流環路之大小決定了電感之大小。

在電子電路中，電感是一基本之組成元件。就是說，一旦使用金屬導體，並且有電流流過，則就有電感之產生。此電感對於所有的高頻電路中是一種限制因素。當電容當作是濾波器來使用時，電流流經電容所造成的自然電感，限制了電容作為有效濾波元件之頻率範圍。

區域電感是一個有用的觀念，如此我們才可以討論一小段環路對整體電感之貢獻。例如說連接 PC 板不同佈線層間之貫穿孔、在 PC 板與金屬機殼間之銅柱、在 PC 板與濾波器間之線路佈線。每一個的這種金屬結構都可以分析以了解其區域電感，其結果可以組合起來以得知整體之電感。



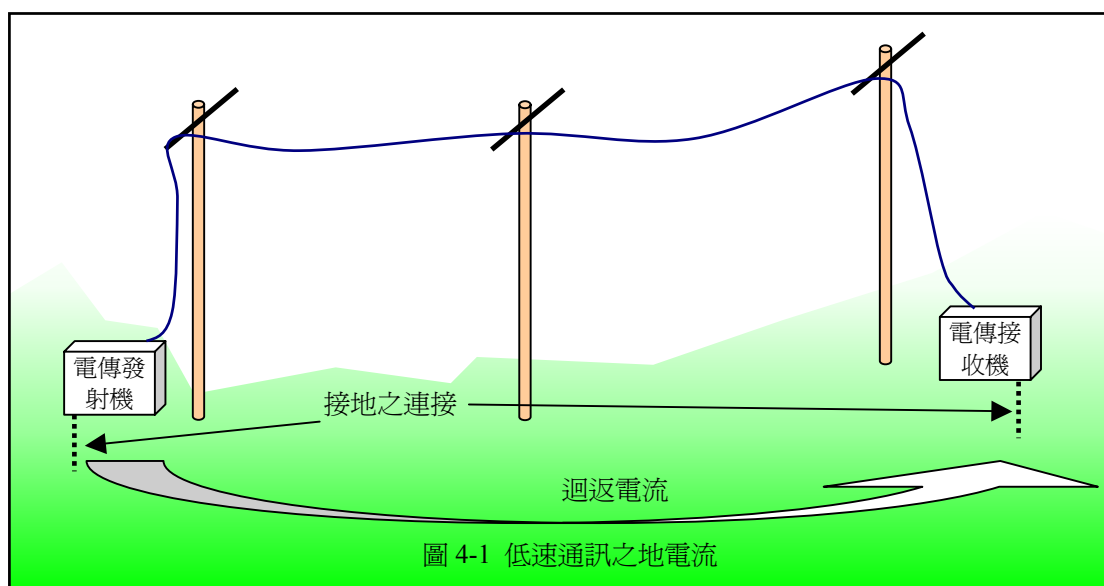
## 第四章 接地之謎思 The Ground Myth

在 EMC 工程裡，甚至是電路設計上，『Ground 地』可能是最易被誤用與最易被誤解的名詞。『地』一般被認為是在所有頻率都是零電阻與零阻抗之零電位區域。而在實際之高速設計中卻不是如此。當我們使用『Ground』這個名詞時，心中要記住『Ground is a place where potatoes and carrots thrive ”地”是蕃薯及胡蘿蔔生長的地方』。將此概念牢牢記住，許多造成 EMI 幅射問題的因素都可以解決。

在 DC 電壓時『地』是個很清楚的觀念，但是在今日一般電路板之頻率上就不是這樣簡單了。任何金屬或多或少都有些許之電阻，即使此電阻接近零歐姆，電流流過導體環路造成電感。電流在此電感上流過造成電壓降。此意味著在金屬平面/金屬線/金屬棒/等等，都會有電壓降，此與『Ground 地』的意圖與定義就是有著直接矛盾了。

### 第一節 『地』這個名詞是怎麼來的？

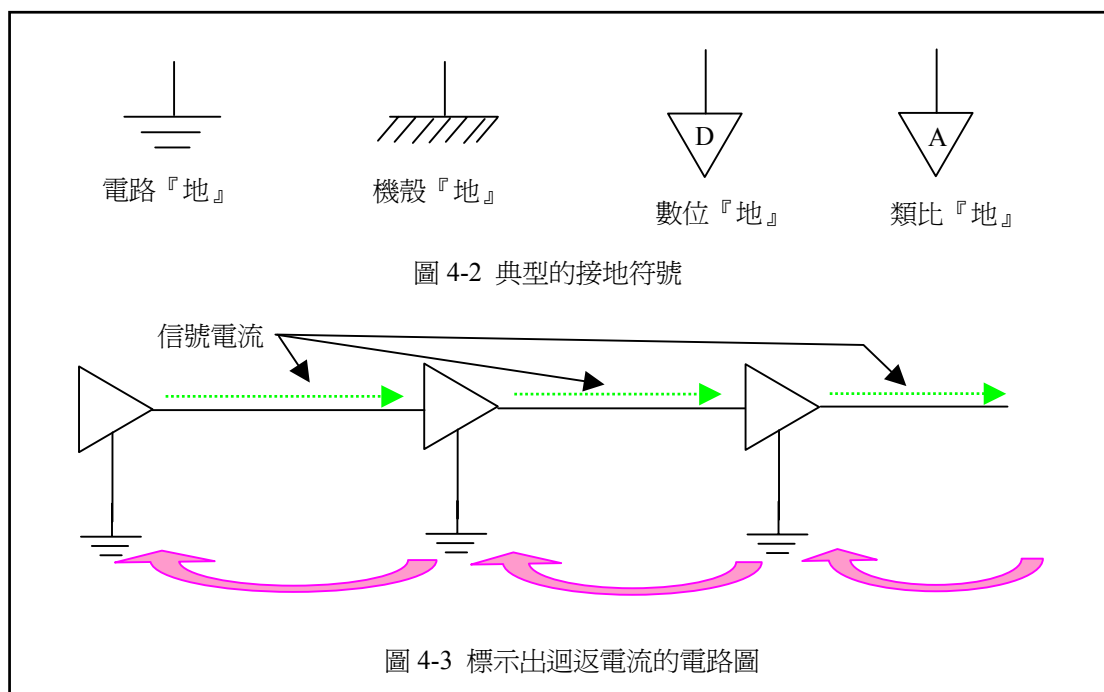
電子上最先使用『地』這個名詞是在電報(telegraph)時代。記得在早期之西部牛仔片，壞蛋在搶了銀行後射斷一條電桿上之電線，讓銀行無法通知隔壁城鎮派出警衛隊追捕。注意到只有一條線嗎？但是我們之前談到且強調，電流必須要形成一個環路。其由發送者到接收者，然後必須要再回頭回到發送者端。在早期之電報時代，電線是很昂貴的。他們發現若是發送者之一端與接收者之一端都接到大地(earth ground)的話，則只要一線而系統還是運作的很好。如圖 4-1，發送端與接收端都『接地』而形成電報迴路。



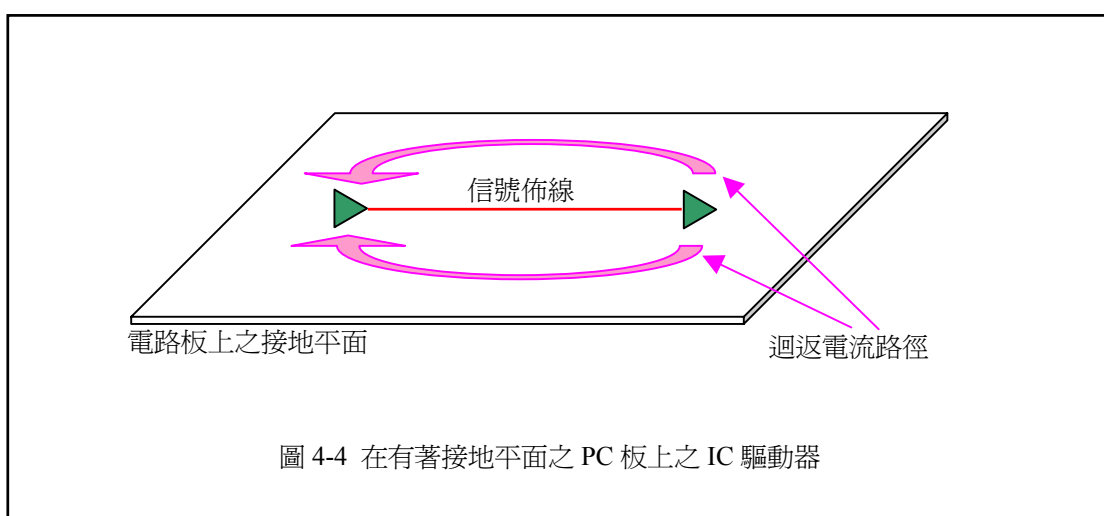
對於信號之脈衝率在每秒 5 個脈衝以下時，這是一個絕佳的方式。不管地面的傳導性如何，信號還是可以傳達。很明顯地，當信號速率提昇時這方式完全無法接受，因為當頻率提昇時地面之阻抗很快速的增加。此時必須考慮到整個的電流路徑。不只是直接的傳輸路徑(信號路徑)，同時還包括迴返電流路徑(信號迴返電流)。

現在在電路圖上使用的一些『接地』符號也會讓我們困惑。在圖 4-2 中之一些符

號有一般之電路接地、機殼接地、這些都是假設接在一起的。雖然說信號及電源迴返電流路徑在一般之電路圖上是看不出來的，但這些迴返電流路徑仍舊是存在，如圖 4-3 所示。當把迴返電流路徑標出時，很明顯的電流是以完整環路在流動。



即使如圖 4-3 所示之完整電路圖還是會誤導，因為電流是以三度空間而不是僅僅以圖中所表示之二度空間流動。圖 4-4 顯示一個簡單的積體電路(IC)驅動器與接收器在印刷電路板上，信號線以微條法(Microstrip)佈線而以一金屬平面當作其電流迴返路徑。注意到在此金屬平面上之迴返電流，而在迴返電流路徑上之任何破裂點都會中斷電流環路。很不幸的，在金屬平面上電流迴返路徑之破裂點是經常會發生的，而結果就是此迴返電流會行經無法預測且很可能產生問題之路徑，最終造成干擾到其他之電路，也就是 EMI。

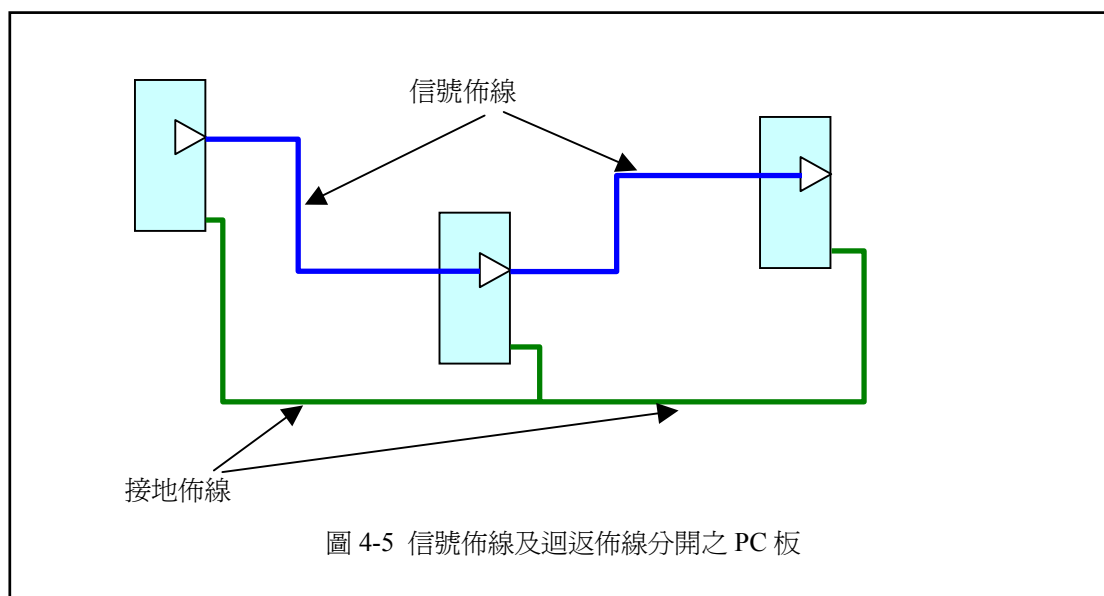


## 第二節 當我們說『Ground 地』時是什麼意思？

『地』的這個名詞常常對不同的工程師代表不同的涵義。有時候『地』是表示信號迴返/參考。有時候『地』是代表電源迴返/參考。有時候『地』是表示機殼參考點，並且有時候『地』意味這接到建築物金屬之安全接地，並連接到大地。所有這些其雙重之意義是表示要有效的連接，但是因為都以同樣的名稱標示，在設計時又有許多符號，致使其容易混淆或是誤用。在設計討論時應使用較明確之名稱以消除誤解，並且也幫助設計者可以思考其真正的功能涵義。

### 第一項 信號參考 Signal Reference

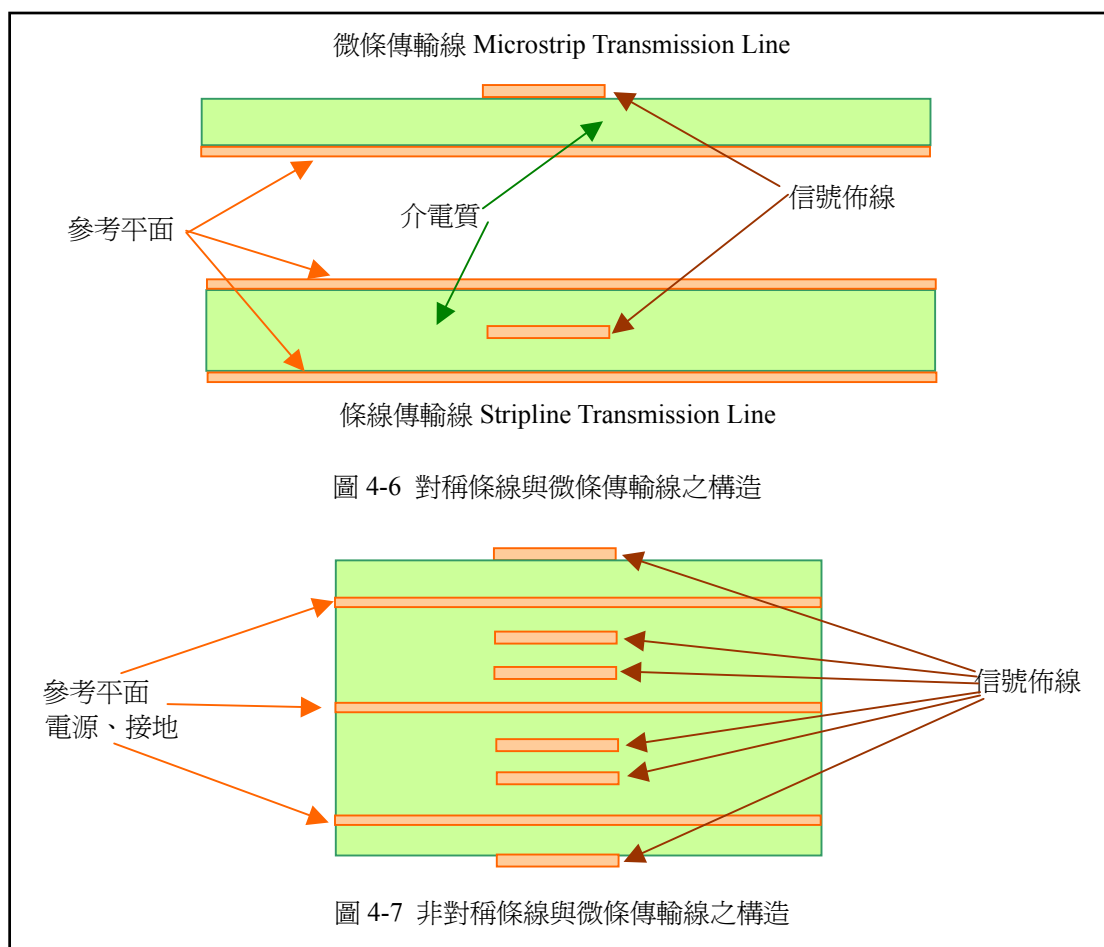
『地』的最常之用途是表示信號參考，或是信號迴返路徑。在簡單之低速電路板上，迴返電流路徑可能是一條佈線路徑，所以信號電流經信號路徑『流出』接收機並沿著信號迴返路徑『流回』到發射端/驅動器。圖 4-5 顯示此種之線路佈局。使用此種之設計策略，迴返電流路徑是經特別設計的，因此可以小心的注意到此些路徑不會中斷或是干擾到其他之電路，或是由其他電路耦合到雜訊。



現在的大部分 PC 板需求之信號皆在每秒 10、100、1000 Megabits 以上。功能上之要求需要有受控制之傳輸線設計。圖 4-6 所示為微條法(Microstrip)及條線法 (Strip line)方式之實體 PC 板架構。信號電流在佈線上流動而迴返電流在平面上流動。因為信號佈線與參考平面之間緊密耦合(close coupling)之故，迴返電流會在參考平面上佈線之直接正下方(或上方)流動。(注：大部分之迴返電流會直接在線路佈線之下/或之上流動，但是還有部分之迴返電流會散開來以尋找最低電感之路徑。見 6.6 節中較詳細之討論。) 以圖 4-6 之簡單微條法為例，迴返電流(大部分)會在微條之投影下方之參考平面流動。對於圖 4-6 之對稱條線法，迴返電流平均的使用上下兩個平面。只要在參考平面沒有不連續性存在，譬如說平面之破裂、貫穿孔、等等，迴返電流就會保持與信號電流緊密的耦合，如此就是一個有效的傳輸線了。

另一種通常見到的 PC 板構造是如圖 4-7 之非對稱條線法。此構造通常見於多層板之堆疊。在非對稱條線法中，大部分之迴返電流流經靠其最近之參考平面。同樣的，因為信號佈線與參考平面之間緊密耦合(close coupling)之故，迴返電流會在參考平面上佈線之直接正下方(或上方)流動。只要在參考平面沒有不連續性存

在，譬如說平面之破裂、貫穿孔、等等，迴返電流就會保持與信號電流緊密的耦合，如此就是一個有效的傳輸線了。

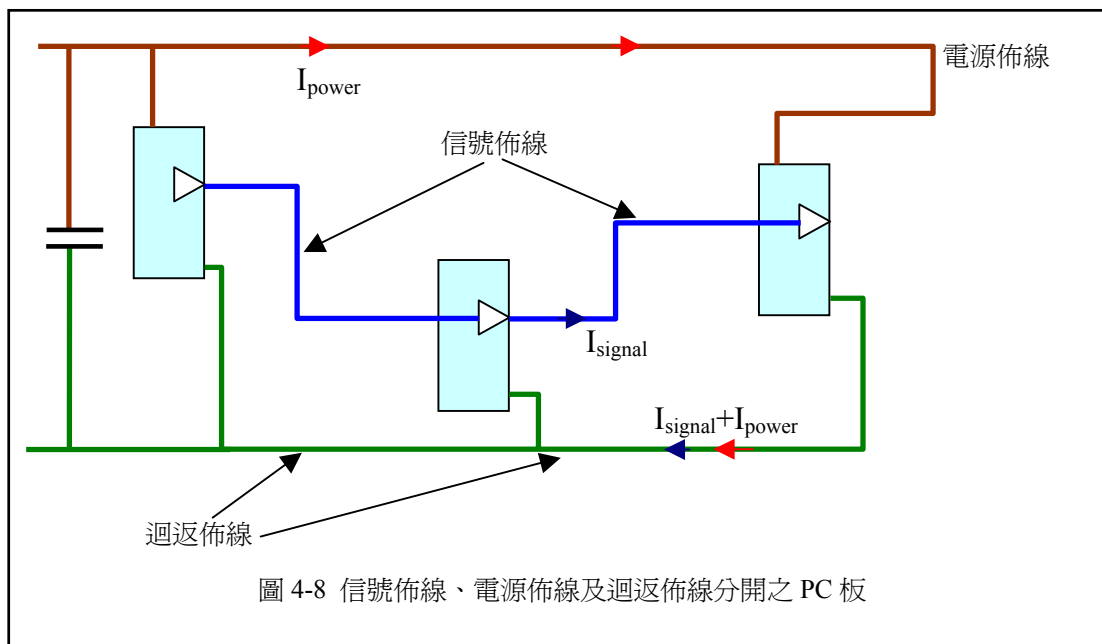


## 第二項 電源參考 Power Reference

『地 Ground』的另一個一般用法是指電源電流迴返(power current return)。一般說來，對於一個 IC 不會去區分信號電流迴返與電源電流迴返。IC 需要有電源供應以推動信號電流到信號佈線之上，以及供應 IC 內部之運算電路、邏輯閘、等。這些內部之電源電流必須要經由『電源參考』之連接以回到電源供應端。此種目的之電流路徑並不會沿著信號路徑，而是以另一個完全不同的路徑來走。

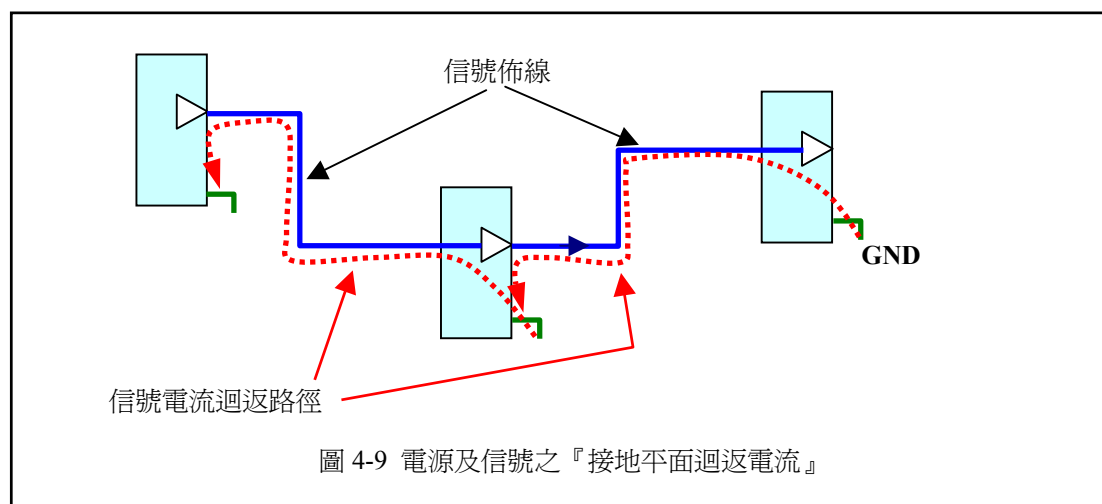
對於簡單的低速電路，電源之接線很清楚，而電源之迴返電流路徑也很直接了當，如圖 4-8 所示。電源供應到驅動器 IC，一些電流流到信號路徑上，其他的直接回到電源供應器以及去耦合電容上。

當信號速度增加到需要做傳輸線控制時，例如微條或條線方式，此時信號參考平面通常也把它當作電源供應平面以及『地』或是電源參考平面。此意味著『信號參考平面』可以是『電源平面』或是『電源參考平面』或是『信號參考平面』。『地』被我們使用來表示信號迴返以及電源迴返，當信號線參考到電源平面時，事情變得很令人困惑了。為什麼信號平面可以是電源也可以是地呢？



將電源平面稱之為『AC Ground 交流之地』可以較不會令人困惑，因為在高頻時去耦合電容連接在電源平面與『地』平面之間。此一說法有其頻率限制，因為電容器之電感、貫穿孔之電感、連接至電容器之佈線等，皆會限制了電容器之高頻特性。結果就是在電源與『地』平面之間有一非零之阻抗存在，此時就不能視為是『AC Ground』了。

即使所有的信號以及電源都參考到同一平面，信號迴返電流及電源迴返電流還是以不同之路徑在流動。如圖 4-9 所示。因為 IC 之電源是同時由電源供應器以及區域之去耦合電容來提供，部分之迴返電流必須在各自之區域流動(以完成所需之電流環路)。



### 第三項 機殼參考 Chassis Reference

大多數之產品以金屬屏蔽之機殼將電路板包裹起來。所有內部之電源參考及所有內部之信號參考應該要連接到最靠近 I/O 連接器端(外部纜線離開板子的地方)之金屬機殼上。對系統整體之輻射特性而言金屬機殼是很重要的。EMI 輻射最常見

之原因是來自於外部纜線及纜線屏蔽(Cable shields)上之『非故意之共模電流』(Unintentional Common-mode Current)。此電流是因為在纜線(或纜線屏蔽)與機殼間之電位差所致。從外部輻射之觀點來看，機殼是終極之『地』，或是這些『非故意電壓』之參考點。此意味著要控制外部輻射最主要的就是要降低在機殼與纜線間之電位差。此一考量對屏蔽及非屏蔽之纜線都是一樣的，但是在處理上還是有一點小差異。

#### 第四項 非屏蔽纜線 Unshielded Cables

非屏蔽之纜線，其信號導體，通常經由一個連接器連到內部電路上。因為這些導體上載著有用之信號(intentional signal)，其頻率內涵以及信號位準必須要很低，才不至於造成輻射之問題。

有很多種可能性，非故意之信號(Unintentional signal)或是雜訊(noise)，也會在同樣之導體上存在，只是信號位準可能小的多。I/O 驅動器可能會有內部雜訊耦合到 I/O 信號線上。機殼內之電磁場可能會耦合到線路佈線上，或是直接傳到連接器之信號腳，而傳到 I/O 信號上。高速時脈佈線或是高速匯流排也可能會串音耦合到 I/O 佈線上。許許多多的可能。不管這些無用之信號是怎麼耦合到 I/O 線上來的，皆可以使用濾波器來降低這些無用信號之電壓位準。一般說來，此雜訊電壓必須要低於  $100\mu\text{V}(0.1\text{mV})$ ，以確保可以通過商規測試之限制水準。

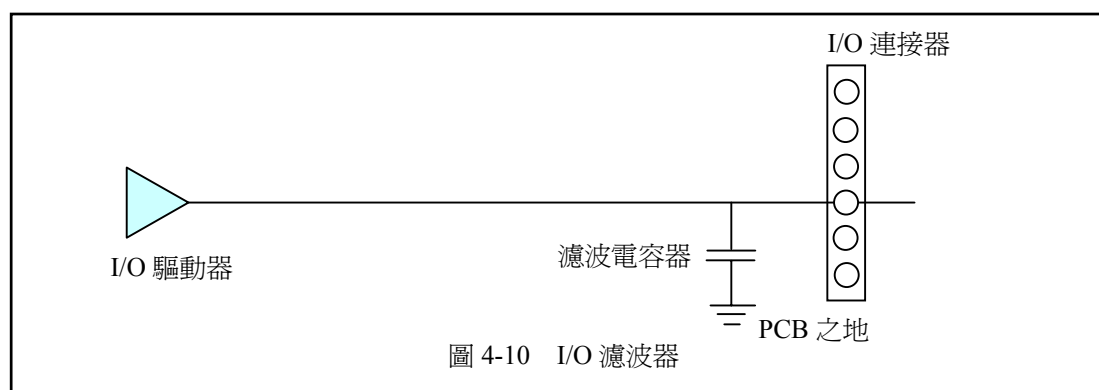


圖 4-10 I/O 濾波器

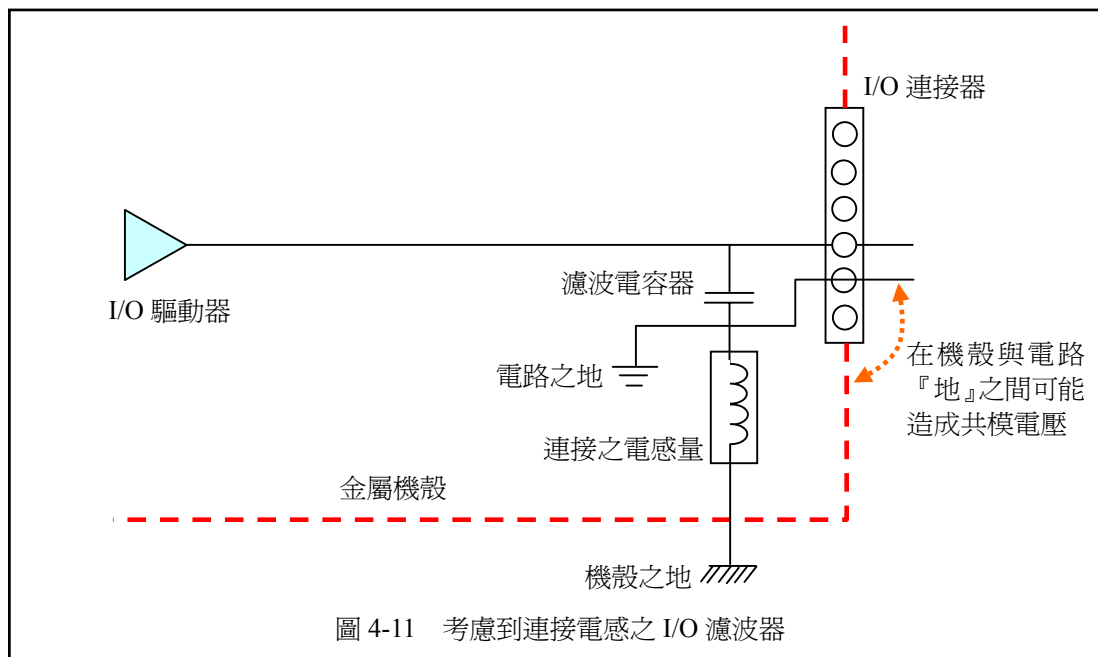
第九章會詳細的討論有效濾波器之設計。通常所見之濾波器是一個電容器加在信號線與電路板之參考平面之間，如圖 4-10 所示。很自然地，此濾波器之設計要讓功能上之有用信號通過，而將無用之信號衰減掉。一個重要的考慮點是，此在 I/O 信號線上之無用信號要相對於機殼做衰減，而不是相對於電路板之參考點做衰減。但是，因為方便及成本較低之故，濾波器通常是安裝在電路板之上，因之所有的衰減是相對於電路板之參考點而不是直接對機殼。電路板之參考點與機殼間連接間之阻抗造成一個電壓降，因此減低了濾波器之效果。圖 4-11 為此一連接阻抗之圖示。

因為在電路板參考點與機殼參考點之間的連接也是濾波器設計之一部份(無意間的)，此部份之電感量必須要儘可能降低以確保濾波器能有效的在工作。在高頻時，DC 之導電性不會有問題。要注意的是 PCB 參考點與機殼連接之電感量。即使是完美之導體都會有電感，也就是阻抗。一旦雜訊電流流過電感就會有電壓降。雜訊電壓降就會有效的驅動 I/O 纜線造成輻射。

在 I/O 連接器與金屬接柱間之環路電感視環路面積而決定，非周邊距離。此電感

量，也就是阻抗，會隨著金屬接柱與連接器之距離增加而非常快速的增加。

另外一個考量點是 PC 板參考點與機殼接觸面之大小。部分的環路在 PC 板上之參考平面，另一部份在機殼。這兩個導體面積都很大，故有著很小的區域電感。而 PC 板之參考點與機殼之連接面通常很小，所以其區域電感在整體電感上占了很大的部分，主宰了整個路徑的阻抗。接觸介面因此是纜線與機殼間雜訊電位差之最大來源。



在高頻時，電流只能在導體之表面流動。稱之為『集膚效應(Skin-effect)』。集膚效應限制了電流能夠流過的區域，因而增加了區域電感之效應。從這個分析來看，很明顯的接觸面的大小是很重要的。銅柱應該要越粗越短才好。這樣可以減少銅柱之區域電感，因而也減小整體環路之電感。一種常見的方法是使用具有金屬彈片可同時接觸到機殼以及 PC 板之參考地點的連接器。當使用的金屬彈片夠多時，電感就會降低。如果金屬彈片之接觸點數量不夠，連接處之阻抗不夠低，則電位差就產生了。

#### 第五項 屏蔽纜線 Shielded Cables

當意圖之 I/O 信號為高頻或是數據信號時，就會需要使用屏蔽之纜線以避免產生輻射干擾。只要屏蔽纜線之隔離編織網能以低電感/阻抗之路徑連接到機殼，就能有效的防止這些信號產生輻射干擾。

有些屏蔽線以豬尾巴(Pigtail)的方式連接其隔離編織線。在這種方式，纜線之隔離編織網在距連接器一段距離處即終止，然後以一段細的導線連接到連接器的金屬部分，再到機殼。在有些應用中，此一細導線連接到連接器之一個信號腳，然後再連接到 PC 板參考點。如前面之說明，此細導線導體，相較於粗短之導線，會使連接處之區域阻抗加大很多，因此其阻抗很高。即使是此一細導線之豬尾巴直接連接到機殼上，還是會有很大的阻抗存在於導線屏蔽與機殼屏蔽之間。流在導線屏蔽上之所有電流都會流過豬尾巴之阻抗。這就完全破壞了屏蔽的優點與效果，造成在機殼與導線屏蔽間之電位差。

## 第六項 安全接地參考 Earth Safety Reference

『安全接地參考』是真正的『地』連接，因為在 AC 電源插頭上之『地』接頭連接到建築物某處之『接地點』。此一連接是用來協助將可能會發生之 AC 電源電流接回到『大地』端，而不至於因儀器之損壞而流經人體造成危險。此路徑對於 50/60Hz 之電源頻率為一低阻抗之電流路徑，但對於高頻是為高阻抗路徑，因此其不能拿來當作高頻之接地參考。

### 第三節 『地』並不是一個電流槽(Current Sink)

當我們打開廚房之水龍頭時，水流出來，若是排水管是打開的，水會流下經排水管至地下。雖然此種水流邏輯常用來幫助學生了解電流之工作，但並不適用在電路之『地』的觀念。電流並不是簡單的流進區域之『地(或參考點)』連接然後就留在那裡。如在本章之前討論的，[所有的電流都必須以一種封閉環路之方式流動，然後回到其源頭。](#)

討論信號及電源參考之重點是在於電流如何回到其源頭。當使用一個電容濾波器時，這些不要的電流並不僅僅是流進接地參考平面然後就停留在那裡。電流必須回到它們的源頭。電流會找到某一路徑，不論是規劃給它的或是其自己找的。大多數輻射發生之原因就是因為迴返電流使用的路徑並不是規劃給該電流用的路徑。

### 第四節 參考點策略

有兩種基本之參考點策略使用在 PC 板之設計：單點參考接地與多點參考接地。產品依據其設計目標來選擇使用其中之一種方式，然而不論設計者之意圖為何，幾乎所有的高頻電路都是使用『多點接地參考』之電路設計。最佳之設計需要設計者依照不同電路所牽涉之頻率範圍，來謹慎的決定哪種接地方式較為合適。

#### 第一項 單點參考接地之策略

單點接地策略僅僅使用一個『接地』點在系統中，或 PC 板上。所有之電路都參考到該點。如圖 4-12 所示。對於 DC 及低頻電路來講可以運作的很好。一旦頻率升高到 100kHz 以上，寄生電容與寄生電感變得足夠大，以至於會讓電流流到不是規劃的路徑上。圖 4-13 所示的就是將寄生元件加到 4-12 上之例子。當迴返電流流到非規劃之路徑時，EMC 問題就會變得很嚴重。如前面所述，大部分之輻射問題之起因都可以追溯到迴返電流流到不是規劃的路徑。

所以當頻率增加到 100kHz 以上時，單點接地就必須要改成多點接地了。與其強迫一定要使用單點接地，倒不如考慮將電路區分開來之方法，而對那些電路提供適當之接地參考路徑。這樣需要對每一個信號分別考慮其迴返電流，包括 DC 電源以及低頻、中頻、及高頻電路。

#### 第二項 多點參考接地之策略

前節講到，當頻率高過 100kHz 以上時，要以多點接地來設計。多點接地指的是每一個電路都有它自己的參考接地點。這真的是有道理的，因為反正迴返電流都必須要回到它自己的源頭。事實上，整個『地』的概念會導引我們忽略掉迴返電流。在設計時，若把這個迴返電流放在心中，則『地』的觀念就變得不必要了。



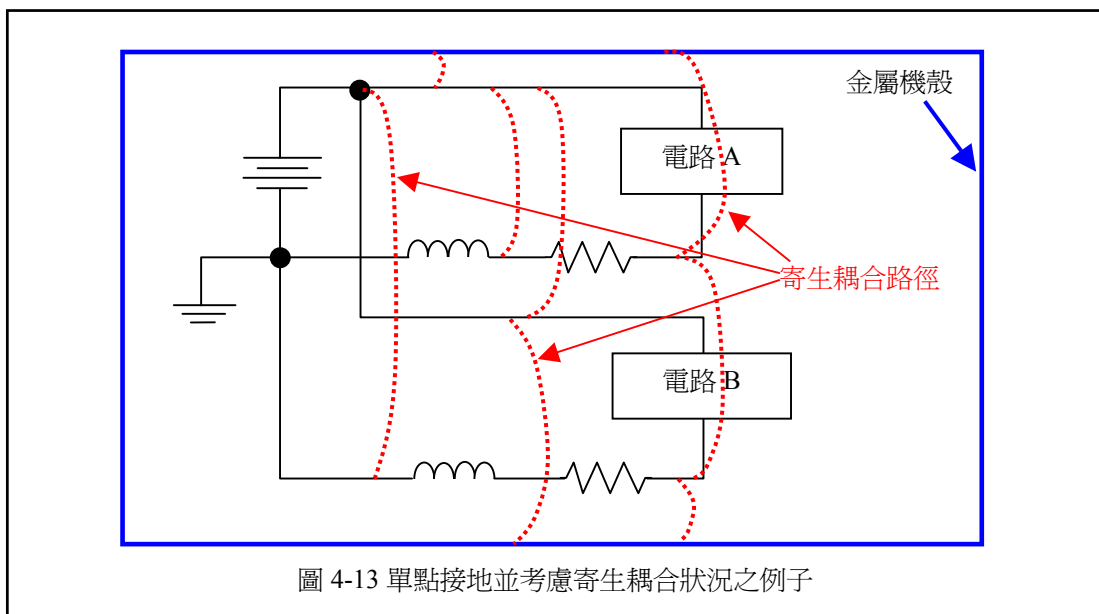
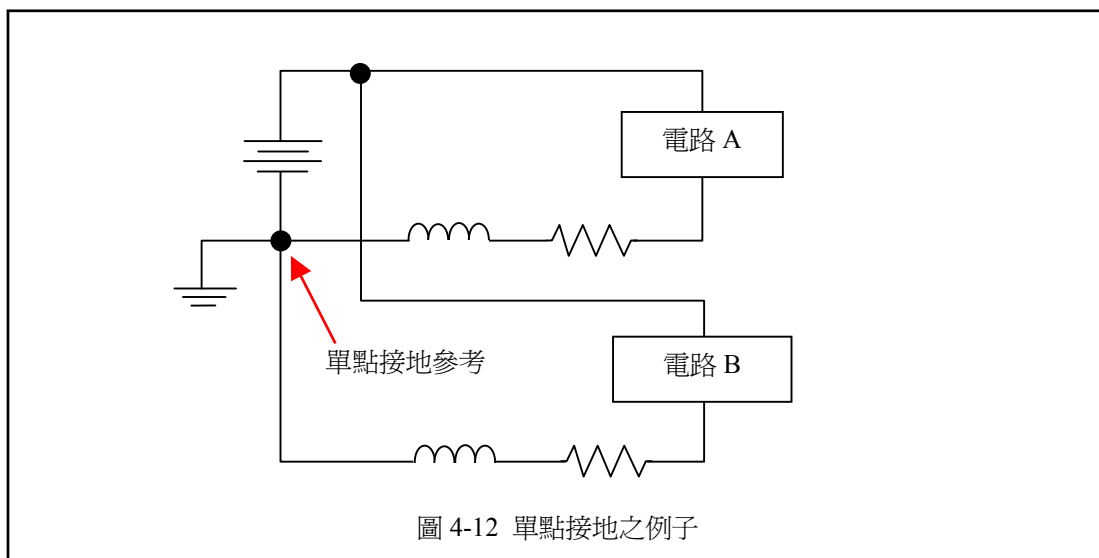


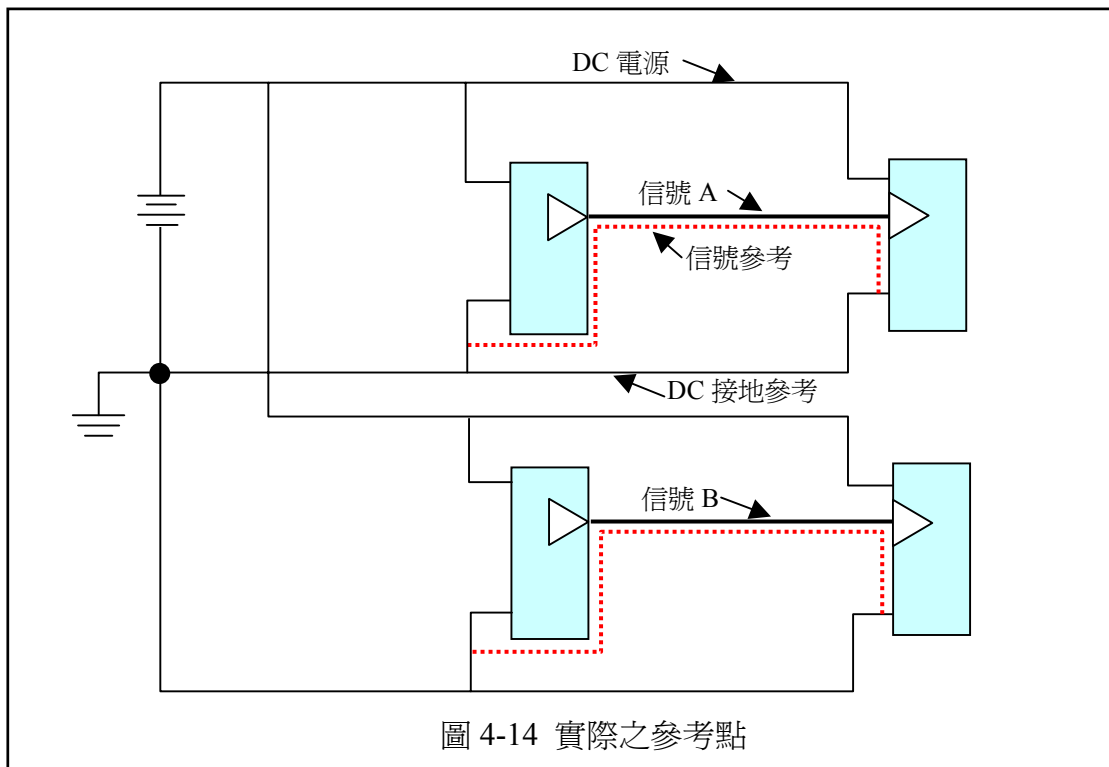
圖 4-14 顯示的是一個多點接地的例子。我們不能忽略實體之架構，也不能忽略非實體之電路，因為最終在某個位置，所有的參考點都會連接在一起。為了解釋多點接地之方式，在圖中，顯示了兩個高速電路與其信號線及 DC 電源連接。信號線旁邊之虛線部分是表示高速信號之迴返。此路徑最有可能是相鄰於信號線之 DC 接地參考平面，但也可能是其他的平面。

### 第五節 散熱器與 PC 板之連接

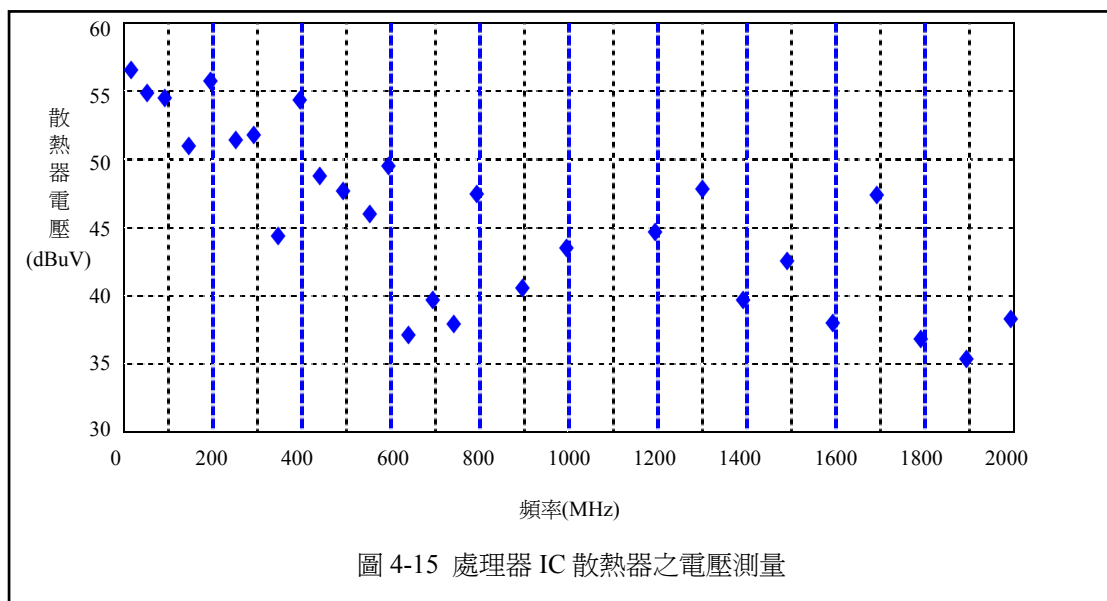
通常我們會使用金屬之散熱器在高速 IC 的上面以幫助冷卻 IC。這個金屬散熱器非常靠近 IC 的高速部分，所以內部電流很容易會緊密的耦合至金屬散熱器之上。在實體上及電子上，此散熱器都遠大於 IC 之矽晶元及內部連接線，所以是一個較有效率之輻射器。不管信號在 PC 板上是如何的佈線，或迴返電流是如何的控制的，一旦 IC 的內部電流耦合到散熱器(天線)上，就會造成輻射。若是外殼無法提供足夠之屏蔽，此一輻射可能會超過限制值。

一個控制散熱器輻射常用之方法就是將散熱器『接地』至 PC 板之接地參考。這樣可以降低散熱器與接地參考平面間之電位差，也就是降低輻射了。[連接的數](#)

目、大小、以及位置，是決定此一將散熱器接地之努力為有價值與效果，或是反而增加輻射的重要因素。



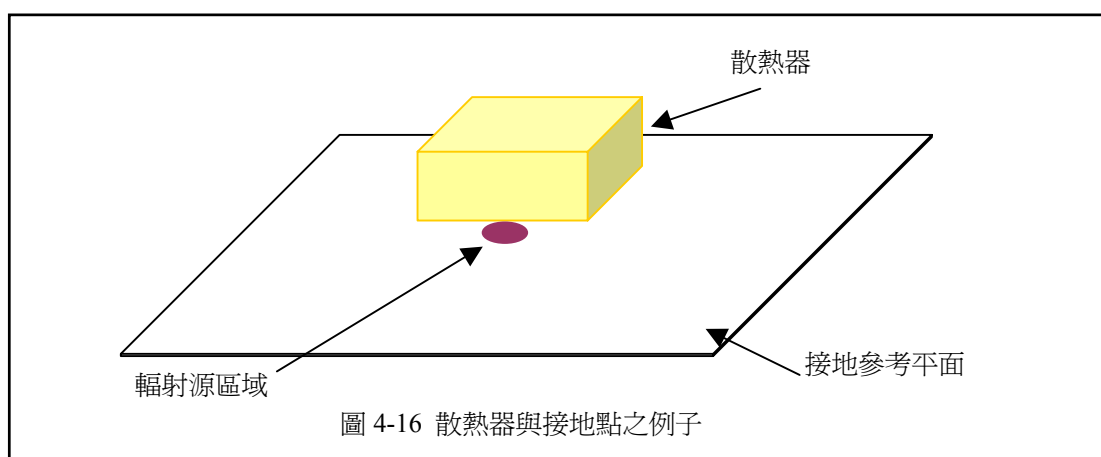
這些信號之頻率內涵要依據說到底在 IC 內有哪些信號。圖 4-15 顯示出以頻譜儀量測出來的，在處理器 IC 與接地參考平面間之電壓之例子。注意到處理器之內部時脈頻率(此例中為 1GHz)並不是量測到的主要頻率。多種的匯流排信號包括了比內部時脈大得多的電流，因此主導了散熱器上之雜訊信號，上達 GHz 之範圍。當頻率增加時，散熱器之大小在電氣上變得較大，因此讓此散熱器變成更有效率之輻射器。所有散熱器之『接地』連接都必須要小心的設計以使其在高頻仍為有效。



如先前幾章所述，所有之導體都會有電感。在散熱器與金屬接地平面間之連接也會有電感，所以會有非零之阻抗。使用越多數量的連接，連接之阻抗就越低，其就更能有效的降低輻射。但是，一般說來，環繞之散熱器的區域是很珍貴的，要增加任何的『接地墊 Pad』都會蠻困難的。所以在到底要加多少個接地點與要將輻射降多少這之間就有些取捨要做決定。以下的例子就來說明，當沒有使用夠多的接地點時，在某些頻率之輻射有可能會增加。

有許多的文獻是寫關於『散熱器之模型 modeling』以及將散熱器接地之各種不同方法。對這類型之問題而言，『有限差異時域模擬技術』【Finite-Difference Time-Domain (FDTD) simulation】可能是為最普遍使用之模型技術，這些模型還必需要經過測量來驗證。

以例子來說明，我們來分析一個 55mm × 68mm × 40 mm 高的散熱器。使用 FDTD 之模擬技術。以一個無限大的金屬板來模擬 PC 板之金屬接地參考平面，此散熱器就置於該金屬平面之上。輻射源(Source)則置於金屬接地平面與散熱器之間。圖 4-16 所示即為此一組態。研究在靠近散熱器旁之近場輻射。要求得到在散熱器旁每一頻率之最高輻射值，不管其方向與極性。



研究許多不同的散熱器接地方式。將沒有接地之狀況定出模型，及一個接地點、兩個接地點(在相反方向)、四個接地點(在四邊之中心點)、四個接地點(在四個角點)、八個接地點(在四邊之中心點及四個角點)。接觸點使用小的金屬柱(大約 25mm × 25mm ?)連接在接地平面與散熱器之間。

結果以電場強度來表示，針對一給予之正規化輻射源源強度。因為輻射源的強度會隨著不同之 IC 而不同，所以此強度之絕對值並不重要。但是對於在不同接地方式狀態下，其相對之輻射結果就是重要的參考了。此一結果也經過正規化以移除輻射源頻譜之影響。也就是說，輻射源之強度假設在所有頻率都是相同的。

圖 4-17 顯示出結果，分別代表沒有接地點、一個接地點、二個接地點之狀況。明顯的看到在 3.75GHz 有諧振狀況。

圖 4-17 同時也顯示在低頻時(30-800MHz)，當只使用一個接地點時輻射會增加。當頻率在 800MHz 以上時，一個接地點與沒有接地點，其輻射狀況大致相同。兩個接地點會改善低頻輻射(800MHz 以下)，但是在 800-2000MHz 會增加輻射。在 2000MHz 以上兩個接地點與沒有接地點之輻射狀況是一樣的。



圖 4-17 少數接地點之散熱器輻射狀況

圖 4-18 顯示的是使用四至八個接地點之結果。當四個角落接地時 100MHz 以下頻率之輻射會降低，而在頻率 1000 至 2000MHz 處，輻射會顯著的加強。當使用四邊之中心點接地時，1600MHz 以下之輻射會降低，而 1600 至 2500MHz 之輻射會加強。當使用八個接地點時，輻射強度在 2500MHz 以下會顯著的降低，在 25 至 3000MHz 則會增加。

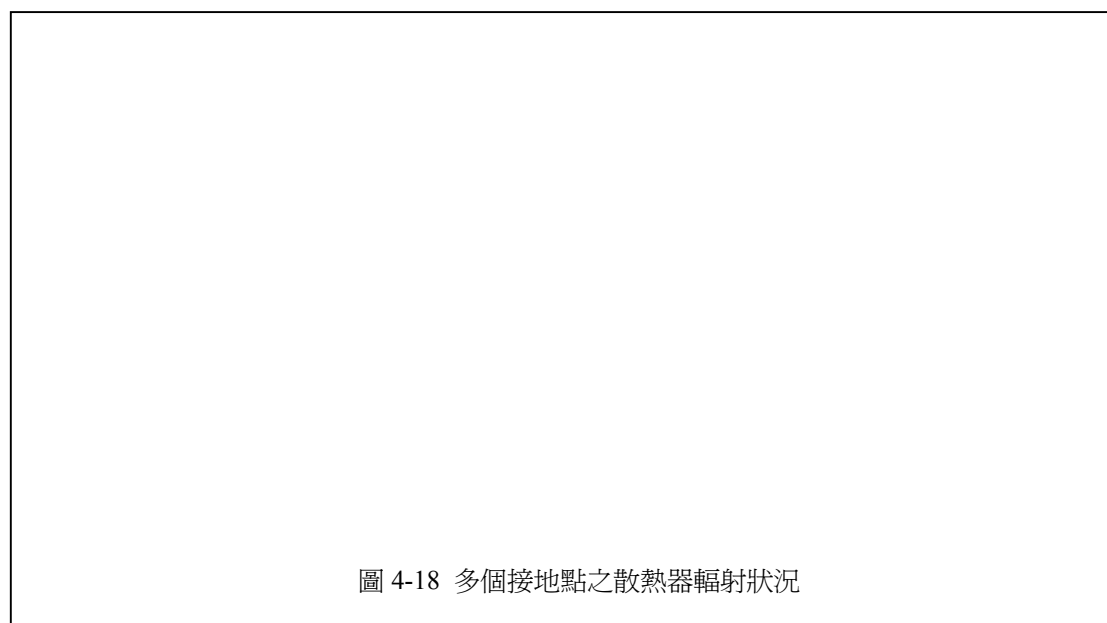


圖 4-18 多個接地點之散熱器輻射狀況

結果顯示出輻射之強度顯著的受到接觸點數量之影響。會存在一個主要的諧振點，依據接地方式之不同可以將此一諧振點移到更高的頻率去(因而不影響我們所關切之頻率範圍)。由此一模擬可以明確的看出，一或二個接地點之方式應該要避免，因為其諧振點會落在處理器時脈之第一或第二諧波處(最大能量存在之地方)。在這所有測試之方式中，八個接地點之方式會提供最佳之改善。

## 第六節 PCB 參考與機殼參考之連接

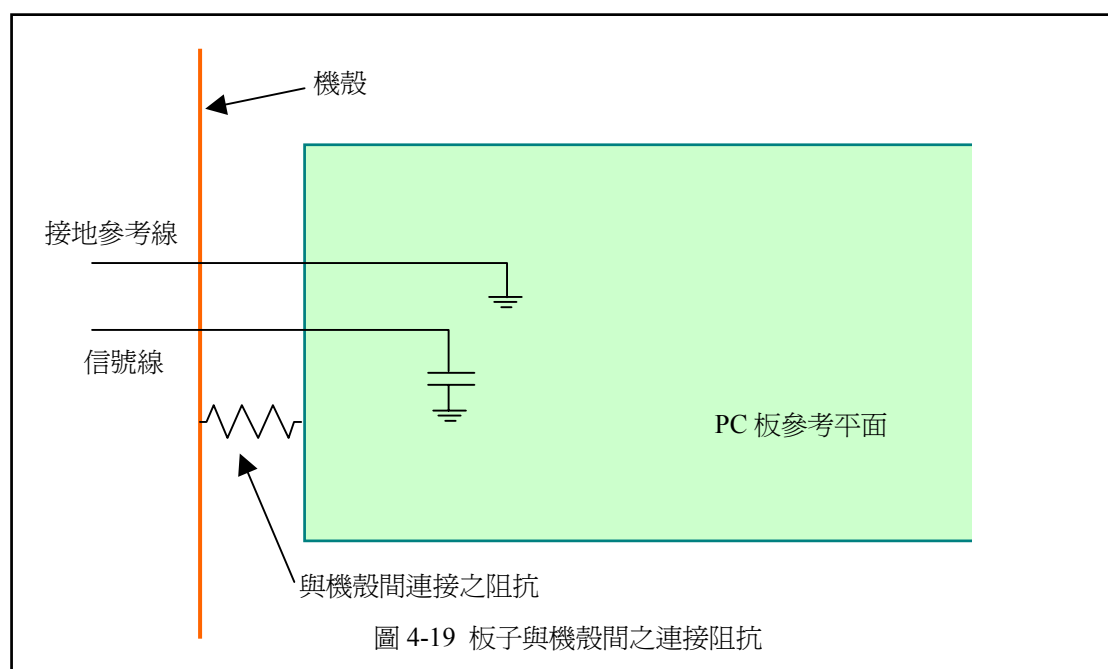
如果一個系統有著完全封閉之機殼且沒有 I/O 導線離開此機殼，則不論其電路是如何與機殼內部連接，都不會有任何差異。所有來自電路板之內部場都會被侷限在機殼之內。但極少有這種狀況，大多數之實際產品都會有開孔與 I/O 導線。

典型產品之最普遍之輻射原因是來自於非意圖信號造成之共模電壓，呈現在 I/O 導線與機殼之間。由外界之觀察點來看，我們可以把機殼當作是參考點，而在 I/O 導線上之電壓當成是一個『天線』的饋入信號。我們也可以把機殼與導線(之間有個電壓源)看成是一個集總(Lumpy)電路，不規則形狀之雙耦極天線。無論如何，I/O 導線與機殼的組合創造了一個天線，而可以很有效率的將某些頻率發射出去。

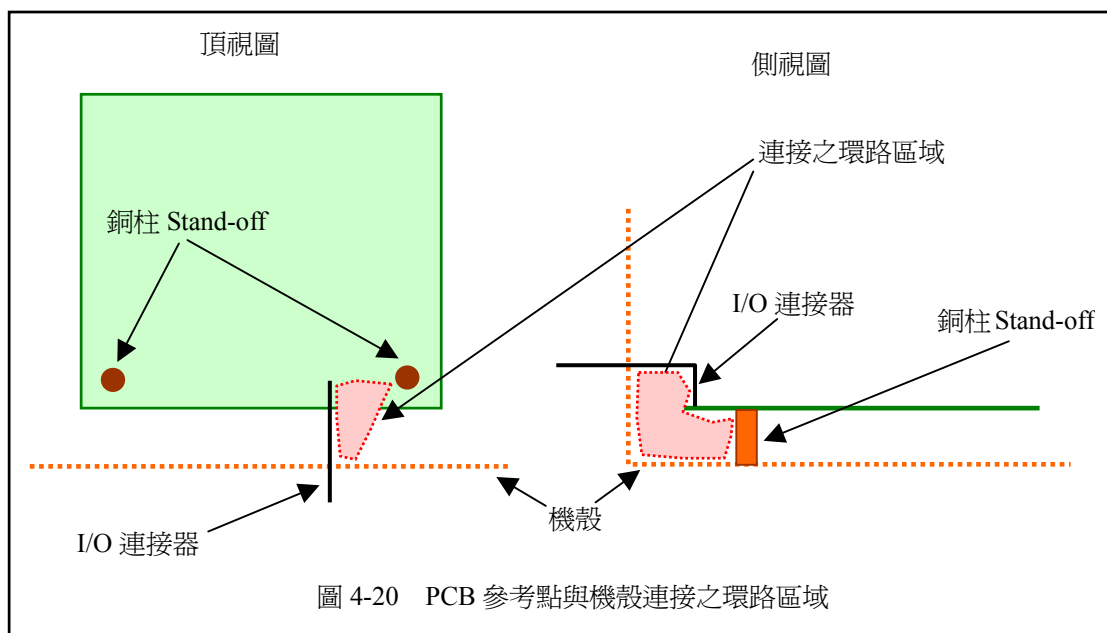
在 PC 板與機殼間之低阻抗連接，若是正確的話，可以降低這些非意圖信號之輻射。

### 第一項 I/O 區域之連接

考慮有兩條 I/O 線的狀況，分別是信號線及其迴返(地)，(例如，電腦之音頻喇叭線)。迴返線通常是接到 PC 板之接地參考點。在聲音信號線上之濾波器參考到 PC 板上之接地參考。對於外部輻射來說，其參考點為機殼而非 PC 板的接地參考。而任何在 PC 板與機殼間之阻抗會在其上建立一個電壓。此電壓會呈現在 I/O 迴返線以及 I/O 信號線之上，就成爲一個發射之源頭。圖 4-19 顯示了此一現象。



PC 板與機殼間之連接通常是用些金屬銅柱及螺絲等。這些銅柱之放置位置通常是任意選擇而很少是爲了 EMI 最佳化而考慮的。圖 4-19 顯示了一個在 PC 板與機殼間之連接阻抗。此一阻抗，此阻抗包括了連接電阻與連接之電感性。如果我們考慮在 PC 板與機殼間整個環路之連接電感，我們應該要讓此一環路區域越小越好。圖 4-20 顯示了環路區域之側視及頂視圖。要考慮到整體三度空間之迴路區域。



很多的 I/O 連接器是具有屏蔽的，具有兩個意義。第一，其屏蔽連接器中之信號腳，使其避免被機殼內之場能將雜訊耦合。第二，也是較為重要的，對 PC 板與機殼間提供一個低阻抗以及小面積的環路路徑。此一連接器變成是在 PC 板與機殼間之主要接地連接之提供者。

### 第七節 結論

不幸的，不太可能將『地(Ground)』這個字眼從設計者的字彙中移除掉。『地』的觀念是較容易瞭解並且在情緒上也較舒服。然而，一旦頻率超過了 100KHz 以上，『地』的觀念就不適合用來思考實際之電流流動。迴返電流路徑的考慮在『地』電流的控制上是很重要的。

『地』這個名詞常被誤用在許多不同的參考點上。最好能分別考慮電源參考、信號參考、機殼參考、導線參考等等。一旦這些參考位置清楚的描述了，就可以建立適當的連接，掌控迴返電流。

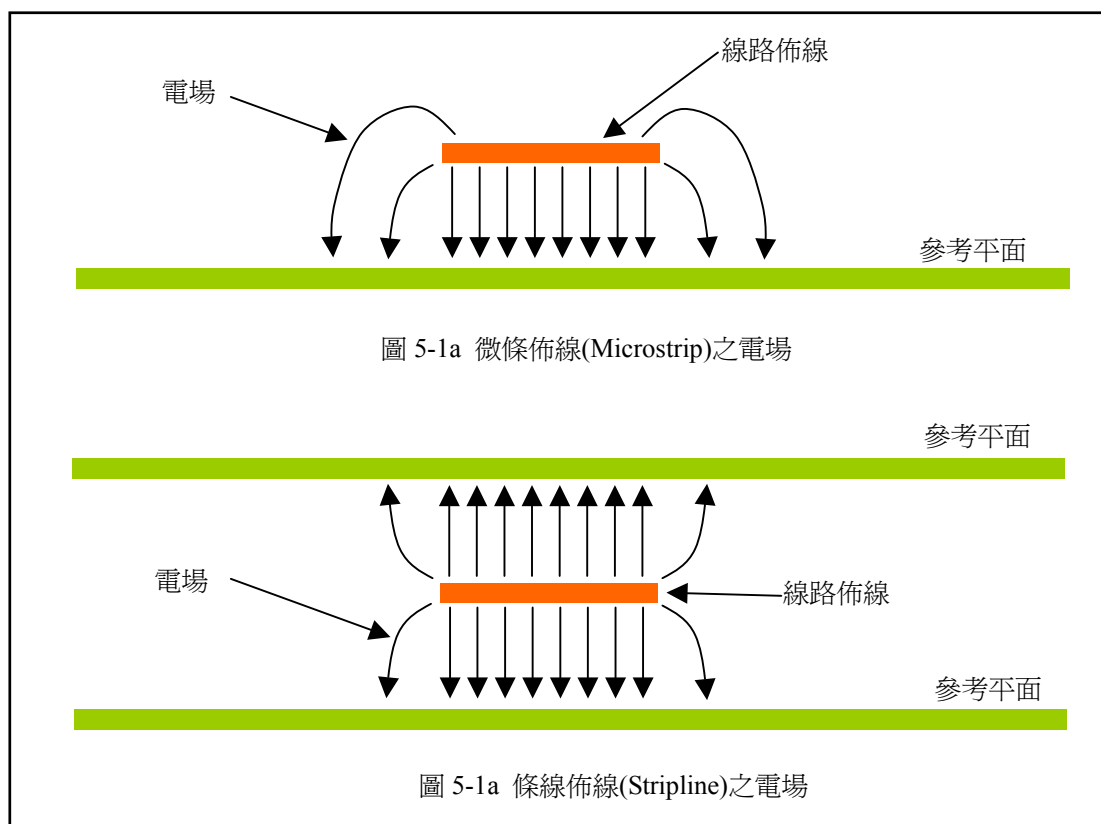
## 第五章 迴返電流設計

### 第一節 介紹

許多高速電路所發生之 EMI 問題都是在於迴返電流路徑的不正確設計。PCB 設計者通常花費時間在仔細考慮適當長度之信號路徑、適當的傳輸線阻抗、等等，但是忽略了完成電流環路之迴返電流路徑。如果對這個迴返電流路徑多注意一點的話，EMI 問題通常可以避免。

第一，了解實際之高速傳輸線，對電流的觀念必須要擴展到 DC 領域之上。電流並不是單純的從源頭開始，沿著傳輸線之信號導體，到達接收端，然後由接地參考平面流回到源頭端。傳輸線支援的是 TEM 波動(Transverse ElectroMagnetic wave)。當傳輸線之長度比脈波長時，在傳輸線上之某區域會有 TEM 脈波存在，某區域的 TEM 脈波尚未到達，或是已經通過。

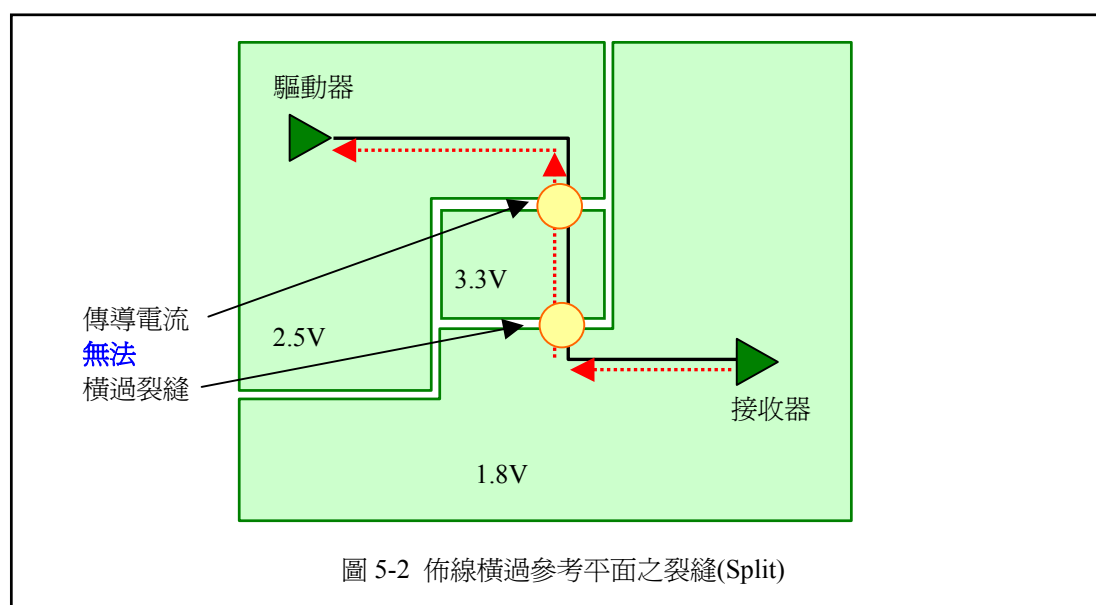
在 TEM 脈波存在的區域，會有變動電場存在於信號路徑與接地參考平面之間，如圖 5-1a 及 5-1b 所示，針對簡單之微條佈線與條線佈線之狀況。電場會使得兩導體間有一電流。此電流為相反方向，且必須會與脈波同步存在。當脈波沿著路徑移動時此電流會在兩個導體內流動。不管在信號路徑或是迴返路徑上之線路不連續或是中斷都會影響此一電流。必須要有此一電流之流動以使 TEM 脈波傳遞下去，如果設計者沒有給它設計路徑，它就可能會自己找到一個危及信號完整性(Signal Integrity)或是 EMI 特性的路徑。



迴返電流被中斷之三種常見原因是：在參考平面之分開，信號路徑變換參考平面，或是信號由連接器行經兩塊不同的電路板。以下會說明這三個設計上之考量點。

## 第二節 分開的參考平面

要記得迴返電流之存在是因為 TEM 脈波沿著傳輸線移動。此一信號迴返電流並不會因參考平面在 DC 電路圖上之稱呼不同而受到影響。也就是說，不管此平面叫做『地』平面，或是『VCC』平面，或任何稱呼，迴返電流都是一樣的。在高速電路設計中，『地』平面以及電源平面兩者都可以當作信號迴返電流的參考平面。地參考平面通常需要保持完整以提供好的迴返電流路徑。然而，電源平面通常會區分成幾塊以使不同之電壓、或是 DC 電源供應，可以同時在一塊電路板上。當一條線路佈線橫過兩個不同 DC 電壓之裂縫上時，迴返電流是沒有辦法流過去的。圖 5-2 顯示出此一佈線橫過裂縫之例子。不論此一裂縫在電源平面或『地』平面，高速信號佈線不應該橫過其參考平面上之裂縫。注意到當電源平面使用來當做參考平面時，迴返電流仍然必須回到其驅動 IC 之接地參考腳位。此電流必須流經去耦合電容，以從電源平面回到接地參考平面。



### 第一項 縫補電容器(Stitching Capacitors)

雖然說，很明顯的，高速線路佈線不應該橫過參考平面上之裂縫(Split)，但有時因為設計上之限制還是必須要如此做。例如，當使用六層 PCB 板時，最常用的分配方式是四層信號層及兩層平面層，以 S-P-S-S-P-S 之順序分配。如圖 5-3。其中一個平面層指派為『地』並且通常不會分裂的。另一個平面層被指派為電源平面，對於不同之 IC 所需之各種不同電壓會分配在個別之電源區塊(Power island)上。因為只有四個信號層，而其中的兩層會參考到電源層，所以要完全避免高速信號不會橫越電流區塊的分裂處是不容易的。例如說，在圖 5-3，若是第五層為電源平面，在第六層信號之迴返電流會使用第五層之下方表面作為其路徑。在第四層之信號會緊密耦合到第五層，會使用第五層之上方表面做其迴返路徑。由於集膚效應之故，這些電流會保持在第五層之不同表面。『縫補電容器』用來連接兩個不同之電源區塊，並且放置在靠近信號路徑橫越裂縫之處，以提供迴返電流橫越裂縫之路徑。



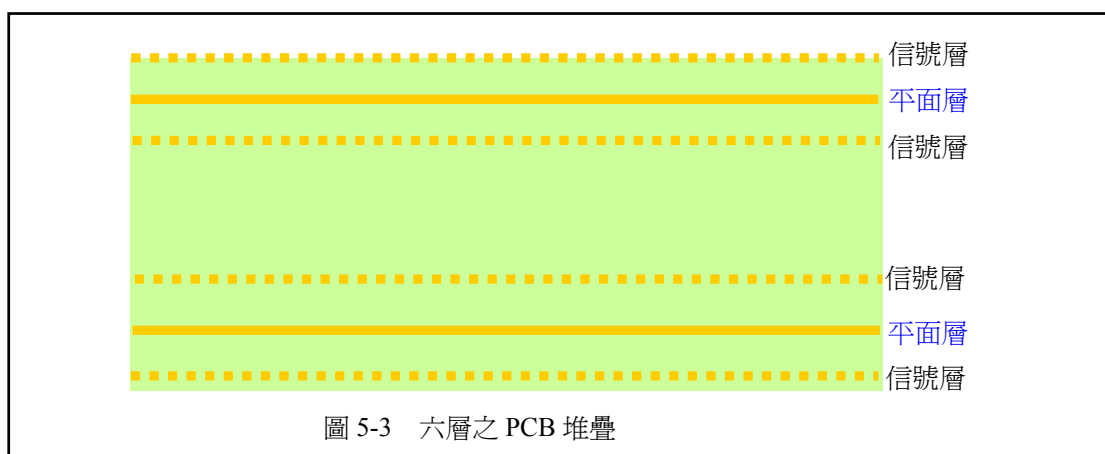


圖 5-3 六層之 PCB 堆疊

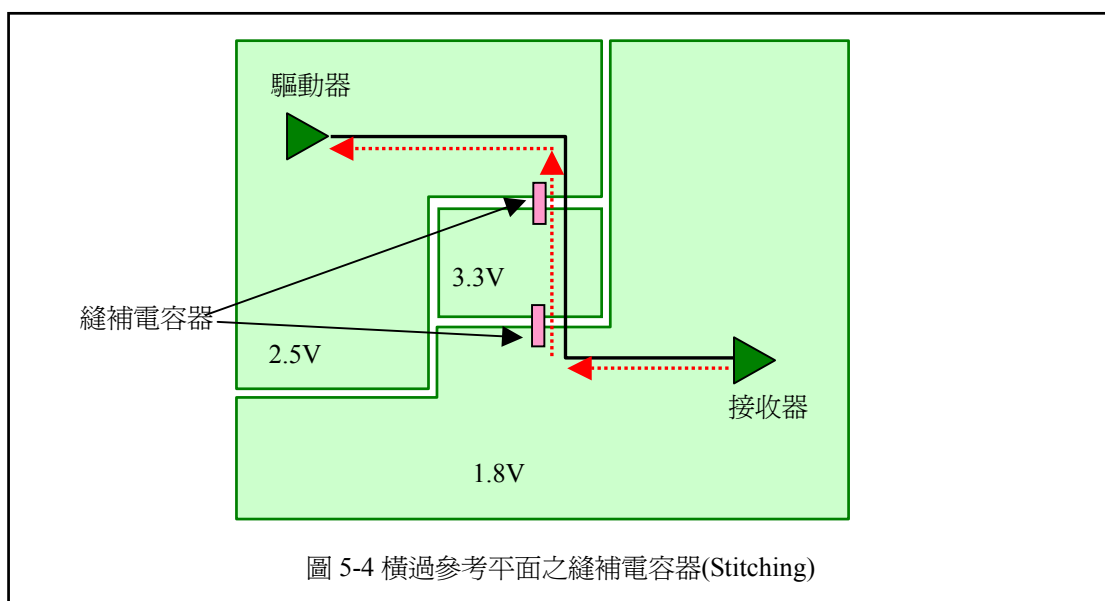


圖 5-4 橫過參考平面之縫補電容器(Stitching)

當使用縫補電容供橫越裂縫之迴返路徑時，必須考慮到此一路徑之阻抗。自然地，如果沒有裂縫存在時，沿著此一平面的阻抗很低。此縫補電容器就是必須要提供這麼低的阻抗以使迴返電流跨越裂縫。然而，記得嗎？電容器的阻抗是隨頻率而變的。圖 5-5 顯示出一個典型表面粘著電容器，其阻抗隨頻率變動之圖形。此電容器是一個 0805 大小之  $0.01\mu\text{F}$  表面粘著(SMT)電容器。當頻率增加時，電容器之串聯阻抗遞減，直到其自諧振頻率點。在此一自諧振頻率之後，電容器之電感量變成主要因素，使得其阻抗隨頻率之增加而增加。如果一個 100MHz 之時脈信號使用這個信號佈線越過裂縫，對 100MHz 之信號來說此縫補電容器之阻抗大約為 0.4 歐姆。而為了要有快速的時脈信號上升時間，一定會存在有基頻之諧波。對第九次諧波(900MHz)來說，其阻抗大概有 4-5 歐姆。橫越此縫補電容器之基頻迴返電流所面對的阻抗，會比高次諧波所面對的阻抗要低很多。

圖 5-6 顯示的是一個簡單之 PCB 上，外露之微條佈線所造成之輻射場強之圖形。顯示出裝置有縫補電容器以及不裝置縫補電容器在 20-1000MHz 之狀況。一如預期，此跨越裂縫之佈線，所造成之電場輻射，比沒有裂縫之狀況要大了 20dB 以上。圖 5-7 顯示將一個或是兩個  $0.01\mu\text{F}$  縫補電容器加在裂縫上之結果。在頻率 100MHz 以下，輻射會降低到與沒有裂縫的狀況差不多。在只使用一個縫補電容之情況，從 100MHz 以上輻射會逐步增加。在使用了兩個縫補電容之情況，輻射狀況在 1GHz 以下都維持很低。

圖 5-5 典型的 0805 SMT 0.01 $\mu$ F 電容器之阻抗

圖 5-6 在參考平面有裂縫之微條佈線之近場輻射

一直到現在，討論縫補電容器時我們都假設它是一個理想之電容器。相應之電感僅只計算電容器本體上之電流路徑，而忽略了接著處以及連接至 PCB 之金屬部分。如果將金屬焊墊(Solder Pad)、至平面之貫穿孔、以及連接之佈線考慮近來，在這兩個連接上會增加 1.5nH 之電感量。這會使得在高頻時有較高之阻抗，也就是說會增加輻射狀況。圖 5-8 顯示的是同樣例子中，把連接之貫穿孔等電感因素考慮進來之狀況。其顯示之輻射狀況會比只考慮理想電容器時要高些。但是仍舊會比不加縫補電容器時之狀況要好。

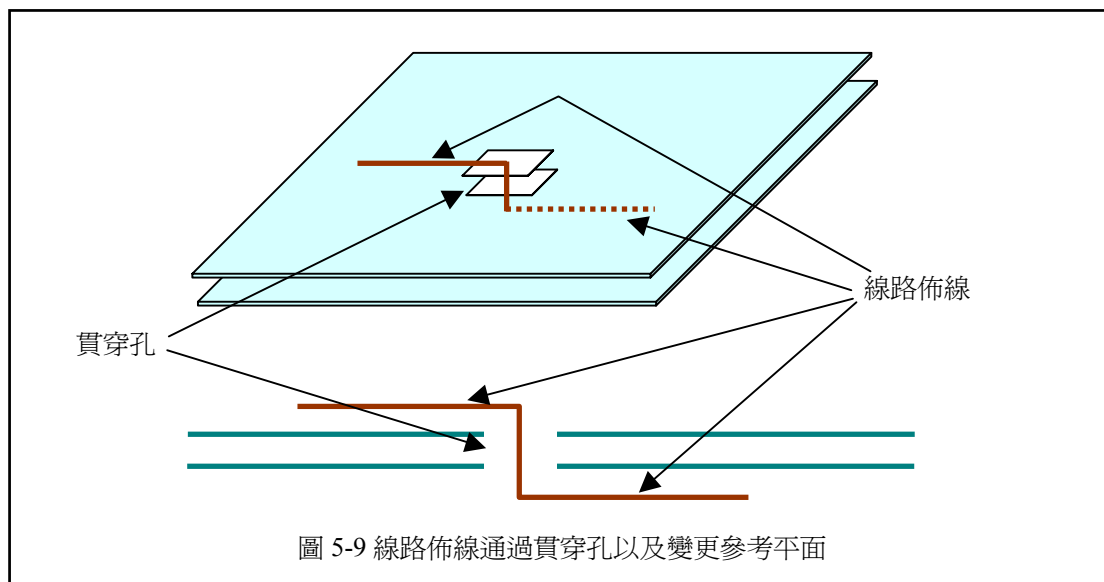
最佳的方式是高頻之佈線不要跨越裂縫。如果 PCB 之堆疊上需要有裂開之電源平面，則就要小心地來對高速信號佈線，使它們只參考到連續的(或實體的)『地』平面，或是沒有裂開的電源平面，才會是個最佳的 EMC 設計。

圖 5-7 在裂縫上裝置『理想』縫補電容器之近場輻射

圖 5-8 在裂縫上裝置『實際』縫補電容器(包括 PCB 之連接電感)之近場輻射

### 第三節 線路佈線變更參考平面

高速線路通常都是用多層板來佈線。爲了要儘可能將佈線通道有效率的利用，設計者通常會在一個佈線層走橫向的線，在另一個佈線層走縱向的線。此意味著信號勢必要變更佈線層以到達接收端，而迴返電流也會同時變更參考平面。圖 5-9 顯示著線路佈線經貫穿孔變換佈線層的例子。此例子顯示基本之四層板，信號層在外層(最上及最底層)。圖 5-10 爲其迴返電流之走向圖。迴返電流如何能從底部之參考平面走到上層之參考平面呢？有兩種路徑。對低頻來說，其路徑爲經過附近之去耦合電容。對高頻來說，其路徑爲經過兩平面間電容(Interplane Capacitance)之位移電流(Displacement Current)。對任一頻率來說，哪一條路徑會有主要之電流流過，就要看哪一個路徑有較低之阻抗。

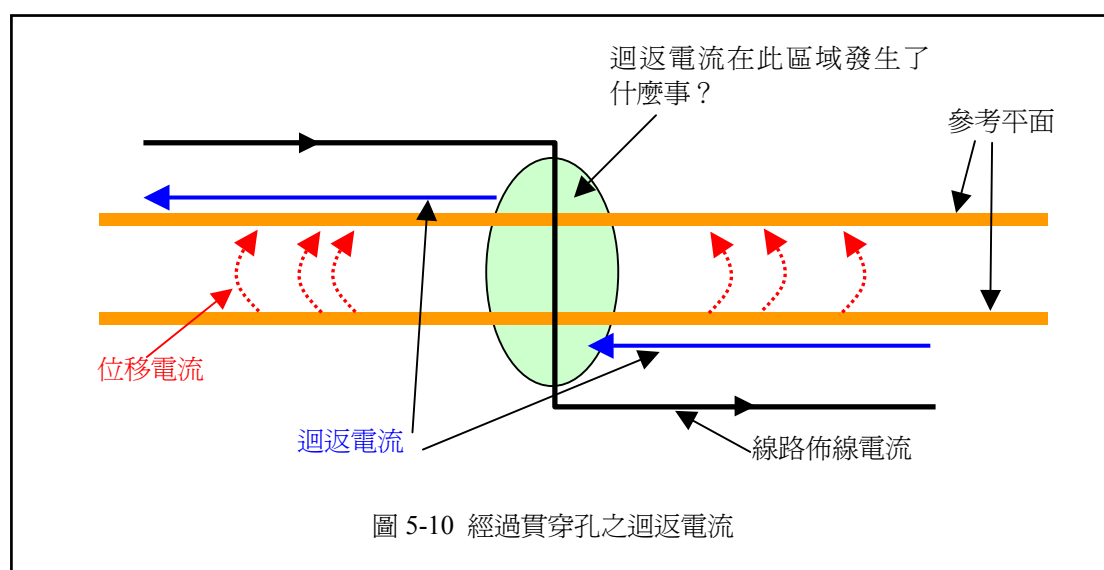


通常，設計者會將去耦合電容放在靠近貫穿孔處以利迴返電流。圖 5-11 所示即爲經去耦合電容之迴返電流路徑。因爲集膚效應之故，電流不能夠穿透參考平面，所以它一定是沿著貫穿孔之開孔處流過。電流會沿著下層平面之底部，流到貫穿孔之開口處，流到下層平面之上表面至電容處，經過電容，到上層平面之內

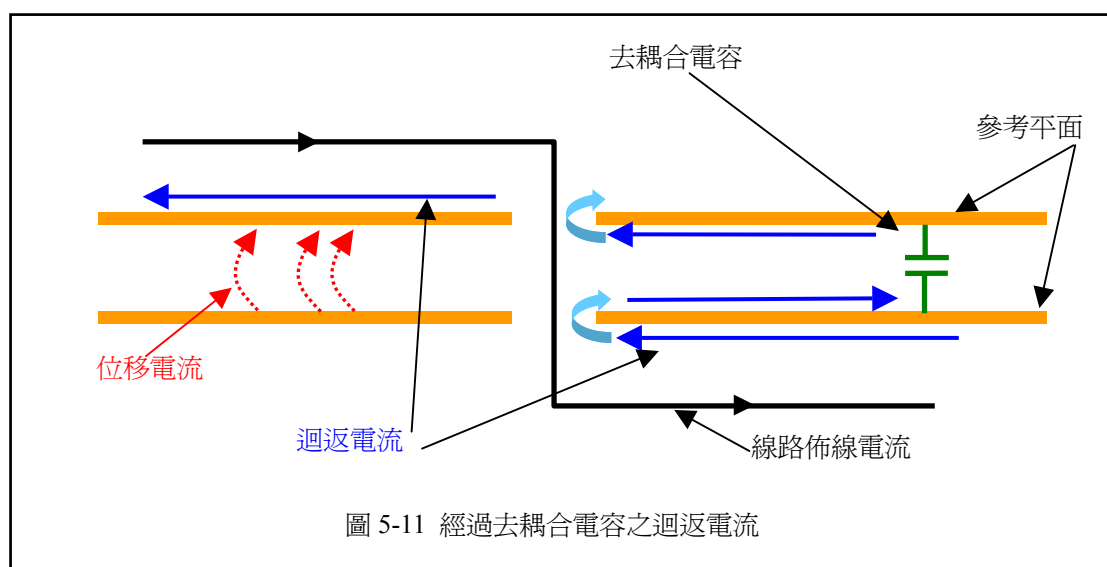
層表面，流到貫穿孔之開口處，經過貫穿孔之開口表面，最後到達信號佈線下方之參考平面之上層表面。自然的，電容器的電感以及連接佈線之電感以及貫穿孔會影響迴返電流路徑，如 5.2.1 節之討論。

再次強調，這僅僅是一個簡化的模型。去耦合電容並不是單純的放在兩個平面之間，而可能是放在 PC 板之表面層之上。圖 5-12 是一個較具代表性之電流路徑圖。同樣的，電流會流經去耦合電容，但是現在也會有一些電流變成共模電流 (Common-Mode Current)，在上層參考平面之上表面流動，有可能會造成直接輻射。

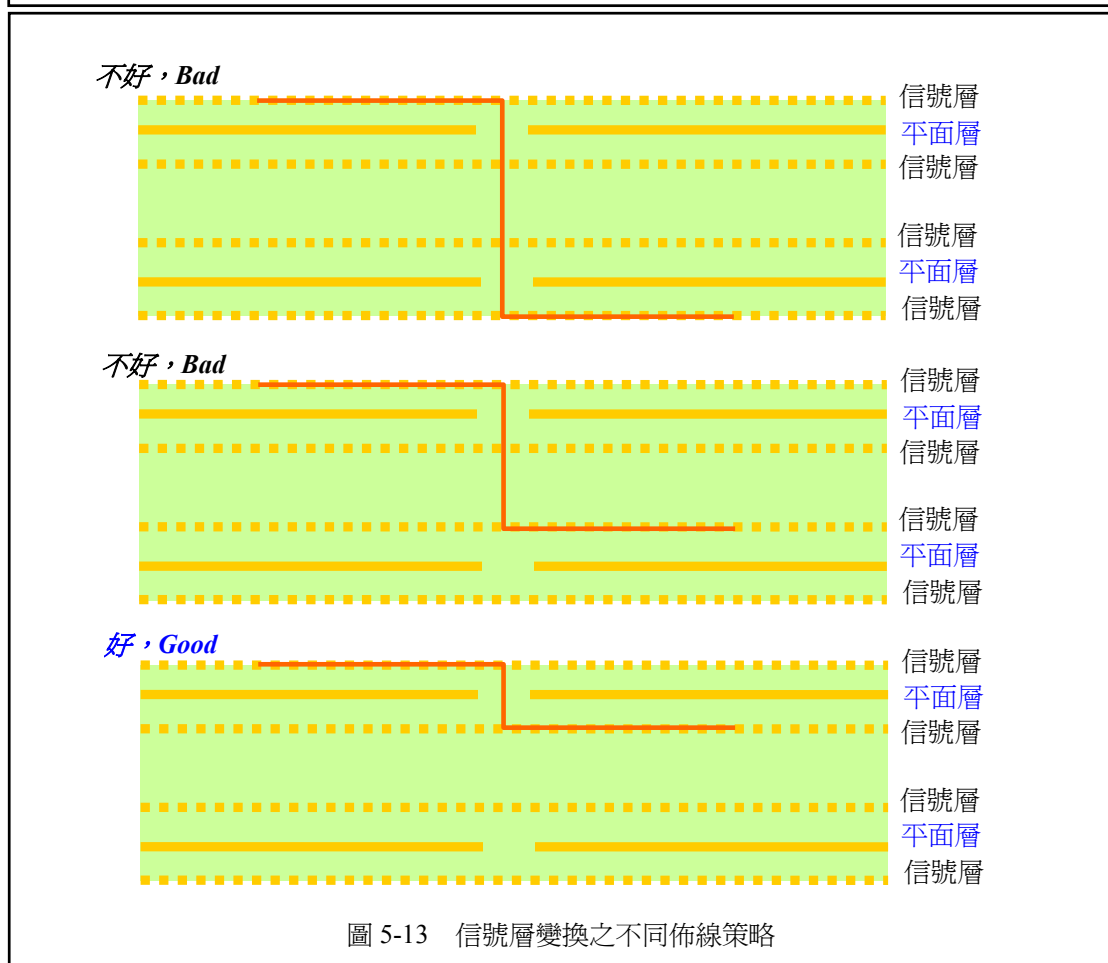
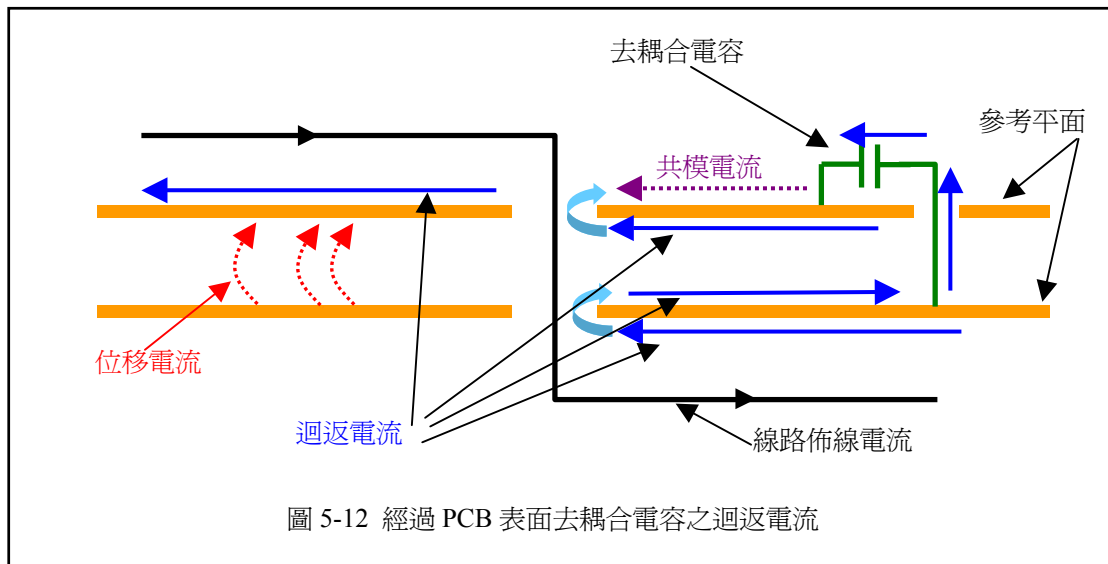
很自然的，若是經過去耦合電容之阻抗大於兩參考平面間之位移電流路徑之阻抗，則此去耦合電容就沒有多大作用了。當位移電流路徑是一個低阻抗路徑時，這些電流就會造成兩個平面間廣大分布面積之『雜訊 Noise』了。



如果參考平面一定要變換的話，則去耦合電容的位置，應該要接近參考平面變換之貫穿孔旁邊。這個對高頻沒有多大幫助，但是對較低之頻率還是有一些作用的。如 5.2.1 中之縫補電容器之例子，以兩個電容放在很靠近貫穿孔處，可以更好的降低輻射。應該要選用在信號頻率及諧波頻率範圍都為低阻抗的變容器。



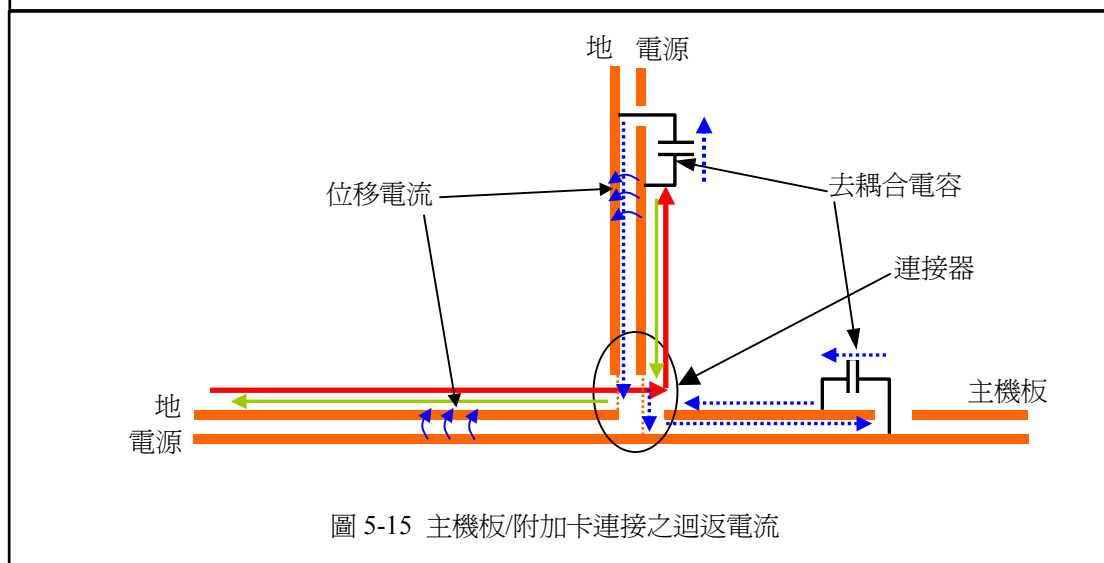
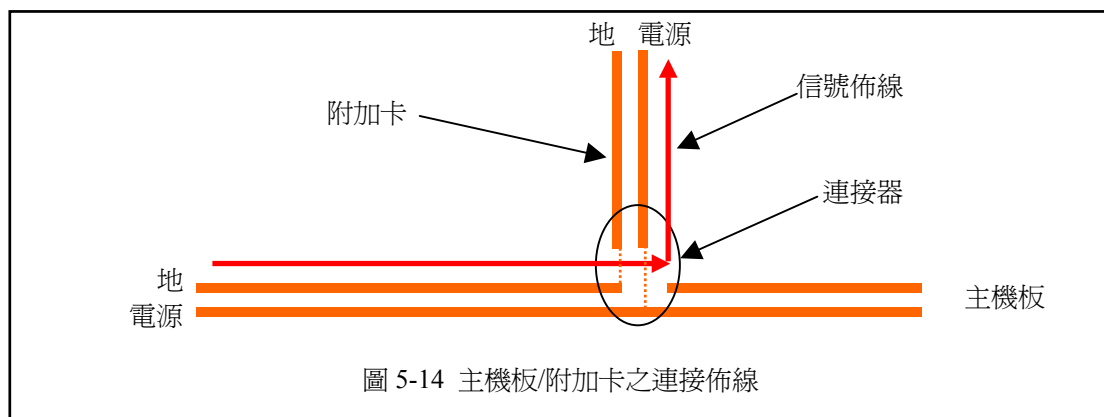
很顯然的，最好是不要變換參考平面。但這並不是說線路佈線一定要在單一佈線層，而是要在變換佈線層時小心處理。圖 5-13 顯示簡單的六層板堆疊。圖 5-13a 及 5-13b 顯示了線路佈線變換參考平面層時之處理策略，以及必須要使用去耦合電容。圖 5-13c 顯示一個較佳之佈線策略，此處線路變換佈線層但是參考平面層不變。(只有迴返電流使用之參考平面層表面變動)。迴返電流可以經由貫穿孔開孔之表面焊墊，從平面的一邊流到平面的另一邊，不會有額外的電流去產生輻射，也不會因為去耦合電容造成迴返電流路徑之連接電感及阻抗增加。。

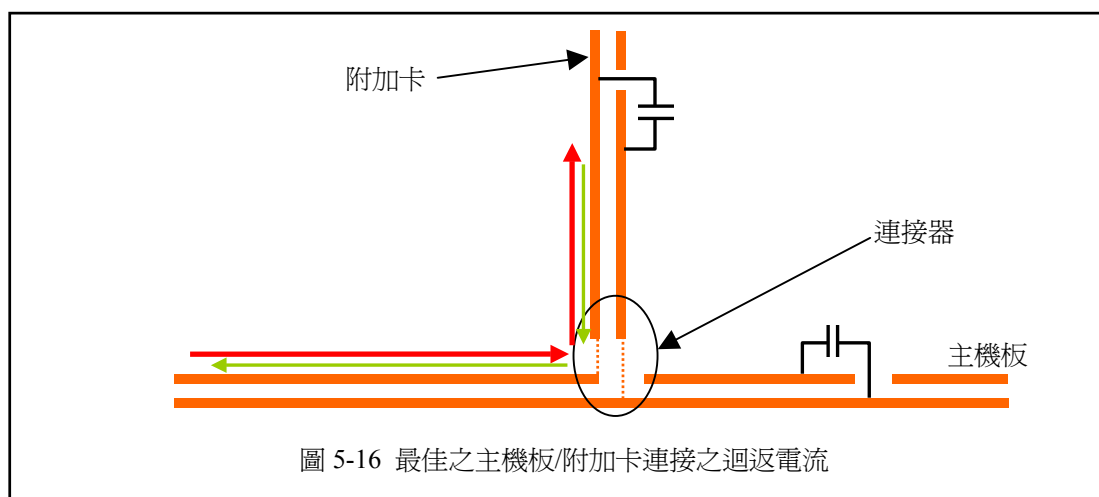


#### 第四節 主機板以及附加卡

使用兩塊 PCB 之情況很多，例如主機板(MotherBoard)與附加卡(Daughter Card)之狀況，高速信號必須由一塊電路板流到另一塊電路板。以兩塊都是四層板之簡單例子來看，其平面之連接如圖 5-14 所示。圖中顯示之信號佈線，參考到主機板之『地』及附加卡之電源平面。圖 5-15 中顯示出其迴返電流之流向。因為信號佈線之分配讓它參考到不同之平面，此狀況就跟我們在 5.2 節討論的一樣。迴返電流會走最低阻抗之路徑，依據頻率之不同，會流經去耦合電容或是平面間電容之位移電流。較高頻率會傾向使用位移電流路徑，而低頻率會使用附近之去耦合電容。當路徑是經由去耦合電容時，迴返電流會去尋找最近之去耦合電容，它有可能使用任何一塊電路板上之去耦合電容，或是同時使用兩塊電路板上之去耦合電容，以迴返到其必須返回之參考平面。如果此迴返路徑太長的話，暴露之電流很有可能增強輻射，並且這些電流也可能會造成功能上之問題。當位移電流路徑是為低阻抗路徑時，這些電流就會造成『雜訊』廣泛散佈在參考平面上，終會造成共模電流。

當設計中包括有板對板之連接時，要解決這個問題的方式是使用『前端』。圖 5-16 顯示出當信號在兩塊板子上，都分配在相同參考平面時之迴返電流。此時迴返電流與信號路徑緊密耦合，故大幅降低輻射。





### 第一項 連接器腳位之指定

傳統上，連接器腳位之指定(Pin Assignment)一直是 EMC 工程師爭論的一個主題。許多工程師會試著使用儘可能多的『地』接腳，而一些人則堅持說交錯之信號與地才是最佳之策略。這兩種方式都忽略了電源接腳，除非明確的指出需要多少之電源接腳，及必須要有充足數量之接腳，才能在橫過連接器處提供較低之電壓降。

這兩種方式都忽略了需要去處理迴返電流路徑以減低輻射。如本章先前所述，對迴返電流而言，不管在電路圖上它的稱呼是『地』或『電源』都不重要。**最佳的設計策略就是『對信號線提供一個相匹配的迴返路徑』**，不必在乎其電路圖上之名稱。如果一個 64 腳的匯流排流經一連接器，其中的 40 支腳參考到電源平面，只有 24 支腳參考到接地平面，則最佳的策略就是在連接器上使用 40 個電源腳以及 24 個接地腳，並且將這些腳依序分配在使用它們的信號腳之旁邊，以形成各自之信號迴返。

### 第五節 結論

EMI 設計之成功與否，主要因素在於高速信號路徑之迴返電流。這些迴返電流之路徑必須是我們有意的設計出來的，否則這些電流會亂竄，造成輻射或甚至功能上之問題。

最常見之迴返電流問題是來自於參考平面的裂縫、變換參考平面層、以及流經連接器的信號。縫補電容器或是去耦合電容器可能可以解決一些問題，但是必需要考慮到電容器、PCB 貫穿孔連接、焊墊、以及佈線的總體阻抗。

在線路佈線實際執行之前，先研究好迴返電流路徑之設計策略，就有最好的成功機會，可以達成降低 EMI 輻射的目標。因為在還沒動手實際佈線之前，若是要變更佈線層等等，都不必多花費任何錢，這才是改善 EMC 之最便宜的做法。

## 第六章 控制 EMI 源頭 – 意圖之信號

### 第一節 介紹

下集待續，若是此資料對您工作有幫助，或是您發現任何錯誤或編輯之問題，請 Mail 告知。若是您沒回覆，就表示您不希望收到此書之後段資料，我就不再 Mail 給您後段之資料ㄟ！