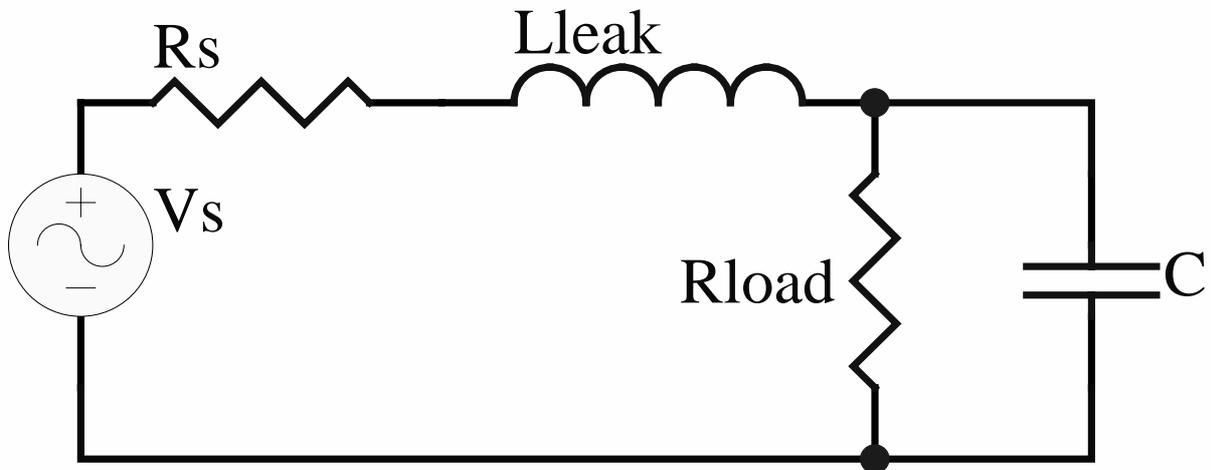


CCFL INVERTER 谐振变压器设计分析

1. 等效电路：



V_s : 输出电压 V

R_s : 输出内阻 R_s

L_{leak} : 漏感 L

R_{load} : 负载 R

C : 杂散分布电容 C

R_{load} 实际上是个非线性器件，这儿考虑稳态工作给理想化了

2. 阻抗分析：

总阻抗 $Z = R_s + j \left(L + R \frac{1/j\omega C}{R + 1/j\omega C} \right)$

$$= R_s + R \frac{1/\omega^2 C^2 (R^2 + 1/\omega^2 C^2)}{R^2 + 1/\omega^2 C^2} + j \left(L - \frac{R^2}{\omega C (R^2 + 1/\omega^2 C^2)} \right)$$

$$Z := R_s + \frac{R}{\omega^2 C^2 \left(R^2 + \frac{1}{\omega^2 C^2} \right)} + j \left(\omega L - \frac{R^2}{\omega C \left(R^2 + \frac{1}{\omega^2 C^2} \right)} \right)$$

当虚部 $L - R^2 / (\omega C (R^2 + 1/\omega^2 C^2)) = 0$ 时处于谐振状态。

有个实用解 $= \frac{\sqrt{L(-L + R^2 C)}}{L C R}$

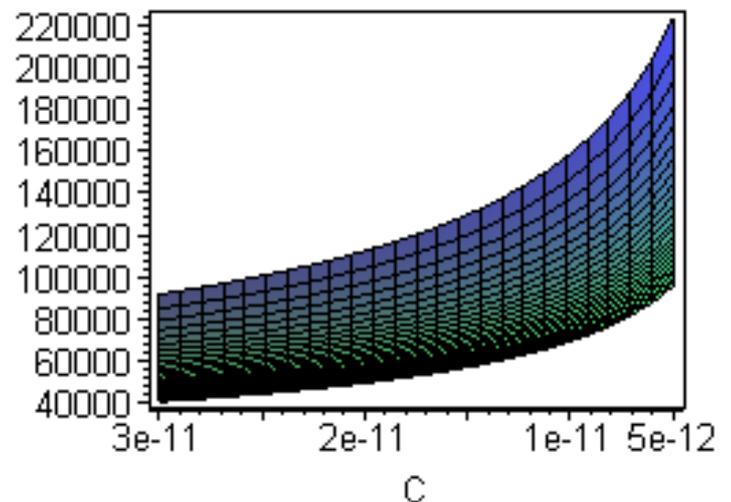
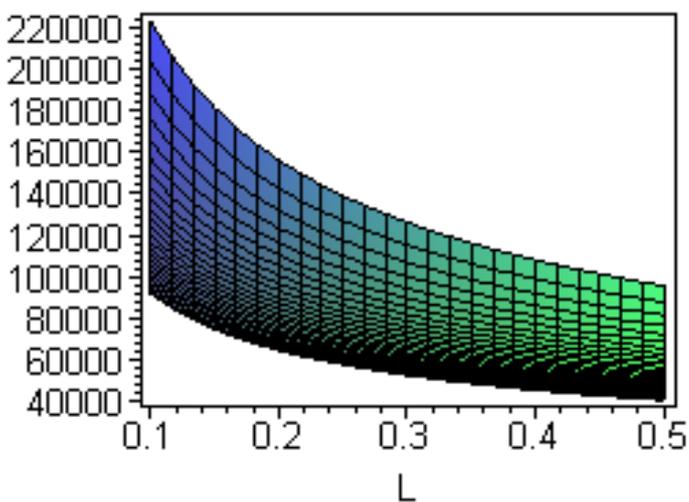
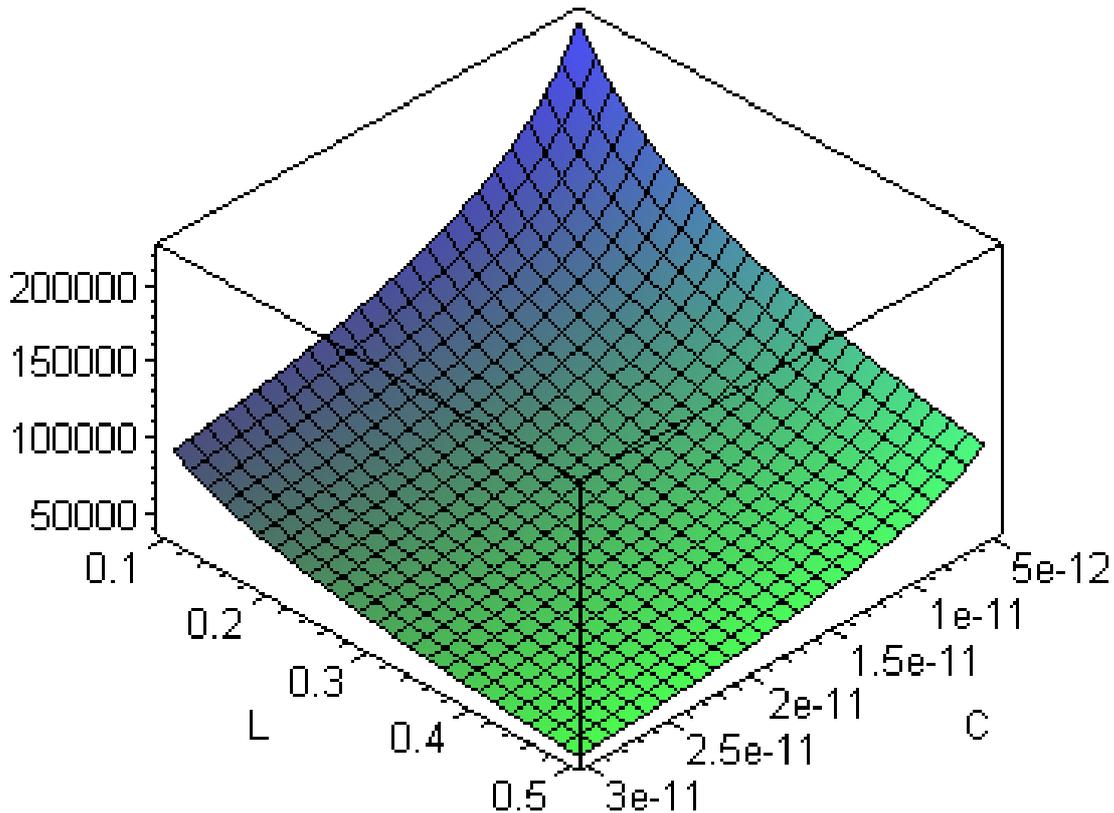
可以看出 $R^2 C > L$ 时才会工作在谐振状态下。

3. 空载频率：

空载时取 $R=10M$ ， C 在 $10pF$ 左右(有 2 部分，一个是高压取样电容，另外一个屏的分布电容，实际上屏的分布电容容量往往大于 $10pF$ ，但很多时候空载时是不接屏的，因此这儿主要是高压取样电容)，若 L 取 $0.3H$ ，则 $f=92KHz$ 。

R 取 $1M$ 时 f 约为 $90.5KHz$ ，可以认为 $R=1M$ 时已经相当于空载。

下图是 $R=1M$ 时，不同 C 、 L 对应的频率



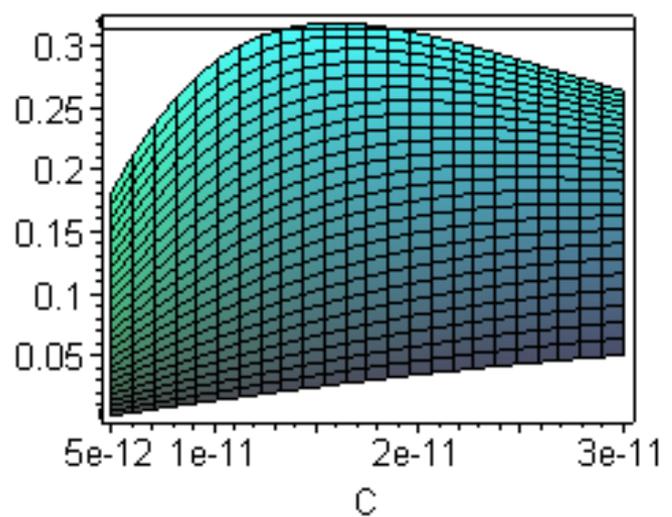
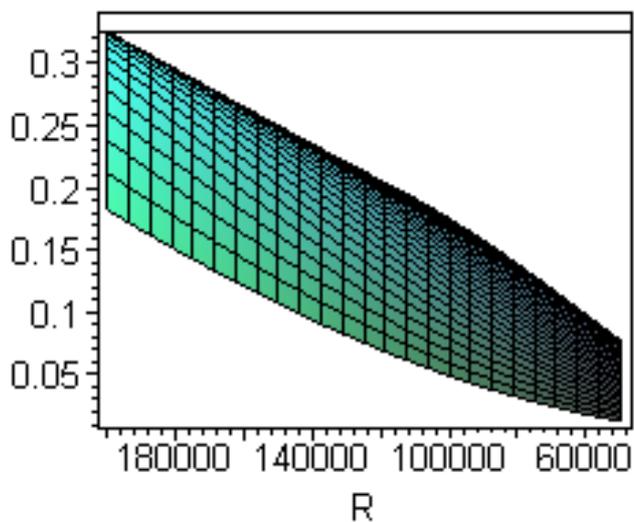
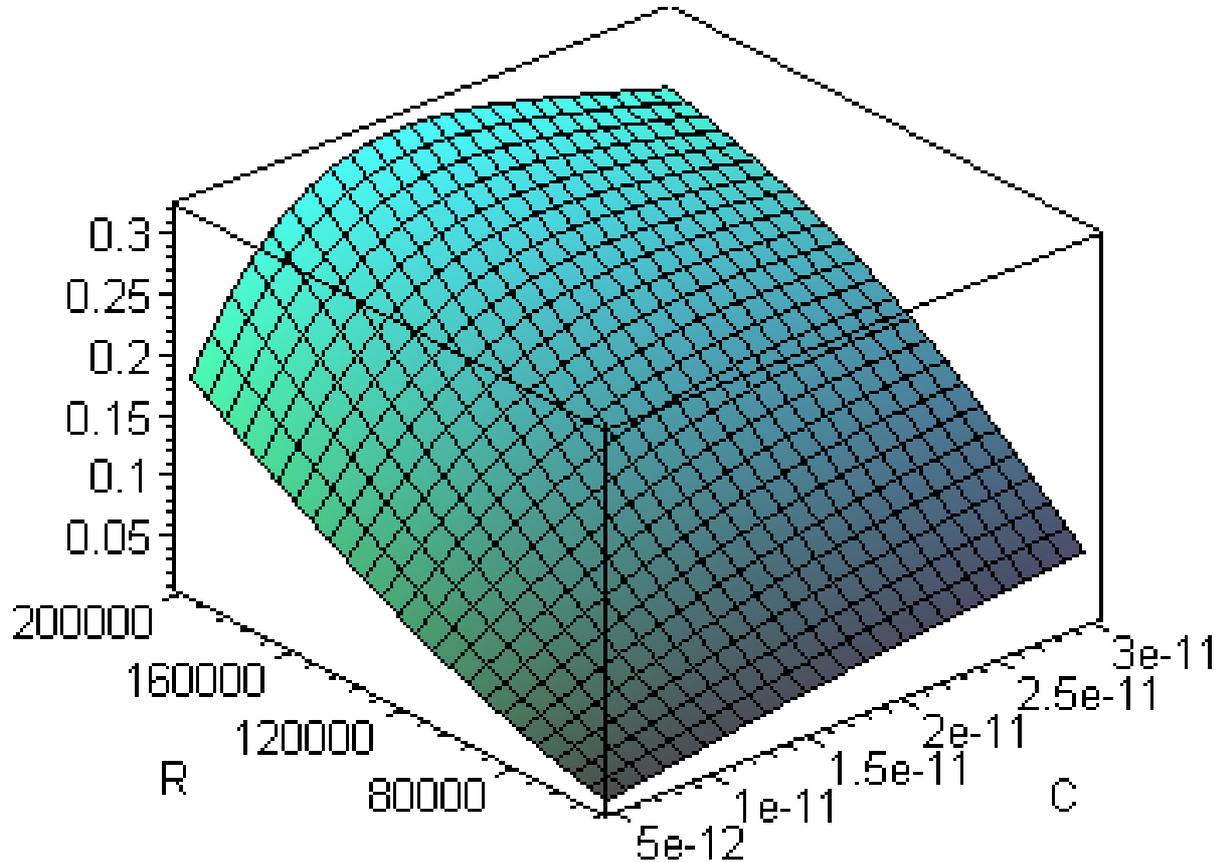
可以看到增加 L 比增加 C 对降低空载频率的效果要好的多。

4. 工作状态：

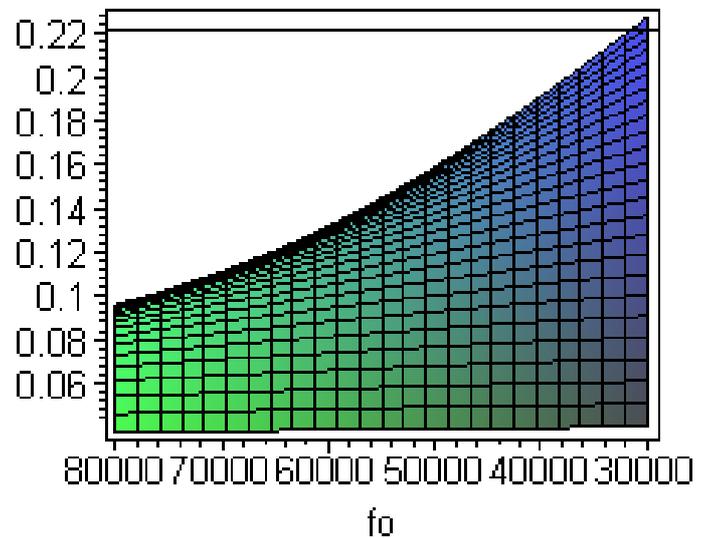
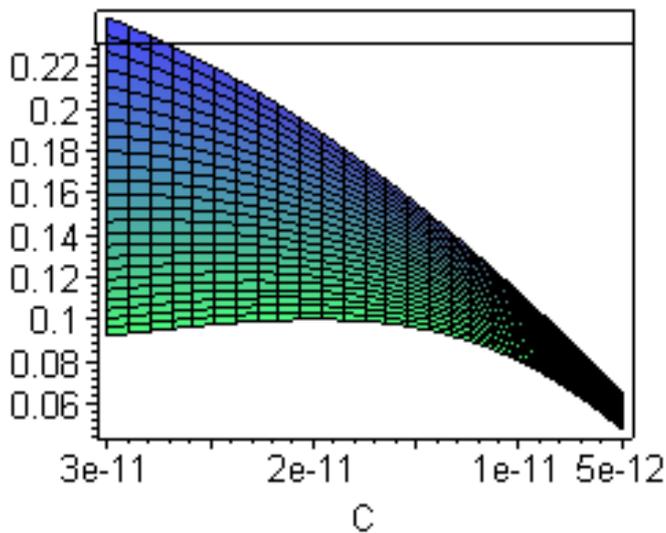
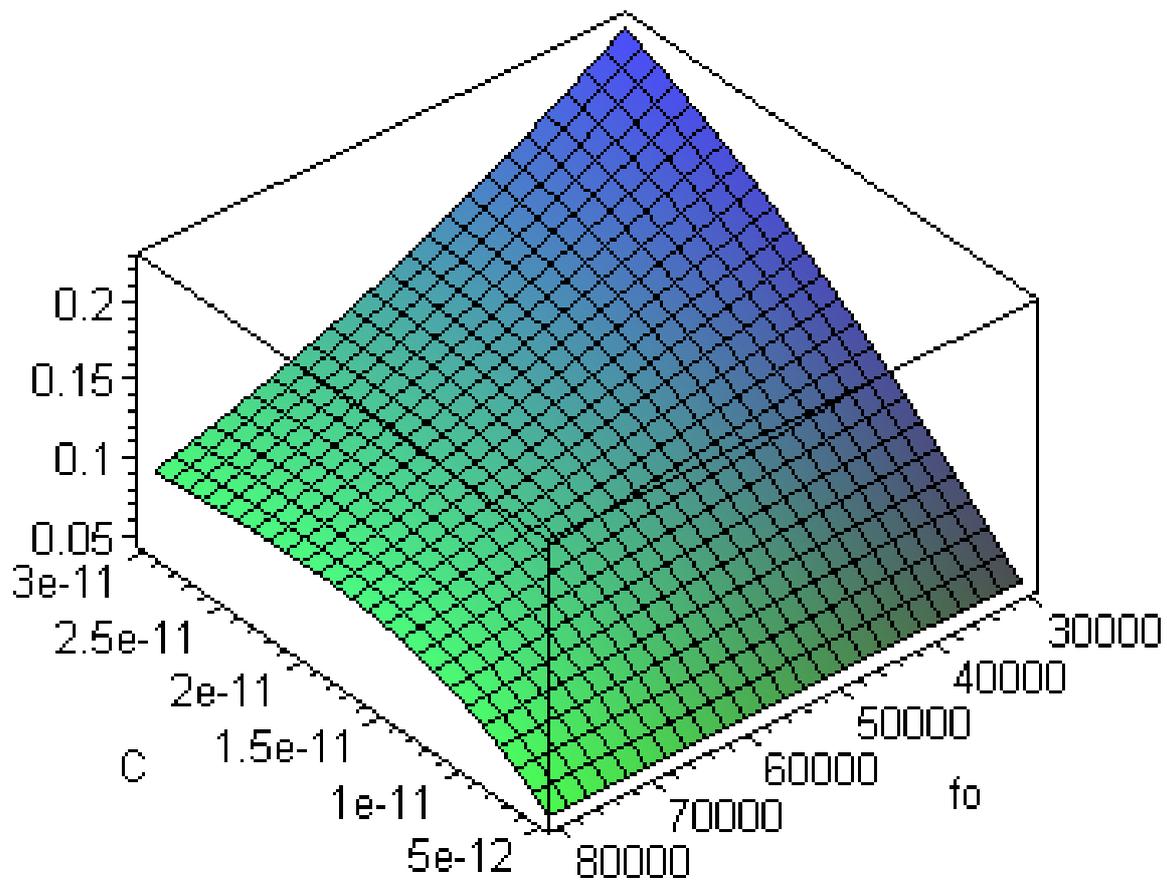
R 一般正常工作时常取 100K ，实际上可能还要小一些，此时无法算出谐振频率。
灯管是个容性负载，整个回路正常工作时阻抗要偏感性，因此虚部要大于 0，

$$L > R^2 C / (\omega^2 C^2 R^2 + 1)$$

取正常工作频率 $f=50\text{KHz}$ ，R、C、L 的关系



取正常工作负载 $R=100K$ ，此时 C 、 f_0 (工作频率)、 L 的关系

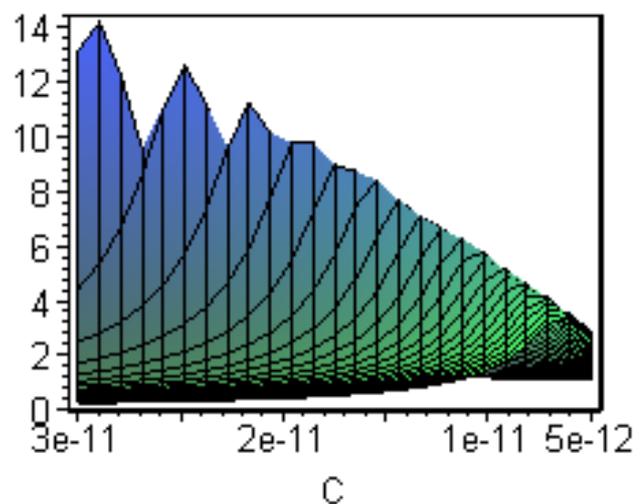
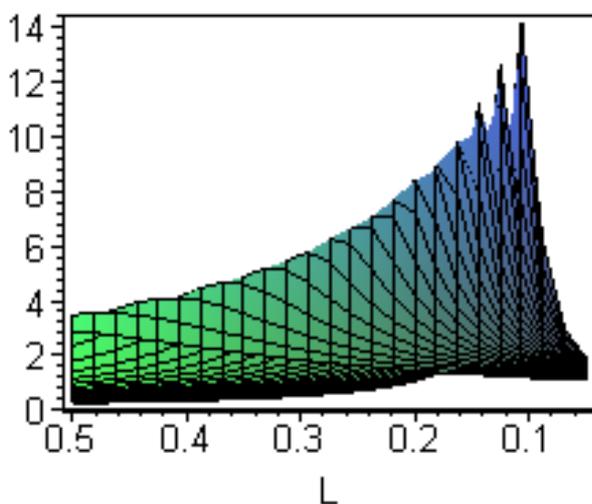
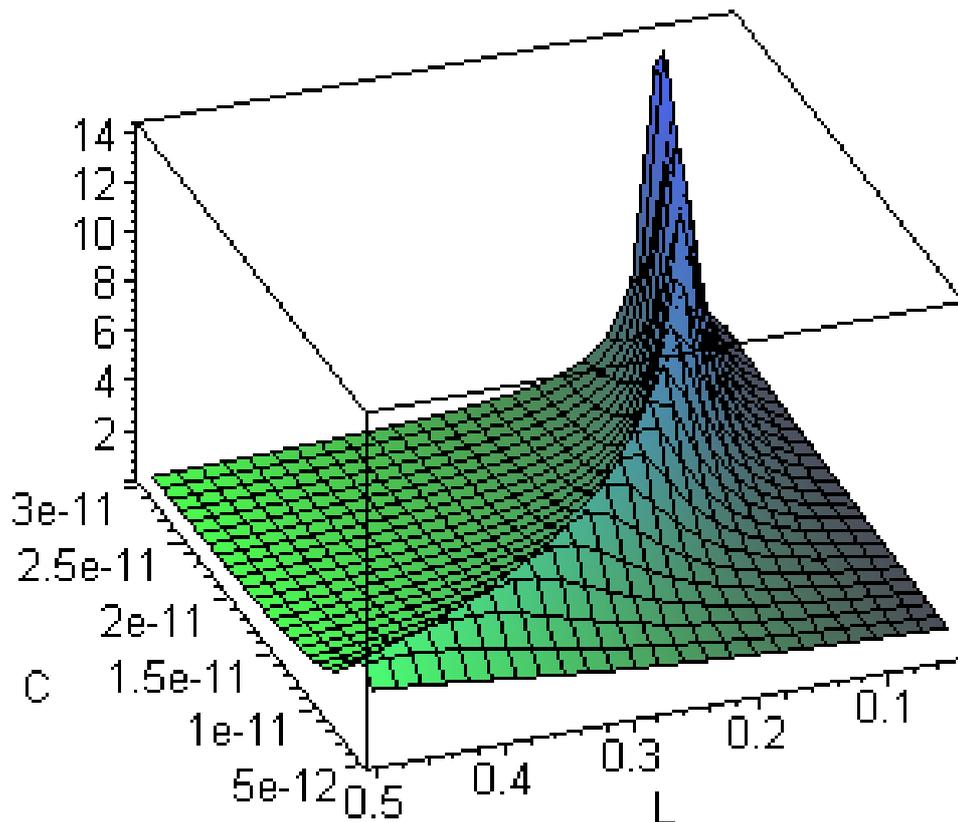


此时回路并不工作于谐振状态，只是表现为偏感性负载，此时的 L 是正常工作要求的最小值。

5. Q 值:

$V_R = Z_R/Z * V$, $Q = V_R/V = Z_R/Z$, (R_s 即变压器输出绕组内阻, 一般在 600-1K 之间, 相对于负载影响很小)

$$Q := \frac{-IR}{\omega C \left(R - \frac{I}{\omega C} \right) \left(I \omega L + R_s - \frac{IR}{\omega C \left(R - \frac{I}{\omega C} \right)} \right)} \quad (\text{复数取模})$$

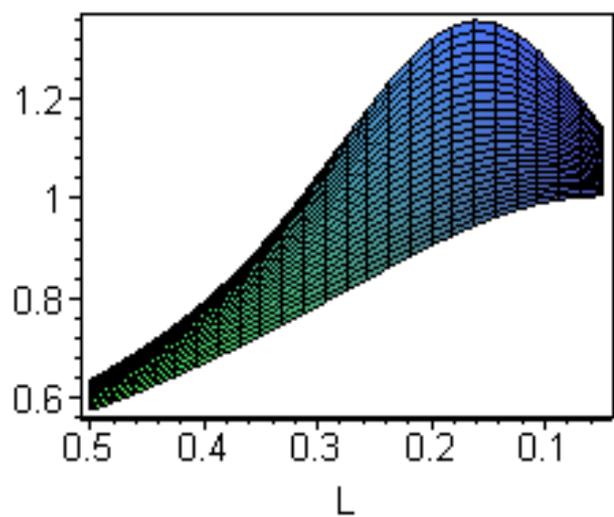
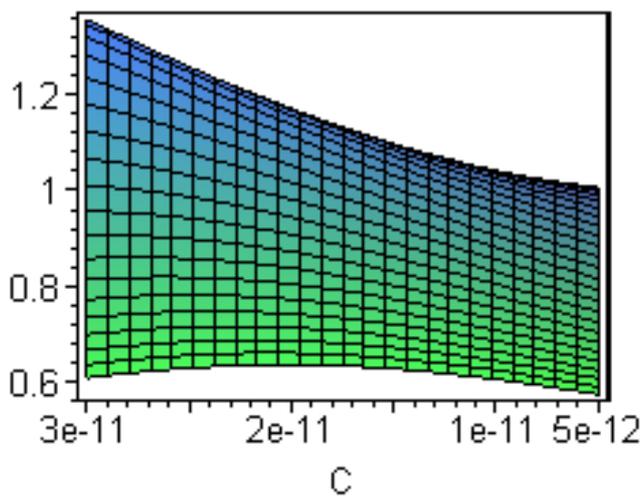
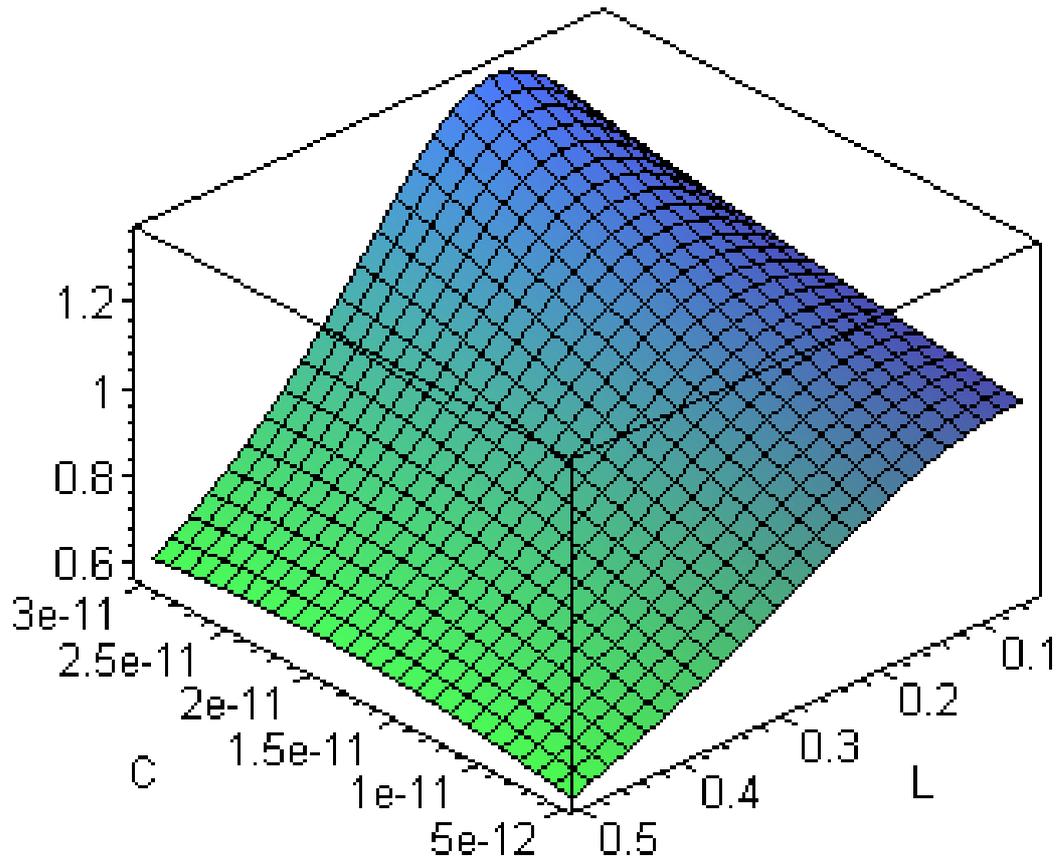


这是空载谐振频率时的 Q 值, R 取 1M, $f=90.5\text{KHz}$, 不同 C 与 L 的变化值。

可以看出空载时变压器不需要设计很高的匝数比, 完全可以靠谐振把电压升到输出电压的 Q 倍, 因此与 ROYER 结构的变压器相比工作电压应力可以减小很多。

由于空载电压一般要求正常工作电压的 2 倍左右, 所以此时 Q 值最好要大于 2。

正常工作时， R 取 $100K$ ， $f=50KHz$ ， Q 与 C 、 L 的对应曲线：



从这可以看出加大高压电容有助于增加输出，但是漏感却有个适当值的选取，当漏感偏大后就不容易输出功率，因此一味追求高漏感并不是一个好的方法。

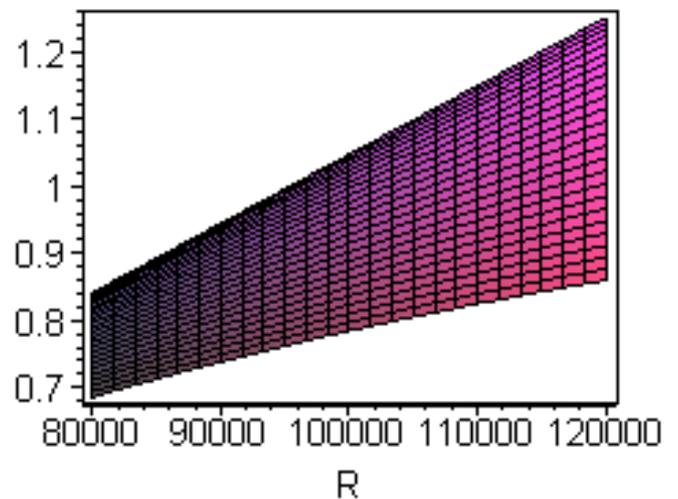
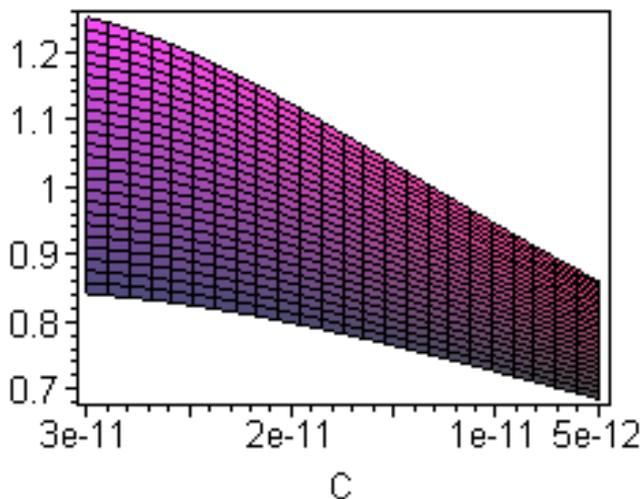
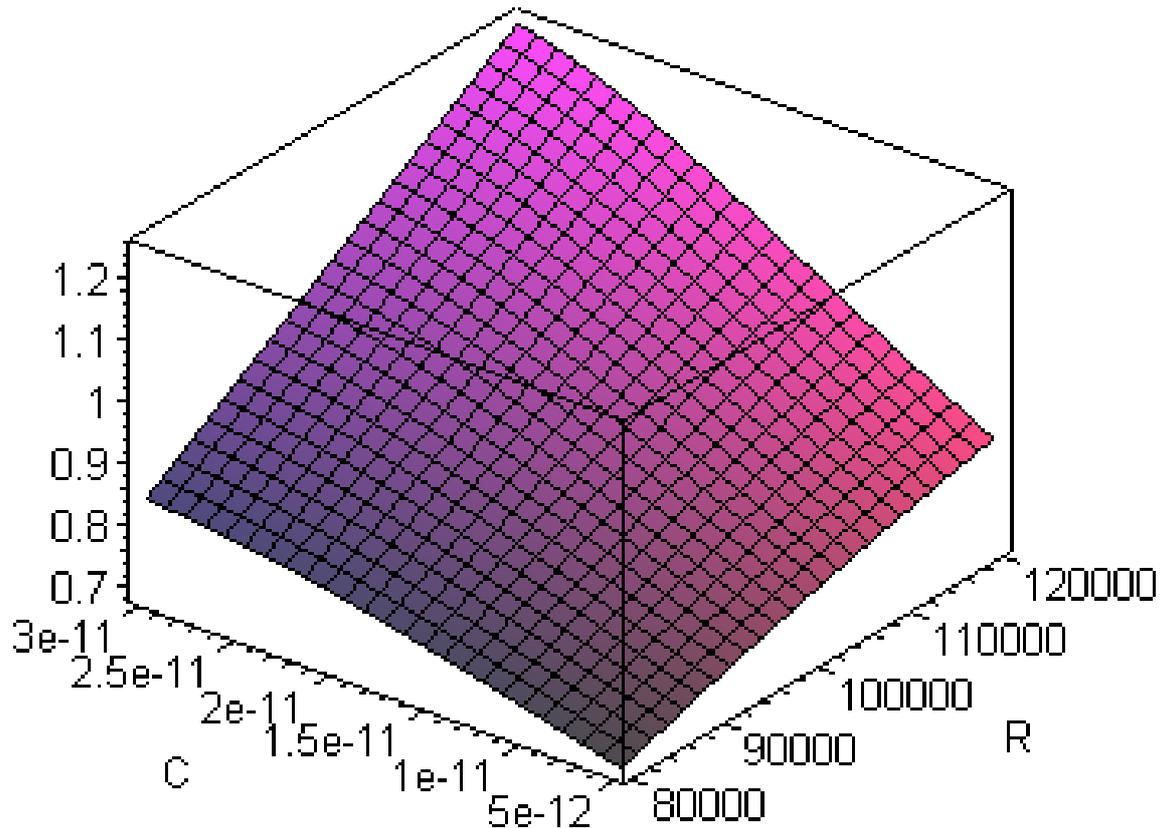
关于 Q 值的考虑：

A) 当 $Q > 1$ 时，反馈微小的变化量会引起比较大的输出变化，因而往往会导致回路振荡，因此实际工作时 Q 要小于 1，工作在负反馈状态下，所以一般实际应用上选取的 L 值对应的 Q 是小于 1 的，此时的匝数比 n 相对于输出输入电压比要大一些。

B) 实际应用中屏的分布电容会比预想的偏大，如果在已经设计好的回路中 Q 值大于 1，就往往会产生发振等工作不稳定的现象。

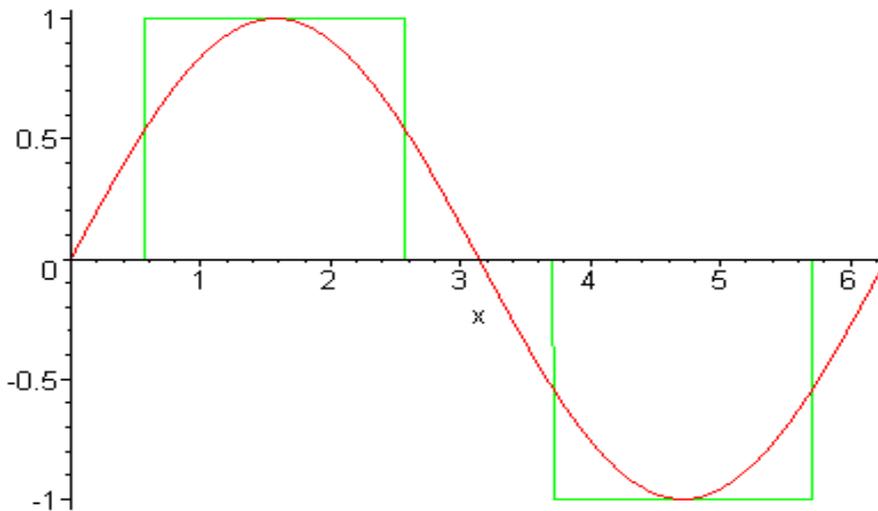
C) 实际应用中屏在低温下启动工作时也会出现发振现象，但是当工作一段时间稳定后发振现象会消失，这是因为 CCFL 是负电阻特性，低温启动时阻值要比正常值高很多，当工作稳定后阻值就会下降。

下图是负载 R 与电容 C 与 Q 的对应关系 ($f=50\text{KHz}, L=0.3\text{H}$)：



6. 输入波形与占空比 D :

对于输入波形，由于输出要求正弦波，虽说输出有 LC 振荡滤波，但我们输入波形也可以尽量做到接近正弦，以减小失真。



从功率方面考虑，假设方波占空比为 D，由于功率相同，因此曲线面积相同，求得 $D=1/\pi$ ，约为 0.3183。

对信号做傅立叶分析：

假设信号函数为： $U=0 \quad 0 < t < \pi/2-D$ ， $\pi/2+D < t < 3\pi/2-D$

$$U=V_{in} \quad \pi/2-D < t < \pi/2+D$$

$$U=-V_{in} \quad 3\pi/2-D < t < 3\pi/2+D$$

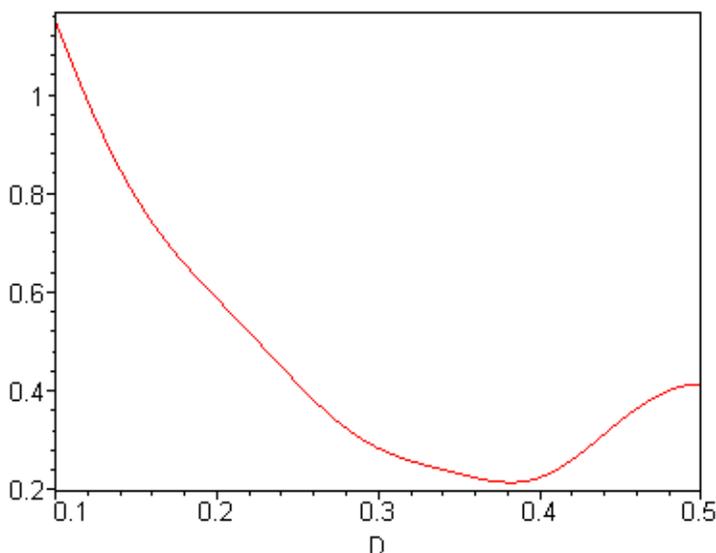
$$\text{傅立叶变换 } U := \frac{V_{in} \left(2 \sin(k \pi D) \sin\left(\frac{1}{2} k \pi\right) - 2 \sin(k \pi D) \sin\left(\frac{3}{2} k \pi\right) \right)}{\pi k} \quad k=1,2,3,4,5\dots$$

$$\text{展开 } U=4*V_{in}/\pi * \left(\sin(D \pi) - \frac{1}{3} \sin(3 D \pi) + \frac{1}{5} \sin(5 D \pi) - \frac{1}{7} \sin(7 D \pi) + \dots \right)$$

可以看出没有偶次谐波。高次谐波分量越小，波形越接近正弦。

$THD=((U_3^2+U_5^2+U_7^2+\dots)/U_1^2)^{0.5}$ ，因此THD要取最小值。

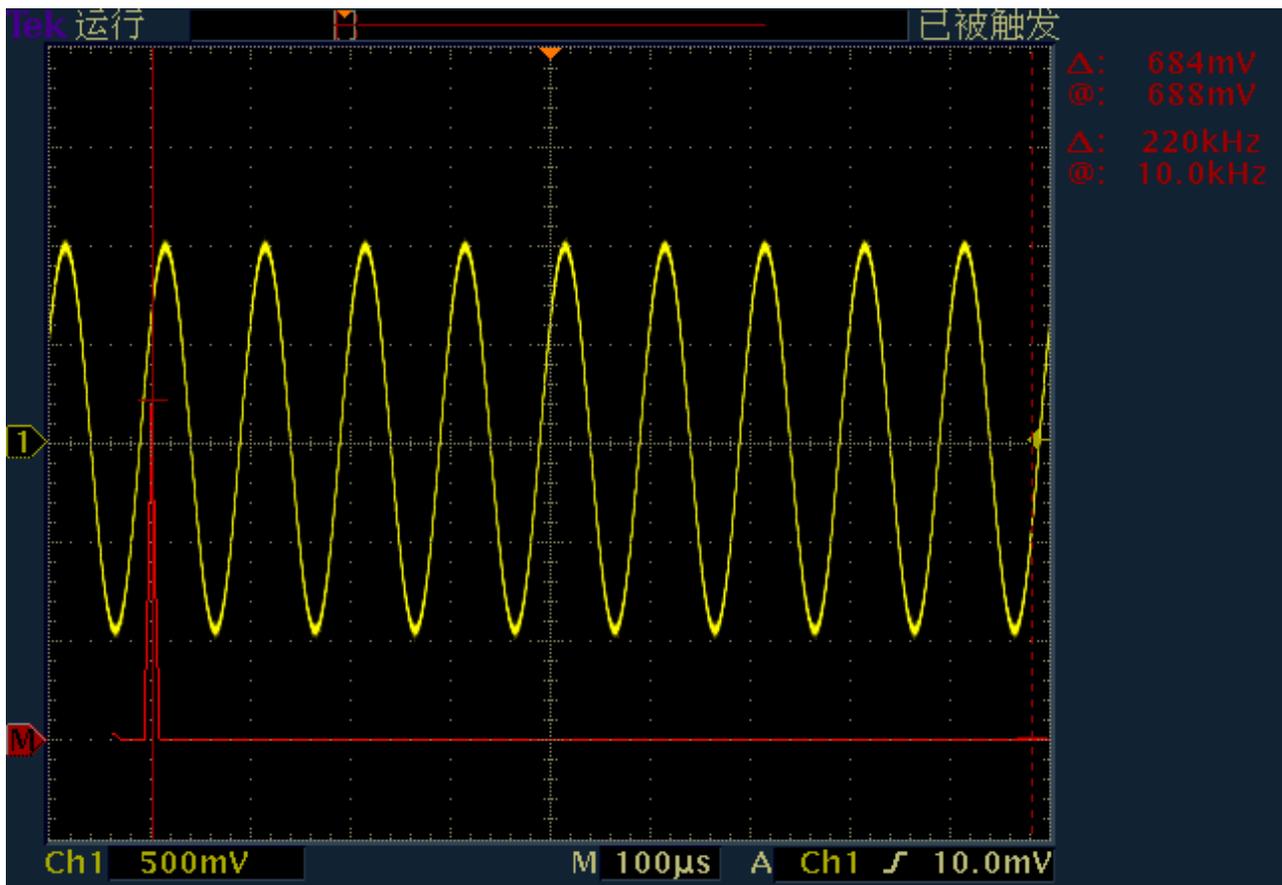
考虑输出有LC滤波，高次谐波取到7次已经足够，求得D大约在0.382左右。



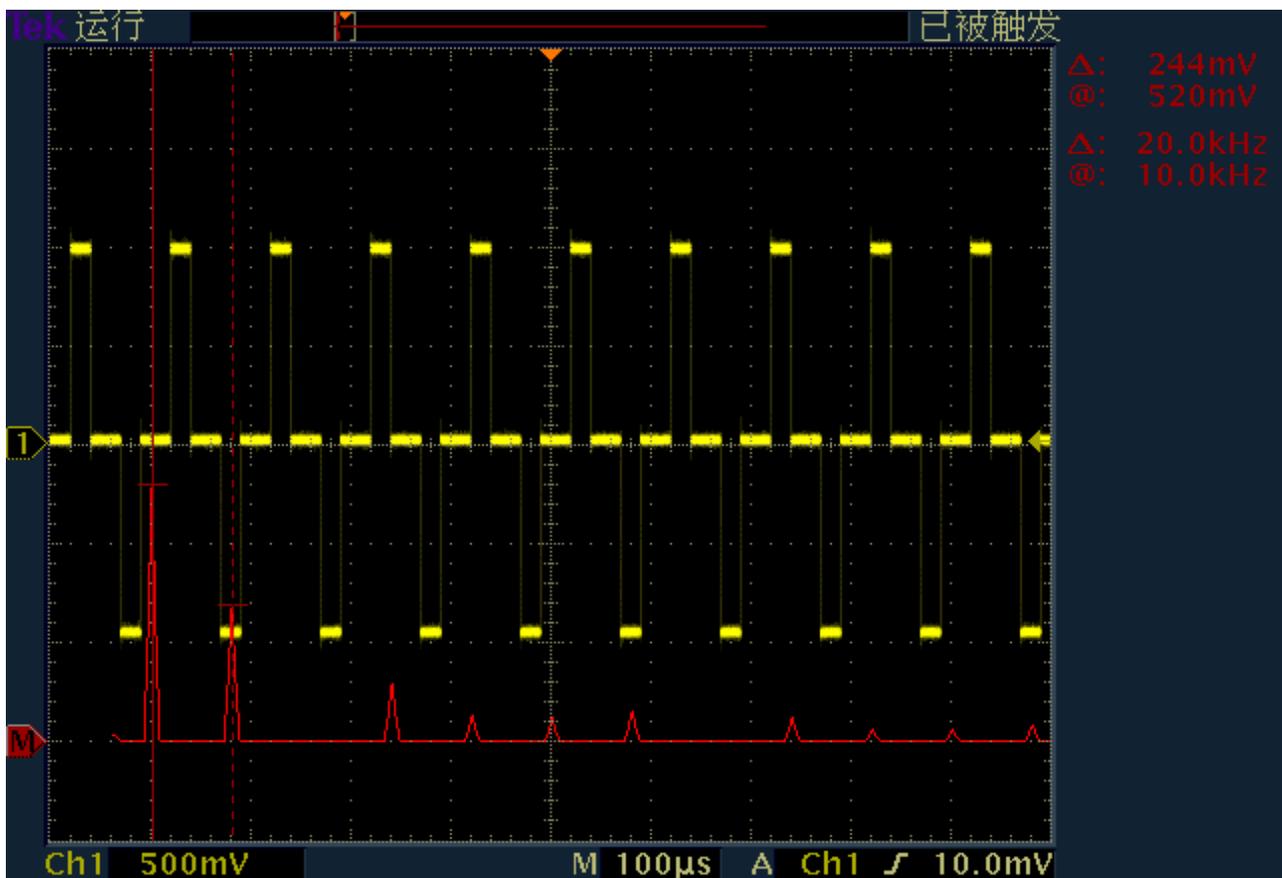
THD(7次)与 D 的关系曲线

以下是示波器对各波形的傅立叶分析：

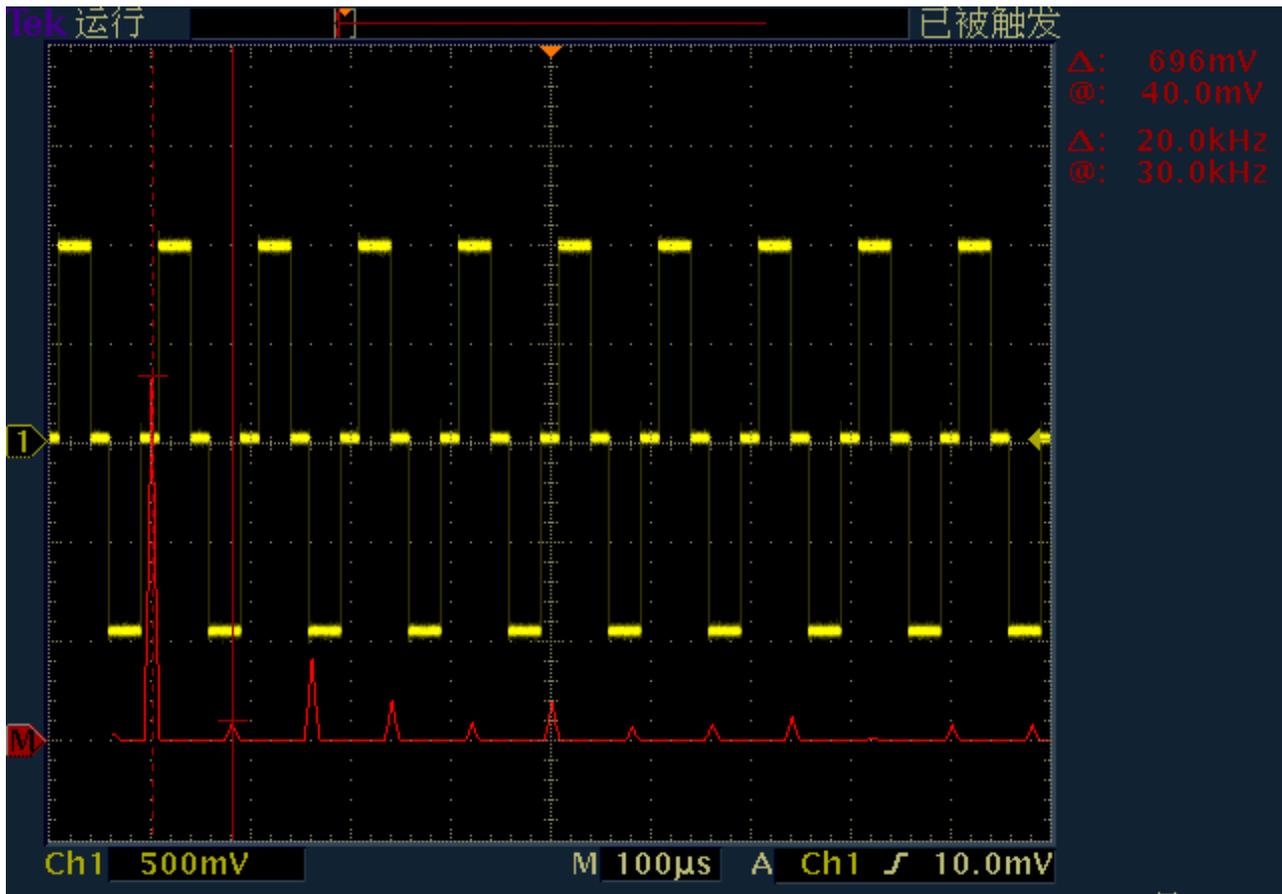
正弦波，10KHz 1Vpeak：



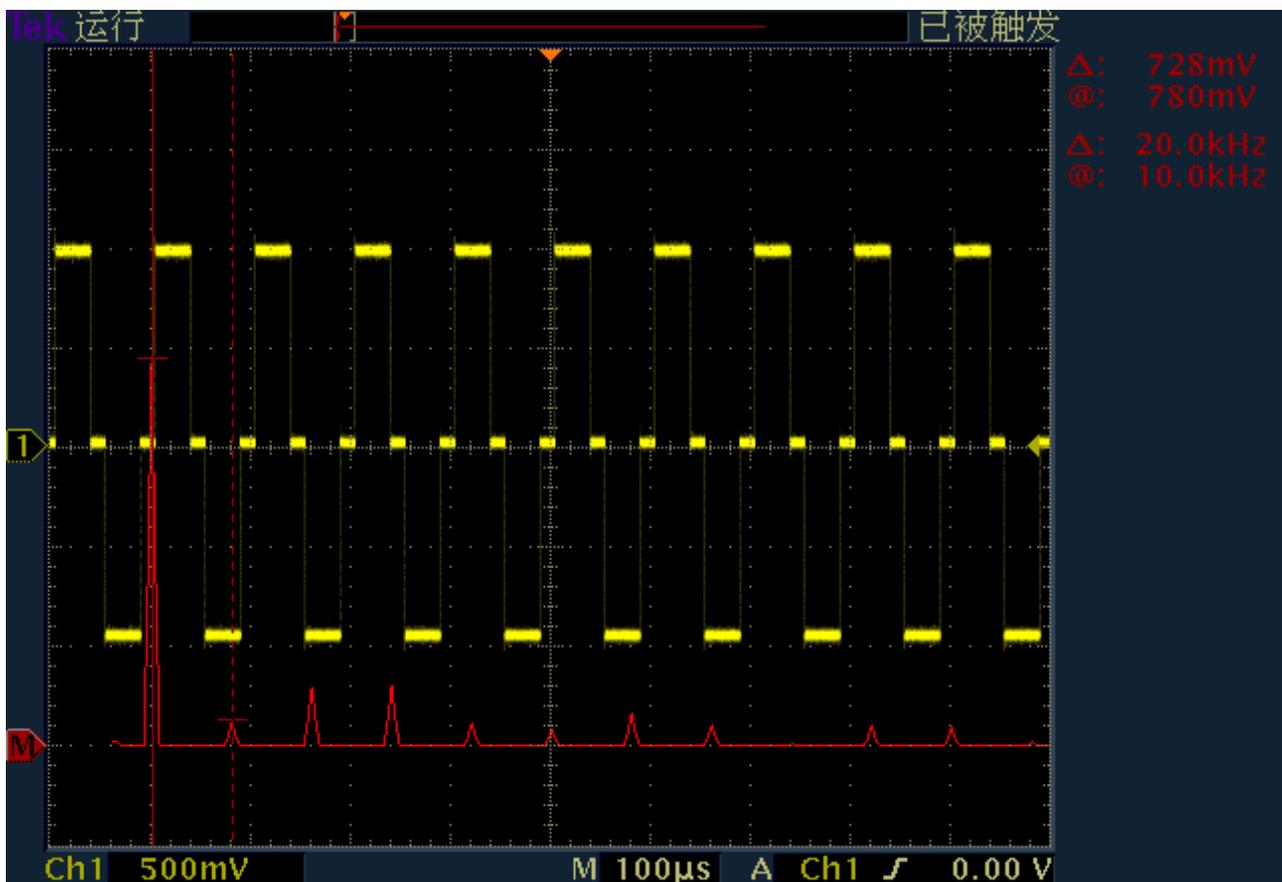
占空比为 0.2 的方波，10KHz 1Vpeak：



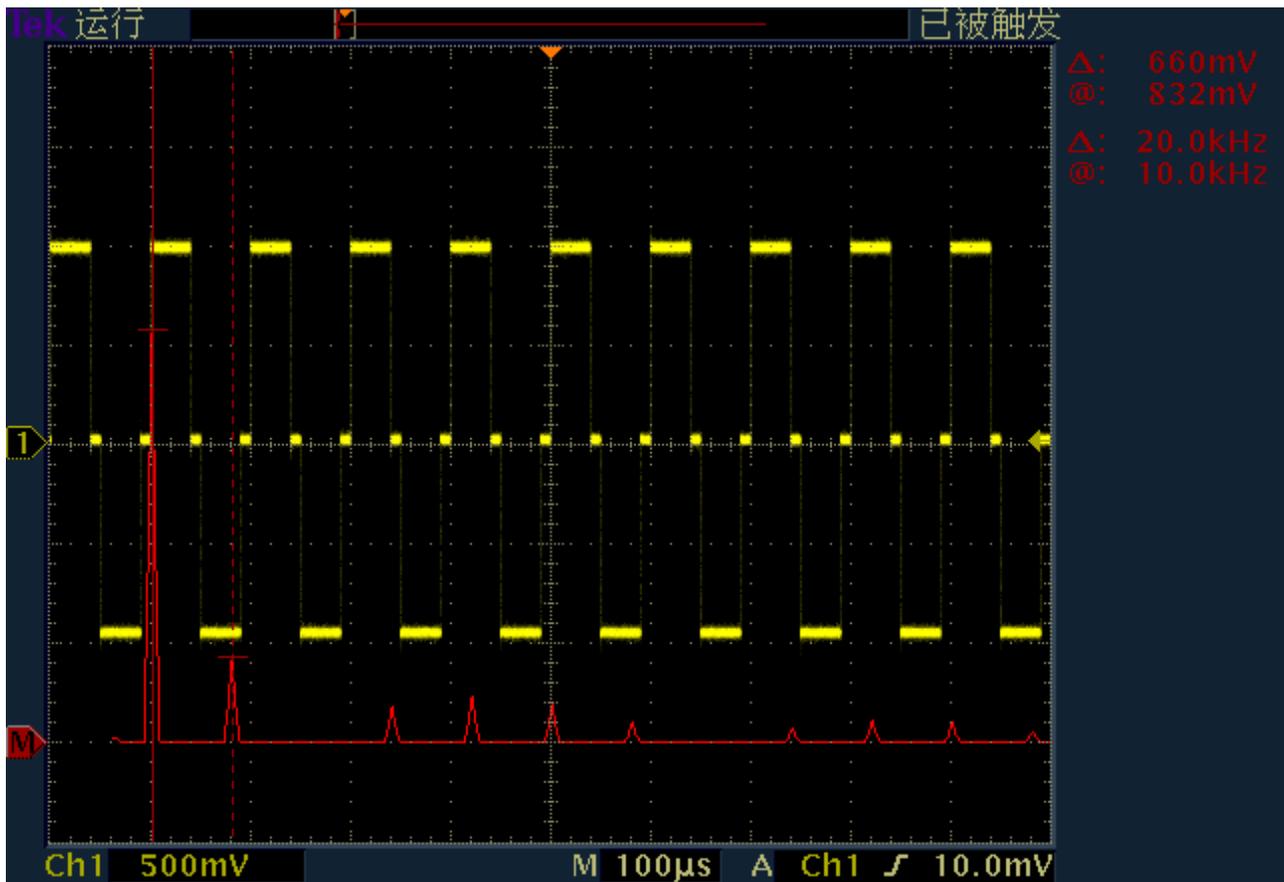
占空比为 0.3183 的方波，10KHz 1Vpeak：



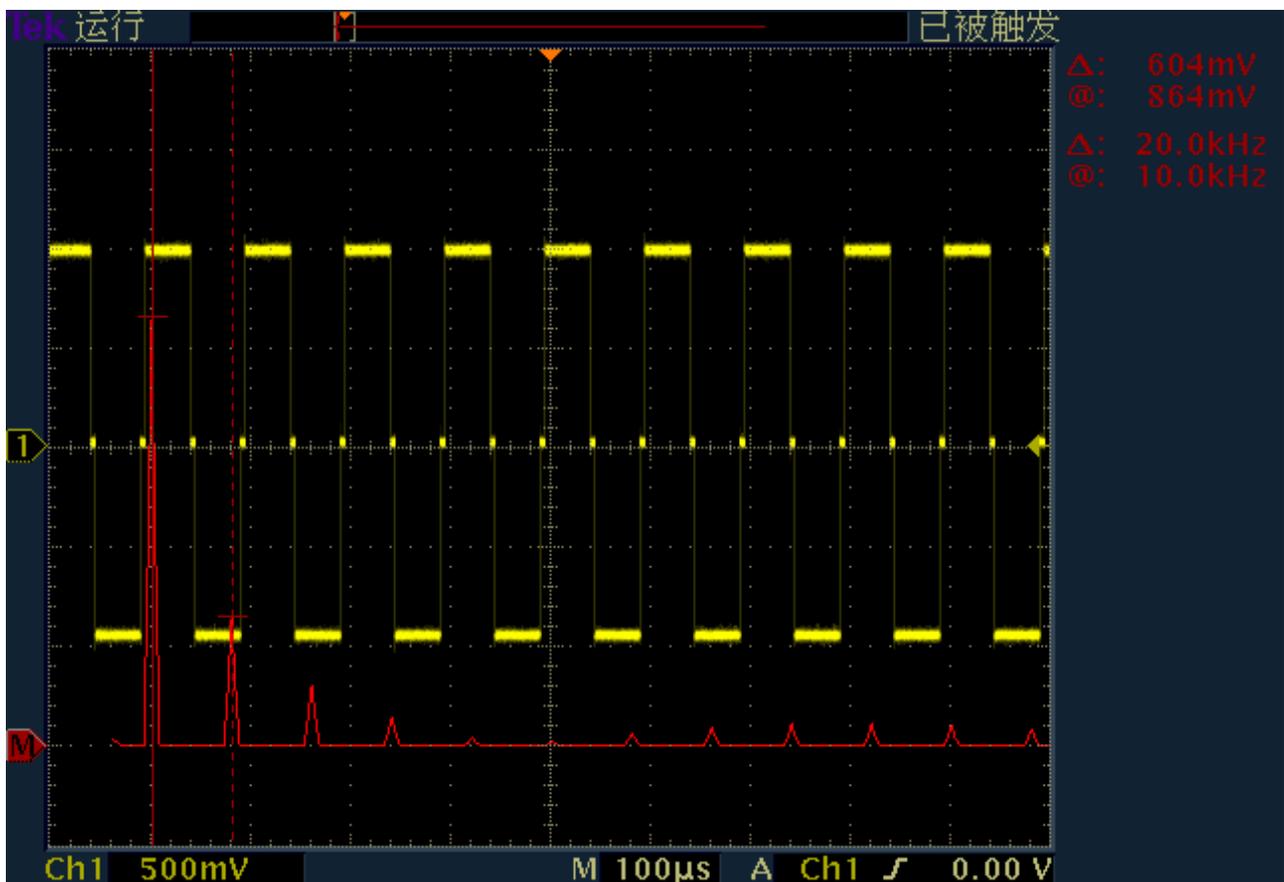
占空比为 0.35 的方波，10KHz 1Vpeak：



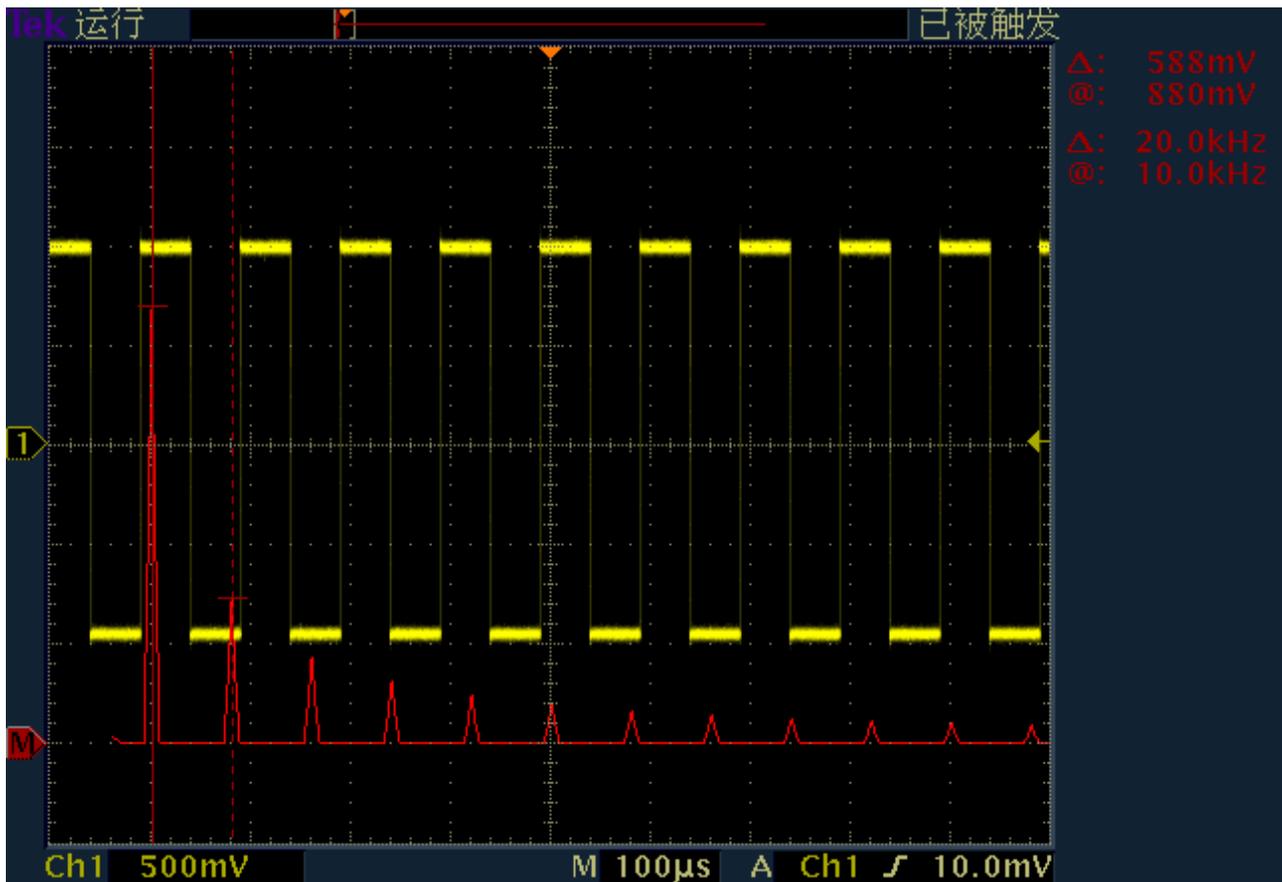
占空比为 0.4 的方波，10KHz 1Vpeak：



占空比为 0.45 的方波，10KHz 1Vpeak：



占空比为 0.5 的方波，10KHz 1Vpeak：



各次谐波分量：

各次谐波	正弦波	0.2D	0.3183D	0.35D	0.4D	0.45D	0.5D
1 (mV)	688	520	736	776	836	864	880
3 (mV)	0	276	40	52	176	260	292
5 (mV)	0	0	168	124	0	128	176
7 (mV)	0	120	84	124	76	60	128
9 (mV)	0	56	44	48	96	20	100
11 (mV)	0	52	84	36	80	12	84
13 (mV)	0	64	32	68	44	32	68
15 (mV)	0	0	40	44	0	40	60
17 (mV)	0	52	52	8	32	48	52
19 (mV)	0	28	8	44	48	48	48
21 (mV)	0	28	36	40	44	44	44
23 (mV)	0	36	36	12	28	36	40
THD(3)	0	53.08%	5.43%	6.7%	21.05%	30.09%	33.18%
THD(5)	0	53.08%	23.46%	17.33%	21.05%	33.54%	38.74%
THD(7)	0	57.88%	26.09%	23.57%	22.93%	34.25%	41.38%
THD(9)	0	58.88%	26.77%	24.37%	25.65%	34.33%	42.92%
幅值 Vpk	1	1	1	1	1	1	1
有效值 Vrms	0.684	0.614	0.774	0.812	0.866	0.918	0.967

根据以上占空比 D 取 0.35-0.4 时谐波分量比较小，此时的占空比较理想。

可以看到占空比变小时谐波分量会比较大，因此实际工作中输入电压偏高时导致占空比变小，从而波形会变差。

由于变压器正常工作时输出恒定功率，输入电压确定了，占空比的大小会影响到峰值电流的大小。占空比变小时峰值电流会变大 ($I_{pk}=I_{pri}/(2D)^{0.5}$)，从而会增加损耗，但占空比偏大时，当输入电压有跌落时一旦占空比开到最大还不能保证输出，有些 IC 就会 SHUT DOWN，另外由于 CCFL 在低温下启动工作时电压会比较高，由于 INVERTER 是恒电流控制，此时相当于负载加重，因此占空比要留有一定余量。在输入电压有 10% 的偏差情况下，12V 时 D 取 0.35-0.4，10.8V 时的 D 在 0.4-0.45 左右，能够满足电压变化及负载变化的要求，并且能尽量减小高次谐波带来的影响。

7. 变压器匝数的设计：占空比 D 取 0.4。

输入电压：全桥 $V_{pri}=12*(2D)^{0.5}=10.73V$ 半桥 $V_{pri}=12/2*(2D)^{0.5}=5.37V$

输出电压：一般 100K 的负载带 6.5mA 电流， $V_{sec}=100K*6.5mA=650V$

$V_{in}*(2D)^{0.5}*n*Q=V_{out}$

由上面的分析得知，匝数比 n 要比电压比计算值高一些 ($Q<1$)，一般全桥可以取 70，半桥取 140 足够了。但是由于较大的漏感对于抑制高次谐波改善输出波形有明显的作用，因此实际上变压器的漏感都做的比较大，由上面的分析可以看到漏感较大时 Q 值较小，为保证输出，此时匝数比可能还会取更大一些，全桥可能到 100，半桥到 200。

初级电流 $I_{pri}=nI_{sec}$ ，当匝数比 n 比较大时，即使输出电流比较小初级电流也会很大，从而增加损耗引起发热，并且较大的匝数比会导致较小的占空比，也会相应增加初级峰值电流，因此匝数比 n 不宜取得过大。

初级圈数可按普通开关电源的公式计算： $N_p=V_{in}*T_{on}/(B*A_e)$

单位： $V_{in} \rightarrow V$ $T_{on} \rightarrow \mu S$ $B \rightarrow T$ $A_e \rightarrow cm^2$

8. 线径选取：

输出电流：负载 6.5mA，10pF 电容阻抗 $1/jC$ 约 318K (50KHz)，因此电容上的电流约 2mA，次级电流为两者矢量和约 6.8mA，对于直径 0.04mm 的铜线电流密度在 $5.4A/mm^2$ ，已经能够满足要求。

一般次级线径的选取没有多大疑问，从 0.03mm 到 0.06mm，都能满足电流要求，只是根据匝数、工艺及成本考虑就行。

对于初级线径，考虑趋肤效应，工作频率 50KHz 时穿透深度为 0.295mm，线径不能超过 2 倍趋肤深度，考虑临近效应，层数尽量不要超过 2 层，因此选择的线径要在 2 层以内绕得下，实际使用上从工艺方面考虑线径最粗不会超过 0.5mm，若是还不能满足电流密度要求，就要使用多股线。

9. 关于磁芯气隙：

一般谐振变压器与桥臂之间都有个隔直电容，容量大都在 $1\mu F \sim 10\mu F$ 之间(根据需要及材料成本考虑)，这个电容不参与谐振(此回路 L 、 C 频率远低于工作频率)，仅起隔直作用，因此耐压要求不用很高，但由于会流过比较大的电流，一定要交流损耗比较小(出于放电考虑有些电路中会在此电容上并联一个 1K 的电阻)。有了这个电容，磁芯就不会磁饱和。但是有些方案出于成本考虑，在电路中取消了这个电容，为了防止变压器磁饱和，因此需要加一个小气隙。由于有了这个气隙，变压器的传输效率会降低，因此需要增加匝数比来保证输出，这就会导致 MOSFET 与变压器初级线圈发热严重，温度过高。

10. 关于高压电容：

有时在变压器已经确定不能变动的情况下为了增加输出，往往会加大并联的高压电容的容量，考虑到屏的分布电容，20pF 的总容量比较接近实际应用，20pF 的高压电容阻抗约 159K Ω ，电流为 4mA， I_{out} 则变为 7.6mA，相比 10pF 增加了 12%。当频率有 10% 的偏高时，电容阻抗还会下降，电流会增加，约为 4.5mA，总电流为 7.9mA。这些只是考虑的基波分量，算上高次谐波分量实际电流会更大。

根据前面的分析，电容 C 的增加会导致回路 Q 的升高，从而减小占空比 $((D_1)^{0.5} * Q_1 = (D_2)^{0.5} * Q_2)$ ，相应电流峰值就会增加更多（按前面的电路参数估算初级峰值电流在 20pF 时比 10pF 时增加约 28%），因此加大高压电容最明显的影响就是反应到初级引起线圈和 MOSFET 发热增加，温度升高。

由于屏的分布电容在屏的规格参数内是没有体现的，不同的屏可能相差比较大，因此往往一款变压器对应这块屏可以，但对那块屏就发热严重不能满足要求。所以要通用几款不同的屏往往要牺牲一些性能，例如效率及发热方面。

所以最佳的设计要根据实际使用的负载及实际使用情况进行针对性设计。

11. 几个关注点：

- A) 确定实际负载状况，尤其是分布电容的大小。
- B) 回路要稳定工作 Q 值要小于 1。
- C) 大的漏感有助于改善波形，但是会导致较大的匝数比 n，对初级回路的发热有一定影响。
- D) 尽量减小高压电容有助于改善初级回路的发热及发振现象。