

納入仕様書 SPECIFICATION

品名 擬似共振電源制御用IC
 Device Name : Current Mode PWM Controller
 (Quasi-Resonant Operation)

型式名
 Type Name : FA5541N-A2

仕様書番号
 Spec. No. : MS6N1133

発行日 2006年 10月11日
 Date : OCT. -11-2006





This material and the information herein is the property of Fuji Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fuji Electric Device Technology Co., Ltd.

受領印欄 この書類を受領致しました。 年 月 日			
貴社名 :			
部署 :			
			御担当

	DATE	NAME	APPROVED	Fuji Electric Device Technology Co., Ltd.
DRAWN	06-10-11	園部		DWG. NO. MS6N1133 1/32
CHECKED	06-10-11	吉田		
CHECKED	06-10-11	丸山		

變更履歷

Revised Records

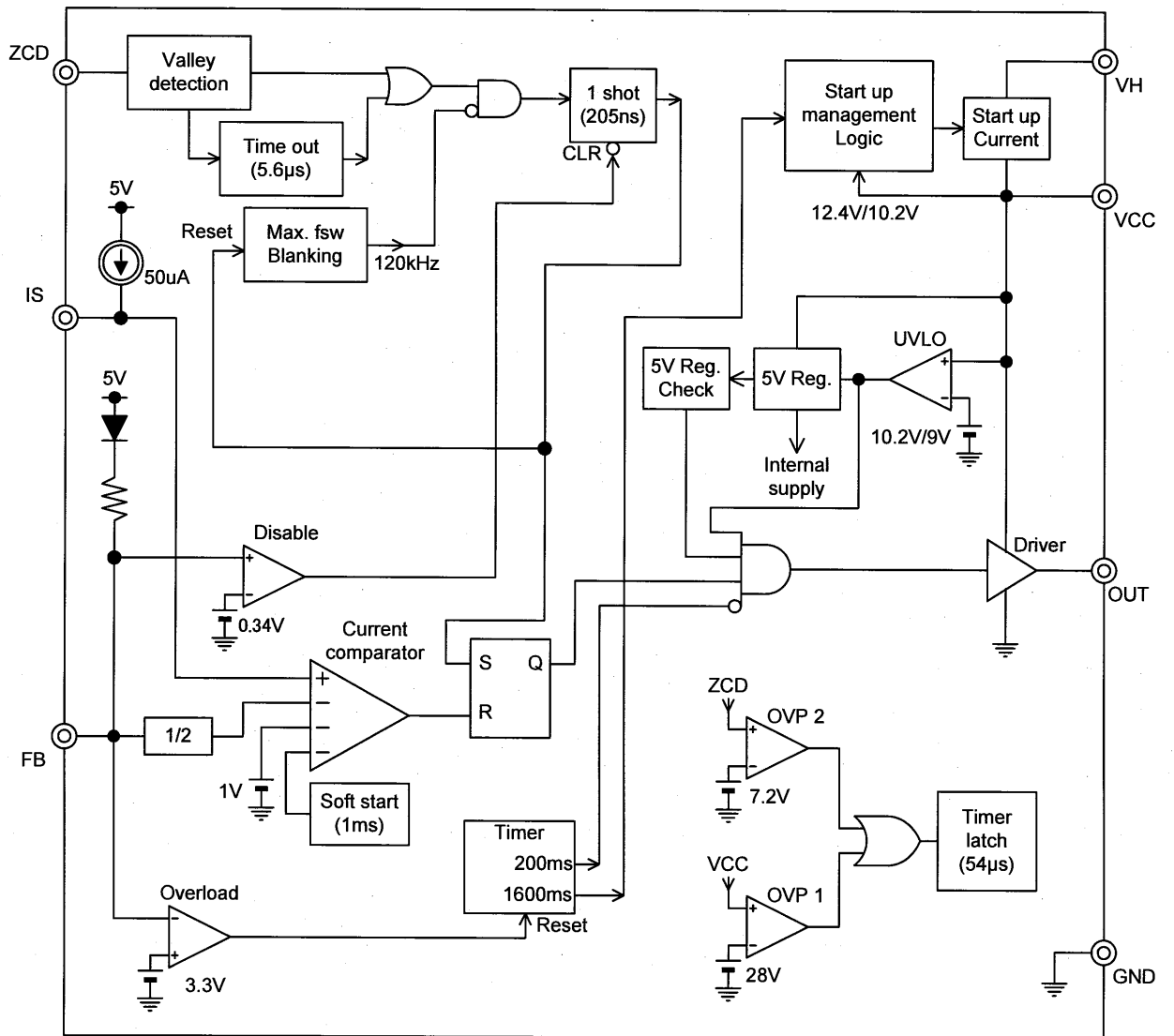
発行日 Date	変更種別 Classi- fication	変更 記号 Ind.	変更内容 Contents	実施時期 Applied Date	作成 Drawn	審査 Checked		承認 Approved
						開発部門 DEV.	品保部門 Q. A.	
OCT-11 -2006	制定 Enactment	—	—	OCT-18 -2006				

This material and the information herein is the property of Fuji Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fuji Electric Device Technology Co., Ltd.

This material and the information herein is the property of Fuji Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fuji Electric Device Technology Co., Ltd.

	ページ Page
1. 型名 Type Name	4 / 32
2. 機能 Function	4 / 32
3. 構造 Process	4 / 32
4. 外形 Outline	4 / 32
5. ブロック図 Block Diagram	4 / 32
6. 端子配列 Pin Assignment	5 / 32
7. 絶対最大定格 Absolute Maximum Ratings	6 / 32
8. 推奨動作条件 Recommended Operating Conditions	7 / 32
9. 電気的特性 Electrical Specifications	7~10 / 32
10. 動作概要及び応用回路例 Operation Outline & Application circuit	11~15 / 32
11. 信頼性試験項目 Reliability	16 / 32
12. 外形図(SOP-8ピン) Outline Diagram(SOP-8 pins)	17~18 / 32
13. 内部構造図 Inner Structure	19 / 32
14. 梱包仕様(エンボステーピング仕様) Embossed Carrier Tape Specification	20~27 / 32
15. 実装・保管条件(SOP) Mounting/Storage Conditions(SOP)	28~29 / 32
16. 環境負荷物質 Environmental Impact Substance	30 / 32
17. 生産拠点 Production Base	31 / 32
18. 戦略物資規制項目一覧 COCOM	32 / 32

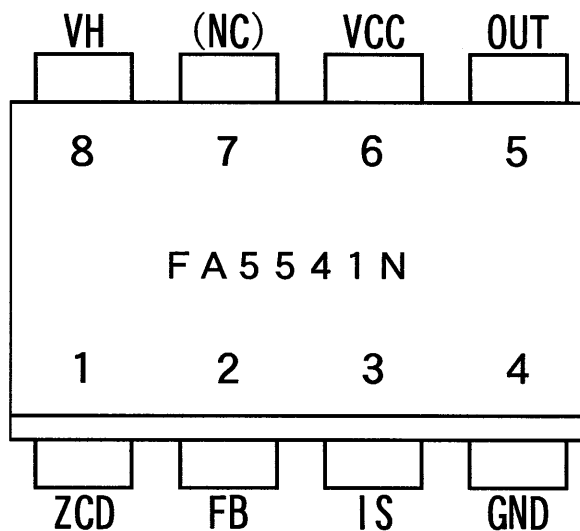
1. 型名 FA5541N-A2
 Type Name
2. 機能 PWMスイッチング電源制御(擬似共振動作)
 Function Current Mode PWM Controller
 (Quasi-Resonant Operation)
3. 構造 CMOS IC
 Process
4. 外形 8ピン プラスチックモールドSOP (SOP-8)
 Outline 8pin plastic mold small out-line package (SOP-8)
5. ブロック図 Block Diagram



This material and the information herein is the property of Fuji Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fuji Electric Device Technology Co., Ltd.

6. 端子配列
Pin Assignment

端子番号 Pin No.	端子記号 Pin symbol	端子機能 Description
1	ZCD	ゼロ電流検出入力 Zero Current Detect Input
2	FB	フィードバック入力 Feedback (Input)
3	IS	電流センス入力 Current Sense Input
4	GND	グラウンド Ground
5	OUT	出力 Output
6	VCC	電源端子 Power Supply
7	(NC)	未接続端子 No Connected
8	VH	高電圧入力 High voltage input



This material and the information herein is the property of Fujii Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fujii Electric Device Technology Co., Ltd.

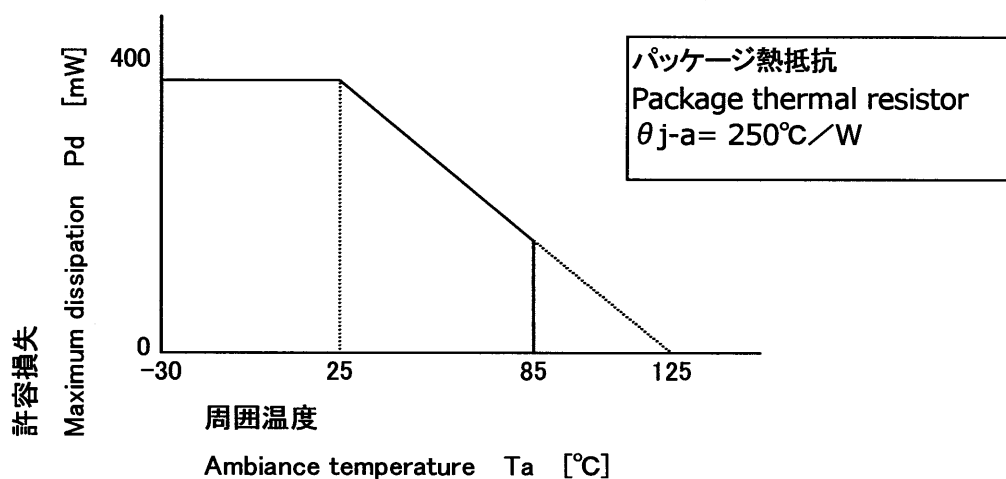
7. 絶対最大定格

Absolute Maximum Ratings

項目 Item	記号 Symbol	定格 Rating	単位 Unit
電源電圧 Power supply voltage	VCC	30	V
OUT端子出力ピーク電流 Peak current at OUT pin	IOH	-0.25	A
	IOL	+0.5	A
OUT端子電圧 Voltage at OUT pin	VOUT	-0.3 to VCC+0.3	V
FB、IS端子電圧 Voltage at FB, IS pins	VLT	-0.3 to 5.0	V
ZCD端子電流 Current at ZCD pin	ISOzcd	-2.0	mA
	ISlzcd	+3.0	mA
VH端子入力電圧 Input voltage at VH pin	VVH	-0.3 to 500	V
全損失 Power dissipation (Ta<25°C)	Pd	400	mW
最大ジャンクション温度 Maximum junction temperature	Tj	125	°C
保存温度 Storage temperature	Tstg	-40 to +150	°C

※許容損失低減特性

Maximum dissipation curve



※定格値では、ICからの吐き出し電流をマイナス表示、ICへの吸い込み電流をプラス表示で表しています。

In the item of ratings, the minus sign stands for source current from the IC, while the plus sign stands for sink current to the IC.

This material and the information herein is the property of Fuji Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fuji Electric Device Technology Co., Ltd.

8. 推奨動作条件

Recommended Operating Conditions

項目 Item	記号 Symbol	MIN.	TYP.	MAX.	単位 Unit
電源電圧 Supply voltage	VCC	12	15	26	V
VCC端子容量 VCC pin capacitance	CVCC	10	33		μ F
動作周囲温度 Ambiance temperature	Ta	-30		85	$^{\circ}$ C

9. 電気的特性 (特に指定のない場合 Ta=25 $^{\circ}$ C, VCC=15V)

Electrical Characteristics (Ta=25 $^{\circ}$ C, VCC=15V, unless otherwise specified)

(1) 電流センス部 (IS端子)

Current sense section (IS pin)

項目 Item	記号 Symbol	条件 Conditions	MIN.	TYP.	MAX.	単位 Unit
入力バイアス電流 Input Bias Current	IIS	VIS=0V	-60	-50	-40	μ A
最大入力スレッシュ電圧 Maximum Threshold Voltage	VthIS	VFB=2.5V	0.9	1.0	1.1	V
電圧ゲイン *1 Voltage Gain *1	AvIS	Δ VFB/ Δ VIS		2.0		V/V
最小オン幅 Minimum ON pluse width	Tonmin	FB=3V, IS=1V		380		ns
ブランキング時間 *1 Blanking Time *1	Tblank			205		ns
出力遅延時間 *1 Delay to Output *1	TpdIS	IS input:0V to 4V pulse sinal		175		ns

(2) フィードバック部 (FB端子)

Feedback section (FB pin)

項目 Item	記号 Symbol	条件 Conditions	MIN.	TYP.	MAX.	単位 Unit
パルス停止電圧 Input Threshold Voltage	VTHFB0	DUTY=0%	240	340	440	mV
FB端子入力抵抗 FB pin Input Resistance	Rfb	VFB=1V to 2V	12.8	16	19.2	k Ω
FB端子電流 FB pin Source Current	Ifb1	VFB=1V		-190		μ A

This material and the information herein is the property of Fuji Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fuji Electric Device Technology Co., Ltd.

(3) ゼロ電流検出部 (ZCD端子)
Zero current detector (ZCD pin)

項目 Item	記号 Symbol	条件 Conditions	MIN.	TYP.	MAX.	単位 Unit
入カスレッシュ電圧 Input Threshold Voltage	Vthzcd1	ZCD pin decreasing	45	62	100	mV
	Vthzcd2	ZCD pin increasing	95	152	240	mV
ヒステリシス幅 Hysteresis	Vhyzcd			90		mV
入カクランプ電圧 Input Clamp Voltage	Vih	Izcd=+3mA (high state)		9.2		V
	Vil	Izcd=-2mA (low state)		-0.83		V
ZCD端子内部抵抗 ZCD pin internal Resistance	Rzcd			30		kΩ
ZCD遅延時間 *1 ZCD pin Propagation Delay Time *1	Tzcd			155		ns
最大ブランキング周波数 Maximum fsw Blanking	Fmax	VFB=2.5V	96	120	144	kHz
最終ZCDトリガからのタイムアウト時間 *1 Timeout After Last ZCD pin Transition *1	Tout			5.6		μs

(4) 過電圧保護 (VCC端子)
Over voltage (VCC pin)

項目 Item	記号 Symbol	条件 Conditions	MIN.	TYP.	MAX.	単位 Unit
VCC端子過電圧スレッシュレベル VCC pin OVP Threshold voltage	Vovp1		26	28	30	V
ZCD端子過電圧スレッシュレベル ZCD pin OVP Threshold voltage	Vovp2		6.4	7.2	8.0	V
タイマーラッチ遅延時間 *1 Delay Time to latch *1	Tlat			54		μs

(5) 過負荷保護 (FB端子)
Over load (FB pin)

項目 Item	記号 Symbol	条件 Conditions	MIN.	TYP.	MAX.	単位 Unit
過負荷保護 スレッシュレベル *1 OLP Threshold voltage *1	Volp		3.0	3.3	3.6	V
OLP遅延時間 Delay Time to OLP	Tolp			200		ms
OLP停止出力時間 *1 OLP OFF Time *1	Toff	内部信号の停止期間のみ Internal OFF time only		1400		ms

(6) ソフトスタート
Soft start

項目 Item	記号 Symbol	条件 Conditions	MIN.	TYP.	MAX.	単位 Unit
ソフトスタート時間 Soft Start Time	Tsft			1.0		ms

(7) 出力部 (OUT端子)
Output circuit section (OUT pin)

項目 Item	記号 Symbol	条件 Condition	MIN.	TYP.	MAX.	単位 Unit
L出力電圧 Low output voltage	VOL	IOL=100mA		1.0	2.0	V
H出力電圧 High output voltage	VOH	I _{OH} =-100mA, VCC=15V	12.5	13.5		V
立ち上がり時間 *1 Rise time *1	tr	CL=1nF, Tj=25°C		50		ns
立ち下がり時間 *1 Fall time *1	tf	CL=1nF, Tj=25°C		40		ns

(8) 高電圧入力部 (VH端子, VCC端子)
High-voltage input section (VH pin, VCC pin)

項目 Item	記号 Symbol	条件 Condition	MIN.	TYP.	MAX.	単位 Unit
VH端子入力電流 Input Current of VH PIN	I _{Hrun}	VH=400V, VCC > V _{stiff}	10	20	30	μA
	I _{VH0}	VCC=0V, VH=100V Tj=25°C		7.6		mA
VCC端子充電電流 Charge current for VCC pin	I _{pre0}	VCC=0V, VH=100V Tj=25°C		-7.5		mA
	I _{pre1}	VCCOFF, VH=100V Tj=25°C (VCC voltage is lowest level at Operating mode.)		-6.3		mA

This material and the information herein is the property of Fuji Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fuji Electric Device Technology Co., Ltd.

(9) 低電圧誤動作防止回路部 (VCC端子)

Under-voltage lockout circuit section (VCC pin)

項目 Item	記号 Symbol	条件 Condition	MIN.	TYP.	MAX.	単位 Unit
ONスレッシュ電圧 Start-up threshold voltage	VCCON		8.7	10.2	11.7	V
OFFスレッシュ電圧 Shutdown threshold voltage	VCCOFF		7.5	9.0	10.5	V
ヒステリシス幅 Hysteresis voltage	VHYS		0.7	1.2	1.7	V
起動回路停止電圧 Istart-up off voltage	Vstoff	VCC increasing	10.9	12.4	13.9	V
起動回路リセット電圧 Istart-up restart voltage	Vstrst	VCC decreasing	8.7	10.2	11.7	V

(10) 消費電流 (VCC端子)

Power supply current (VCC pin)

項目 Item	記号 Symbol	条件 Condition	MIN.	TYP.	MAX.	単位 Unit
動作時電源電流 Operating-state supply current	ICCOPI	fsw=120kHz VFB=2.5V, no load		1.2		mA
ラッチ時電源電流 Latch mode supply current	ICCL			200	400	μA
電源ツェナー電圧	VZ			30		V

*1: これらの項目については、全数試験は実施していません。規格値は設計保証となります。

This parameter is not 100% tested in production but guaranteed by design.

*2: 仕様値では、ICからの吐き出し電流をマイナス表示、ICへの吸い込み電流をプラス表示で表しています。

In the specification value, the minus sign stands for source current from the IC, while the plus sign stands for sink current to the IC.

This material and the information herein is the property of Fuji Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fuji Electric Device Technology Co., Ltd.

10. 動作概要

Outline of operation

(1) 定常動作タイミングチャート

Timing chart of Regular operation

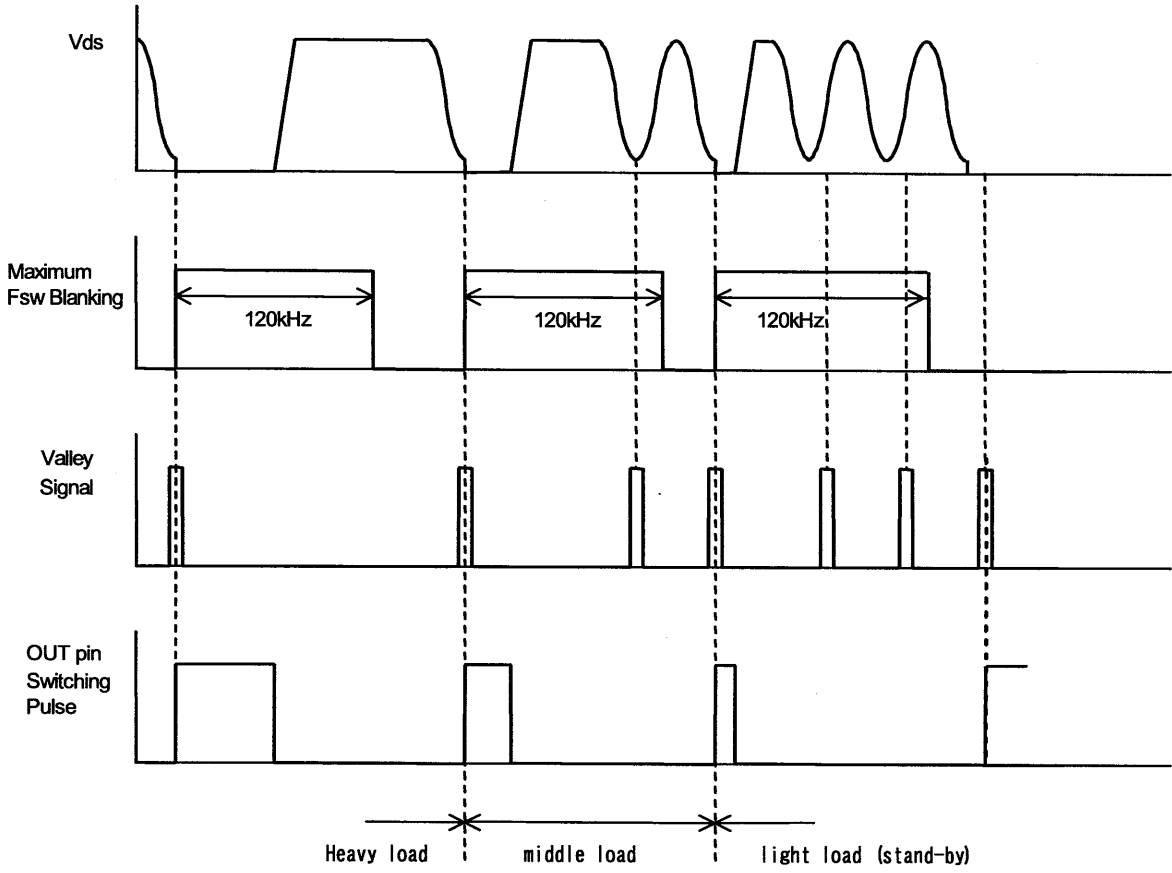


Fig.1 Timing chart of Regular operation

各スイッチングサイクルで、ターンオンから最大周波数リミットである120kHzに相当する時間を超えた最初のValley信号でオンさせる。

In each switching cycle, turning on takes place at the first Valley signal 120kHz period after the previous one. 120kHz is the upper limit of the maximum switching frequency.

This material and the information herein is the property of Fuji Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fuji Electric Device Technology Co., Ltd.

(2) 軽負荷時バースト動作

Burst operation at Light load

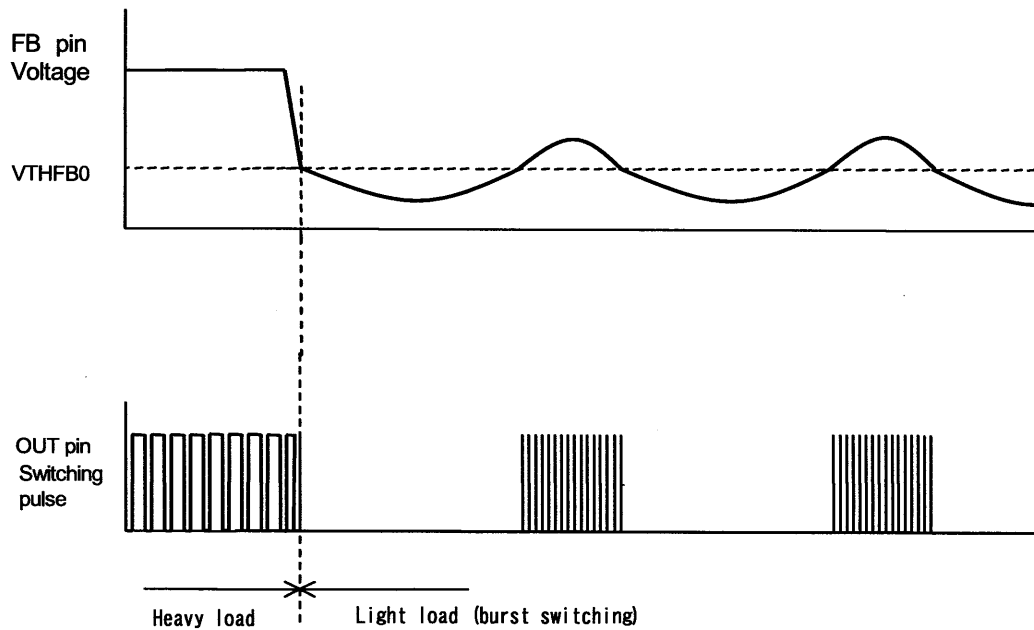


Fig. 2 Burst operation at Light load

FB端子電圧が低下してパルス停止電圧スレッシュより下がるとスイッチングを停止し、逆にFB電圧が上昇してパルス停止電圧スレッシュより高くなるとスイッチングを再開します。FB端子電圧はモード切替のパルス停止電圧スレッシュを挟んでオーバーシュート、アンダーシュートをおこします。このオーバーシュート期間を使って連続パルスを出し、アンダーシュート期間で長い周期のバースト周波数を得ます。

When FB pin voltage is lower than V_{THFB0} , OUT pin switching pulse is stopped. To the contrary, When FB pin voltage is higher than V_{THFB0} , OUT pin switching pulse is started. Thus, FB pin voltage causes undershoot and overshoot around V_{THFB0} . In the period of overshoot, continuous switching pulse occurs. In the period of undershoot, long dormant time occurs. By this way low burst frequency is obtained.

(3)起動回路と補助巻線電圧

Start-up circuit operation with auxiliary windings voltage

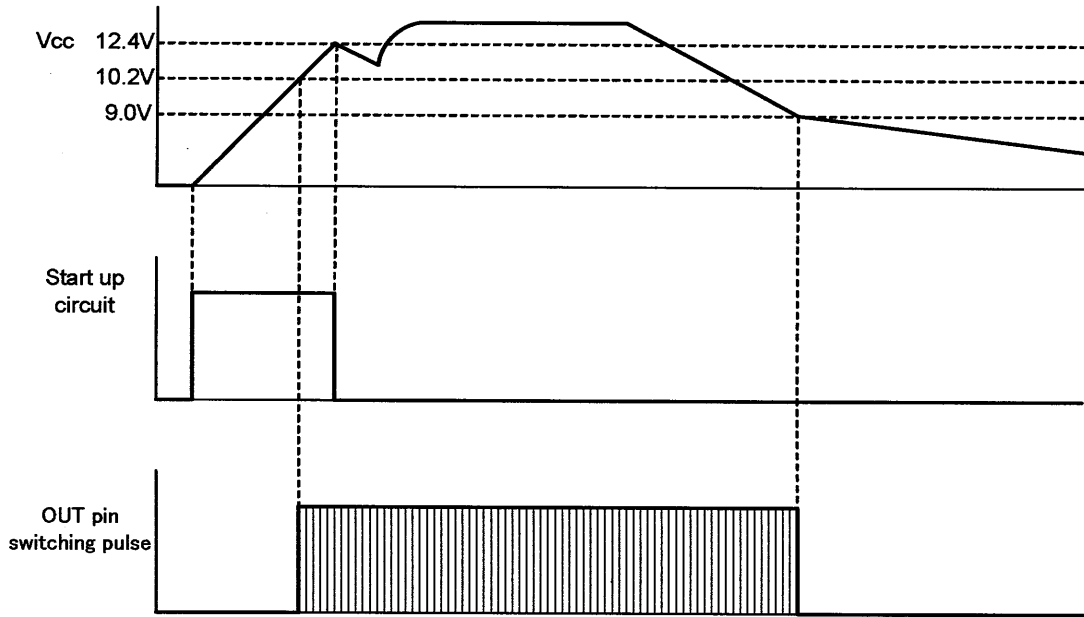


Fig.3 Start/Stop operation (IF the auxiliary windings voltage >10.2V)

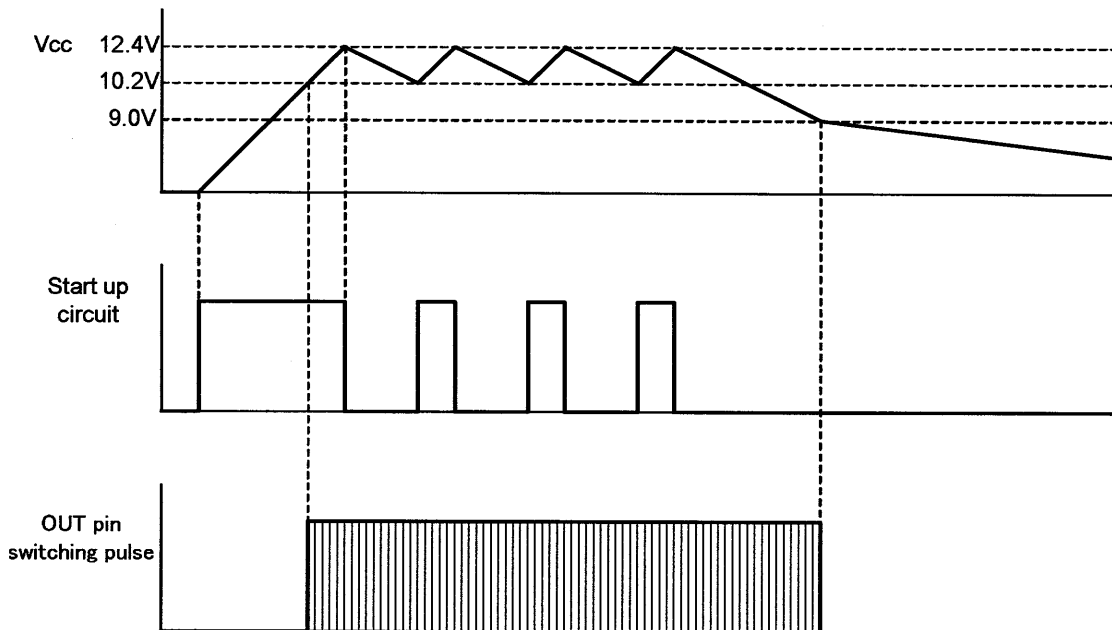


Fig.4 Start/Stop operation (IF the auxiliary windings voltage <10.2V)

補助巻線電圧が10.2Vよりも大きい場合、起動回路は起動時のみ動作し、起動後は補助巻線の電圧を電源として動作する。

一方、補助巻線電圧が10.2Vよりも小さい場合、起動回路のオンオフによりVccを10.2Vと12.4Vの間に保ち、動作を継続する。

When the auxiliary windings voltage is higher than 10.2V, the start-up circuit operates only in start-up period, and after this period, FA5541 operates with the power of the auxiliary windings voltage.

On the other hand, when the auxiliary windings voltage is lower than 10.2V, it keeps Vcc between 10.2V and 12.4V by on/off of the start-up circuit and FA5541 continues operation.

This material and the information herein is the property of Fujii Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fujii Electric Device Technology Co., Ltd.

(4)過負荷時動作

Over-load operation

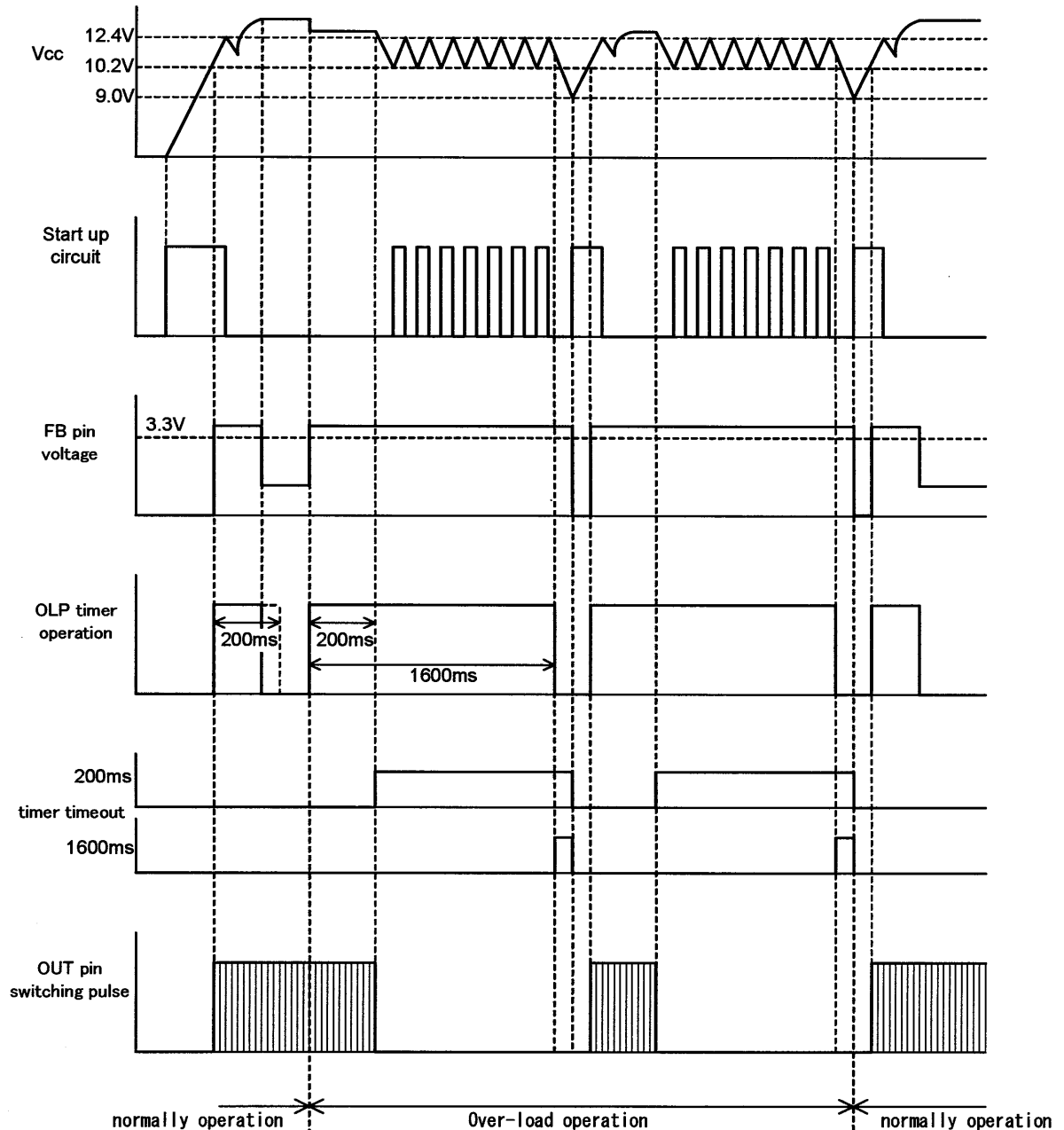


Fig.5 Over-load operation

内蔵のタイマーを使い、過負荷状態が200ms以上続くと強制的にスイッチングを停止させる。また、過負荷開始から1600msの間は、起動回路が動作可能とする。過負荷状態が継続した場合、200msの間スイッチング動作を行い、その後1400msの間は起動回路によりVccが供給され、動作停止状態を維持する。その後、過負荷開始時から1600ms経過した時点で起動回路が動作を停止し、Vccは低下していく。Vccが9.0Vまで低下すると、ICは一度リセットされ、再び起動の動作を行う。その後、過負荷状態が継続していれば、起動と停止を繰り返す。また、負荷が正常に復帰すると、通常動作に戻る。

なお、起動時はタイマーで設定された200ms以内に、出力電圧が設定値まで上昇する必要がある。

また、過負荷状態はFB端子電圧が3.3Vを超えたことで判定している。従って、FB-GND間に抵抗を接続し、FB端子電圧の上限が3.3Vを超えないようにすることで、リスタート動作をキャンセルすることができる。

This material and the information herein is the property of Fuji Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fuji Electric Device Technology Co., Ltd.

When the over-load condition continues for 200ms or longer measured by the internal timer, the switching is forced to stop. Within 1600ms after the over-load condition begins, the start-up circuit is able to operate.

So, after the over-load condition begins, it keeps switching operation for 200ms, then Vcc is supplied by the start-up circuit and keep the off-state for 1400ms.

1600ms later after the over-load condition begins, the start-up circuit stops operation, and Vcc voltage drops.

When Vcc drop down to 9.0 V, IC is reset and begins start up operation. And if the over-load condition is not removed, it repeats a start-up and stop operation. If the over-load condition is removed, it returns to the normal operation.

For starting up normally, the output voltage must rise to the setting value within 200ms.

The over-loaded condition is judged when FB pin voltage exceeds 3.3V. So the over-load protect operation can be canceled by connecting resistor between FB and GND so that FB pin voltage does not exceed 3.3V.

(5) 過電圧保護機能

Over voltage function

- Vcc電圧を監視し、28Vを超えるとシャットダウンする。この状態は入力電圧を遮断し、Vccが低下してUVLOのオフスレッシュ電圧に達するまで保持される。

Shut down takes place when the Vcc voltage exceeds 28V.

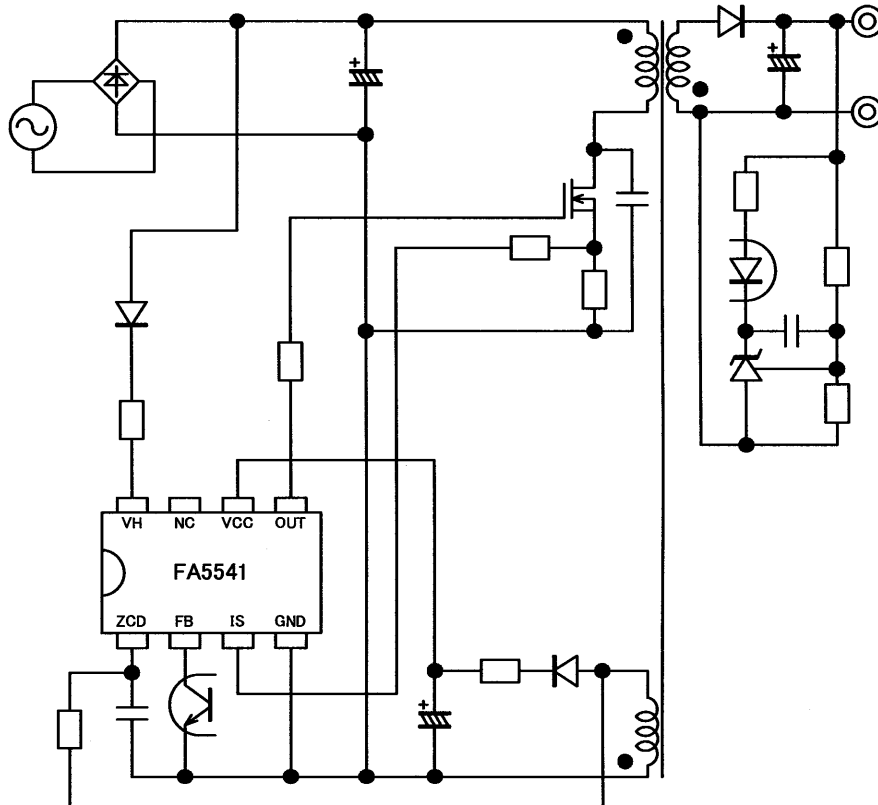
This condition is maintained until AC input voltage is cut off, and Vcc drops below the off threshold voltage of UVLO.

- ZCD端子を外部より7.2V以上にプルアップすることで、過電圧の場合と同様にシャットダウンし、この状態を保持する

Shut down takes place by pulling up ZCD pin higher than 7.2V by the external signal and it maintains this condition. (like the case of the over voltage condition)

(6) 応用回路例

Application Circuit



This material and the information herein is the property of Fujii Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fujii Electric Device Technology Co., Ltd.

1 1. 信頼性試験項目

Reliability

No.	項目 Item	試験条件 Test condition	測定項目 Measurements	試験個数 Sample	判定 Judgment (Ac, Re)
1	動作寿命 Steady state operating life	Tj=125℃, VCC=26V, VH=500V 1000Hr	電気的特性 Electrical 外観 Visual	22	(0, 1)
2	高温高湿バイアス (THB) *1 Temperature humidity bias *1	Ta=85℃, RH=85%, VCC=26V, VH=500V 1000Hr	電気的特性 Electrical 外観 Visual	22	(0, 1)
3	高温高湿保存 *1 Temperature humidity storage *1	Ta=130℃, RH=85%, 2.3×10 ⁵ Pa 100Hr	電気的特性 Electrical 外観 Visual	22	(0, 1)
4	温度サイクル *1 Temperature cycle *1	-40℃ (30min.) to 150℃ (30min.) 100cycle	電気的特性 Electrical 外観 Visual	22	(0, 1)
5	高温保存 High temperature storage	Ta=150℃ 1000Hr	電気的特性 Electrical 外観 Visual	22	(0, 1)
6	低温保存 Low temperature storage	Ta=-40℃ 1000Hr	電気的特性 Electrical 外観 Visual	22	(0, 1)
7	はんだ耐熱性 *2 Resistance to soldering heat *2	260℃, 5sec, 2times	電気的特性 Electrical 外観 Visual	22	(0, 1)
8	はんだ付け性 Solderability	245℃, Sn-3Ag-0.5Cu はんだ付時間3sec以内 Solder wetting time: within 3sec	はんだ付時間 Solder wetting time	11	(0, 1)
9	静電破壊 (ESD) Electrostatic discharge (ESD)	HBM法: C=100pF, R=1.5kΩ ±1500V, 3 times (except VH pin) ただし、VH端子は+側1000V VH pin plus-side is 1000V	電気的特性 Electrical	11	(0, 1)
10	ラッチアップ Latch-up	パルス電流注入法 Pulse current injection パルス電流±50mA, 1time Pulse current=±50mA,	電気的特性 Electrical	11	(0, 1)
11	端子強度 Terminal strength	引張り Pull 5N, 10sec	外観 Visual	11	(0, 1)

* 1 加湿+実装ストレス処理後実施

After moisture soaking and soldering heat stress

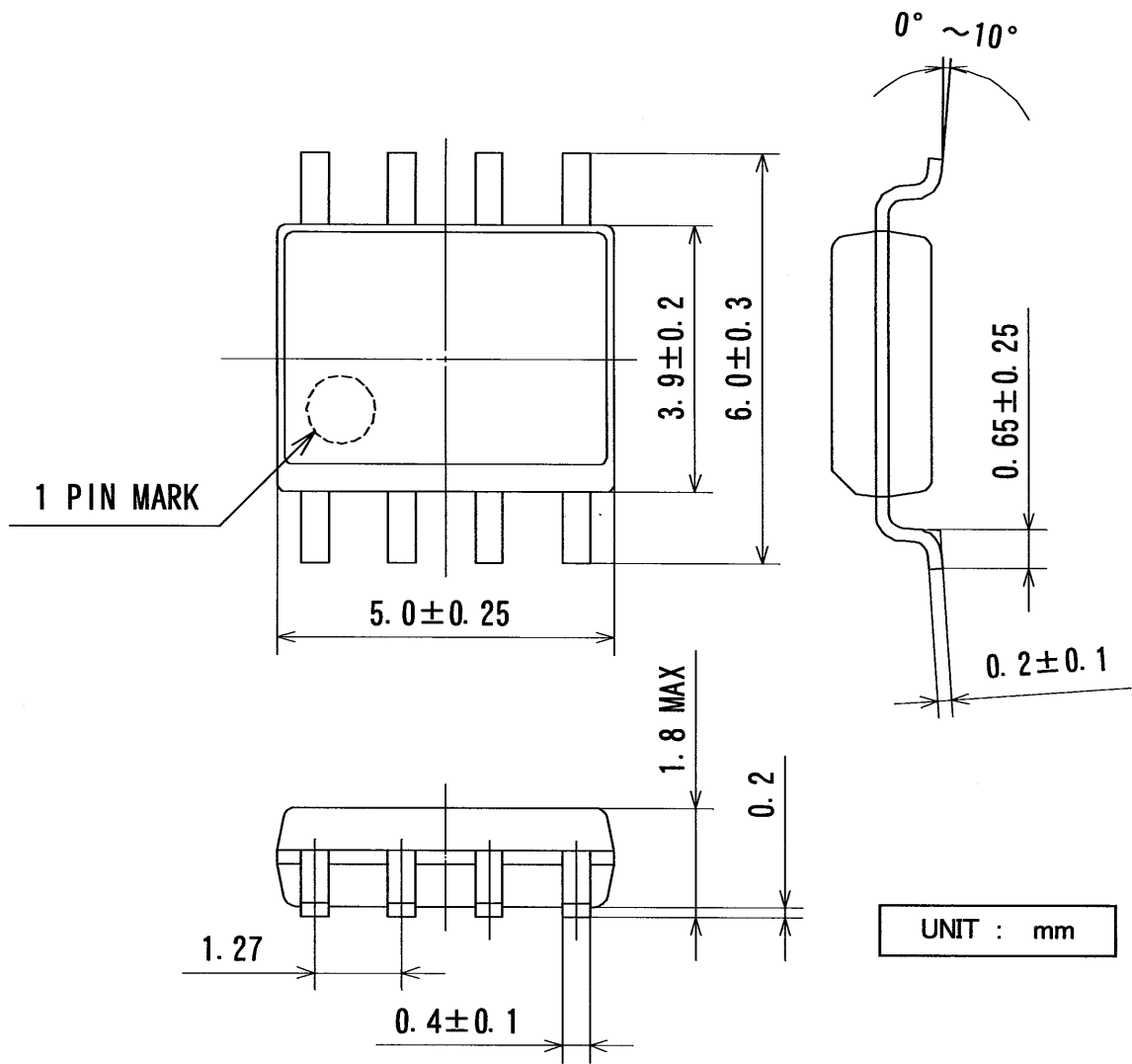
加湿+実装ストレス処理条件: はんだ耐熱性試験に同じ

Moisture soaking and soldering heat stress treatment condition is same to Resistance to soldering heat.

* 2 加湿処理条件 Moisture soaking condition

ベーキング125℃, 24hr⇒加湿処理30℃, 60%RH, 192hr

12. 外形図 (SOP-8ピン)
Outline Diagram (SOP-8 pins)



注記

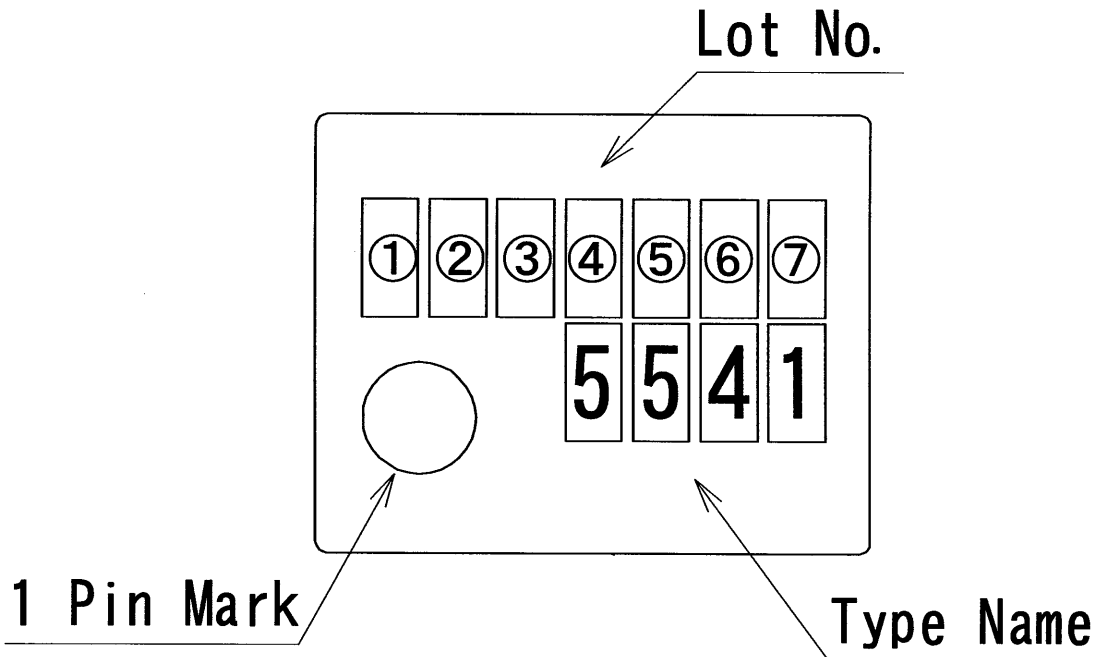
- ・ 図面寸法は樹脂バリは含まない
- ・ 1ピンマークはレーザーマークもしくは刻印とする

NOTES

- ・ PACKAGE OUTLINE DOES NOT INCLUDE MOLD FLASH.
- ・ THE 1 PIN MARKING IS THE LASER MARK OR PUNCH MARK.

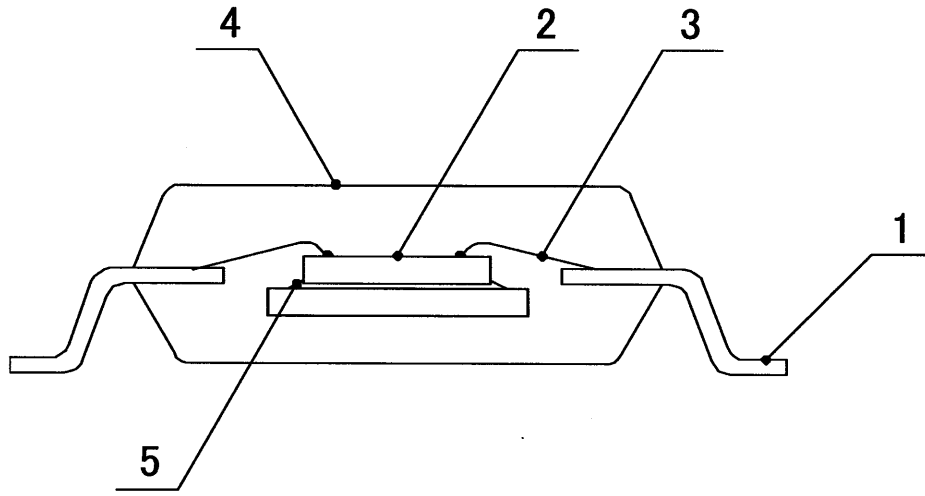
This material and the information herein is the property of Fujii Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fujii Electric Device Technology Co., Ltd.

This material and the information herein is the property of Fuji Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fuji Electric Device Technology Co., Ltd.



Number	
①	端子めっき表示 (2:Sn-2Ag) Terminal plating (2:Sn-2Ag)
②	製造拠点記号 (A:アオイ電子株式会社) Production site (A:AOI ELECTRONICS CO.,LTD)
③ ④	西暦末尾2桁数字 The number of year
⑤	月数字 1-9、O、D、N(O:10月、N:11月、D:12月) The number of month 1 to 9,O,N,D(O:October, N:November, D:December)
⑥ ⑦	追番 01-99、A1-ZZ(99を超えた場合、アルファベット“I”、“O”を除く) Serial Number 01-99,A1-ZZ(available for over 99,except character “I”,”O”)

13. 内部構造図
Inner Structure



部品 Ref.	名称 Name	材質 Material
1	リードフレーム Lead-frame	銅系 (端子めっき : Sn-2Ag) Copper (Lead plating : Sn-2Ag)
2	チップ Chip	シリコン Silicon
3	金ワイヤー Wire	金 $\phi 25 \mu m$ Au $\phi 25 \mu m$
4	樹脂 Resin	エポキシ系 (UL94V-0相当) Epoxy Resin
5	接着剤 Adhesive	導電性接着剤 Conductive Adhesive

This material and the information herein is the property of Fuji Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fuji Electric Device Technology Co., Ltd.

14. 梱包仕様(エンボステーピング仕様)

Embossed Carrier Tape Specification

(1) 適用範囲

Description

本仕様は、JEDEC-150milタイプSOP-8ピン外形のICをテーピング仕様で出荷する場合の梱包形態及び関連事項について規定する。

また、電子情報技術産業協会規格JEITA RC-1009Bの規定に準拠する。

This specification defines the method of taping SOP-8pin for packing delivery.

And this specification is based on RC-1009B (Standards of Japan Electronics and Information Technology Industries Association).

(2) 品名表示

Type designation

(2)-1. 品名の表示方法

Type designation of taping and IC

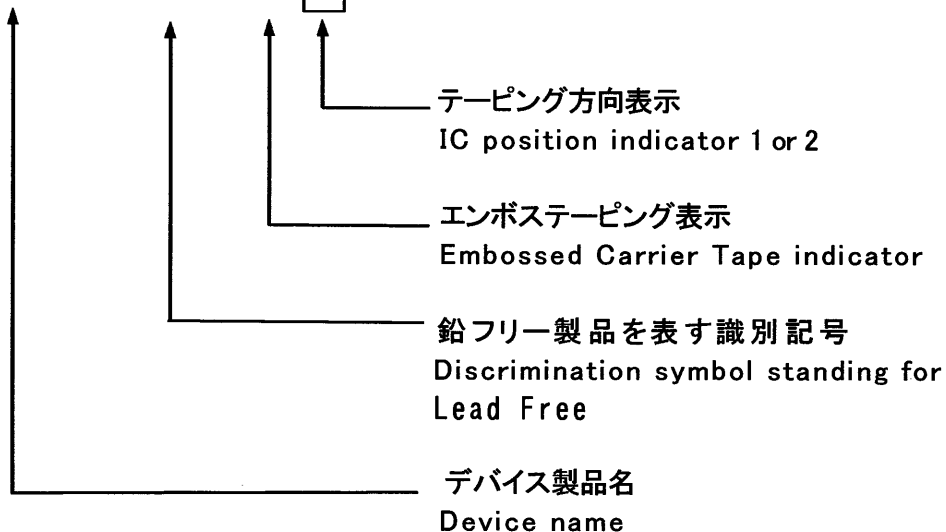
品名は、リールにラベルにて該当品名を表示する。

Type designation of taping and IC shall be marked on the surface of each reel.

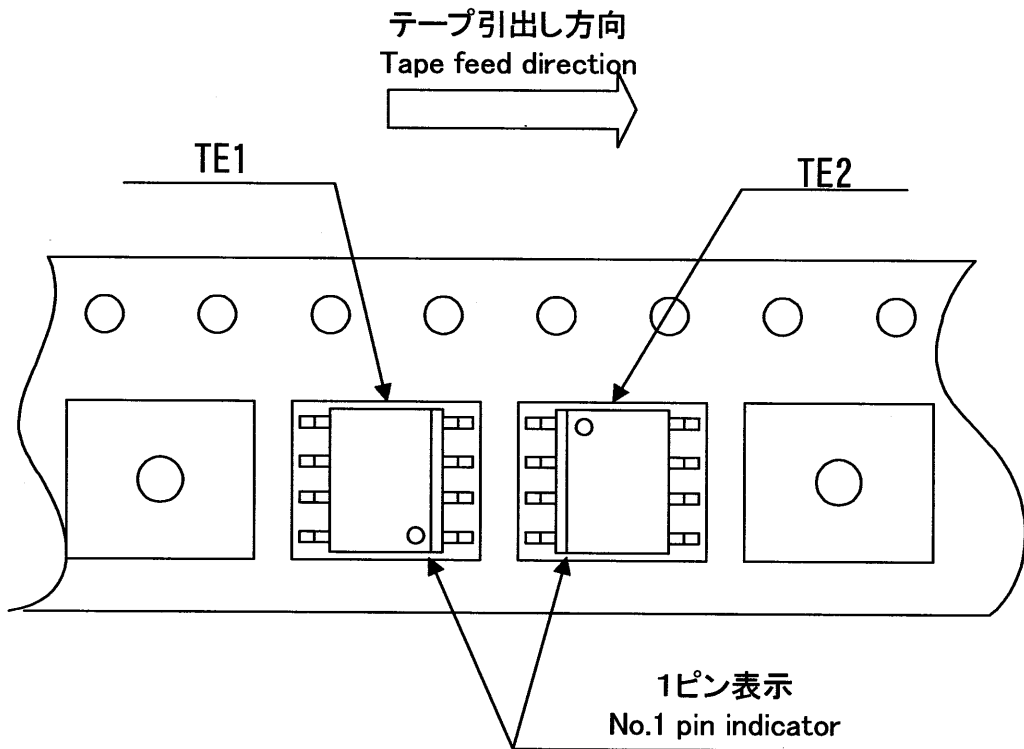
(2)-2. ICのテーピング方向と型名

IC direction and type designation

FA5541N - A2 - TE □



記号 Symbol	テープ引出し方法に向かったの1ピン表示によって規定 Classification by position of the terminal No. 1 relative to unreeling direction.
TE1	1ピン表示が右側にくるもの。 The terminal No. 1 in right.
TE2	1ピン表示が左側にくるもの。 The terminal No. 1 in left.

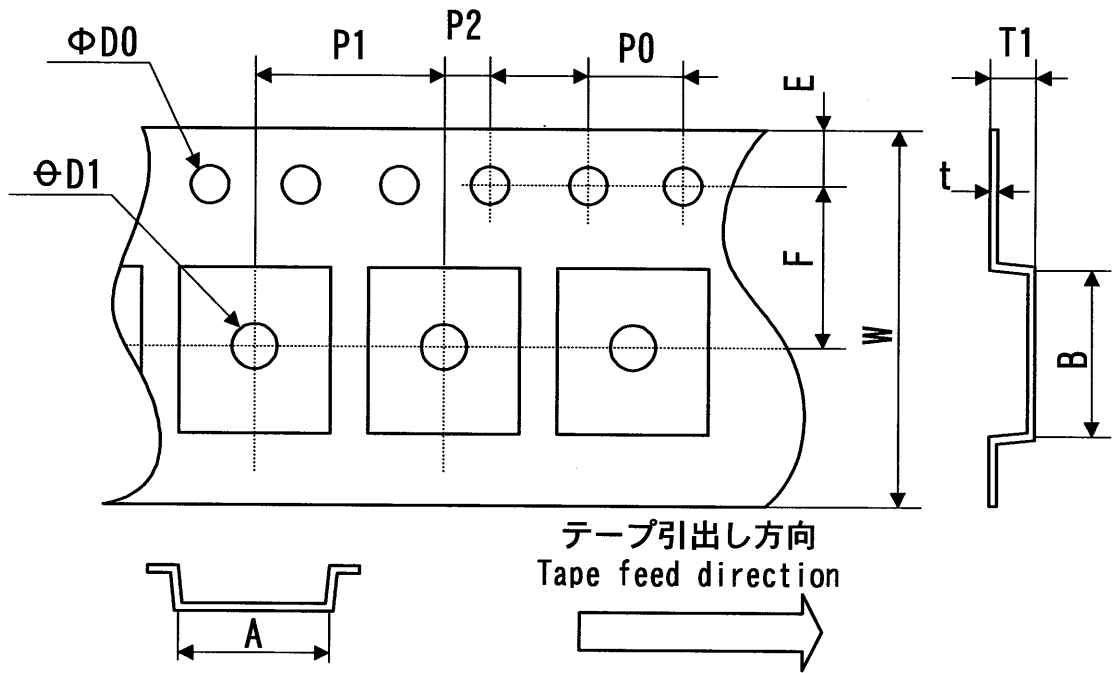


This material and the information herein is the property of Fuji Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fuji Electric Device Technology Co., Ltd.

(3)テーピング仕様
Taping specification

(3)-1. テープの寸法規格
Material of tape

- ①キャリアテープは、帯電防止処理品であること。
Carrier Tape : Antistatic.
- ②キャリアテープ材質は、導電性ポリスチレンとする。
Top Cover Tape : Conductive polystyrene.
- ③キャリアテープ寸法図
Dimensions of Taping



単位 (Unit) : mm

	A	B	W	F	E	P1	P2	P0	ΦD0	t
SOP-8	7.0 MAX	6.3 MAX	12.0 ±0.3	5.5 ±0.1	1.75 ±0.1	8.0 ±0.1	2.0 ±0.1	4.0 ±0.1	1.5 +0.1 -0.0	0.3 ±0.1

	T1	ΦD1	JEITAテープ規格 JEITA Standard
SOP-8	3.0 MAX	1.5 MIN	TE1208

注1) 送り穴ピッチ(P0)の累積誤差は、
10ピッチで $\leq \pm 0.2$ mmです。

Note: Pitch tolerance over any 10 Pitches of P0
is $\leq \pm 0.2$ mm

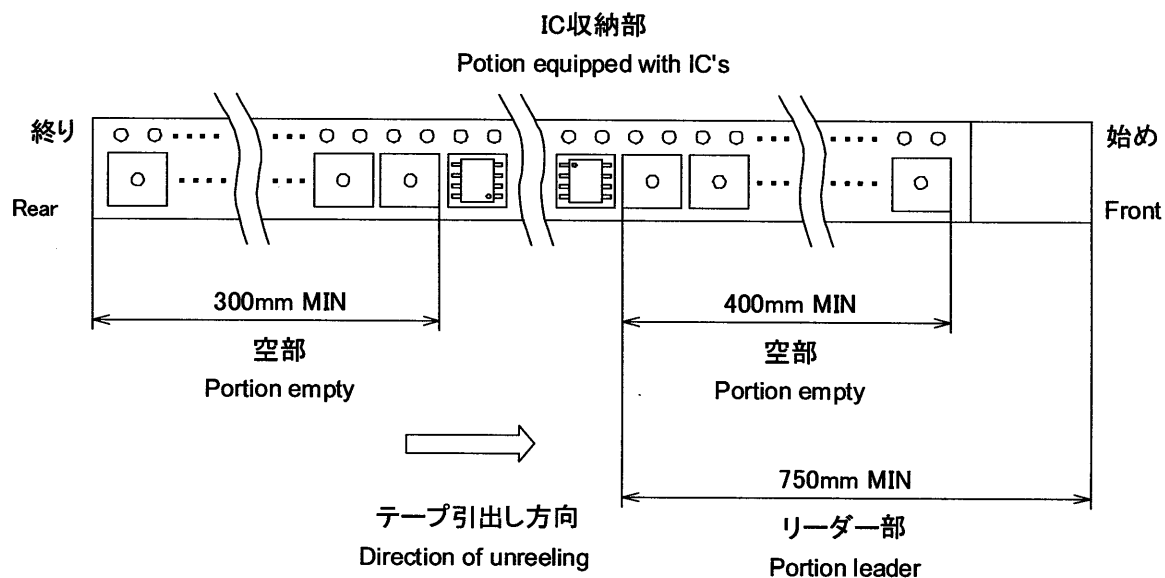
This material and the information herein is the property of Fuji Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fuji Electric Device Technology Co., Ltd.

(3)-2. テーピングに関するその他の仕様

Other Specification of Taping

①テープ巻き始め、及び巻き取り部の処理

Dimension of leader and trailer tape



②テープの繋ぎ

Connector of a tape

キャリアテープの繋ぎはないものとする。

There shall be no connector of a carrier tape.

This material and the information herein is the property of Fuji Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fuji Electric Device Technology Co., Ltd.

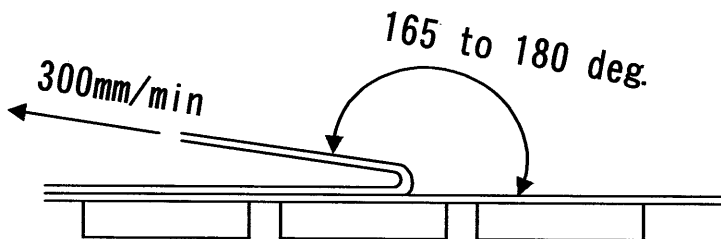
This material and the information herein is the property of Fuji Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fuji Electric Device Technology Co., Ltd.

③カバーテープの剥離強度 (Peel Force of Top Cover Tape)

テープ接着面に対し、165° ~ 180° の角度を保ちつつ、毎分300mmの速度で引っ張った場合の剥離強度は0.1N~0.9Nとする。

ただし、カバーテープの剥離時に、カバーテープの裂け、切れが発生しないことが条件です。

Unless otherwise specified, the peel force of top cover tape shall be 0.1N MIN. when the top cover tape is pulled at speed of 300mm/min with the angle between the tape during peel and the direction of unreeling maintained at 165° to 180° .



④製品抜け

Number of Missing Components

非連続的な抜け ... リーダー、トレーラー部を除き0.1%以下とする。

連続的な抜け ... リーダー、トレーラー部を除きなしとする。

Non consecutive missing ... No exceed 0.1%, except portion leader and trailer.

Consecutive missing ... Nothing except portion leader and trailer.

(3)-3. カバーテープの規格

Standard of Cover Tape

①材質は、帯電防止品である事。

The material is antistatic.

②カバーテープ寸法

The Dimension of Cover Tape

パッケージ Package	テープ幅 Tape Width
SOP - 8 pins	9 mm MIN

(4) リール仕様

Reel specification

(4)-1. リールの規格

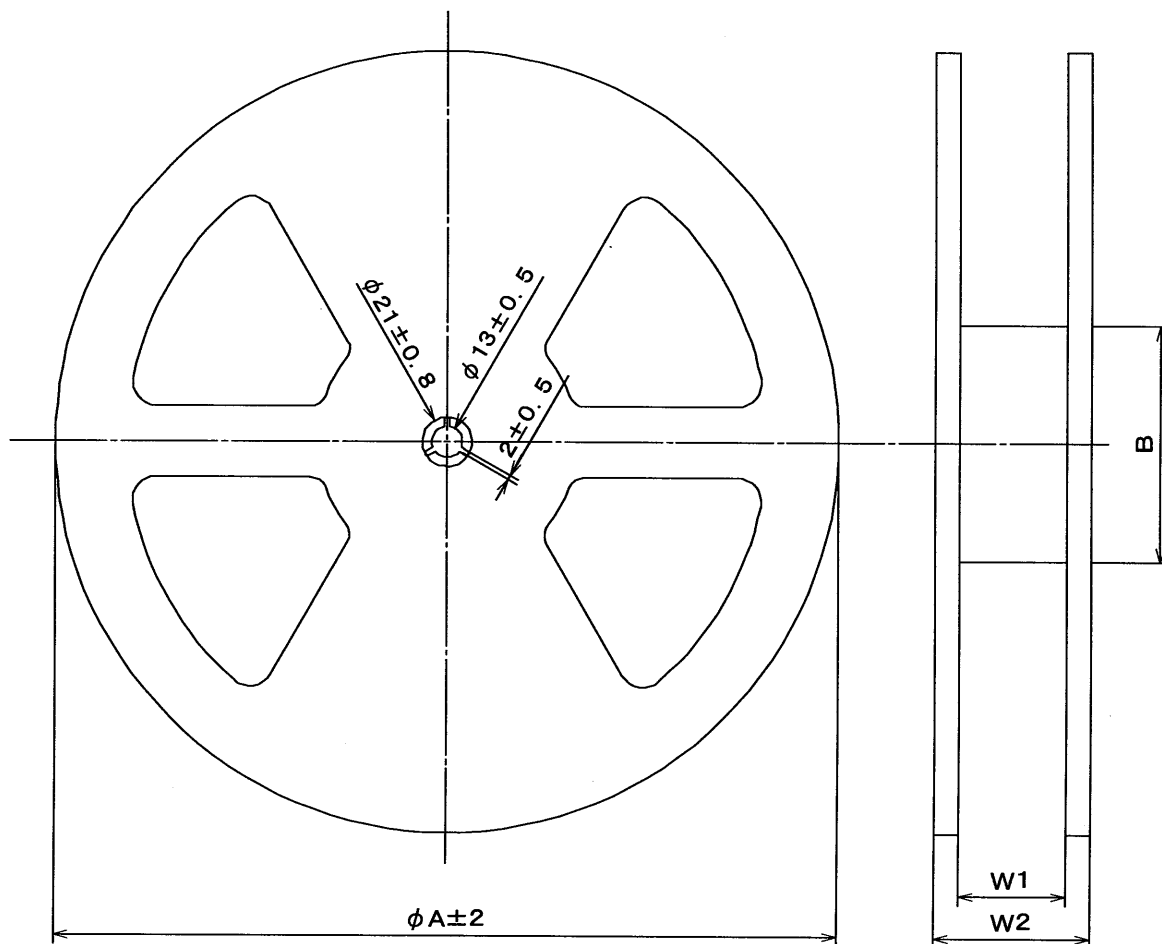
Material of reel

リールボス及びリールプレートは導電性ポリスチレンとする。

A reel boss and a reel plate are the products made from conductive polystyrene.

リール代表例

Example design of reel



This material and the information herein is the property of Fujii Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fujii Electric Device Technology Co., Ltd.

単位 (Unit) : mm

PACKAGE	TAPE SIZE	A	B	W1	W2
SOP-8	12	330	100	13.5 ± 1.0	17.5 ± 1.0

(5) 梱包

Packaging

(5)-1. 梱包数量

Quantity

1 リールあたりの IC 梱包数量は、2000 個を基本とする。
In generally, one reel can hold up to 2000 IC's.

(5)-2. 品名、数量、ロットNo. の表示

Marking

リールの側面に以下の項目を表示したラベルを貼ります。

The following items shall be marked on the surface of each reel and package box.

① 品名

Type designation of taping and IC

② 数量

Quantity

③ ロット番号

Lot number

④ テーピング方向

Taping direction

(5)-3. リールの外装

Packaging

次頁 梱包図参照

Refer to next page.

梱包済リールをダンボール製外装箱に収納する。外装箱側面には、品名、数量、ロットNo. を明記、又は同内容を表示したラベルを貼ります。

A packed up reel is contained in the coating box made from board paper.

A name of article, quantity, and lot No. are specified or the label that displayed those contents are stuck on the coating box side.

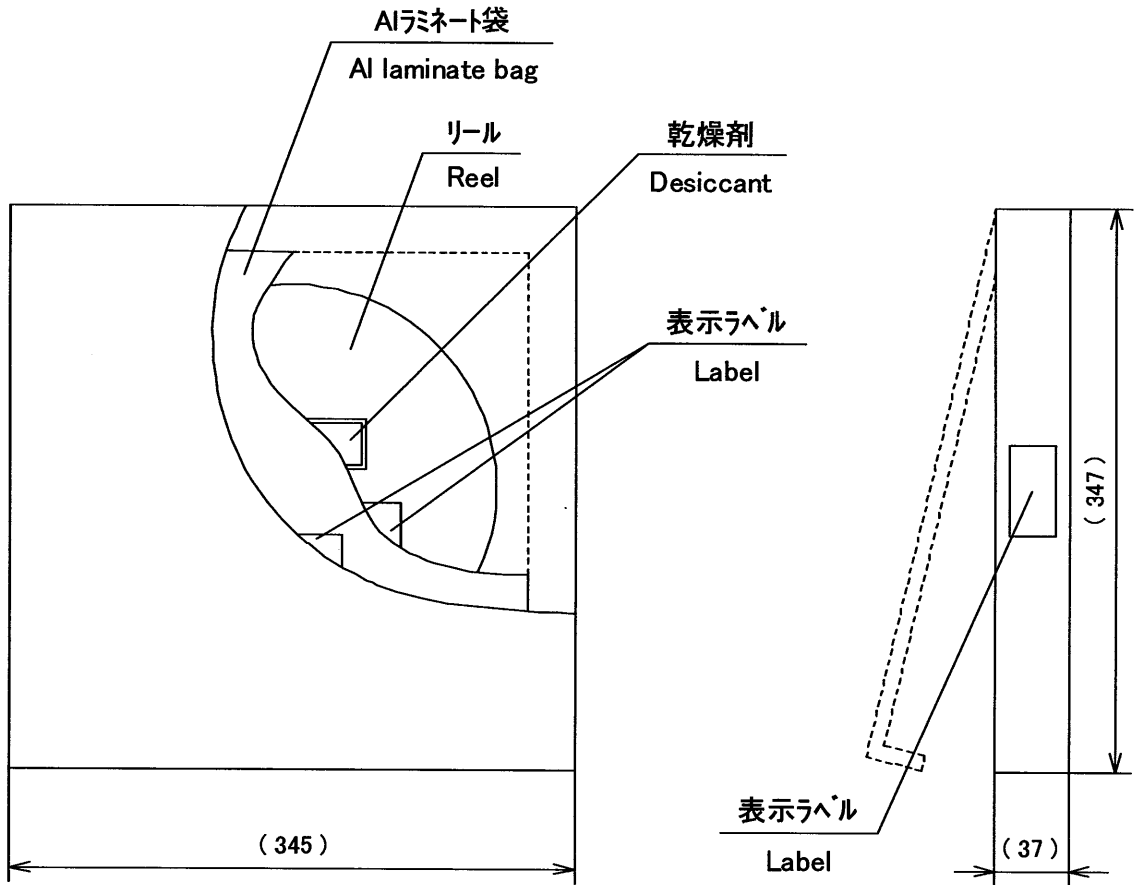
(6) 運搬

Transportation

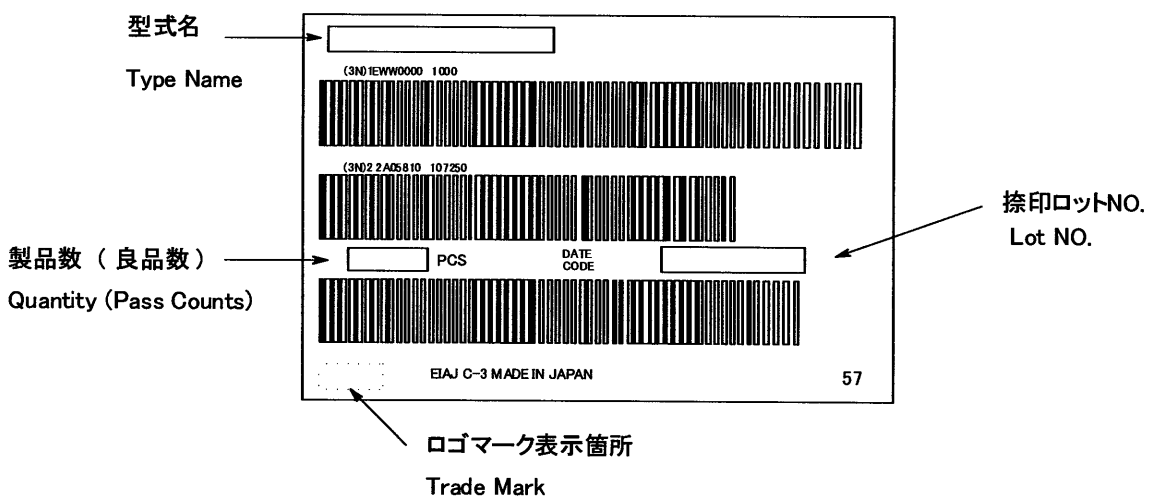
運搬に際しては、直射日光を避け過度の振動がかからない様に注意して下さい。

Avoid direct sunlight, and be careful that an excessive vibration doesn't hang on the occasion of the transportation.

(7) 梱包図
Packing case



ラベル表示例
Example of Index label



*当ラベルをもって出荷検査を合格とします。
The label shows a success of the shipping inspection.

This material and the information herein is the property of Fujii Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fujii Electric Device Technology Co., Ltd.

15. 実装・保管条件(SOP)

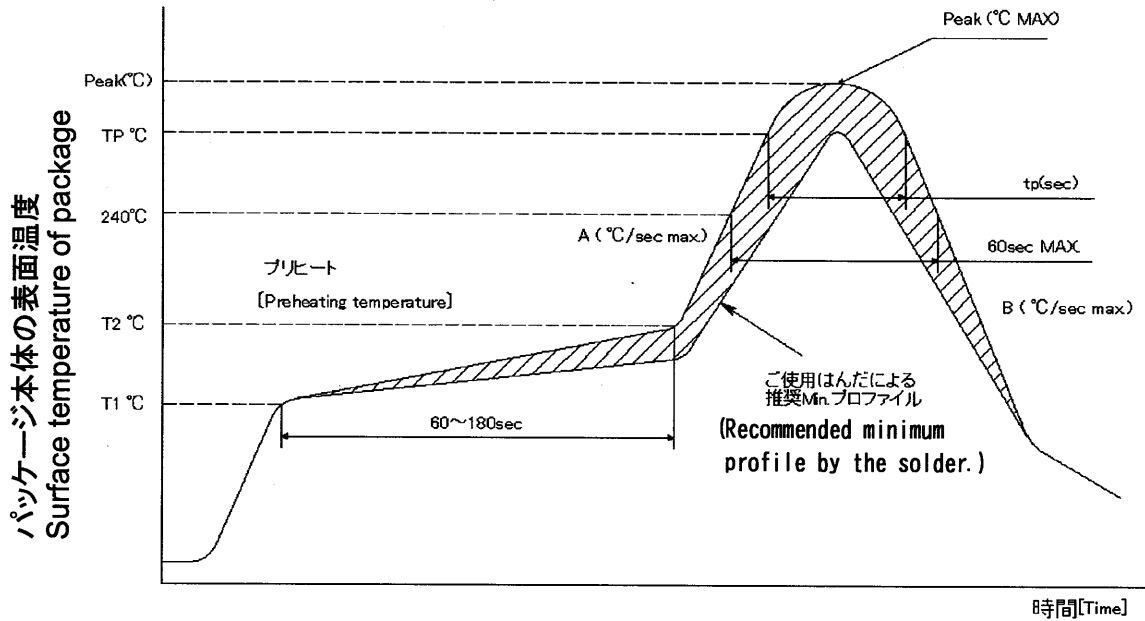
Mounting/Storage Conditions (SOP)

(1) 実装条件について

About mounting condition

推奨温度プロファイル(無鉛はんだ用)

Temperature profiles for recommendation conditions (Lead-free solder)



実装方法 Mounting method		温度(Max.) Temperature(Max.)						
		Preheat		Ramp-up Rate	Peak	Tp	tp	Ramp-down
		T1	T2	A				B
IRリフロー/エア(N2)リフロー IR reflow/Air (N2) reflow	限界値 limit	150°C MIN.	200°C MAX.	3°C/sec max.	260°Cmax.	255°C	6secmax.	6°C/sec max.
	推奨 recommendation	150°C	180°C	2°C/sec	250°C	250°C	5sec	(はんだにより設定) according to recommended condition of solder
ウェーブ・ソルダー Wave-solder bath	限界値 limit	150°C MIN.	200°C MAX.	-	260°Cmax.	255°C	6sec.max.	6°C/sec max.
	推奨 recommendation	150°C	180°C	-	255°C	250°C	5sec	(はんだにより設定) according to recommended condition of solder

- 備考) ・上記プロファイルは、パッケージの表面温度で規定しています。
- ・ご使用のはんだによるメーカー推奨温度と上記の当社推奨プロファイル(限界値内)にて温度設定をお願い致します。(プロファイルの斜線部内での設定が推奨となります)
 - ・上記プロファイル内にて、本パッケージは2回リフロー可能です。
但し、ウェーブ・ソルダーにて実装される場合は、1回を目安とお考え下さい。
 - ・手はんだ付け条件：350°C以内、3秒以内

- Note) ・This profile prescribes by surface temperature of package.
- ・Please set up temperature between limit of this profile and recommended condition of solder.
(Slash area of this profile)
 - ・It is possible twice with this reflow profile.
In the case of wave-solder bath, it is possible only once as standard.
 - ・Hand solder correction: within 350°C and within 3 second.

(2) 保管条件について

About the storage condition

・開梱前

Before unpacking

常温常湿(5~30°C, 40~60%RH) 中にて、出荷形態のまま保管下さい。

保管期限は、1年以内を目安とお考え下さい。

Please keep it in normal temperature, normal humidity (5 to 30°C, 40 to 60%RH) with shipment form.

Storage term should consider less than one year to be a standard.

・開梱後

After unpacking

- ①開梱後は、常温常湿(5~30°C, 40~60%RH) 中にて出荷形態に近い状態で保管頂き、1週間以内での実装を目安とお考え下さい。

Please keep it in normal temperature, normal humidity (5 to 30°C, 40 to 60%RH) with the state near shipment form, and mount within a week.

- ②上記条件で御使用頂けなかった場合には、実装直前に乾燥処理として125°C, 24時間のプリベーキングを実施し御使用されることを推奨致します。

In the case of impossible to use at above condition, it is better to bake before mounting.

Baking condition is 125°C, 24hr.

- ③但し、テーピングにつきましては、テープの材質上テーピング状態でのベーキングは不可能ですので、上記①の条件にて御使用頂く事を推奨致します。

It is impossible to bake taped IC, because of the heat-resistant temperature of taping materials.

And it is better to use in above mentioned condition ①.

(3) その他

Others

上記(1), (2)項の条件外での御使用の場合は、弊社まで御相談下さい。

In the use of those other than the condition of the above-mentioned (1) and (2) clauses, please consult to our company.

16. 環境負荷物質

Environmental Impact Substance

- ・オゾン層破壊物質(OCD)を製品及び製造工程では使用していません。
 - ・製品には特定臭素系難燃材(PBDPE、PBB)を使用していません。
 - ・端子めっきには鉛を使用していません。
- ・The ozone-layer-depleting chemicals(ODC) is not used for a product and manufacturing process.
 - ・Specific bromine incombustible material(PBDPE,PBB) is not used for a product.
 - ・The LEAD(Pb) is not used for lead plating.

環境管理物質名 The Controlled Substances		製品含有 Products Contained	梱包材含有 Packaging Materials Contained
重金属 Heavy metals	カドミウム および カドミウム化合物 Cadmium and cadmium compounds	なし(※1) No(※1)	なし(※2) No(※2)
	鉛 および 鉛化合物 Lead and lead compounds	なし No	
	水銀 および 水銀化合物 Mercury and mercury compounds		
	6価クロム化合物 Hexavalent chromium compounds		
有機塩素系化合物 Chlorinated organic compounds	PCB ポリ塩化ビフェニル Polychlorinated biphenyls(PCB)	なし No	-
	PCN ポリ塩化ナフタレン Polychlorinated naphthalenes(PCN)		
	PCT ポリ塩化ターフェニル Polychlorinated terphenyl(PCT)		
	CP 塩素化パラフィン Chlorinated paraffins(CP)		
	Mirex マイレックス Mirex(Perchlordecone)		
	その他有機塩素系化合物 Other Chlorinated organic compounds		
有機臭素系化合物 Brominated organic compounds	PBB ポリブロモビフェニル Polybrominated biphenyls(PBB)	なし No	-
	PBDE ポリブロモジフェニルエーテル Polybrominated diphenylethers(PBDE)		
	その他の有機臭素系化合物 Other Brominated organic compounds		
有機すず化合物(トリブチルスズ化合物、トリフェニルスズ化合物) Organic tin compounds(Tributyl tin compounds, Triphenyl tin compounds)	なし No	-	
石棉 Asbestos	なし No	-	
アゾ化合物 Azo compounds	なし No	-	
ホルムアルデヒド Formaldehyde	なし No	-	
ポリ塩化ビニル(PVC) および PVC混合物 Polyvinyl chloride(PVC) and PVC blends	なし No	-	

表中「なし」の部分は意図的に添加されていないことを示します。

※1 IC製品樹脂中の分析の結果、Cd定量下限(5ppm)未満を意味します。

※2 梱包材分析の結果、4元素(Cd、Pb、Hg、Cr)の合計が100ppm未満を意味します。
さらにプラスチック梱包材に関しては、Cd定量下限(5ppm)未満を意味します。

The expression "No" means "unintentionally contained in our products"

※1 In this case, the expression "No" means the lower determination limit of cadmium is less than 5ppm at the result of IC resin analysis.

※2 In this case, the expression "No" means less than 100ppm about 4ultimate(Cd,Pb,Hg,Cr)total at the result of packaging materials analysis.
Further in plastic packaging materials, the lower determination limit of cadmium is less than 5ppm.

17. 生産拠点

Production Base

(1) ウェハープロセス (Wafer process)

富士電機デバイステクノロジー 株式会社 松本事業所
Fuji Electric Device Technology Co., Ltd.

(2) パッケージ (Assemble process)

協力企業
Cooperated company

アオイ電子 株式会社
AOI ELECTRONICS CO.,LTD.

(3) 完成品試験・検査 (Final test and inspection)

生産会社
Production company

株式会社 大町富士
Omachi Fuji Co., Ltd.

株式会社 北陸富士
Hokuriku Fuji Co., Ltd.

協力企業
Cooperated company

アオイ電子 株式会社
AOI ELECTRONICS CO.,LTD.

This material and the information herein is the property of Fuji Electric Device Technology Co., Ltd. They shall be neither reproduced, copied, lent, or disclosed in any way whatsoever for the use of any third party nor used for the manufacturing purposes without the express written consent of Fuji Electric Device Technology Co., Ltd.

