

一, Qg 概念

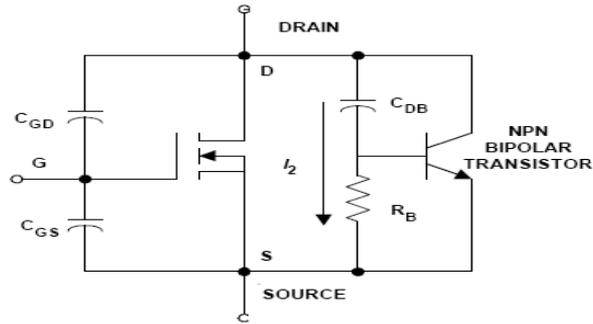


图 1.1 MOS 等效电路模型

Q_g (栅极电荷): 栅极电荷 Q_g 是使栅极电压从 0 升到 10V 所需的栅极电荷,是指MOS开关完全打开, Gate极所需要的电荷量。

虽然 MOS 的输入电容,输出电容,在反馈电容是一项非常重要的参数,但是这些参数都是一些静态参数。静态时, C_{gd} 通常比 C_{gs} 小, 实际在 MOS 应用中, 当个 Gate 加上驱动电压后, 于 Mill 效应有关联的 C_{gd} 会随着 Drain 极电压变化而呈现非线性变化, 而且其电容值会比 C_{gs} 大 20 倍以上, 虽然 C_{gs} 也会随着 Grain-Source 电压变化, 但是其数值变化不大, 通常会增大 10%-15% 左右。所以很难用输入, 输出电容来衡量 MOS 的驱动特性。

1.1 测试电路和波形

通常用 Q_g (栅极电荷)来衡量 MOS 的驱动特性,

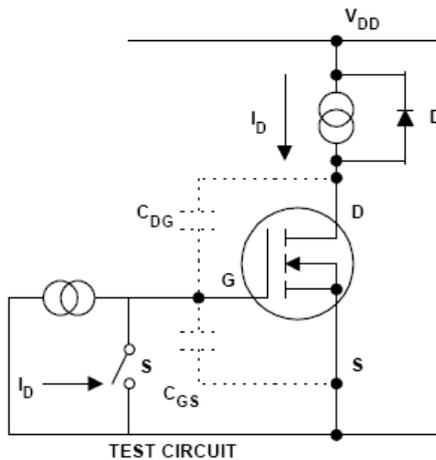


图 1.2 测试电路

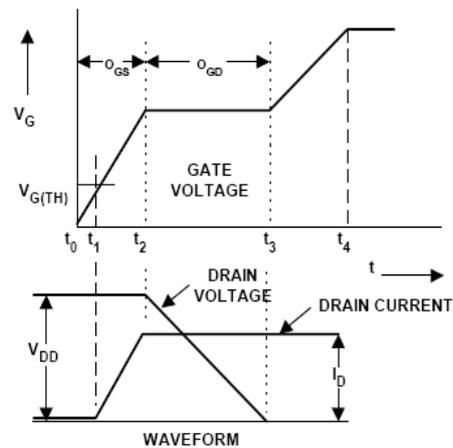


图 1.3 波形

如上图 1.3(1)在 t_0-t_1 时刻, V_{gs} 开始慢慢的上升直到 $V_{GS(TH)}$, DS 之间电流才开始慢慢上升, 同时 C_{gs} 开始充电, 在此期间 C_{gd} 和 C_{gs} 相比可以忽略; (2) t_1-t_2 时刻, C_{gs} 一直在充电, 在 t_2 时刻, C_{gs} 充电完成, 同时 I_D 达到所需要的数值, 但是 V_{DS} 并没有降低; (3) t_2-t_3 时刻, V_{DS} 开始下降, C_{gs} 充电完成, 而且 V_{GS} 始终保持恒定, 此时主要对 C_{gd} 充电, 此段时间内, C_{gd} 的电容值变大, 在 t_3 时刻 C_{gd} 充电完成, 通常这个时间要比 t_1-t_2 长很多; (4)在 t_3-t_4 时刻, t_3 时刻 C_{gd} 和 C_{gs} 已经充电完成, V_{GS} 电压开始上升直到驱动IC的最高直流电压。所以图 1.3 中所标识的($Q_{gd}+Q_{gs}$)是MOS开关完全打开所需要的最小电荷量。实际计算 Q_g 的数值为 t_0-t_4 时刻所需要的总电荷。

根据 Q_g 可以很容易计算出MOS管在一定的驱动电流下完全打开需要的时间, $Q=CV$, $I=C/T$, 所以 $Q=I \times T$ 。

1.2 Q_g 和 I_D 和 V_{DS} 等的关系

- (1) Q_g 会随着 V_{DD} 的增加而增大;
- (2) Q_g 会随着 I_D 的增加而增大,因为 I_D 对应的 $V_{GS(th)}$ 也增加,响应增加了 Q_g ; 但是增加的电荷量并不明显.
- (3) C_{iss} 大的 MOS 并不表示其 Q_g 就大,跨导是要考虑的一个因数;

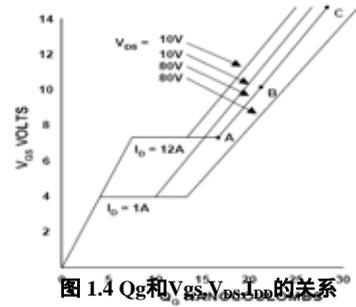


图 1.4 Q_g 和 V_{GS} 、 V_{DS} 、 I_D 的关系

二, MOS(20N65C3) Q_g 测试

2.1 测试电路

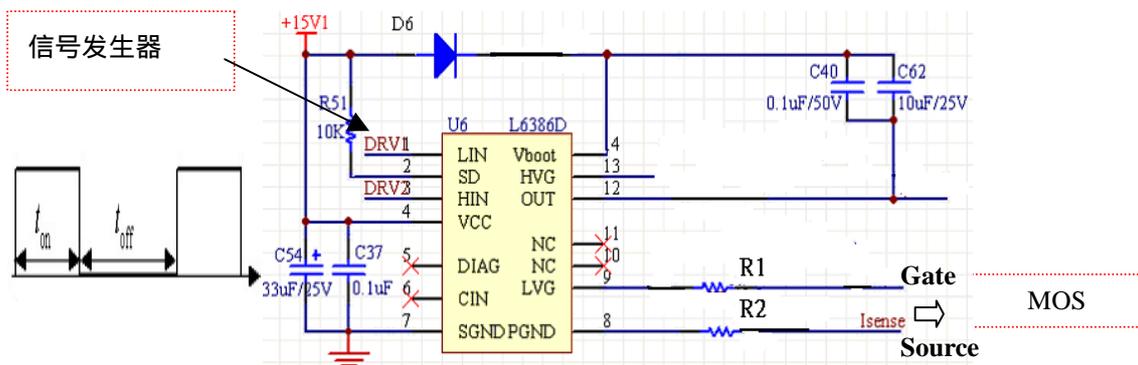


图 2.1 实验电路框图

用信号发生器产生 60KHz 方波,输入到 L6386 的 LIN(PIN1)在 LVG(PIN9)和 PGND(PIN8)两端产生相应的驱动方波来驱动 MOS, MOS 的 V_{DS} 没有接电源。其中 $R_2=24\Omega$ 。当 $R_1=56\Omega$, 测试结果如下:

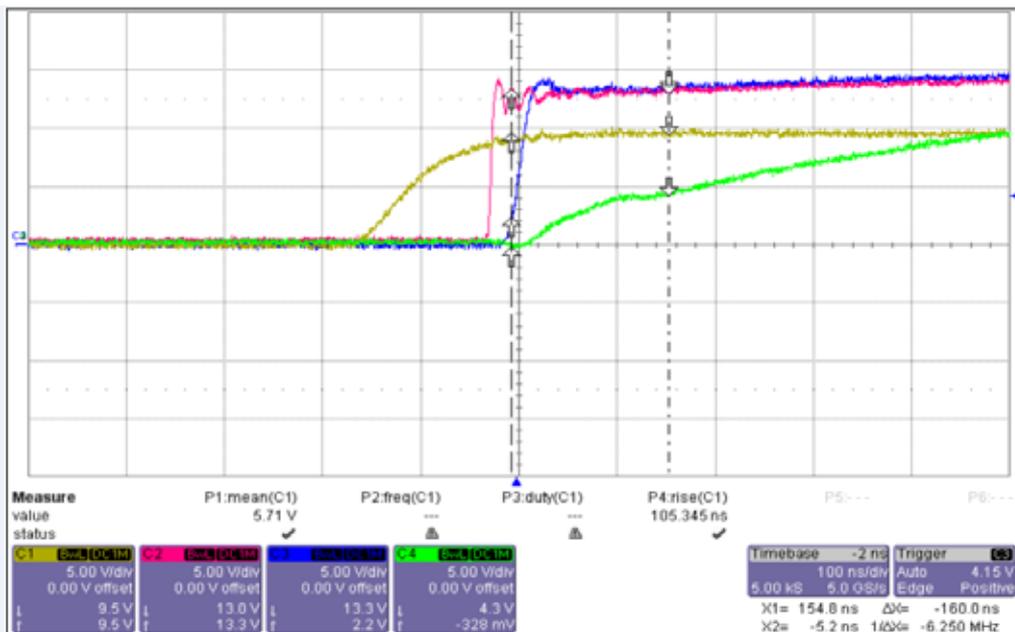


图 2.2 MOS(20N65C3)测试波形

采用了 PCB 上的下桥 MOS 管的电路连接,图 2.1 中 I_{sense} 还接有一 0.1Ω 的取样电阻到 PCB 的地。

黄---信号发生器到 SGND 的波形，即 LIN 处的电压波形；

红---LVG 到 SGND 的波形；

蓝---LVG 和 PGND 之间的电压波形；(差分探棒测试)

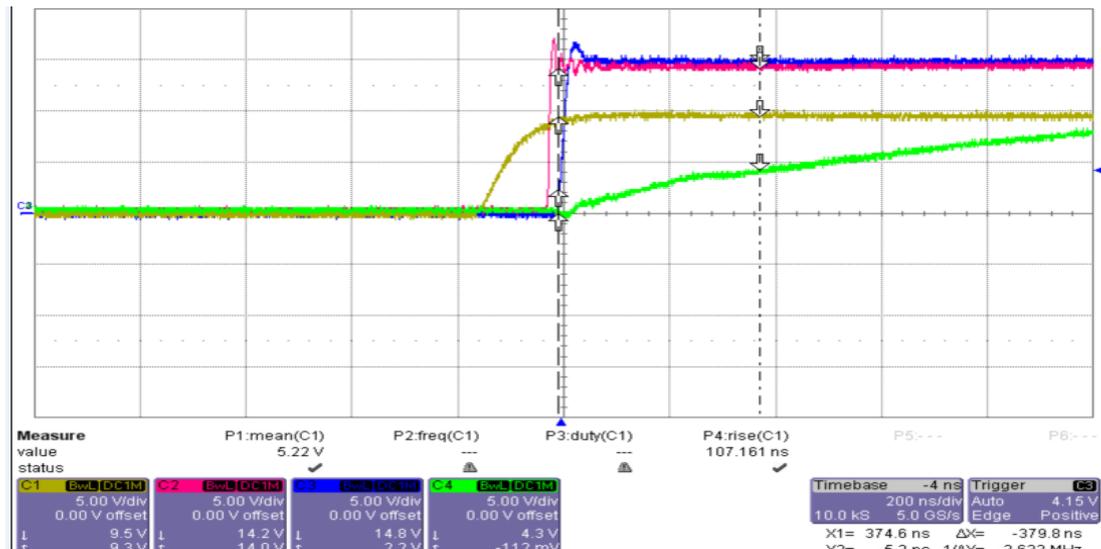
绿---MOS 的 Gate 和 PGND 之间的电压波形；(差分探棒测试)

(1) 红和蓝之间的延时主要是因为探棒的类型不一样所导致，蓝、绿之间就没有延时；

(2) 在 $R_g=80\Omega$ (R_1+R_2) 时，MOS 完全打开的延时为 160nS。

估算 Q_{g_min} ： $Q_{g_min}=VCC \times t_d / (R_1+R_2) = 15 \times 160 / 80 = 30nC$, 和 Datasheet 中的 87nC 相差很大。

同时测试 $R_1=180\Omega$ 时，



$t_d=379nS$ ，估算

$Q_{g_min}=15/204 \times 379=27.8nC$, 和 80Ω 的计算结果基本一致.

取下桥的驱动电阻为 56Ω , 然后考虑到 V_{DD} 和 I_D 的影响, 将 t_d 时间成于 1.5 的系数.