

# Flyback 架构的EMI 分析

——Conduction 部分

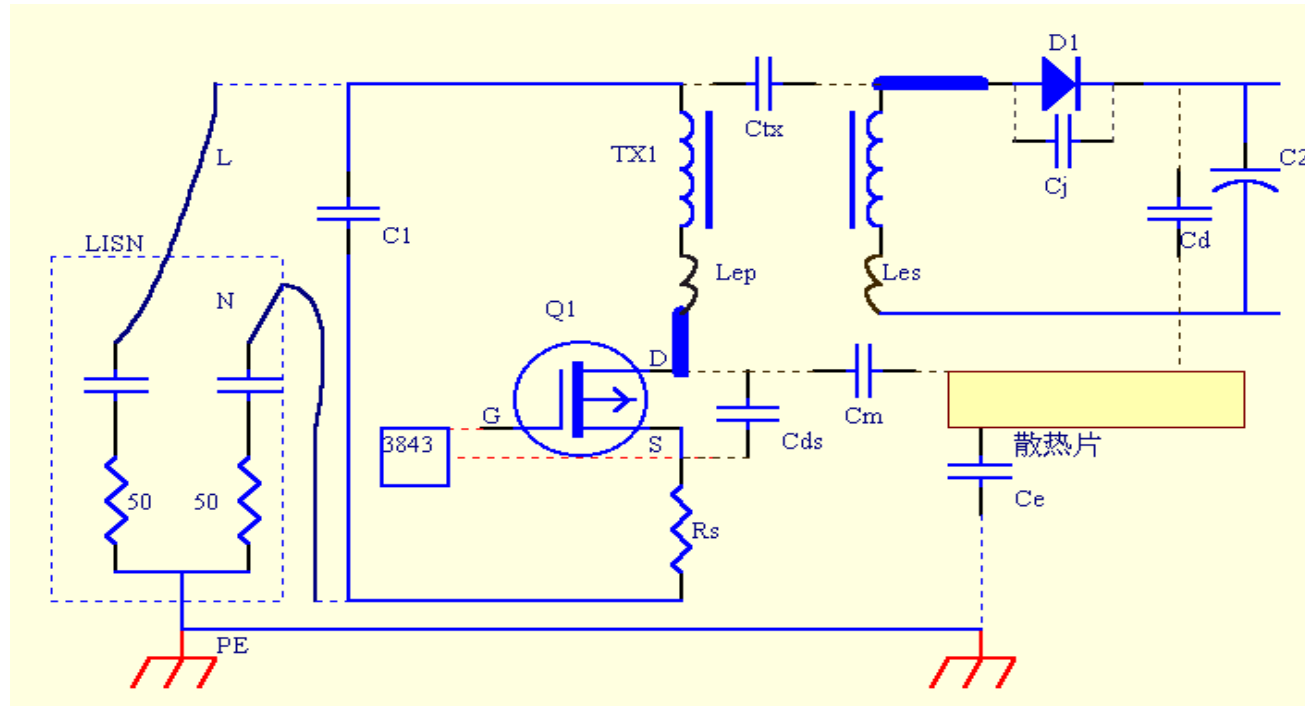
SANTAK R&D 刘鹏/王可志

## 一、目的

Flyback架构的EMI 效果通常是比较差的（特别是在不连续工作模式下），以往常经验来看，充电板以及功率板上的充电部分是整机EMI效果的重要决定因素之一。因此在此专题里面将以Flyback架构为对象，分析其Noise源，传播途径，改善方法。拟在不影响电气性能的前提下，降低成本、提高UPS的EMC性能。

## 二、Noise 的产生机理及传播途径:

### 2.1 Flyback架构的高频等效模型



Flyback架构高频等效模型

- Cds: MOSFET的寄生等效电容,                      Cj: 二极管的结电容Cj,  
Cm: Mosfet D极对散热片杂散电容,                  Cd: 输出二极管负极对散热片的杂散电容  
Les: 变压器副边对其他绕组的漏感,              Lep: 变压器原边对其他绕组的漏感  
Ctx: 变压器原边与副边之间的杂散电容, Ce: 散热片对地的电容

## 2.2 Flyback 架构中的noise 源

**Noise 源：** 大的 $di/dt$ 和 $dv/dt$  产生的地方，对Flyback架构来说，会产生这些变化的主要有：

变压器TX1；

MOSFET Q1 ；

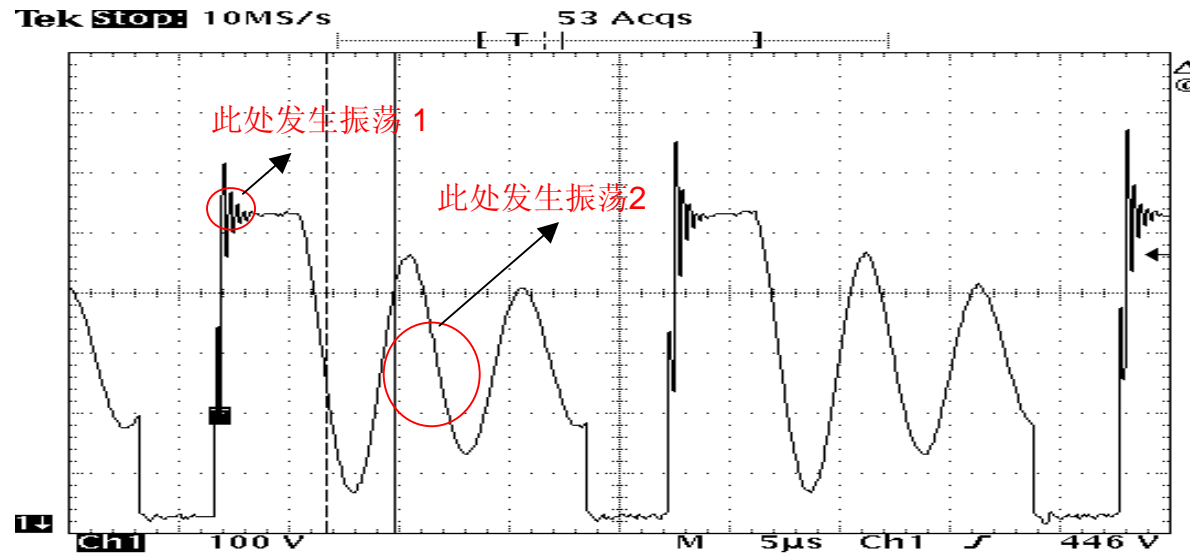
输出二极管D1；

芯片的RC振荡；

驱动信号线；

（注： 以下皆以C3KS （220V） 充电板为研究对象）

## 2.3 Mosfet Q1 动作时产生的Noise

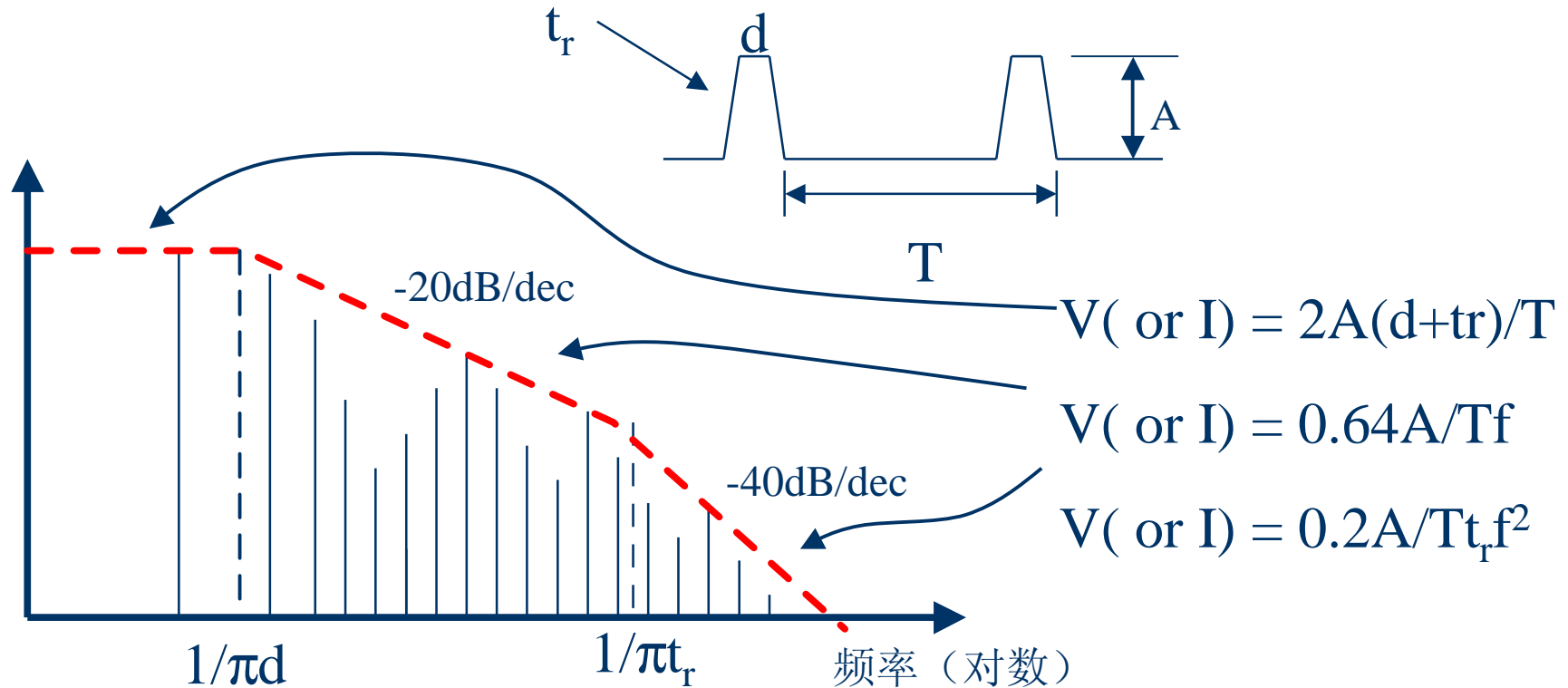


Q1 上  $V_{ds}$  的波形

MOSFET 动作时产生的Noise：如上图所示，主要来自三个方面：

- ①MOSfet开通、关断时，具有很宽的频谱含量，开关频率的谐波本身就是较强的干扰源。
- ②关断时的振荡 1产生较强的干扰。
- ③关断时的振荡 2产生较强的干扰。

### 2.3.1 开关频率谐波干扰的分析



近似的, 开关信号的带宽 : $BW = 1/\pi t_r$

在满足温升的条件下, 可通过调大驱动电阻来加大 $t_r$ , 而减小信号的带宽。

## 2.3.2 Q1 振荡1形成机理

开关管 Q1关断，副边二极管D1导通时（带载），原边的励磁电感被钳制，原边漏感Lep的能量通过Q1的寄生电容Cds进行放电，主放电回路为Lep—Cds—Rs—C1—Lep，此时产生振荡振荡的频率为：

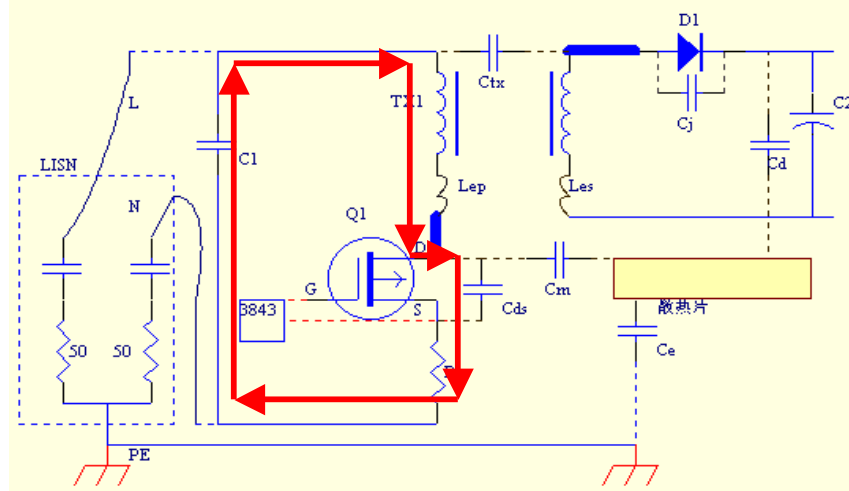
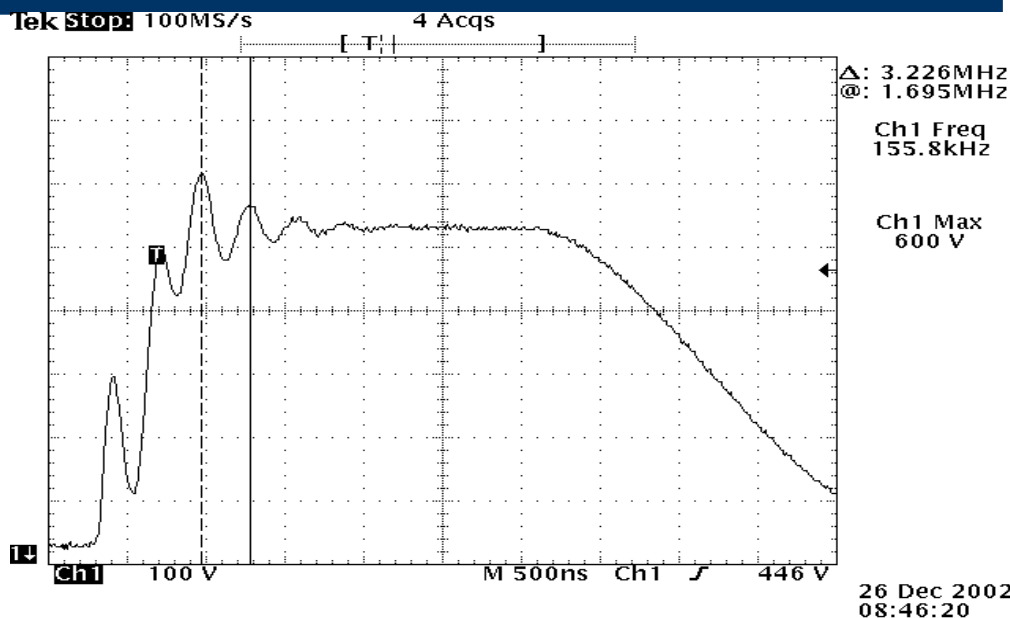
$$f_{mos} = \frac{1}{2p \sqrt{LepCds}}$$

在Lep上的振荡电压Vlep迭加在2Vc1上，致使Vds=2Vc1+Vlep。振荡的强弱，将决定我们选取的管子的耐压值、电路的稳定性。

量测Lep=6.1uH, Q1为2611查规格书可得Coss=190pF（Coss近似等于Cds），而此充电板为两个管子并联，所以Cds=380pF。由上式可求得f=3.3 MHz，和右图中的振荡频率吻合。

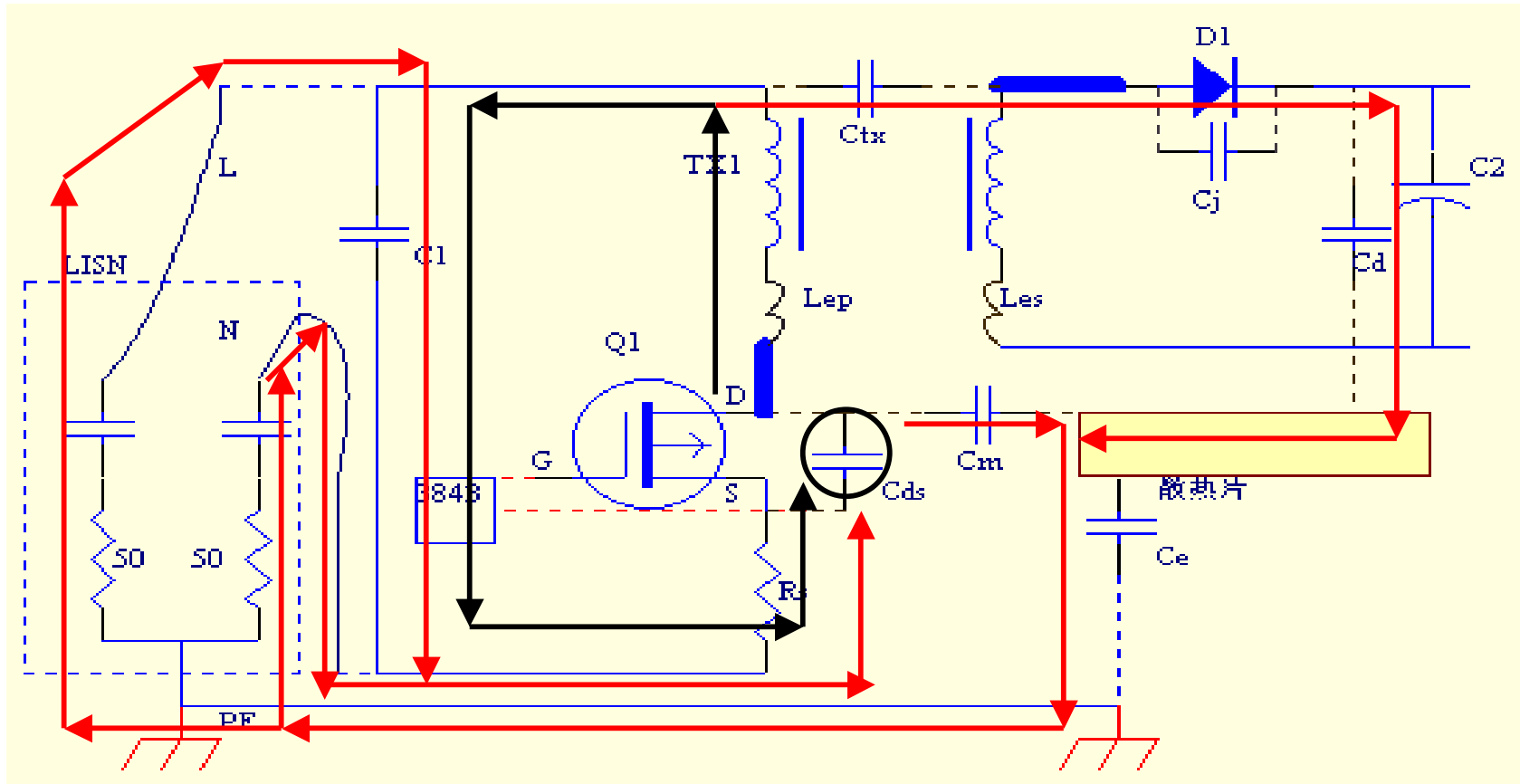
从图中可看出 此振荡是一衰减的振荡波，其初始的振荡峰值决定于振荡电路的Q值：Q值越大，峰值就越大。Q值小，则峰值小。为了减小峰值，可减小变压器的漏感Lep,加大Cds和电路的阻抗R。而加入Snubber电路是极有效之方法。

$$Q = \frac{\sqrt{L/C}}{R}$$



## Q1 振荡1形成的共模电流路径

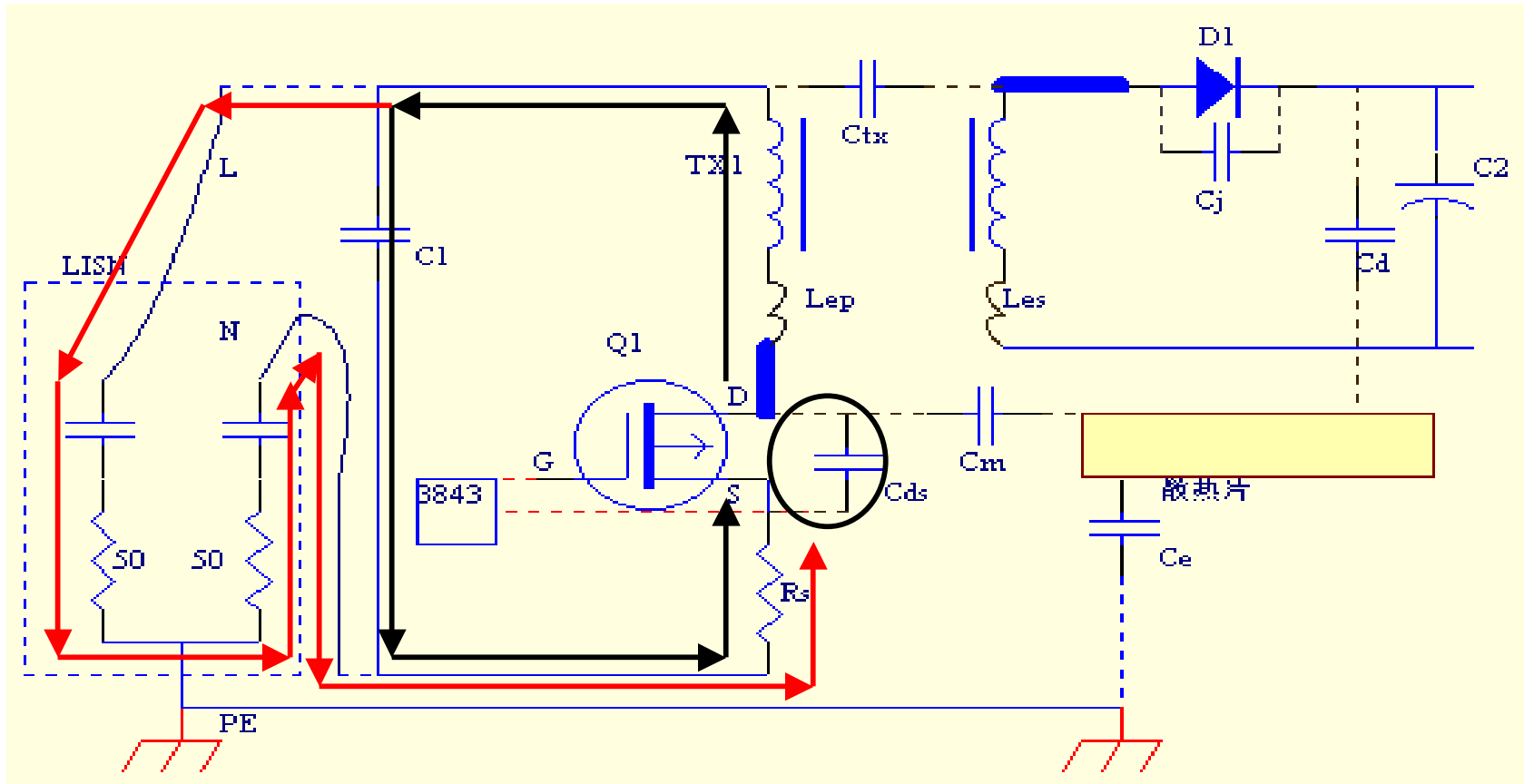
共模电流路径（以Cds为考察对象）





## Q1 振荡1形成的差模电流路径

差模电流路径（以Cds为考察对象）



### 2.3.3 Q1 振荡2形成机理

振荡2发生在Mosfet Q1关断，副边二极管由通转向关断，原边励磁电感被释放(这时Cds被充至2Vc1)，Cds和原边线圈的杂散电容C<sub>lp</sub>为并联状态，再和原边电感L<sub>p</sub>（励磁电感和漏感之和）发生振荡。放电回路同振荡1。振荡频率为：

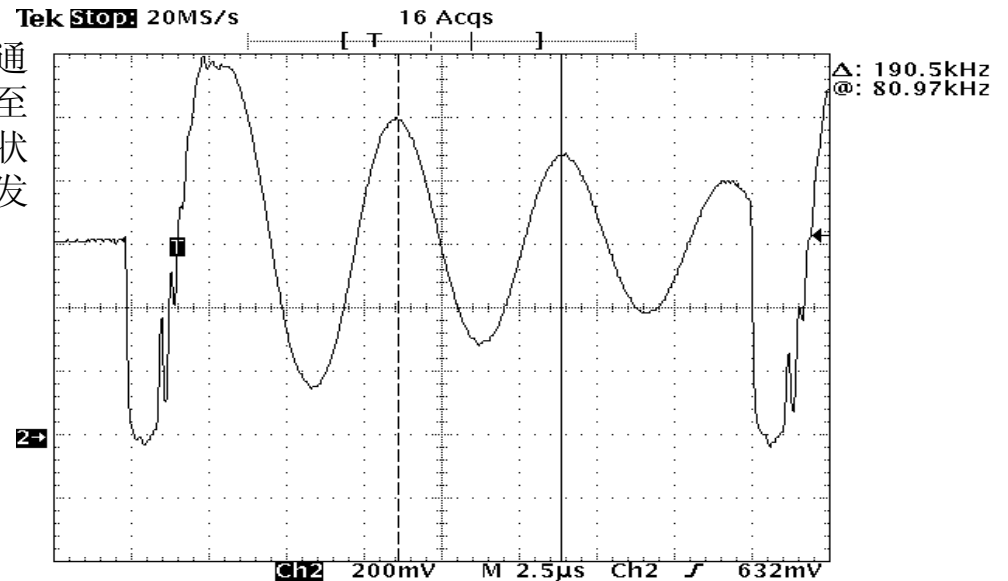
$$f = \frac{1}{2p\sqrt{L_p(C_{ds} + C_{lp})}}$$

在L<sub>p</sub>上的振荡电压V<sub>lp</sub>迭加在V<sub>c1</sub>上，致使V<sub>ds</sub>=V<sub>c1</sub>+V<sub>lp</sub>。量测L<sub>p</sub>=0.4mH；Q1为2611，查规格书可得C<sub>oss</sub>=190pF（C<sub>oss</sub>近似等于C<sub>ds</sub>），而此充电板为两个管子并联，所以C<sub>ds</sub>=380pF；C<sub>lp</sub>在200KHz时测得为C<sub>lp</sub>=1.6nF。由上式可求得：f =178.6KHz，和右图中190.5K吻合。

振荡2产生的共模差模noise的路径：

振荡2同样将产生共模、差模noise，其路径和振荡1的分析相同，在此略去。

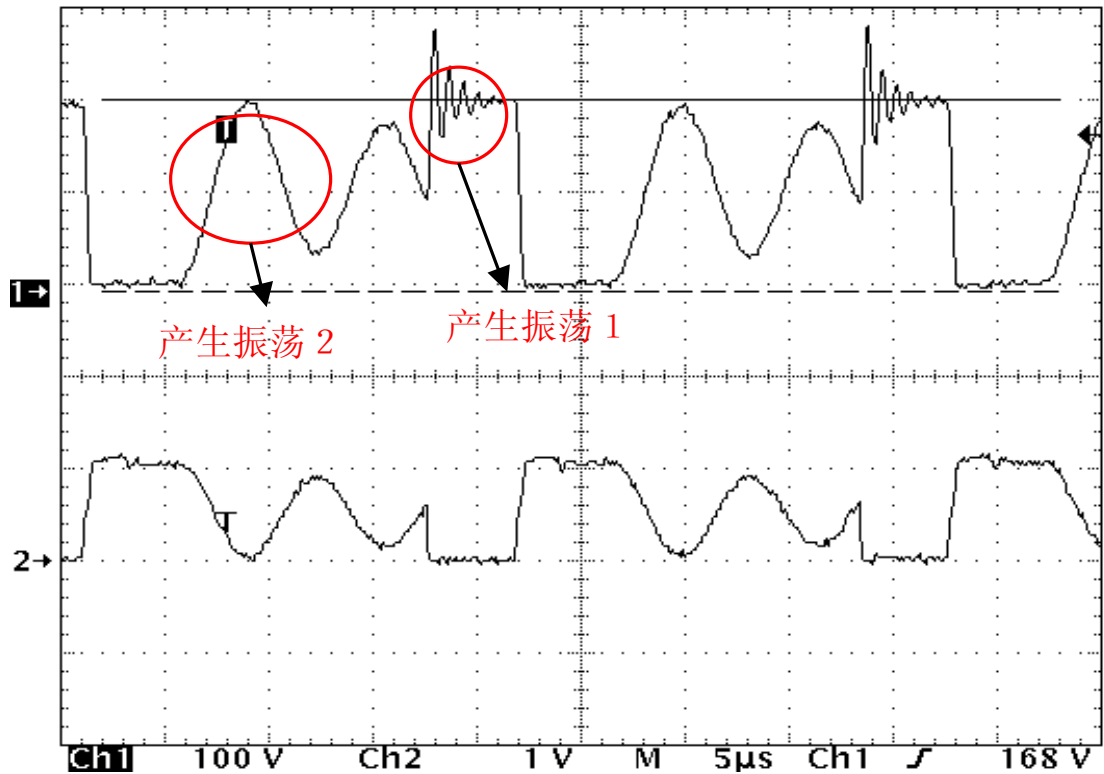
（请参照振荡1的分析）



Q1 上 Vds

30 Dec 2002  
10:17:28

## 2.4 D1 动作时产生的noise



Channel 1: D1 两端电压

Channel 2: Q1的 Vds

Diode 动作时产生的Noise ,主要来自三个方面:

- ①Diode 开通、关断时, 具有很宽的频谱含量, 开关频率的谐波本身就是较强的干扰源。
- ②关断时的振荡 1产生较强的干扰。
- ③关断时的振荡 2产生较强的干扰。

### 2.4.1 D1开关频率谐波干扰分析:

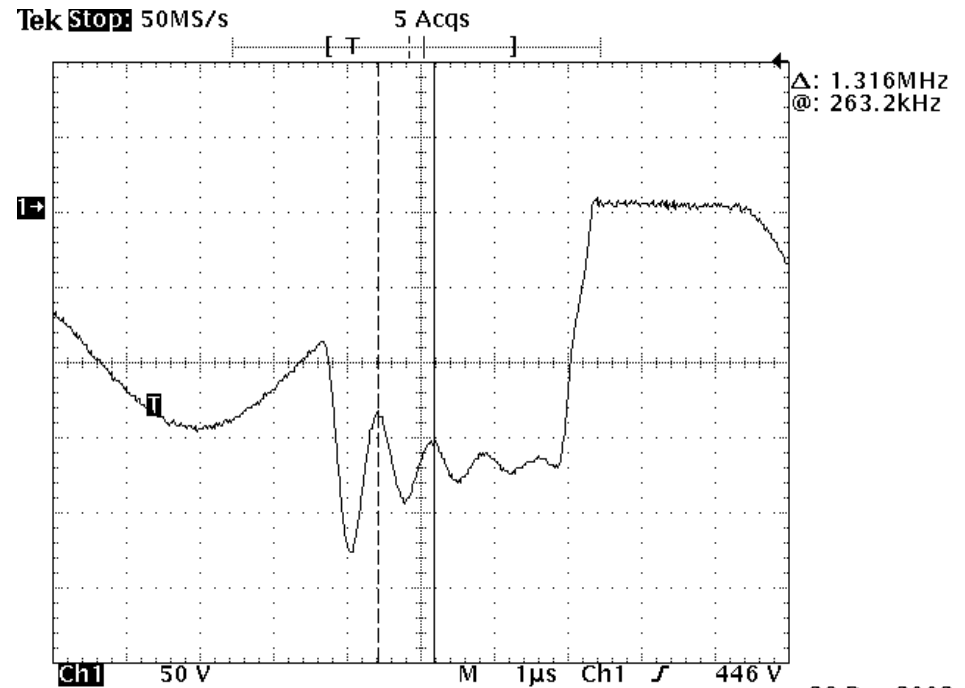
分析方法和Q1的开关频率一致。

### 2.4.2 D1 振荡1 的分析:

可看出振荡1是发生在Mosfet Q1导通输出二极管D1关断时。此时，副边励磁电感被钳制，副边漏感和二极管杂散电容发生振荡。

$$f = \frac{1}{2\pi \sqrt{LesCj}}$$

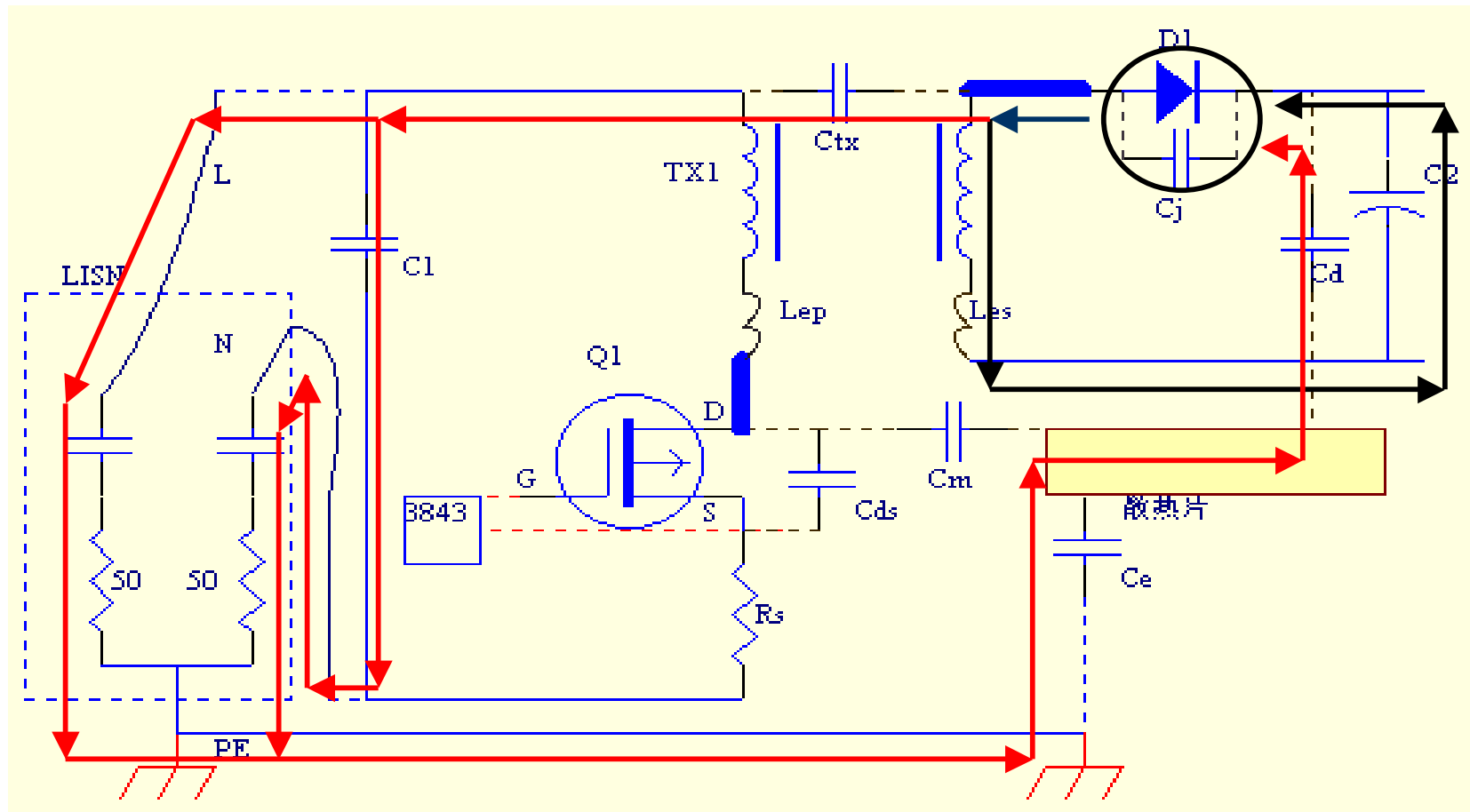
Les上的振荡电压Vles和副边励磁电感的电压迭加在Diode上，致使  $V_{diode}=2V_{c2}+V_{les}$  。Vles为副边漏感上的振荡电压的幅值。展开振荡1的波形，如右上图。量测  $Les=1.2\mu H$ ，D1为086-00085-00查规格书，可得  $Cj=50pF$ 。而此充电板的副线圈并联有一个103的电容，所以此时等效的Cj应为两者之和， $Cj=50+10000=10050 pF$ ，由上式可求得  $f = 1.45MHz$ ，和上图中的频率吻合。此振荡将产生共模和差模noise，下面将其产生共模和差模的路径分别加以分析。



26 Dec 2002  
08:59:17

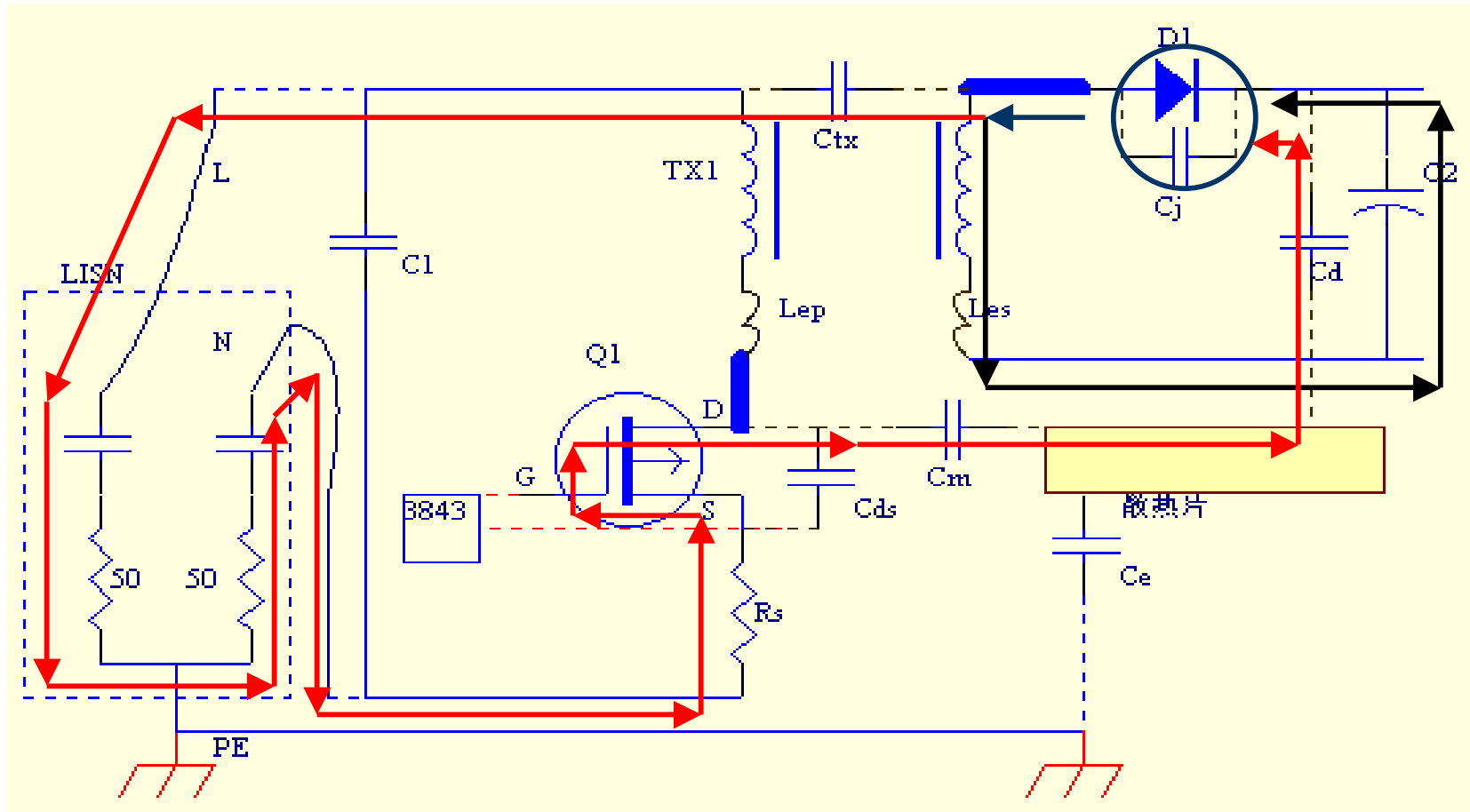
## D1振荡1形成的共模电流路径

共模电流路径（以Cj为考察对象）



## D1振荡1形成的差模电流路径

差模电流路径（以Cj为考察对象）

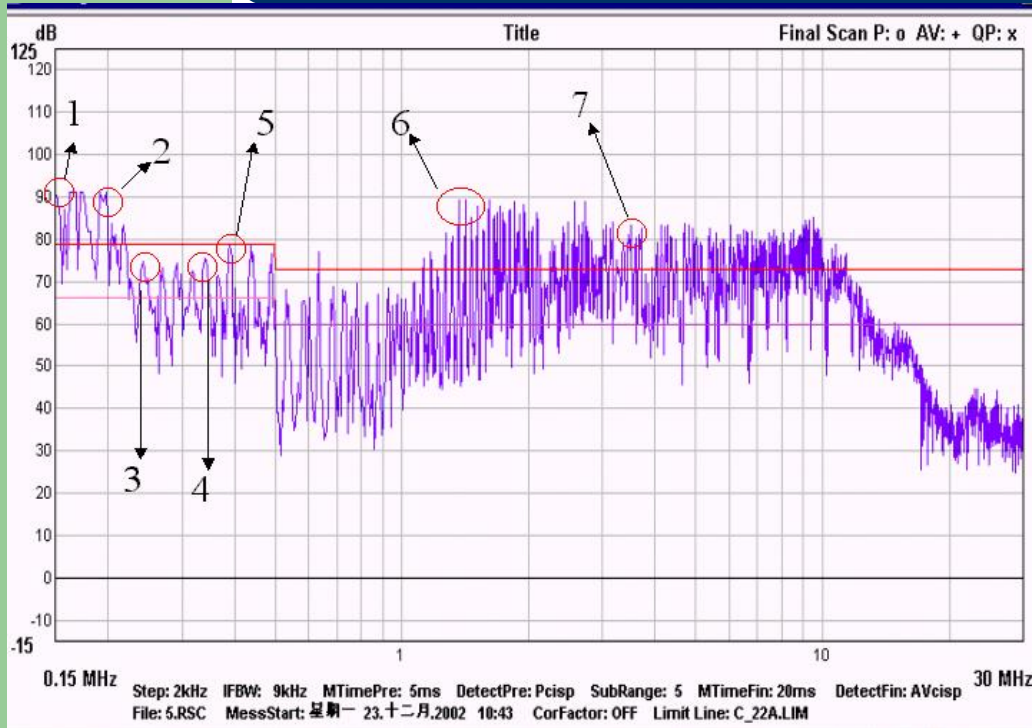


### 2.4.3 D1 振荡2的分析

**D1 振荡2的形成机理：**D1振荡 2则是由于一次侧Mosfet noise产生的Q1 振荡2 通过变压器的复制作用而传到了副边，它形成共模、差模noise的路径，和振荡 1一致。

另：电路中所使用IC的晶振（RC振荡）、脉冲输出等也是EMI干扰的来源之一。

## 2.5 Flyback 架构noise 在频谱上的反应



没有加改良措施之前的原始EMI 效果（2KS/3KS 充电板 / 开关频率为50KHz）

Q1 振荡1 的频率为: 1.316 MHz 振荡2 的频率为: 190.5 KHz

D1 振荡1 的频率为: 3.3 MHz 振荡2 的频率为: 190.5 KHz

编号	频率 MHz	杂讯峰形成原因
1	0.15	开关频率的 3 次谐波
2	0.2	开关频率的 4 次谐波和Mosfet 振荡 2（190.5 KHz）基波的迭加，所以这部分较强
3	0.25	开关频率的 5 次谐波
4	0.35	开关频率的 7 次谐波
5	0.39	开关频率的 8 次谐波和Mosfet 振荡 2（190.5 KHz）的 2 次谐波的互相迭加，所以这部分会有上升。
6	1.31	Diode 振荡 1（1.31MHz）的基波
7	3.3	Mosfet 振荡 1（3.3 MHz）的基波



## 三、改善措施分析

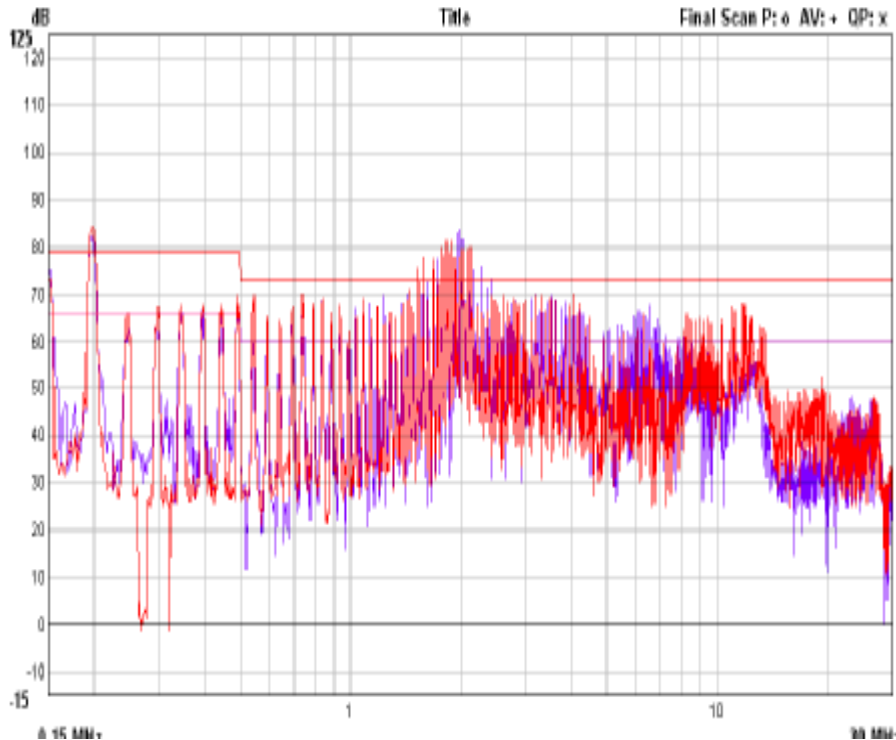
我们可实行的改善措施有两个：1、减小Noise的大小；2、切断或改善传播途径。

### 3.1 减小Noise的大小：

首先考虑以下三个方面：

①Mosfet、Diode动作时，具有很宽的频谱含量，开关频率的谐波本身就是较强的干扰源。

**措施：**在满足所要求的效率、温升条件下，我们可尽量选开关较平缓的管子。而通过调节驱动电阻也可达到这一目的。



红色：47欧姆的驱动电阻

蓝色：62欧姆的驱动电阻

可看出：在低频段效果不明显；而在高频段（>8MHz），62欧姆的驱动电阻明显好于47欧姆的驱动电阻。

这是因为：62欧姆的驱动电阻将减缓驱动信号的上升/下降沿。这样能限制信号的带宽。

### 3.1 减小Noise 的大小:

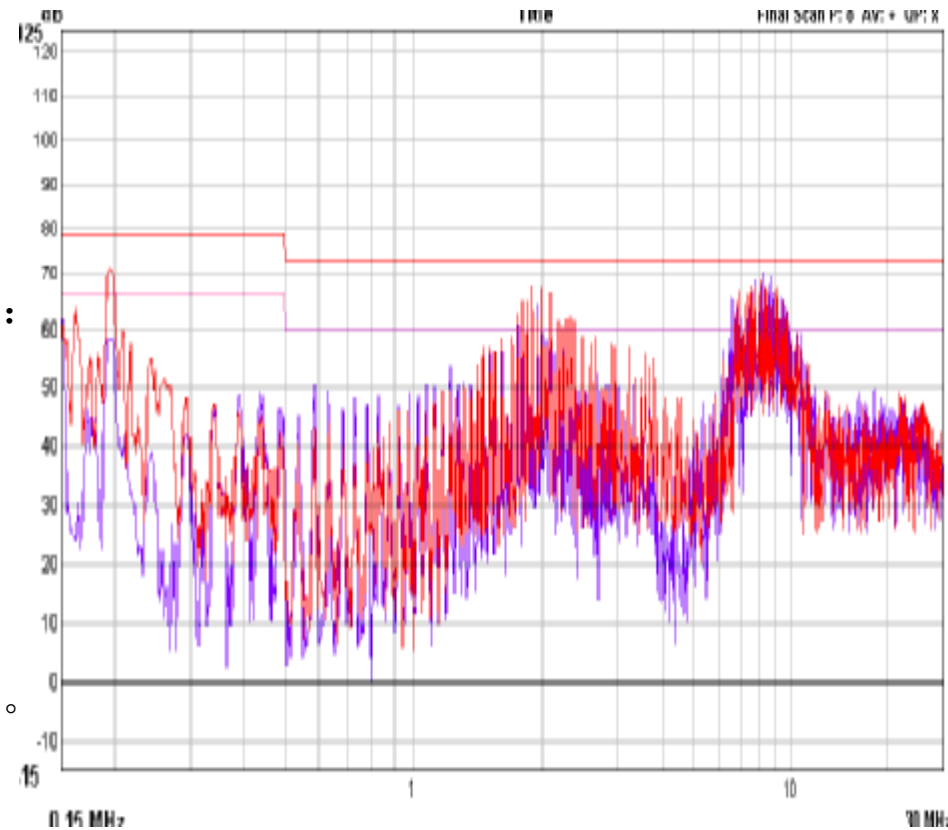
②Q1、D1 的振荡 1会产生较强的干扰。

措施:

\*对寄生电容 $C_{ds}$ 、 $C_j$  的处理: 在Q1的ds极、二极管的两端各并上一681小电容, 来降低电路的Q 值, 从而降低振荡的振幅A, 同时能降低振荡频率f。需注意的是: 此电容的能量 $1/2Cu^2$ 将全部消耗在Q1上, 所以管子温升是个问题。解决的办法是使用RC snubber, 让能量 消耗在 R上。同时R能起到减小振幅的作用。

\*对变压器的漏感 $L_e$ 的处理:

1. 变压器采用 三明治 绕法, 以减小漏感。
2. 在变压器的绕组上加吸收电路。
3. 减小Q1 D极到变压器的引线长度。  
(此引线电感和漏感相迭加)  
采取上述 措施降低振荡 1的影响之后,  
得右图。



红色: 改善之前

蓝色: 采取措施之后

### 3.1 减小Noise 的大小:

③: Q1 D1 上的振荡 2 会产生较强干扰。

分析方法和②相同，但此时 电感已变得很大了（主要为励磁电感），因此漏感和引线电感对③的影响相对较小。

### 3.2 改善传播途径:

同样从上节的分析中,可看出Noseie的传播途径主要是通过变压器的杂散电容Ctx; Mosfet/Diode到散热片的杂散电容Cm/Cd; 及散热片到地的杂散电容Ce等途径而耦合到LISN被取样电阻所俘获。

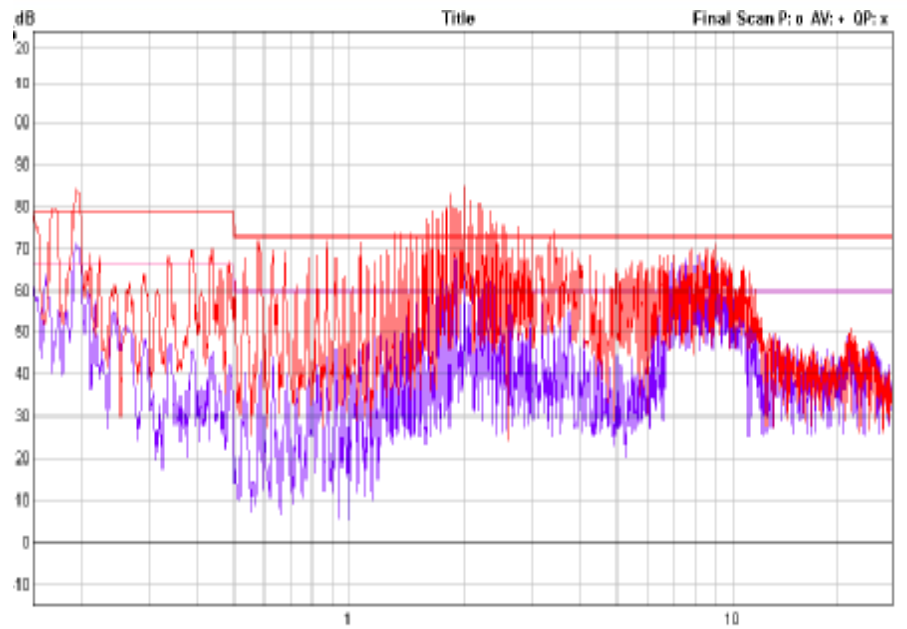
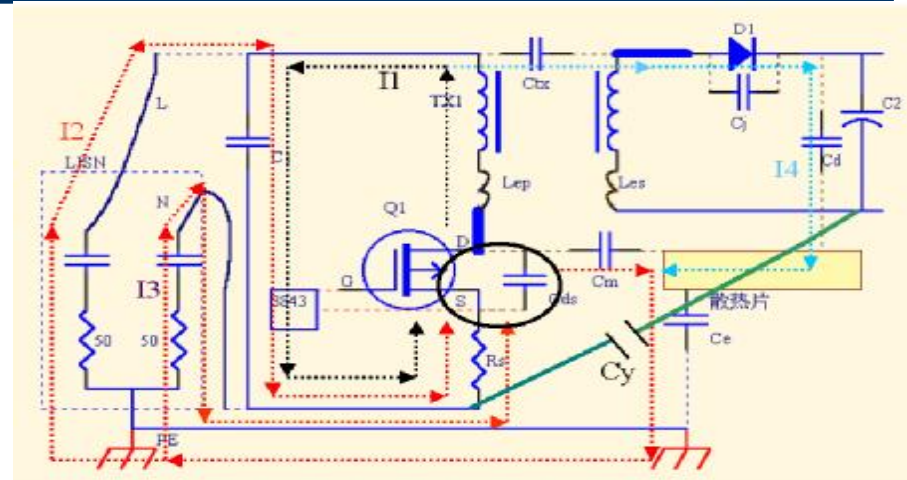
措施一: 在Rs的地端和C2的地间接一个Y电容(472)。

原理分析: 它的作用是双重的, 一是为Mosfet动作产生且串到变压器副边的noise电流(如I4), 提供一个低阻抗的回路, 减小到地的电流。二是为二次侧Diode产生的且串到变压器原边的noise电流提供低阻抗回路, 从而减小流过LISN的电流。

其效果如右图:

红色: 未改善之前

兰色: 采取措施之后



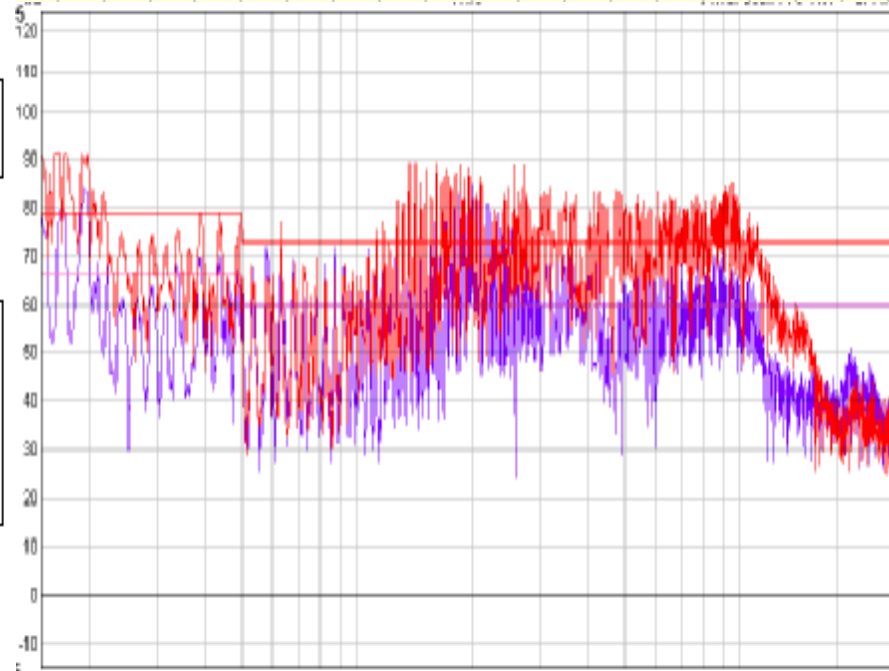
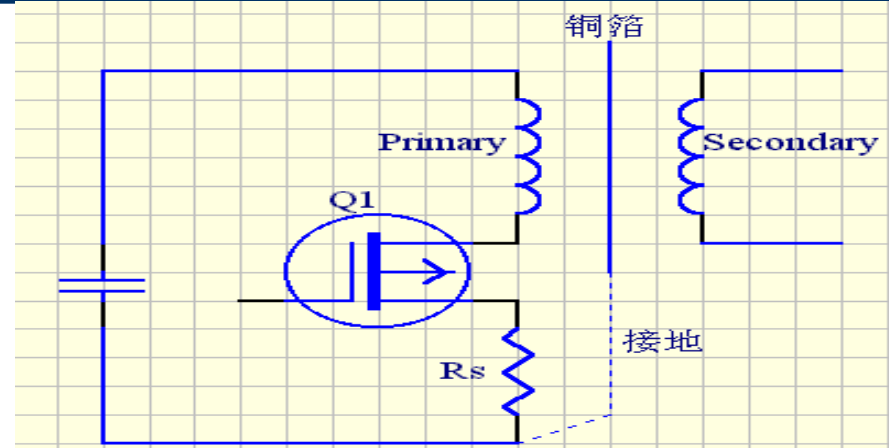
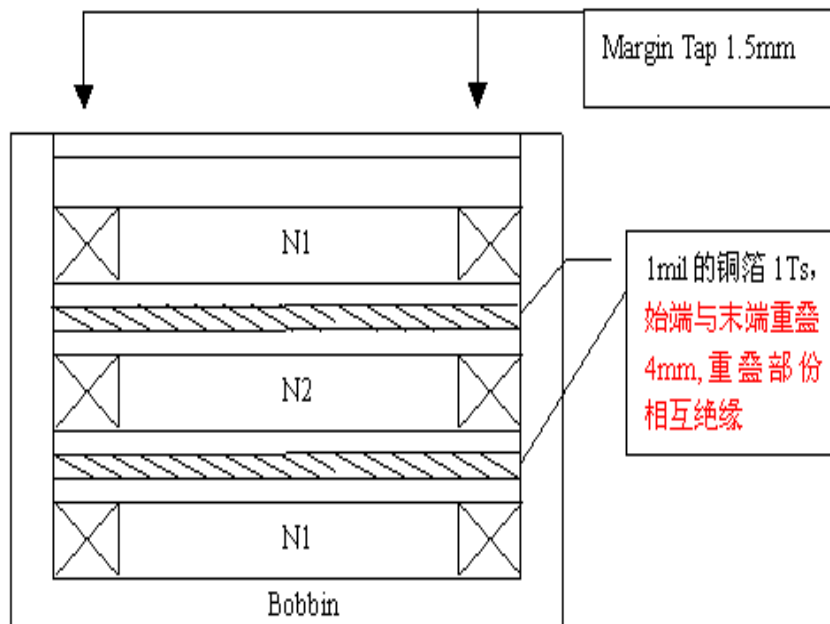
### 3.2 改善传播途径:

#### 措施二: 变压器加法拉第铜环:

变压器是Noise传播的主要通道之一, 其中初级线圈和次级线圈间杂散电容 $C_{tx}$ 是重要因素。而在变压器内部加法拉第铜环是减小 $C_{tx}$ 的有效的方法之一。

效果如右下图。

红色: 未加法拉第铜环



### 3.2 改善传播途径:

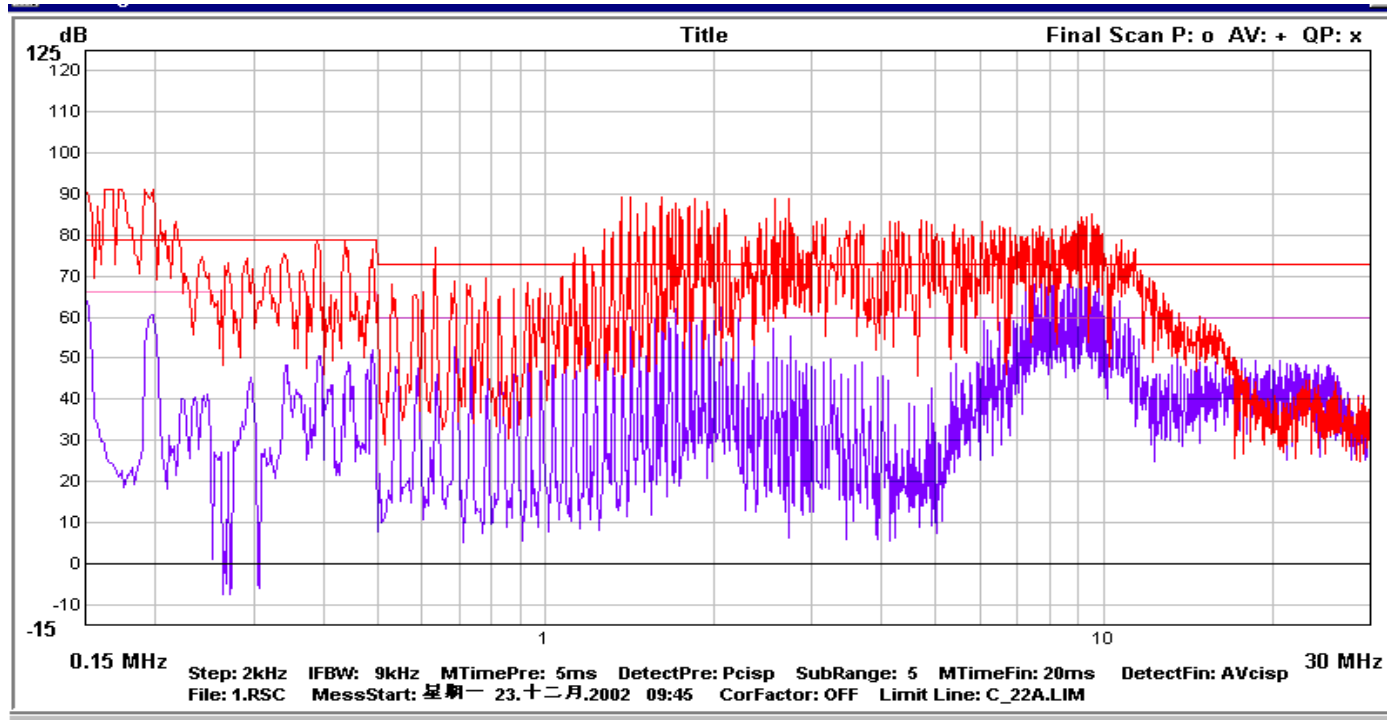
**措施三：散热片接 $R_s$ 的地端：**  
目的是为了将散热片— $C_e$ —地—LISN这一支路旁路掉，从而减小到地的电流。其效果如下图：可看出，在低频时较有效；在高频时，效果不明显，这主要是因为高频时，管脚直接对地的电容已有相当的作用。

红色：散热片未接地  
蓝色：散热片接地



### 3.3 综合的EMI 效果

当综合上述所有措施后，EMI总效果对比如图所示：



红色：未采取措施前

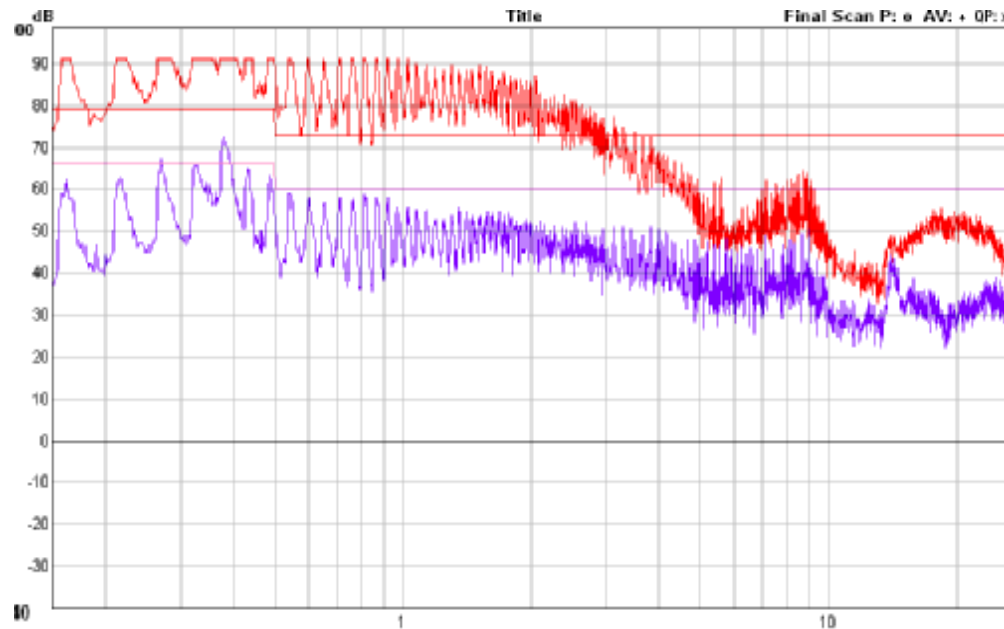
蓝色：综合上述措施后

## 四、实际效益

C1KS 的充电板(710-01614-02) 专门配有一滤波板 (710-01587-01) 。现计划将其去掉。

按照以上的分析, 对单个充电板模块, 在原基础上, 做以下动作:

1. 在Q501的ds极 加一RC Snubber (471电容/200欧姆), D501上并一471电容。
2. 在Rs的地端和次级输出电容的地间接一Y电容(472)。
3. 在市电输入端接一 X电容 (0.47uF)。
4. 散热片接Rs的地。 (因时间关系, 变压器没来得及打样, 未动作)



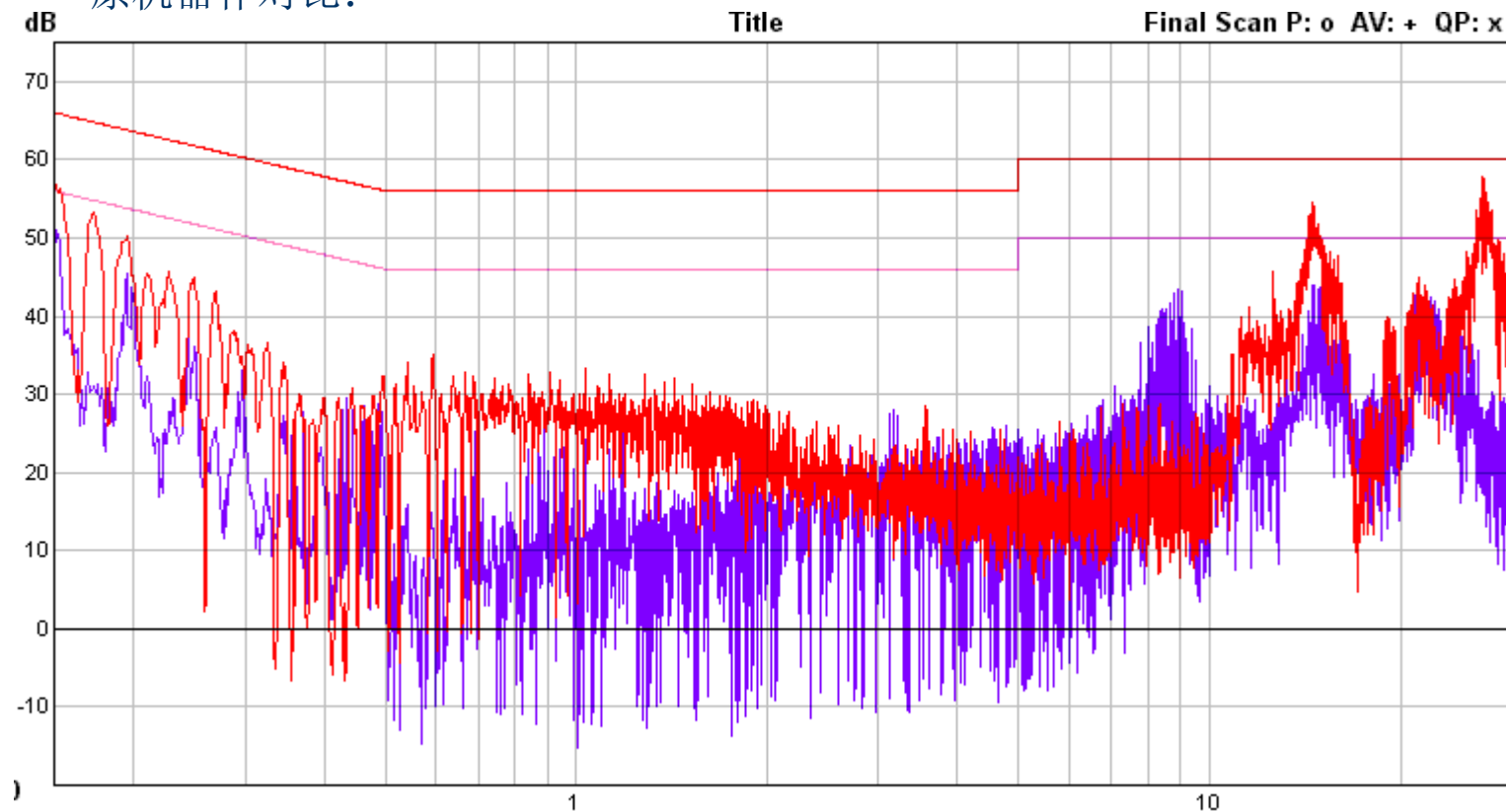
红色: 充电板原始的EMI效果

蓝色: 上述动作之后的EMI效果



## 四、实际效益

单个模块做好之后，将去掉专用滤波器的充电板装回C1KS机器，作整机测试，并和原机器作对比：



红色：原C1KS机器的效果

蓝色：改动后的效果（已去掉充电板的滤波器）

## 四、实际效益

增删	料号	描述	价格 (人民币)
删除	060-70220-00	1uF / 275Vac /X2	2.7552
	060-70220-00	1uF / 275Vac /X2	2.7552
	060-11005-00	471/ Y2	0.671
	060-11005-00	471/ Y2	0.671
	082-10862-00	2.2mH	2.736
	098-01587-01	PCB	1.22
	110-50032-00	Terminal	0.252*4=1.008
		总计	11.8864
增加	060-30317-00	0.47uF /275Vac/X2	0.67
	070-10073-00	471/ 1000V	0.168*2=0.336
	总计	1.006	
cost down			10.8804

## 五、 总结

本文着重探讨了Flyback 架构（以充电器为例）Noise的产生机理、传播途径。结合理论提出了相对应的改善方法，达到了较理想的实验结果。希望本文能为大家提供参考，力求在不影响电气性能的前提下，降低成本、提高UPS的EMC性能。