

採用擴展頻譜方法減少EMI問題

隨著PC和工作站時脈速度的進一步提高，電磁輻射干擾也在增強。輻射干擾主要由基頻和低階諧波產生，而這些頻率為主要的無線電FM波段所覆蓋，所以會產生信號干擾。為了規範無線通訊，相關管理機構嚴格限制PC以及任何可能使用時脈，並導致發射的電子設備所產生的電磁輻射。

諸如時脈、數據、地址和控制信號等，幾乎任何電子訊號的快速變化都會產生電磁輻射。隨著人們對電子設備的性能需求越來越高，時脈速度也在不斷提高。為了滿足越來越嚴格的建立時間和保持時間需求，信號的跳變變得越來越快。(建立時間是指時脈信號上升之前，數據脈衝必須穩定建立的時間，而保持時間是指時脈建立之後數據脈衝必須維持穩定的時間。)

時脈信號通常不僅僅只連接到一個或者兩個元件上，而是分佈在整個印刷電路板上。時脈線上的記憶體和其它負載的增加都會導致電磁輻射急劇增強。EMI線性正比於電流、電流迴路的面積以及頻率的平方，即 $EMI = kIA^2$ ，其中I是電流，A是迴路面積，f是頻率，k是與電路板材料和其它因素有關的一個常數。

EMI輻射分兩種類型：差模輻射和共模輻射。差模輻射是由PC附加卡和主板上信號線與地之間形成的電流迴路而產生的，該迴路實際上就是一個天線，對外可能產生超出FCC限制的EMI；共模輻射則是由局部地噪音注入到PC的I/O線或者電纜上而產生的。這些電纜和PCB線通常都很長，因而也構成了可以產生輻射的天線。

一直以來，電磁屏蔽是降低EMI最普遍的方法，但是在某些情況下該方案並不可行，這促使設計工程師去探索更可行也更有效的方法來減少輻射，擴展頻譜的方法就是其中一種很有效的方法。

擴展頻譜方法對信號進行

調變，將信號能量擴展到一個比較寬的頻率範圍上。實際上，該方法是對信號的一種受控的調變，這種方法不會明顯增加時脈信號的抖動。實際中的應用證明擴展頻譜技術是有效的，不同的調變度可以將幅射降低7到20dB。

擴展頻譜的方法主要用於方波信號。方波信號包含基頻分量和基頻信號的奇次諧波分量，能量也分佈在基頻信號和諧波分量中。由於頻譜密度以同頻率成反比的方式滾降，因此諧波能量隨頻率的增加呈級數降低。

由於大多數時脈信號的佔空比不是50%，因此具有更大的諧波分量。另外，頻譜同信號的傅立葉變換有關，傅立葉變換顯示出信號在頻域的頻率成分。例如，單一頻率的正弦信號在頻域中表現為在該頻率上的一個垂直尖峰。

最嚴重的輻射通常包含在時脈頻率基頻到三次或者五次諧波之中。將基號能量分佈在一個擴展的頻譜上，同樣也將諧波能量分佈在一個更寬的頻率範圍上，這是由於n次諧波的頻寬是基頻頻寬的n倍。擴展頻譜方法必須受到控制，使之相對於時脈頻率更慢，確保時脈頻率的改變對系統來說是透明的。時脈周期之間以及峰值之間的抖動都必須滿足系統規範要求。

從本質上說，擴展頻譜是一種以調變百分比來衡量的調變方法。例如，0.5%的調變就表示一個100MHz的時脈信號在99.5MHz到100.5MHz之間進行調變。由於100MHz的基頻保持在中心頻率上，因此稱為中心0.5%(Δ)調變。

擴展頻譜方法還必須保證最小時脈周期不會出現衝突。為避免超出系統的最高頻率，時脈信號通常在99.5MHz和100MHz範圍之間掃描變化，該方法稱為向下擴展頻譜。在這種情況下，時脈頻率的偏離用負的百分比來衡量，此處為-0.5%(Δ)擴展。

擴展頻譜主要用於系統時脈。對於當前400MHz的PC，由於高頻時脈需要採用特定的電磁輻射消減措施。在Pericom公司的產品中，時脈電路具有擴展頻譜的能力，例如桌上型電腦應用中的PI6C104，以及可攜式應用中的PI6C103和102，可以實現整個系統中EMI發射相容的更高容限。

所有Pericom桌上型電腦和可攜式PC的時脈都具有擴展頻譜降低EMI的性能。PI6C104的擴展頻譜能力僅僅提供了CPU和PCI的時脈調變，固定時脈，如REF以及其他時脈(24MHz和48MHz)都不進行調變。

由於使用了I²C的控制方式，Pericom的PC時脈提供幾種類型的調變方式。例如PI6C

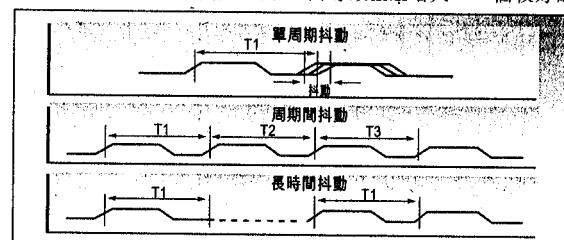
信號線的EMI，最好是在時脈線兩側平行佈上地線。當然，最好是將時脈信號佈在地層與電源層之間的內部信號層上。

4. 時脈信號使用4mil到8mil的佈線寬度，由於窄的信號線更容易增加高頻信號衰減，並降低信號線之間的電容性耦合。

5. 由於直角佈線會增加佈線電容並增加阻抗的不連續性，從而導致信號劣化，所以應該盡量避免直角佈線和T型佈線。

6. 當量滿足阻抗匹配。絕大多數情況下，阻抗不匹配會引起反射，而且信號完整性也主要取決於阻抗匹配。

7. 時脈信號佈線不能平行走得太長，否則會產生串擾從而導致EMI增大。一個較好的



需要在不同層次考慮時脈抖動問題。

104可以實現V值分別為0.5%、0.9%、1%、-1%、-0.5%以及0.25%的調變，以及不採用調變(關閉擴展頻譜)，調變頻率設置為60kHz。在調變頻率為30kHz和60kHz的時候，擴展頻譜調變引入的時脈信號抖動很小。

為了解決EMI問題，設計工程師還必須遵循一系列的設計規則和方法：

1. 在實際設計中建議使用實體地和電源層，避免電源和地被分割，這種分割可能導致複雜的電流迴路。電流迴路越大，所以必須避免任何信號，尤其是時脈信號在分割地上佈線。

2. 將時脈驅動器佈局在電路板中心位置而不是電路板周邊。將時脈驅動器放置在電路板周邊會增加磁偶極矩(magnetic dipole moment)。

3. 為進一步降低頂層時脈

辦法是確保這些線之間的間距不小於線寬。

8. 在設計圖形記憶體子系統時，必須確保時脈線遠離任何PC的I/O連接器，距離保持在至少2.5英寸以上。這些連接器包括平行埠、串列埠、鍵盤連接器和監視器連接器等。在I/O連接器周圍設置地隔離溝的方式可以將共模輻射抑制到最小。對於高頻共模輻射的抑制，推薦使用具有合適阻抗特性的鐵氧體元件，由於鐵氧體的阻抗隨頻率而變化，在高頻區域鐵氧體的特徵更接近一個電阻而不是電感，且鐵氧體的電阻損耗可用於消除輻射。

9. 對外部或者內部時脈源使用Vdd去耦電容可以降低EMI，去耦電容的佈局對於降低時脈源元件封裝的發射來說非常重要，所有電容都應該佈局在離Vdd管腳20mil的範圍以內。去耦電容的值是根據電容

的諧振頻率來定，對於時脈產生器較高的頻率而言，100pF左右的電容比較合適。

10. 縮短高頻信號佈線長度以及減小電流迴路面積可有效抑制EMI。同時，在時脈源上設置RC濾波器來控制上升和下降時間可降低EMI，因為較慢的上升和下降時間產生較低的發射頻率。

11. 確保時脈晶片的電源管腳緊鄰地管腳可以使電源迴路最小化。使電源和地管腳引線平行而且互相靠近，這樣可以有效地降低EMI。

12. 當信號噪音源不能消除時，採用濾波器可以有效地實現噪音抑制。EMI濾波器以及鐵氧體磁珠是最常用的濾波器，鐵氧體磁珠通過增加電感來抑制高頻分量。

採用EMI濾波器消除高頻噪音

EMI濾波器可以消除電源線上的高頻噪音，這種濾波器可以在市場買到。EMI濾波器不僅阻止噪音進入系統，而且也會阻止系統產生的噪音影響系統中的其它部份，具有雙向效果。EMI濾波器的構成可以根據節點電阻來確定：高阻抗節點要求使用電容，而低阻抗節點要求使用電感。

EMI濾波器的結構還可以是旁路電容、L電路、π型電路和T型電路，採用旁路電容的唯一元件就是電容器，當連接到濾波器的阻抗很高時採用旁路電容是一種很好的選擇。

除了時脈電路以外，高速元件也會產生更多的高頻噪音，這是因為較短的信號跳變時間會使信號在高頻範圍上有更多的能量。總之，擴展頻譜方法提高了系統EMI性能，可以加速產生信號干擾的產品上市，並且降低封裝和屏蔽方面的成本。與此同時，設計工程師應該使用所有可能的方法和設計規則來降低EMI。□

作者: Chris Arcus
設計經理
Pericom Semiconductor公司