

采用磁集成技术的高效率、低压输出正反激变换器

Design of High Efficiency, Low Voltage Flyback - Forward Converter with Integrated Magnetics

陈乾宏 阮新波 严仰光 (南京航空航天大学航空电源重点实验室 210016)

Chen Qianhong Ruan Xinbo Yan yangguang

(Nanjing University of Aeronautics & Astronautics 210016 China)

摘要 要进一步提高低压/大电流电源的功率密度, 必须减小二次侧整流管损耗、磁件损耗以及磁件体积, 提出了采用磁集成技术和同步整流技术的正反激电路。文中给出集成磁件的等效电路, 对该变换器的工作原理进行了分析, 并着重讨论集成磁件的工作状态并给出设计公式。完成 40~60V 输入、5V/30A 输出、300K 开关频率的原理样机, 满载时, 变换器的效率不低于 88%。

关键词: 磁集成技术 同步整流 变换器

中图分类号: TM462

Abstract To further increase the power density of the low voltage, high current converter, the loss of the rectifier diodes in the secondary, the size and the loss of the magnetics should be reduced. Accordingly, a novel flyback-forward converter with integrated magnetics and synchronous rectifier is presented in this paper. The equivalent electrical circuit of the integrated magnetics and the working principle are given in detail. In addition, the design equation of the integrated magnetics is presented as well. An overall efficiency of 88% was achieved for a converter at 40V-60V input, 5V/30A output, and 300KHz switching frequency.

Keywords: Low-voltage-converter Integrated magnetics Synchronous rectifier

1 引言

随着通信设备、计算机速度的不断提高, 低压/大电流输出的电源成为电源产品的热点之一。对于低压/大电流输出的电源, 要提高功率密度, 必须减小体积降低损耗。通常, 人们用提高频率的方法获得小型化, 但受到磁件特性的限制, 高频化的方法有一定局限性。频率的提高, 会带来磁心损耗的迅速加大, 因此高频工作时磁心一般要减额使用, 磁心的利用率降低, 限制了体积的进一步减小^[1,2]。为能进一步减小磁件体积和损耗, 人们研究了磁集成技术的应用, 也就是将分立的磁件集中

绕制在一副磁心, 以减小磁件的损耗、体积、重量, 改善滤波效果^[1], 对提高电源的功率密度有重要意义。对于低压/大电流输出的电源, 二次侧整流管的损耗是限制变换器效率的主要因素^[3]。采用同步整流技术, 用低导通电阻的 MOSFET 代替肖特基二极管, 可以有效减少整流管的导通损耗, 提高变换器的效率。目前, 这两种技术已被成功地应用在倍流整流的不对称半桥电路^[4]和微处理器的电源模块 (VRM) 上^[5]。

本文针对 40~60V 输入、5V/30A 输出的要求, 进行磁集成变换器的设计。由于输入电压变化范围较大, 所以参考文献[4]提出的磁集成不对称

陈乾宏 女, 1974 年生, 硕士、博士研究生, 主要研究方向为功率因数校正技术、软开关变换器及磁集成技术, 发表论文数篇。

阮新波 男, 1970 年生, 博士, 副教授, 主要研究方向为高频软开关直-直变换器, 高频软开关逆变器以及变换器的建模分析, 发表论文 30 余篇, 出版专著两部。

半桥倍流整流电路并不适合,为此,提出了采用磁集成技术和同步整流技术的正反激变换器。文中着重讨论集成磁件的工作状态,给出集成磁件的设计公式;并完成原理样机的设计和硬件实验。满载时,变换器的效率不低于88%。

2 主功率变换器的选择

适于低压输出的变换器较多,如正激有源箝位电路、正反激有源箝位电路、谐振复位正激电路、多谐振软开关正激电路、不对称半桥电路等,这里根据设计条件,综合考虑电路的输出滤波效果、动态性能、对输入电压范围的要求以及是否适合采用同步整流技术等来选择变换器。

对低压输出变换器,可以采用倍流整流或全波整流方式。根据文献[2,6]对倍流整流方式与其他整流方式的对比研究可知,倍流整流对减小变压器二次绕组的损耗有利,但会增加变换器一次侧损耗和滤波电感的损耗,在5V/30A的应用场合优势不大。不对称半桥变换器虽然能获得较高的效率,但对输入电压敏感,要应用在输入电压基本恒定的场合才有较好效果^[7]。对5V输出的应用场合,考虑电路结构简单和效率高,宜选用自驱动同步整流技术^[8]。但采用自驱动同步整流方式,要获得高效率,要求电路的死区时间小,变压器的电压波形适于驱动同步整流管,所以谐振复位正激电路、多谐振软开关正激电路不太适合。下面对采用有源箝位的正激(图1a)和正反激电路(图1b)进行比较。表1给出了两变换器的主要对比结果,详细分析过程参考文献[2]。表中 V_{in} 为输入电压、 V_o 为输出电压、 f 为变换器的开关频率、 I_{DC} 为变压器的直流偏磁。显然,两种电路的输入输出关系相同,同样的设计条件下,一二次绕组匝比相同(这里指二次的总匝数与一次匝数之比);正反激电路的输出电流脉动小于正激电路的输出电流脉动,同样的设计条件,正反激电路可选用较小感值;两种电路的变压器虽然都是双向磁化,但正激电路变压器对称工作,而正反激电路的变压器却存在直流偏磁。所以,高频工作时,与正激电路相比,正反激有源箝位电路变压器的利用率高。对高频工作的低压大电流电源,电路的动态性能是重要的性能指标,但输出滤波电感却限制电路的动态性能,感值越大,动态性能越差。所以为得到较好的滤波效果

和电路动态性能,选择正反激有源箝位电路来设计磁集成变换器。

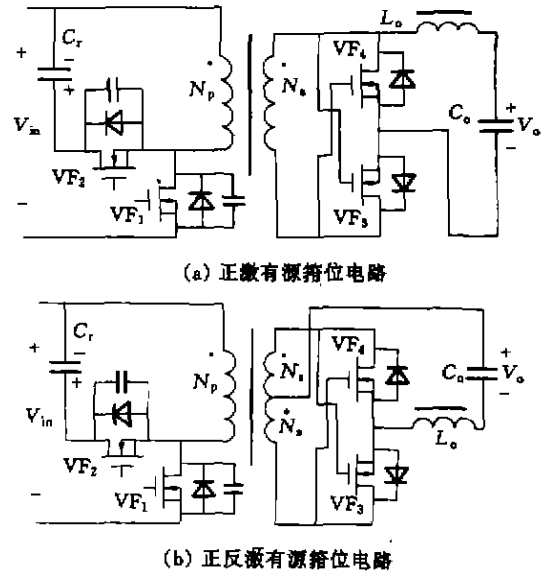


图1 正反激及正激有源箝位电路

Fig.1 Forward active clamp converter and flyback-forward active clamp converter

表1 正激、正反激有源箝位电路对比

Tab.1 Comparison of the FAC converter and FFAC converter

电路类别	输入输出关系 ($V_o \sim V_{in}$)	变压器		输出电流脉动 ΔI_o	
		一次匝数	二次匝数		
正激有源箝位	$V_o = \frac{N_1}{N_p} \cdot V_{in} \cdot D$	N_p	N_1	0	$\frac{V_o \cdot (1-D)}{L_o \cdot f}$
正反激有源箝位+全波整流	$V_o = \frac{2 \cdot N_2}{N_p} \cdot V_{in} \cdot D$	N_p	N_1, N_2	$I_{DC} = I_o \cdot \frac{N_2}{N_p}$	$\frac{V_o \cdot (1-2 \cdot D)}{2 \cdot L_o \cdot f}$

3 新的磁集成变换器的原理分析

为进一步减小变换器中磁件的损耗、体积,本文提出磁集成正反激变换器,见图2。如图2b所示,变压器绕组绕制在1柱,对应的磁通为 Φ_1 ;电感绕在3柱,对应的磁通为 Φ_3 ;公共磁柱即2柱的磁通为 Φ_2 。磁集成的目的是要减小磁件的损耗、体积、重量或改善滤波效果,这需要恰当的集成方式。文献[9]中是采用交变磁通与直流磁通叠加的思路进行集成,这样能够提高高频时磁件的利用率。但正反激变换器因为变压器有直流偏磁,变压器的利用比较充分,该思路并不适合。考虑能

利用变压器的直流偏磁与电感的直流磁通相抵消,降低公共磁柱的最高磁密,从而能进一步减小磁件体积,故将变压器绕组与电感绕组的同名端按图 2 设置。该想法将在后文中得到验证。

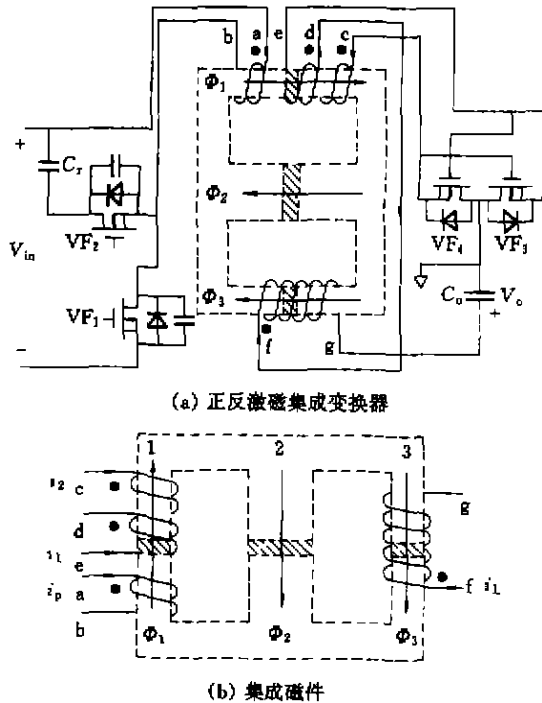


图 2 正反激磁集成变换器及其集成磁件
Fig.2 FFAC converter with integrated magnetics

3.1 集成磁件的等效电路

利用磁路中的对偶关系(磁势与磁通对偶,磁阻与磁导对偶)、法拉第电磁感应定律等能导出图 2b 中集成磁件的等效电路^[10]。具体过程为:

(1) 根据磁路欧姆定律,得到图 3 中集成磁件的等效磁路模型,如图 3a 所示。其中 N_p 、 N_2 、 N_3 、 N_L 、 i_p 、 i_2 、 i_3 、 i_L 分别为 ab、ed、cd、fg 绕组的匝数及电流; R_1 、 R_2 、 R_3 分别为三个磁支路的磁阻,如有气隙,则近似为相应气隙的磁阻。

(2) 根据磁路与电路的对偶关系,画出图 3a 中磁路模型的对偶图,见图 3b。

(3) 对图 3b 进行尺度变换,如图 3c 所示。便于应用法拉第电磁感应定律得到等效电路。

(4) 由图 3c,根据法拉第电磁感应定律及变压器的阻抗变换原理,可得到等效电路,见图 3d。

显然等效电路与传统的正反激电路基本相同,集成磁件的磁化电感 L_m 为

$$L_m = N_p^2 / R_1 \quad (1)$$

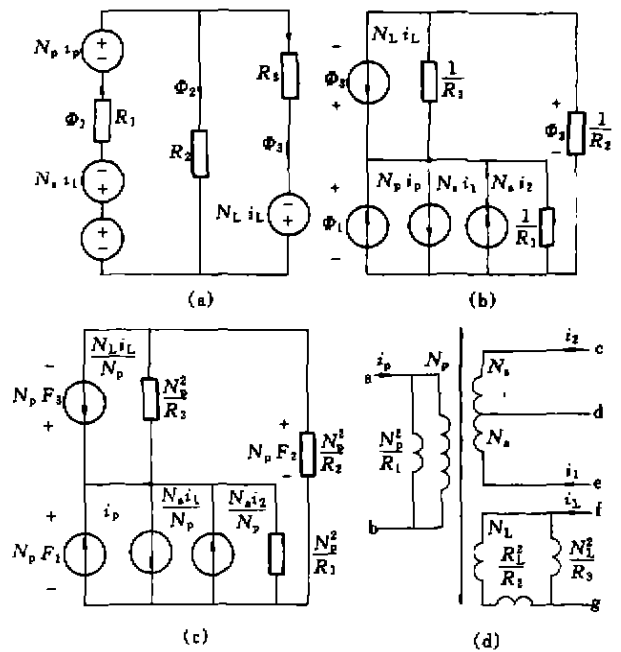


图 3 集成磁件等效电路的推导过程
Fig.3 The process of deriving the equivalent electric circuit of the integrated magnetics

3.2 磁集成正反激变换器的基本工作原理

3.2.1 基本工作原理

为方便起见,在下面分析中,仍沿用通常的称谓:称 ab 绕组为一次绕组、cd 和 ed 绕组为二次绕组、fg 绕组为电感绕组。分两个时段简要分析磁集成正反激变换器的工作原理。

(1) $[0, DT]$: VF_1 导通,各绕组同名端为正,则一次侧 VF_3 导通、 VF_4 截止。d 点电压 V_d 为

$$V_d = V_{in} \cdot \frac{N_s}{N_p} \quad (2)$$

Φ_1 、 Φ_2 增加。集成磁件的等效磁路如图 4 所示,且满足方程 (3, 4)

$$\phi_2 \cdot R_2 = N_p \cdot i_p - N_s \cdot i_L - \phi_1 \cdot R_1 \quad (3)$$

$$\phi_2 \cdot R_2 = \phi_3 \cdot R_3 - i_L \cdot N_L \quad (4)$$

这段过程中,输入电压一边向负载提供能量,一边将能量储存在集成磁件的磁化电感中。

(2) $[DT, T]$: 在该段时间,电路经过三个工作阶段。

(a) 线性充电阶段。 VF_1 关断, VF_3 导通, VF_4 截止。二次侧反射到一次侧的电流 i_L 和集成磁件的磁化电流 i_m 一起给 VF_1 漏源极间的等效电

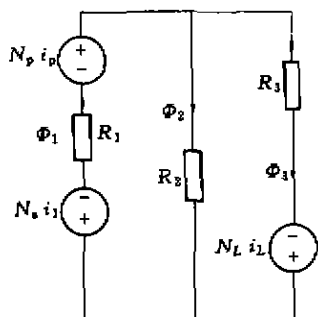


图4 集成磁件的等效磁路1

Fig.4 The equivalent magnetic circuit 1 of the integrated magnetics

容 C_{eq} 充电。由于 i_L 和 i_m 基本不变, V_{VF1} 漏源极间的电压线性增加, 则有

$$C_{eq} \cdot \frac{dV_{VF1}}{dt} = i_m + i_L \quad (5)$$

$$C_{eq} = C_1 + C_2 \quad (6)$$

式中 C_1 、 C_2 —— V_{F1} 和 V_{F2} 的等效结电容, 复位电容

V_{VF1} —— V_{F1} 漏源极间的电压。

V_{F1} 漏源间的电压迅速上升, 直到与输入电压相等, 该阶段结束。

(b) 谐振复位阶段。当 V_{VF1} 大于输入电压 V_{in} , 各绕组同名端变负, V_{F3} 、 V_{F4} 经过短暂的换流过程后, V_{F3} 截止, V_{F4} 导通, 二次侧反射到一次侧的电流反向, 由磁化电感向负载提供能量。同时磁化电感 L_m 与 V_{F1} 和 V_{F2} 的结电容发生谐振, 使集成磁件复位。该阶段中电路的状态方程如式 (7)。

$$\begin{cases} C_{eq} \cdot \frac{dV_{VF1}}{dt} = i_m - i_L \\ L_m \cdot \frac{di_m}{dt} = V_{in} - V_{M1} \end{cases} \quad (7)$$

当 $V_{VF1} = V_{in} + V_{Cr}$, 该阶段结束。

(c) 线性磁复位阶段。当 $V_{VF1} > V_{in} + V_{Cr}$, V_{F2} 的反并二极管导通, 然后 V_{F2} 开通, 显然, V_{F2} 是零电压开通。d 点电压为

$$V_d = V_{in} \cdot \frac{D \cdot N_s}{(1-D) \cdot N_p} \quad (8)$$

该阶段的等效磁路图如图 (5) 所示, 磁路方程满足式 (9)、(10)

$$\phi_2 \cdot R_2 = N_p \cdot i_p + N_s \cdot i_L - \phi_1 \cdot R_1 \quad (9)$$

$$\phi_2 \cdot R_2 = \phi_3 \cdot R_3 - i_L \cdot N_L \quad (10)$$

该阶段, 输出能量由磁化电感提供。 C_r 上的电压使集成磁件完成复位。因 C_r 上电压基本不变, 故称线性磁复位阶段。

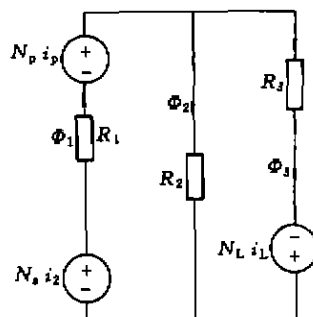


图5 集成磁件的等效磁路2

Fig.5 The equivalent magnetic circuit 2 of the integrated magnetics

3.2.2 电路基本关系

(1) 输入输出关系。稳态时, 各个绕组在一个周期的伏秒积分为零。则由 i_g 绕组的电压关系可得

$$V_o = \frac{2N_s}{N_p} \cdot V_{in} \cdot D \quad (11)$$

可见, 磁集成正反激变换器的输入输出关系与分立磁件的正反激变换器完全相同。

(2) 输出电流脉动。由式 (10) 得

$$N_L \cdot \Delta i_L = R_3 \cdot \Delta \phi_3 - R_2 \cdot \Delta \phi_2 \quad (12)$$

根据式 (12)、法拉第电磁感应定律和三柱间磁通关系, 可得输出电流脉动为

$$\Delta i_L = \frac{(R_3 + R_2) V_o}{2 \cdot N_L^2 \cdot f} \cdot (1 - 2 \cdot D) - \frac{R_2 \cdot V_o}{2 \cdot N_L \cdot N_s \cdot f} \quad (13)$$

当中柱气隙很小或导磁面积较大, 有 $R_2 \ll R_3$, 则上式可简化为

$$\Delta i_L = \frac{R_3 \cdot V_o}{2 \cdot N_L^2 \cdot f} \cdot (1 - 2 \cdot D) \quad (14)$$

令

$$L_o = \frac{N_L^2}{R_3} \quad (15)$$

则有

$$\Delta i_L \approx \frac{V_o}{2 \cdot L_o \cdot f} \cdot (1 - 2D) \quad (16)$$

(16) 式与分立磁件的正反激电路的输出纹波公式相同。

3.3 磁件设计依据

集成磁件磁心的各个磁柱的工作状态不同, 因此应分别设计。与分立磁件相同, 各个磁柱的交变磁通由相应绕组上的伏秒积决定, 则各个磁柱的交变磁通密度 $|\Delta B_1|$ 、 $|\Delta B_2|$ 、 $|\Delta B_3|$ 为

$$\begin{cases} |\Delta B_1| = \left| \frac{V_o}{2 \cdot N_s \cdot A_1 \cdot f} \right| \\ |\Delta B_3| = \left| \frac{V_o(1 - 2 \cdot D)}{2 \cdot N_L \cdot A_3 \cdot f} \right| \\ |\Delta B_2| = \left| \frac{\Delta B_1 \cdot A_1 - \Delta B_3 \cdot A_3}{A_2} \right| \end{cases} \quad (17)$$

根据式 (9)、(10) 能得到各个磁柱磁通密度的直流分量满足的方程组, 且稳态时该方程组中 ab 绕组电流的直流分量为零, 电感绕组的直流分量为输出电流 I_o , 这样能解得三个磁柱磁通密度的直流分量 B_{dc1} 、 B_{dc2} 、 B_{dc3} 及最大磁密 B_{max1} 、 B_{max2} 、 B_{max3}

$$\begin{cases} B_{dc1} = \frac{N_s(R_2 + R_3) \cdot I_o + I_o \cdot N_L \cdot R_2}{A_1(R_1 \cdot R_2 + R_2 \cdot R_3 + R_1 \cdot R_3)} \\ B_{dc2} = \frac{|N_s \cdot R_3 \cdot I_o - I_o \cdot N_L \cdot R_1|}{A_2(R_1 \cdot R_2 + R_2 \cdot R_3 + R_1 \cdot R_3)} \\ B_{dc3} = \frac{N_s \cdot R_2 \cdot I_o + I_o \cdot N_L \cdot (R_1 + R_2)}{A_3(R_1 \cdot R_2 + R_2 \cdot R_3 + R_1 \cdot R_3)} \end{cases} \quad (18)$$

$$B_{maxi} = |\Delta B_i| / 2 + B_{dci} \quad (i = 1, 2, 3) \quad (19)$$

对常用的磁心有 $2A_1 = A_2 = 2A_3$, 根据磁阻与气隙的关系, 则 $|\Delta B_2|$ 、(18) 式可化简为

$$\begin{cases} |\Delta B_2| = |\Delta B_1| - |\Delta B_3| / 2 \\ B_{dc1} = \frac{\mu_0 \cdot N_s \cdot I_o(2g_3 + g_2) + \mu_0 \cdot I_o \cdot N_L \cdot g_2}{g_1 \cdot g_2 + g_2 \cdot g_3 + 2g_1 \cdot g_3} \\ B_{dc2} = \frac{B_{dc1} - B_{dc3}}{2} \\ B_{dc3} = \frac{\mu_0 \cdot N_s \cdot I_o \cdot g_2 + \mu_0 \cdot N_L \cdot I_o \cdot (2g_1 + g_2)}{g_1 \cdot g_2 + g_2 \cdot g_3 + 2g_1 \cdot g_3} \end{cases} \quad (20)$$

由式 (20)、(21) 可看出采用磁集成技术能减小中柱 2 的交变磁密和直流磁密。

根据式 (17)、(19)、(21) 可进行集成磁件设计。若 $g_2 = 0$, 两侧柱的直流磁密公式可简化为

$$\begin{cases} B_{dc1} = \frac{\mu_0 \cdot N_s \cdot I_o}{g_1} = \frac{L_m \cdot I_{DC}}{N_p \cdot A_1} \\ B_{dc3} = \frac{\mu_0 \cdot N_L \cdot I_o}{g_3} = \frac{L_o \cdot I_o}{N_L \cdot A_3} \end{cases} \quad (22)$$

显然, 若 $g_2 = 0$, 磁集成后, 两侧柱的交变磁密、直流磁密与对应的分立磁件完全相同。这是因为 $g_2 = 0$ 时, 变压器绕组与电感绕组没有耦合关系, 磁集成不影响 1、3 柱的工作状态。

4 实验结果

4.1 设计结果

根据前面分析设计了 40~60V 输入、5V/30A 输出的磁集成正反激变换器。实际设计结果为 f : 300kHz; VF_1 : IRFP250; VF_2 : IRF640; C_f : 0.1 μ F; VF_3 、 VF_4 : 两只 IRL 2203s 并联; 集成磁件磁心: 两副 EI28 (898 厂生产)、牌号为 2KBD 并绕; N_p 、 N_s 、 N_L : 8、1、2; g_1 : 0.15mm; g_2 : 0; g_3 : 0.3mm; L_m : 44 μ H; L_o : 16 μ H。

此外, 为说明磁集成的优点, 还进行了同样条件下的分立磁件设计。表 2 为集成磁件中柱 2 的磁密参数与分立磁件的参数对比。由数据比较看出, 采用磁集成技术明显减少了中柱的交变磁密和最大磁密。与采用的磁心相比, 中柱的截面积还可减少一半, 这时其最大交变磁密也只与分立的变压器相当, 最大磁密仍低于分立磁件。中柱的用铁量约占总磁心的 1/3, 这样, 采用本文的磁集成变换器, 磁心用铁量比分立磁件可减少约 15%。

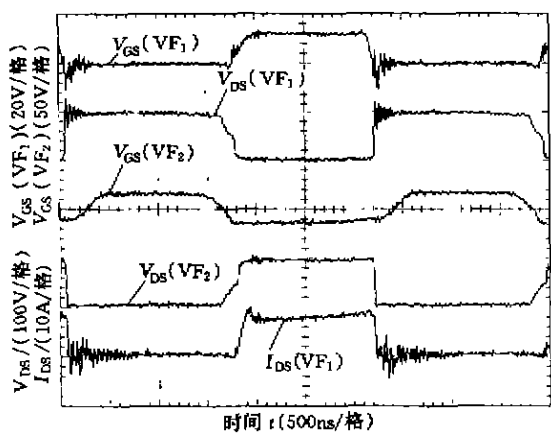
表 2 集成磁件中柱的磁密参数与分立磁件的参数对比

Tab.2 Comparison of the parameters of integrated magnetics and discrete magnetics

参数名称	磁心	最大交变磁密/T	最大直流磁密/T	最大磁密/T
集成磁件中柱参数	两副 EI28	0.058	0.026	0.055
分立磁件	电感 一副 EI28	0.013	0.294	0.3
参数	变压器 一副 128	0.11	0.245	0.3

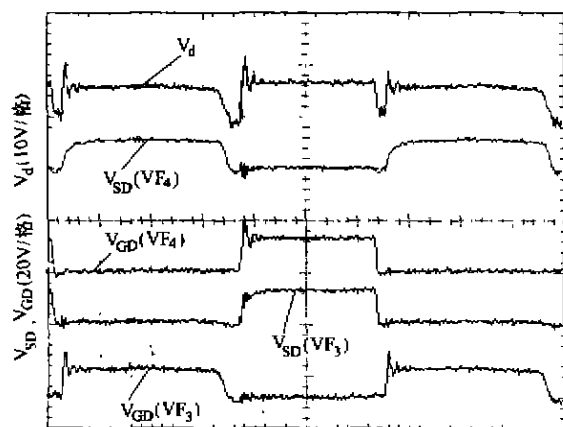
4.2 实验结果

图 6 为额定输入电压 (50V)、满载时 (30A) 的实验波形。其一次侧波形与正激有源箝位电路相同, 但二次侧波形与其有较大差别, d 点的电压在输出电压附近变化, 只有二次侧二极管换流时才降为零, 有利于减小输出电流脉动。实验波形与采用分立磁件的电路无区别。图 7 为测试的效率曲线, 满载时变换器效率不低于 88%。由图 7a 可以看出, 变换器的效率在 18A 之前, 随着负载的增加而提高; 在 18A 左右最高, 约为 92%, 之后则随



时间 t (500ns/格)

(a) 一次侧波形



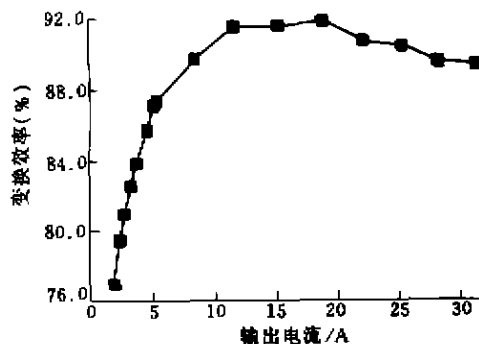
时间 t (500ns/格)

(b) 二次侧波形

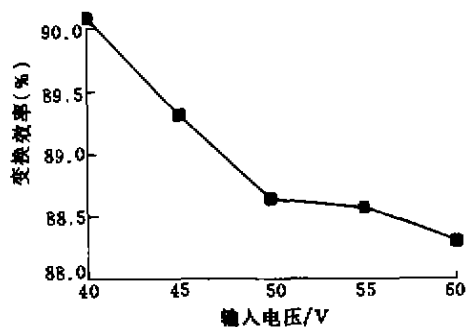
图6 额定输入电压满载时实验波形

Fig.6 Experimental waveforms of the IM FFAC converter at rating voltage and the maximum load

着负载的增加而降低。这是由于负载较小时，变换器中功率器件的损耗占的比例较少，而其他损耗占的比例较多，且这部分损耗对负载变化的敏感相对器件损耗要小很多，所以在负载较小时，随着负载加大、输出功率增加，其他损耗占的比例逐渐降低，变换器效率增加；当负载增加到一定程度，功率器件的损耗成为损耗的主要部分，由于所用的功率器件为MOS器件，通态损耗与其电流有效值的平方成正比，而输出功率与负载电流成正比，所以，效率随负载加大会呈下降趋势。图7b说明变换器的效率随输入电压增加而降低，这主要是因为输入电压增加，开关管的开通损耗也增加。



(a) 额定输入电压不同负载时效率曲线



(b) 不同输入电压满载时效率曲线

图7 变换器效率曲线

Fig.7 The conversion efficiency of the IM converter

5 结论

由前面的分析及实验可得出以下结论：

- (1) 采用磁集成技术后，正反激变换器的工作原理基本不变。
- (2) 集成磁件各个磁柱的工作状态不同，应分别设计。当公用磁柱气隙为零时，侧柱的工作状态与对应的分立磁件完全相同，变压器绕组与电感绕组相互解耦。
- (3) 本文提出的磁集成变换器能有效降低公用磁柱的交变磁密及直流磁密，从而能减小磁件的体积、重量。

参考文献

- 1 Bloom G, Severns R. The generalized use of integrated magnetics and zero-ripple techniques in switchmode power converters. PESC' 84, 15~33
- 2 Jitaru I D, Ivascu A. Quasi-integrated magnetic an avenue for higher power density and efficiency in power converters. APEC' 97, 395~402
- 3 Blake C, Kinzer D and Wood P. Synchronous rectifiers ver-

(下转第46页)

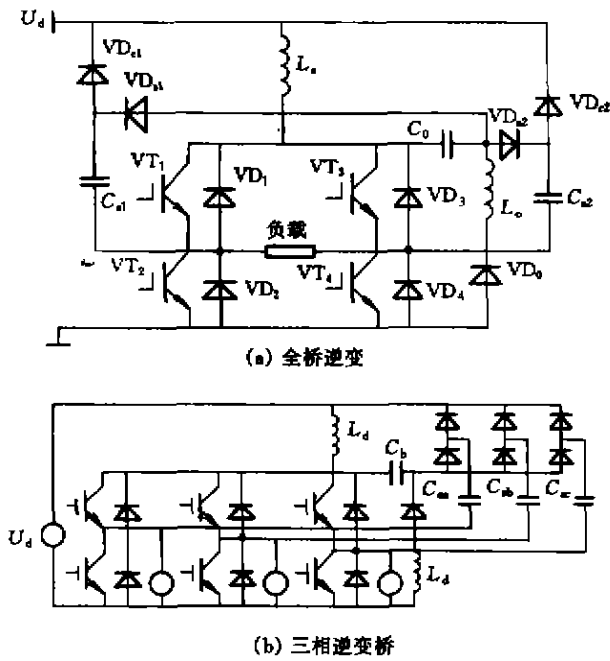


图7 电路应用
Fig.7 Circuit application

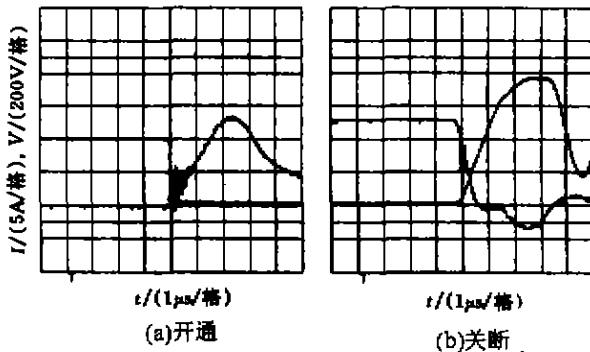


图8 应用于通用变频器的典型实验结果
Fig.8 Typical experimental results in general-purpose inverter application

(上接第58页)

sus schottky diodes: A comparison of the losses of a synchronous rectifier versus the loss of a schottkey diode rectifier. APEC' 94, 17~23

4 Chen Wei, Hua Guichao, et al. Design of high efficiency, low profile, low voltage converter with integrated magnetics. PEC' 97, 14~20

5 Wong P L, Wu Qiaoqiao, Xu Peng, Yang Bo and Lee Fred C. Investigating coupling inductor in the interleaving QSW VRM. APEC' 2000

6 Huber L, Jovanovic M m. Forward converter with current doubler rectifier: Analysis design and evaluation results. APEC' 97, 911~917

6 结论

本文提出了一种适用于桥式逆变器的新型无源软开关拓扑, 结构简单, 实用性强, 适用于高频功率逆变场合, 工作原理、换流过程的拓扑、解析分析以及仿真、实验结果验证了方案的有效性。

参考文献

1 Smith K M, Smedley K M. Lossless passive soft switching methods for inverters and amplifiers. IEEE PESC' 97, 1431~1439

2 Tseng Chingung, Chen Chernlin. Passive lossless snubbers for DC/DC converters. IEEE APEC' 98, 1049~1054

3 Undeland T, Jensen F, Steinbakk A, Rogne T and Hernes M. A snubber configuration for both power transistor and GTO PWM inverters. IEEE PESC' 84, 42~53

4 McMurray W. Efficient snubber configuration for voltage source GTO inverters. IEEE PESC' 85, 20~27

5 Holtz J, Salama S, Werner K H, et al. A nondissipative snubber circuit for high-power GTO inverters. IEEE Trans. on IA, 1989, 25 (4) :620~626

6 Yan Deng, et al. A novel passive lossless snubber circuit for voltage source inverter bridge legs. IPEC-Tokyo 2000 Proceedings, 519~524

7 Yan Deng, et al. Unified passive circuit for snubber energy recovery in UPS inverter. IEEE INTELEC 2000, 119~124

收稿日期 2001-04-09

7 Ninomiya T, Matsumoto N, Nakahara M and Harada K. Static and dynamic analysis of zero voltage switched half-bridge topology converter with PWM control IEEE PESC' 91, 230~237

8 Yee H P, Sawahata Satoru. A balanced review of synchronous rectifiers in DC/DC converters. APEC' 99, 582~588

9 Bloom Ed. Core selection for & design aspects of an integrated-magnetic forward converter. APEC' 86, 141~150

10 蔡宜三, 龚邵文. 高频功率电子学. 北京: 科学出版社, 1993.

收稿日期 2001-03-21