

光耦的设计及电气特性解析

Hu Xin
July , 2009

题外话

- ◆ 器件在电源设计中的重要性
- ◆ 器件成本与性能的平衡
- ◆ 器件封装, 成本与PCB空间的平衡
- ◆ 设计的裕量—器件各项性能的tolerance

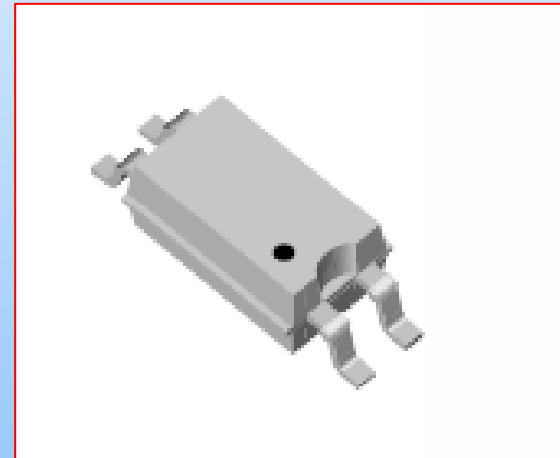
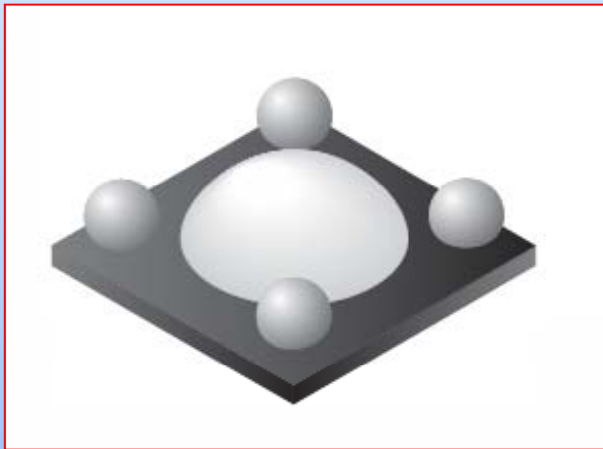
Contents

- ◆ 光耦主要电气规格的定义与解释
- ◆ 光耦CTR变化对设计的影响
- ◆ 光耦的寿命计算
- ◆ 光耦的小信号特征及其对环路的影响
- ◆ 提高设计效率的建议

◆ 光耦主要电气规格的定义与解释

◆ 光耦主要电气规格的定义与解释

FODB100/1/2 Single Channel Micro coupler from FAIRCHILD



TCMT1100 Series/TCMT4100
Series from VISHAY

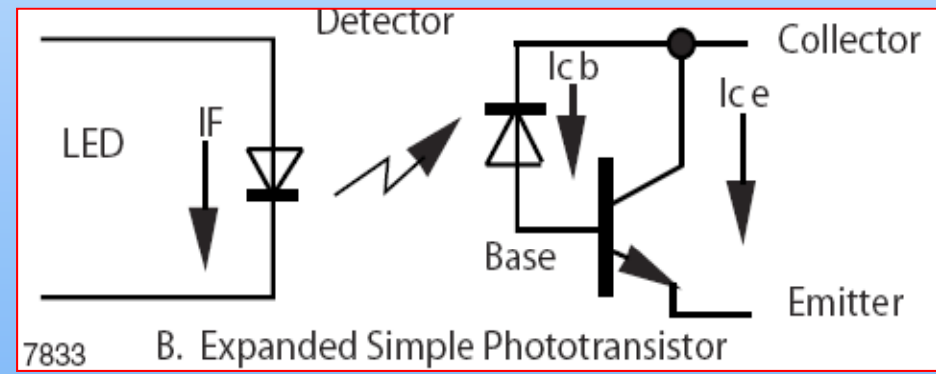
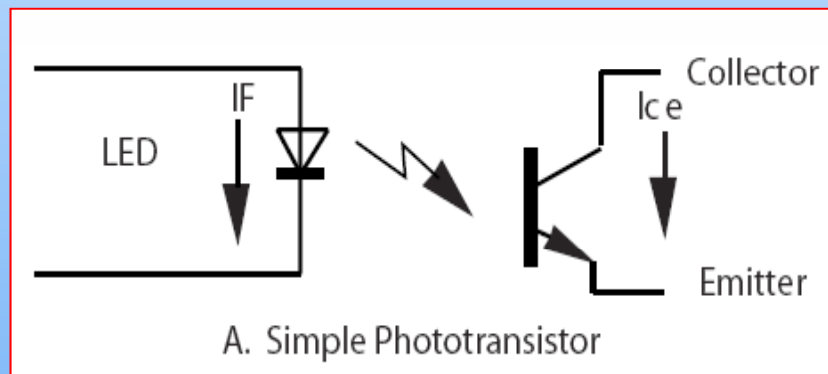
◆ 光耦主要电气规格的定义与解释

用处: *基于电气绝缘的信号传递*

光耦包括一个光发射二极管(LED), 及NPN phototransistor.

下图显示了常见光耦的原理图, 图B是一个展开的原理图, 包括B-C间的光检测器。

LED电流 I_F 会产生一个optical flux, 而被光二极管检测, 光二极管会产生一个photocurrent, I_{cb} , 被phototransistor放大。Phototransistor会提供C-E电流, I_{ce} , 器件的电流增益被定义为CTR。



Phototransistor coupler schematic

◆ 光耦主要电气规格的定义与解释--Absolute Maximum Ratings

VISO (Isolation Voltage)

指光耦输入和输出PIN之间所允许通过的最大交流电压值，表示为RMS值。

确保光耦一定的绝缘阻抗。

一般情况下，此定义只是保证有限测试时间，例如1分钟，而不是无限制的。

FODB100/1/2 Single Channel Micro coupler from FAIRCHILD

Isolation Characteristics

Symbol	Characteristic	Test Conditions	Min.	Typ.	Max.	Unit
V _{ISO}	Steady State Isolation Voltage ⁽³⁾	RH ≤ 50%, T _A = 25°C, t = 1 sec	2500			V(rms)

TCMT1100 Series/TCMT4100 Series from VISHAY

AC isolation test voltage (RMS)	Related to standard climate 23/50 DIN 50014	V _{ISO}	3750	V _{RMS}
---------------------------------	--	------------------	------	------------------

◆ 光耦主要电气规格的定义与解释--Absolute Maximum Ratings

Operating Ambient Temperature: T_A (°C)

器件正常工作所允许的温度范围。

通常当环境温度上升时，器件所能承受的功耗会下降

对光耦来说，此处所指的温度不是指器件表面的温度，而是指器件周围的环境温度。

T_j : 器件的结温定义 (=环温+热阻*功耗)。

FODB100/1/2 Single Channel Micro coupler from FAIRCHILD

T_{OPR}	Operating Temperature	-40 to +125	°C
T_j	Junction Temperature	130	°C

TCMT1100 Series/TCMT4100 Series from VISHAY

Operating ambient temperature range		T_{amb}	-40 to +100	°C
Junction temperature		T_j	125	°C

◆ 光耦主要电气规格的定义与解释--Absolute Maximum Ratings

Light Emitting Diode: Forward Current: I_F (mA)

发光二极管所能允许的最大电流，保证环温25C时LED功耗不会导致其损坏。

FODB100/1/2 Single Channel Micro coupler from FAIRCHILD

I_F (avg)	Continuous Forward Current	30	mA
-------------	----------------------------	----	----

TCMT1100 Series/TCMT4100 Series from VISHAY

Forward current		I_F	60	mA
Forward surge current	$t_p \leq 10 \mu s$	I_{FSM}	1.5	A

◆ 光耦主要电气规格的定义与解释--Absolute Maximum Ratings

Light Emitting Diode: Reverse Voltage: V_R (V)

LED 所能承受的最大反向电压。当超过此电压时，发光二极管会突然有反向电流流过，此时，LED无法发光。

另外，当有反向电流流过时，可能导致此后发光效率会降低。因此，此反向电压超过此规格时，会导致光耦损坏或不可恢复的降额发生。

对允许AC电流输入形式的光耦来说，不存在此规格。

FODB100/1/2 Single Channel Micro coupler from FAIRCHILD

V_R	Reverse Input Voltage	6	V
-------	-----------------------	---	---

TCMT1100 Series/TCMT4100 Series from VISHAY

Reverse voltage		V_R	6	V
-----------------	--	-------	---	---

◆ 光耦主要电气规格的定义与解释--Absolute Maximum Ratings

Light Emitting Diode: Power Dissipation: P_D (mW)

25度环温时光耦原边LED所允许的最大功耗。

一般来说环温增加时，LED所能承受的功耗值降低。

FODB100/1/2 Single Channel Micro coupler from FAIRCHILD

P_D	Power Dissipation	40	mW
	Derate linearly (above 25°C)	0.39	mW/°C

TCMT1100 Series/TCMT4100 Series from VISHAY

Power dissipation		P_{diss}	100	mW
-------------------	--	------------	-----	----

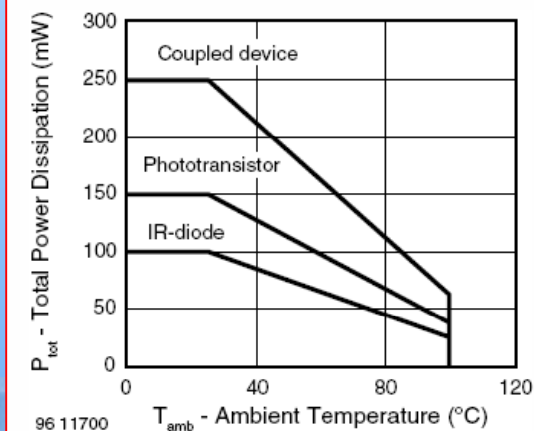


Fig. 4 - Total Power Dissipation vs. Ambient Temperature

◆ 光耦主要电气规格的定义与解释--Absolute Maximum Ratings

Photo-transistor: Power Dissipation: P_c (mW)

25C环温时光耦上photo-transistor 所能承受的最大功耗。
一般来说，当温度上升时，所允许的最大功耗值会下降。

FODB100/1/2 Single Channel Micro coupler from FAIRCHILD

P_D	Power Dissipation	150	mW
	Derate linearly (above 25°C)	1.42	mW/°C

TCMT1100 Series/TCMT4100 Series from VISHAY

Power dissipation		P_{diss}	150	mW
-------------------	--	------------	-----	----

◆ 光耦主要电气规格的定义与解释--Absolute Maximum Ratings

Photo-transistor: Collector to Emitter Voltage: V_{CE0} (V)

在光耦原边LED上没有电流流过时，Photo-transistor上集电极和发射级之间所能承受的最大电压。

Photo-transistor: Emitter to Collector Voltage: V_{ECO} (V)

在光耦原边LED上没有电流流过时，Photo-transistor上发射极和集电极之间所能承受的最大电压。

瞬间的电压超过此规格，也会导致器件损坏或者不可恢复的降额(non-recoverable degradation)发生。

FODB100/1/2 Single Channel Micro coupler from FAIRCHILD

V_{CE0}	Collector-Emitter Voltage	75	V
V_{ECO}	Emitter-Collector Voltage	7	V

TCMT1100 Series/TCMT4100 Series from VISHAY

Collector emitter voltage		V_{CE0}	70	V
Emitter collector voltage		V_{ECO}	7	V

◆ 光耦主要电气规格的定义与解释--Absolute Maximum Ratings

Photo-transistor: Collector Current: I_c (mA)

在环温25C时，所能允许的流过photo-transistor集电极上最大电流，以保证transistor在其所能承受的最大功耗（ P_c ）规格以下。

FODB100/1/2 Single Channel Micro coupler from FAIRCHILD

	Continuous Collector Current	50	mA
--	------------------------------	----	----

TCMT1100 Series/TCMT4100 Series from VISHAY

Collector current		I_c	50	mA
Collector peak current	$t_p/T = 0.5, t_p \leq 10 \text{ ms}$	I_{CM}	100	mA

◆ 光耦主要电气规格的定义与解释— Electrical Characteristics

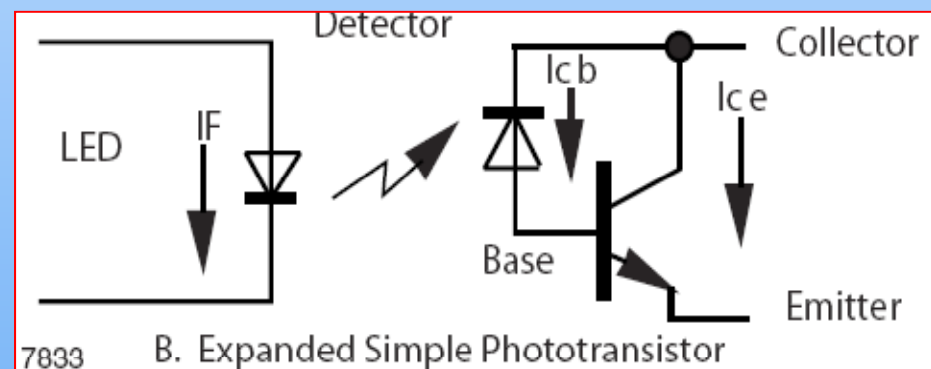
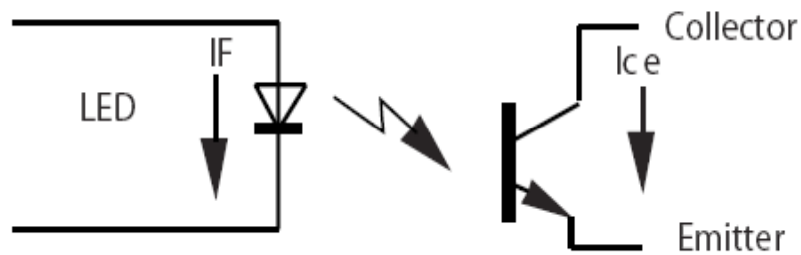
Current Transfer Ratio: CTR(%)

在给定Transistor上VCE条件下，Ic(Ice)与LED上正向电流IF之间的比值。

定义：

$$CTR = \frac{I_{ce}}{I_F \times 100\%} + CTR_{cb} = \frac{I_{cb}}{I_F \times 100\%}$$

$$CTR = \frac{I_{cb}}{I_F \times H_{fe} \times 100\%}$$



◆ 光耦主要电气规格的定义与解释— Electrical Characteristics

一般来说，CTR随着 I_F 电流，环境温度 T_A 或者Transistor上的电压 V_{CE} 变化而变化。同时在使用过程中，按照实际的环境温度以及 I_F 的条件而发生变化。

同时CTR和工作时间有关，也就是会老化。

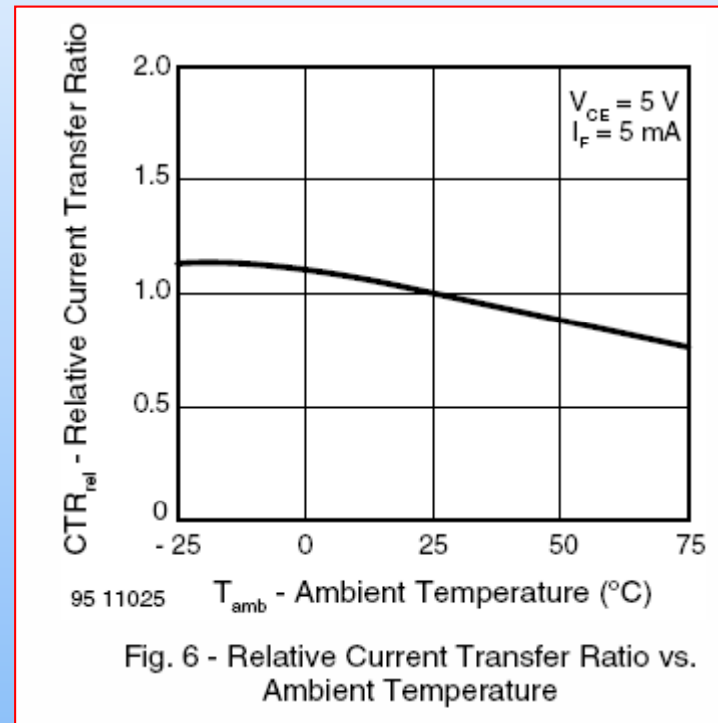
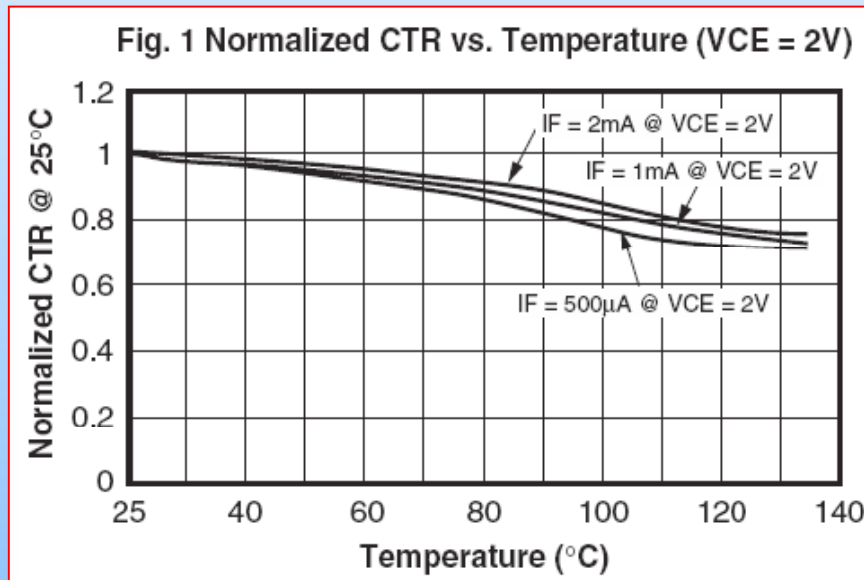
在实际使用光耦时，为满足传导设定的 I_C 电流的要求而设定 I_F 电流大小，在一定的环境温度 T_A ，及 V_{CE} ，及全部的工作寿命条件下，可利用CTR- I_F 曲线，CTR- T_A 曲线， V_{CE} - I_C 曲线以及光耦CTR长期的降额曲线，从而设计 I_F 电流值等于或大于要求的最小值。

FODB100/1/2 Single Channel Micro coupler from FAIRCHILD

Symbol	Characteristic	Test Conditions	Min.	Typ.	Max.	Unit
CTR	Current Transfer Ratio ⁽²⁾	$I_F = 1\text{mA}$, $V_{CE} = 5\text{V}$	100			%
CTR _{CE(SAT)}	Saturated Current Transfer Ratio (Collector to Emitter)	$I_F = 1.6\text{mA}$, $V_{CE} = 0.4\text{V}$	100			%
		$I_F = 1.0\text{mA}$, $V_{CE} = 0.4\text{V}$	75			

◆ 光耦主要电气规格的定义与解释-- Electrical Characteristics

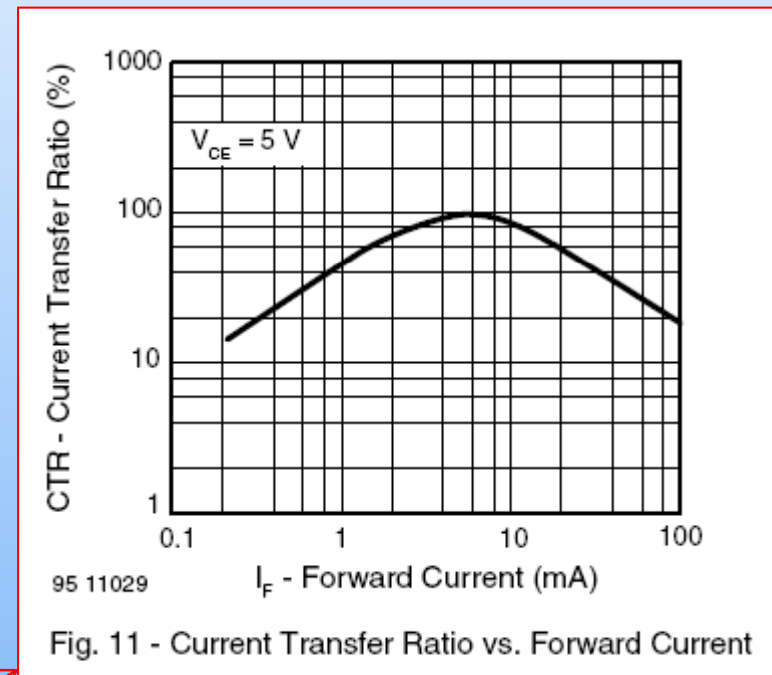
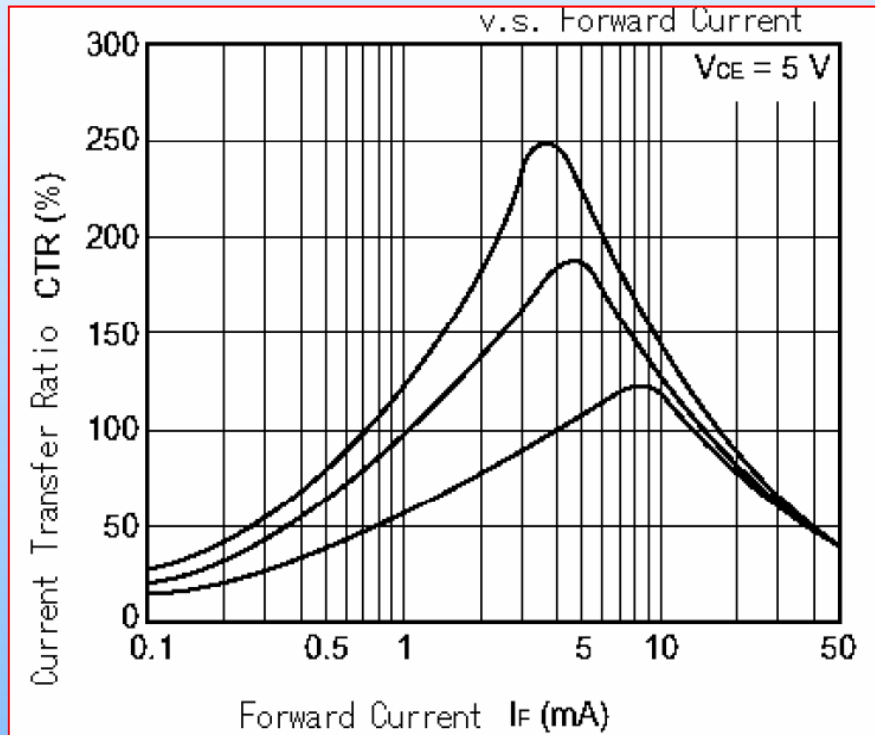
FODB100/1/2 Single Channel Micro coupler from FAIRCHILD



TCMT1100 Series/TCMT4100 Series from VISHAY

◆ 光耦主要电气规格的定义与解释-- Electrical Characteristics

From NEC Opto



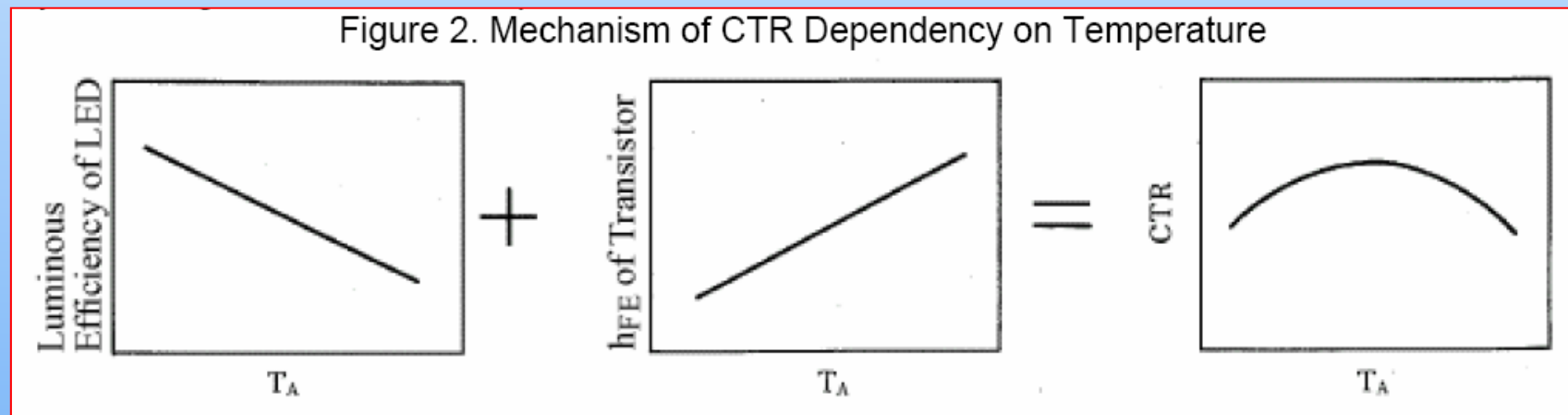
TCMT1100 Series/TCMT4100 Series from VISHAY

◆ 光耦主要电气规格的定义与解释— Electrical Characteristics

CTR Vs T_A 曲线的解释—

Light LED的发光效率 (luminous efficiency) 具有负的温度系数，而晶体管的 h_{fe} 具有正的温度系数。

CTR与温度的关系曲线是这两种温度特征的组合。



◆ 光耦主要电气规格的定义与解释-- Electrical Characteristics

From NEC

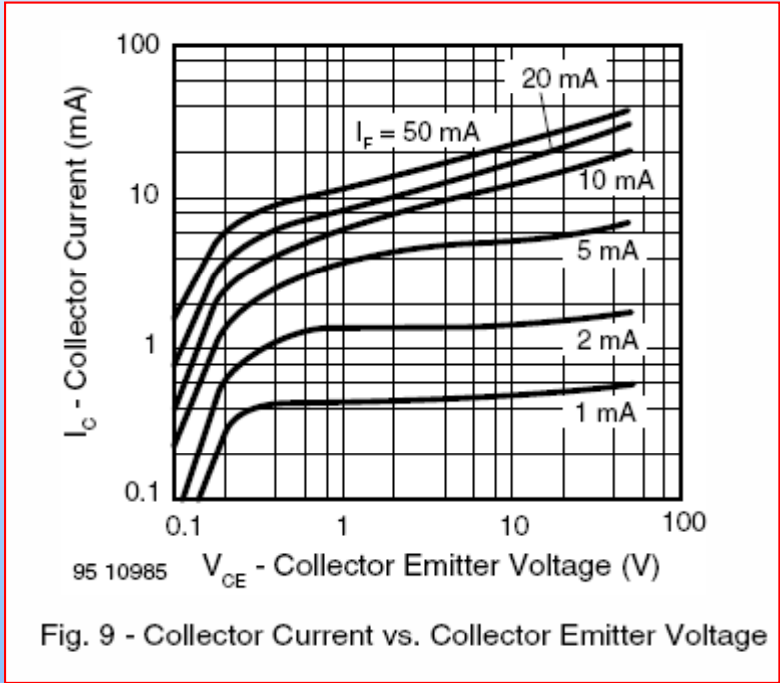
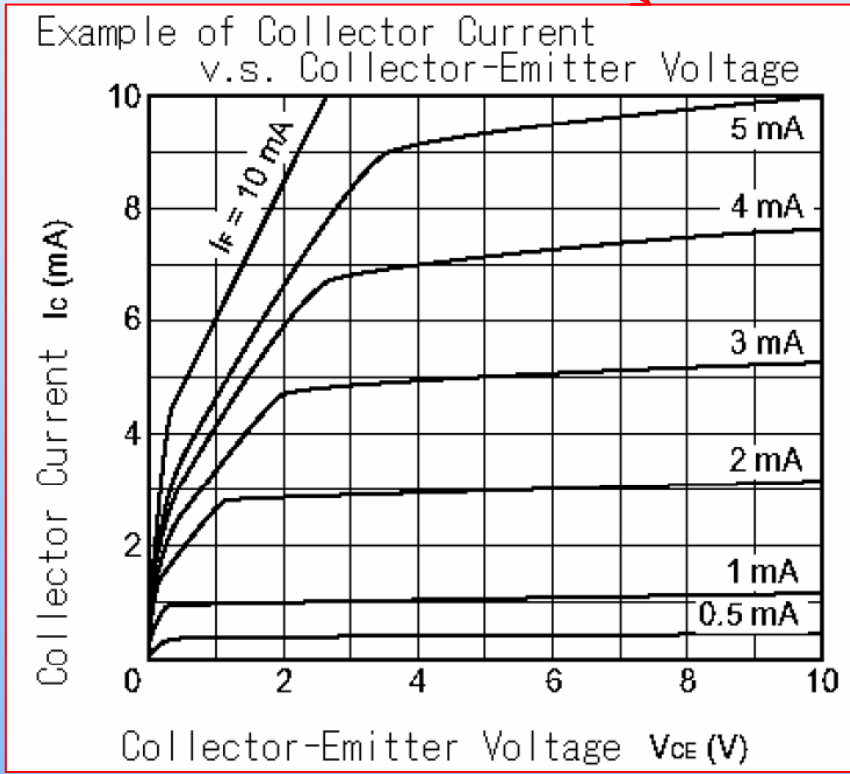
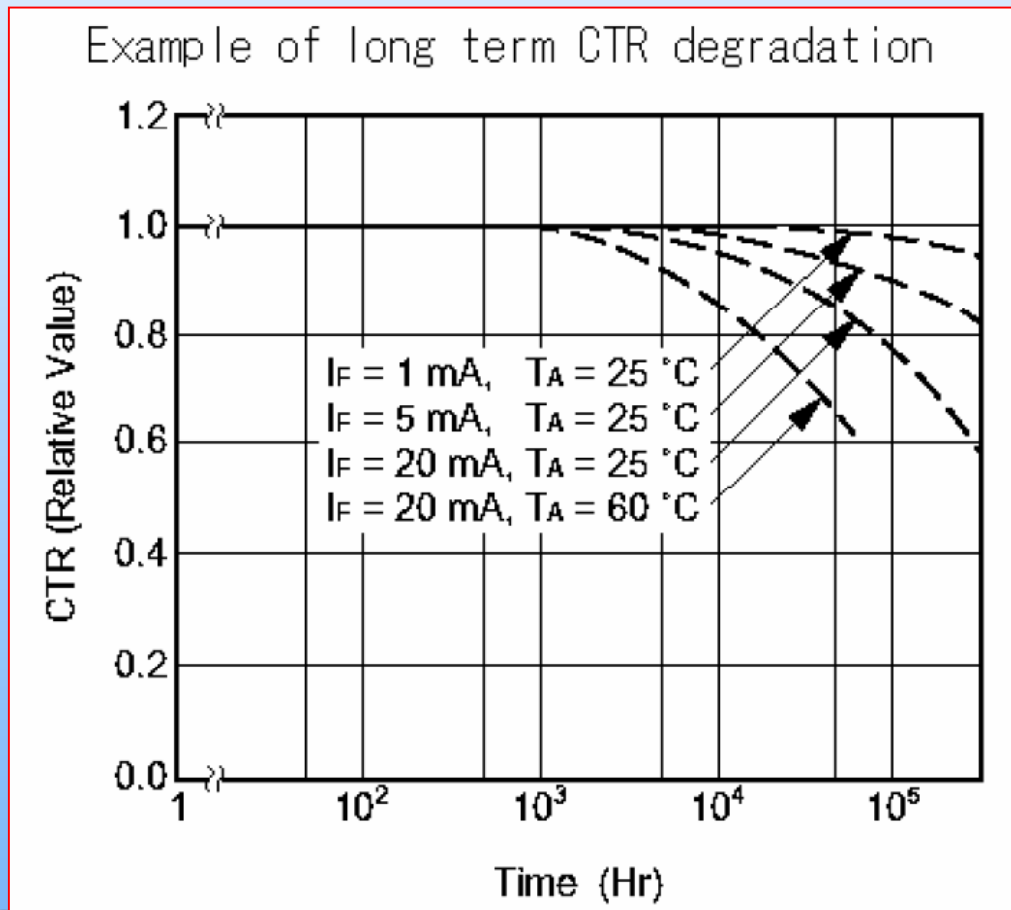


Fig. 9 - Collector Current vs. Collector Emitter Voltage

TCMT1100 Series/TCMT4100 Series from VISHAY

◆ 光耦主要电气规格的定义与解释-- Electrical Characteristics

From NEC



◆ 光耦主要电气规格的定义与解释-- Electrical Characteristics

TCMT1100 Series/TCMT4100 Series from VISHAY

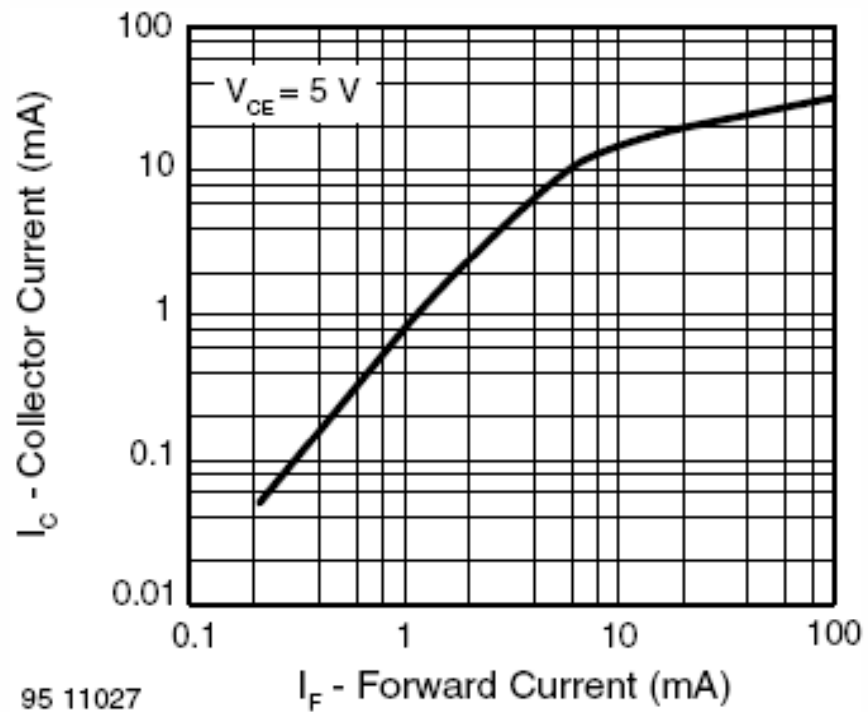


Fig. 8 - Collector Current vs. Forward Current

◆ 光耦主要电气规格的定义与解释— Electrical Characteristics

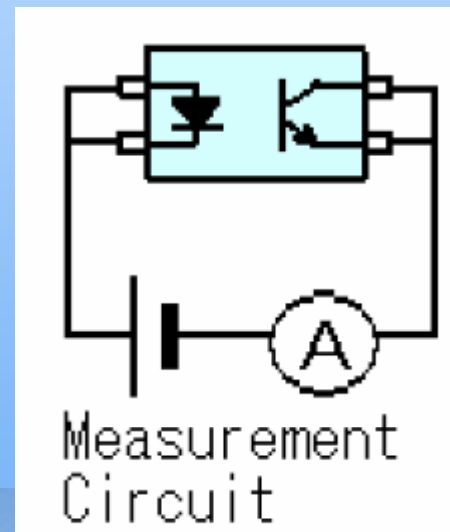
Isolation Resistance:RI-O(ohm)

施加一定的高直流电压到光耦的输入和输出端之间，其初始阻抗值。绝缘阻抗的大小和使用环境有关，比如湿度，电压施加的时间等。测试时要注意实际的使用条件。

FODB100/1/2 Single Channel Micro coupler from FAIRCHILD

R_{ISO}	Resistance (input to output) ⁽³⁾	$V_{I-O} = 500VDC$	10^{12}			Ω
-----------	---	--------------------	-----------	--	--	----------

针对所有的隔离测试（隔离电压，隔离电容，隔离阻抗），原边的PIN需短路作为输入端，副边的PIN也需短路作为输出端。



◆ 光耦主要电气规格的定义与解释— Electrical Characteristics

Isolation Capacitance: C_{I-O} (pF)

当高频信号加到光耦上时输入和输出端之间的电容。

由于此电容存在，在输入和输出端上电势差的突然变化可能会导致在输出端产生噪声。

因此，一些产品会定义针对这种暂态变化的规格—— Common mode transient immunity (CM)。

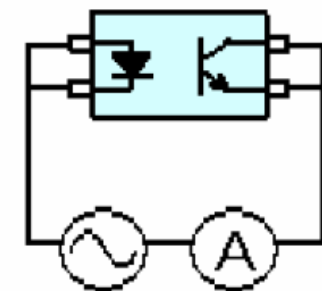
此电容值可能会因为wiring conditions的不同而变化，因此，设计和测试时需考虑实际应用中的情况。

FODB100/1/2 Single Channel Micro coupler from FAIRCHILD

C_{iso}	Capacitance (input to output) ⁽³⁾	$f = 1\text{MHz}$		0.3	0.5	pF
-----------	--	-------------------	--	-----	-----	----

TCMT1100 Series/TCMT4100 Series from VISHAY

Cut-off frequency	$V_{CE} = 5\text{ V}, I_F = 10\text{ mA}, R_L = 100\ \Omega$	f_c		100		kHz
Coupling capacitance	$f = 1\text{ MHz}$	C_k		0.3		pF



Measurement Circuit

◆ 光耦主要电气规格的定义与解释— Electrical Characteristics

Light Emitting Diode: Forward Voltage: V_F (V)

LED上流过正向电流时的压降。 V_F 和 I_F 代表着LED的内部损耗。
一般来说， I_F 越大， V_F 越大；环境温度越高， V_F 越低。

Light Emitting Diode: Reverse Current: I_R (μA)

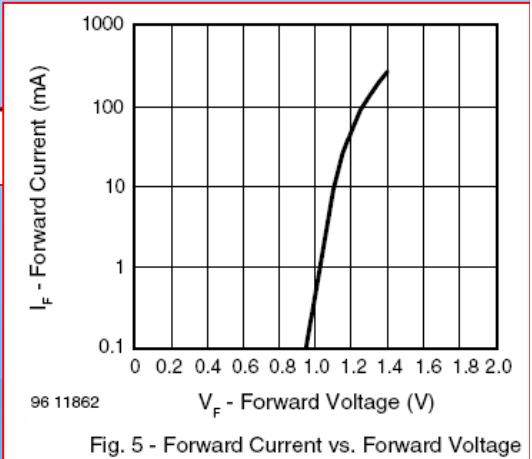
当一定的反向电压加到LED时会有电流流过。
一般来说反向电压的增加以及环温的上升会导致此电流增加。

FODB100/1/2 Single Channel Micro coupler from FAIRCHILD

V_F	Forward Voltage	$I_F = 2\text{mA}$	1.0	1.5	V
I_R	Reverse Current	$V_R = 6\text{V}$		10	μA

TCMT1100 Series/TCMT4100 Series from VISHAY

Forward voltage	$I_F = 50\text{mA}$	V_F	1.25	1.6	V
-----------------	---------------------	-------	------	-----	---



◆ 光耦主要电气规格的定义与解释— Electrical Characteristics

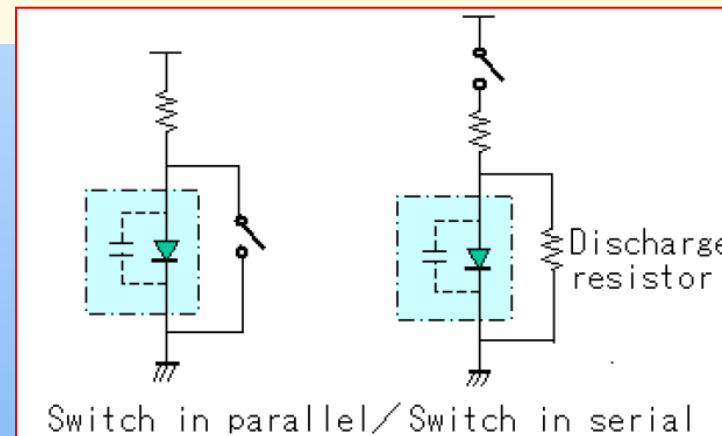
Light Emitting Diode: Terminal Capacitance: C_t (pF)

LED两端之间的寄生电容。

当光耦关断时，如果此电容上积累的电荷不能很快放电的话，会有一个很小的电流持续通过LED放电，导致输出端关断被延迟。

如果驱动电流是通过一个开关与LED并联，如下左图示，当LED关断时，由于电荷会通过开关快速放电，所以不会有问题。

但是如果开关是和LED串联连接的，如下右图示，可以通过在LED上并联一个放电电阻来实现快速的关断。



TCMT1100 Series/TCMT4100 Series from VISHAY

Junction capacitance	$V_R = 0, f = 1 \text{ MHz}$	C_j		50		pF
----------------------	------------------------------	-------	--	----	--	----

◆ 光耦主要电气规格的定义与解释— Electrical Characteristics

Photo-transistor: Collector to Emitter Dark Current: I_{CE0} (nA)

在LED上没有正向电流流过时（LED没有发光）， photo-transistor集电极上的漏电流。

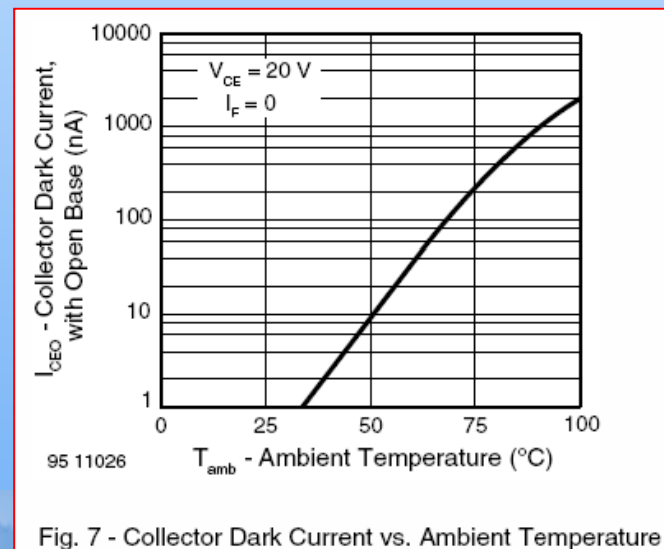
一般来说， V_{CE} 电压的增大或者环温的上升会导致此电流增加。对于负载阻抗的设计，必须考虑实际应用中此电流的最大值。

FODB100/1/2 Single Channel Micro coupler from FAIRCHILD

I_{CE0}	Collector Dark Current ⁽¹⁾	$V_{CE} = 75V, I_F = 0$			100	nA
-----------	---------------------------------------	-------------------------	--	--	-----	----

TCMT1100 Series/TCMT4100 Series from VISHAY

Collector dark current	$V_{CE} = 20V, I_F = 0, E = 0$	I_{CE0}			100	nA
------------------------	--------------------------------	-----------	--	--	-----	----



◆ 光耦主要电气规格的定义与解释-- Electrical Characteristics

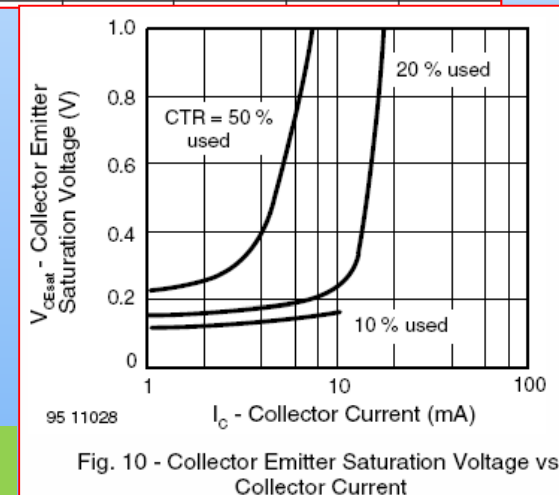
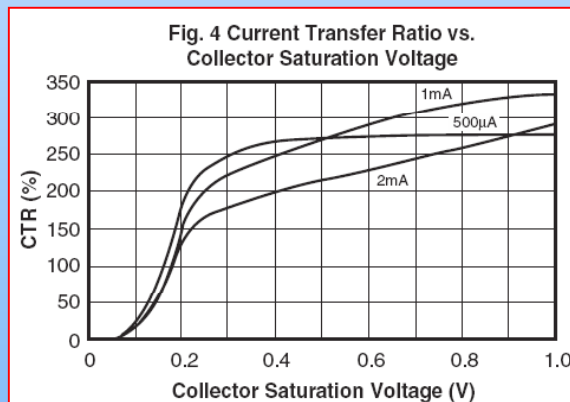
Photo-transistor: Collector Saturation Voltage: $V_{CE(sat)}$ (V)

在给定的 I_F 条件下, Transistor 上 I_C 与 V_{CE} 的关系。

此电压取决于 I_F , I_C , 同时也和 CTR 有关, 设计中需要考虑 I_F 电流和 I_C 电流的大小。

FODB100/1/2 Single Channel Micro coupler from FAIRCHILD

$V_{CE(SAT)}$	Saturation Voltage	$I_F = 3.0mA, I_C = 1.8mA$	0.4	V
		$I_F = 1.6mA, I_C = 1.6mA$		



TCMT1100 Series/TCMT4100 Series from VISHAY

Collector emitter saturation voltage	$I_F = 10 mA, I_C = 1 mA$	V_{CEsat}	0.3	V
--------------------------------------	---------------------------	-------------	-----	---

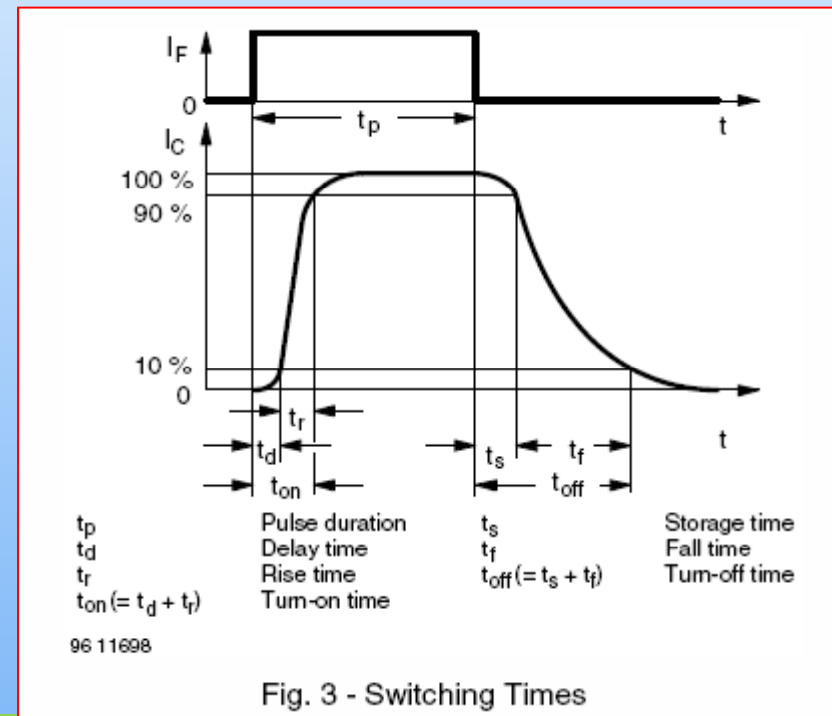
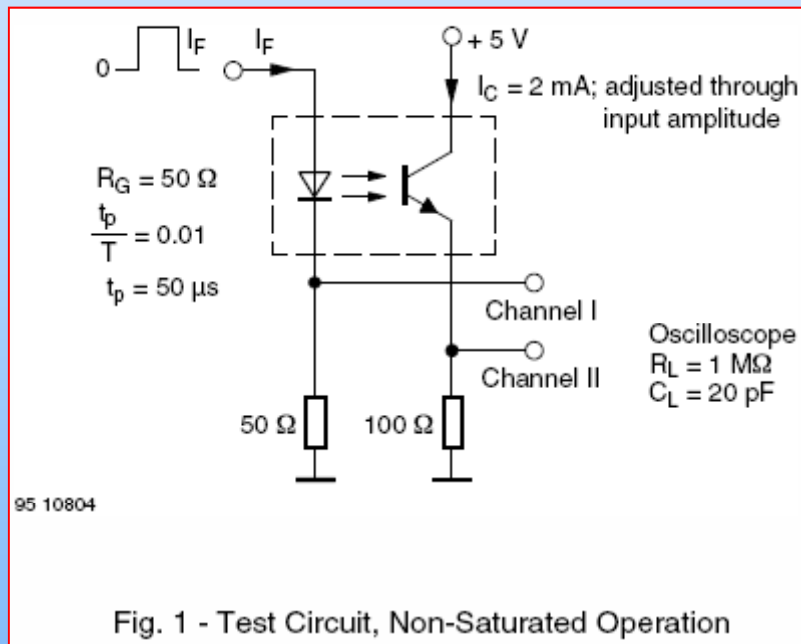
◆ 光耦主要电气规格的定义与解释— Electrical Characteristics

Rise Time/ Fall Time: $t_r, t_f (\mu s)$

当脉冲电流流过LED时，输出电压的暂态变化时间。

Propagation Delay Time: $t_p (\mu s)$

指从 I_F 变化到输出电压变化的延迟时间。



TCMT1100 Series/TCMT4100 Series from VISHAY

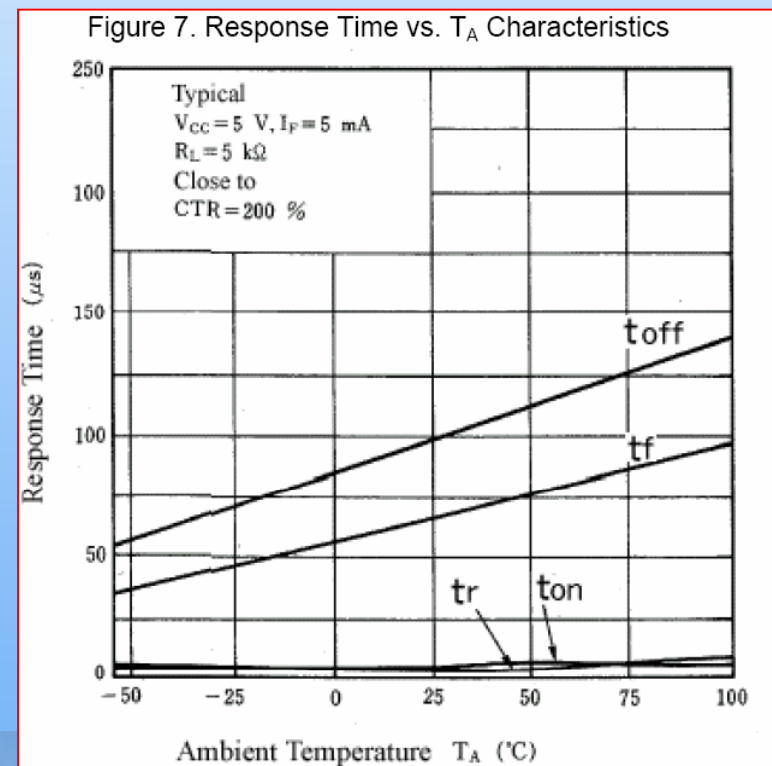
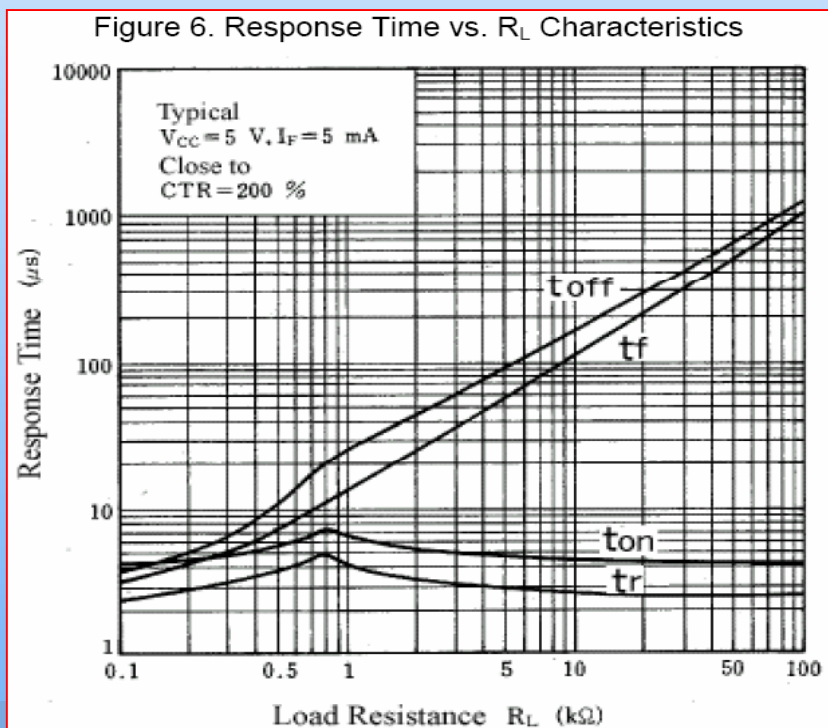
◆ 光耦主要电气规格的定义与解释— Electrical Characteristics

光耦的响应时间类似于晶体管，主要和 R_L , h_{fe} , C_{cb} 有关。

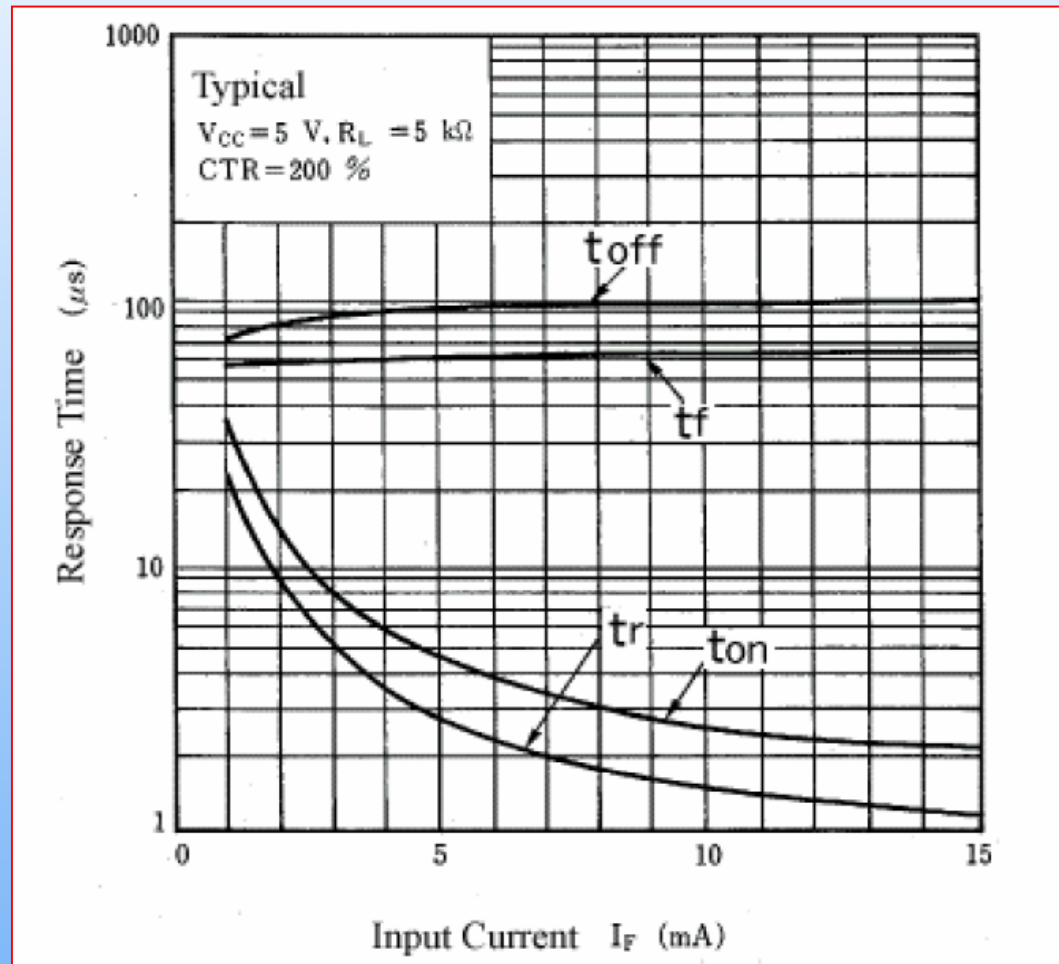
R_L 是指负载电阻， h_{fe} 指直流增益， C_{cb} 是集电级和基级之间的电容。

●当负载电阻增加时， t_f 会增加。所以对高速信号传输来说，负载电阻必须在可允许的范围内尽可能的小。

●在保护电路和反馈电路中使用光耦的话，要考虑到光耦的delay时间。



◆ 光耦主要电气规格的定义与解释— Electrical Characteristics



◆ 光耦CTR的变化对设计的影响

◆ 光耦CTR的变化对设计的影响

Vishay TCMT1103, CTR vs I_f

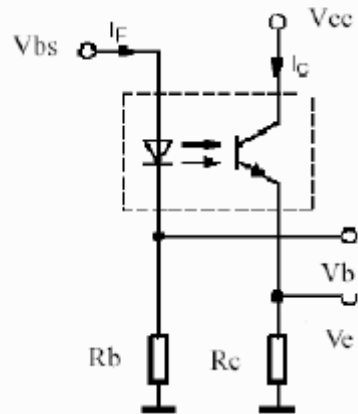
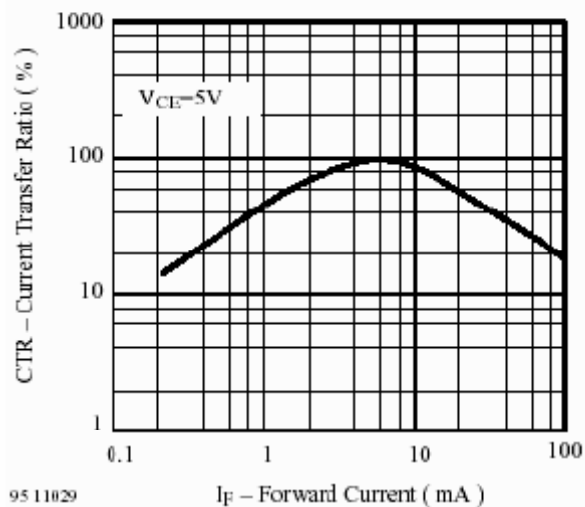
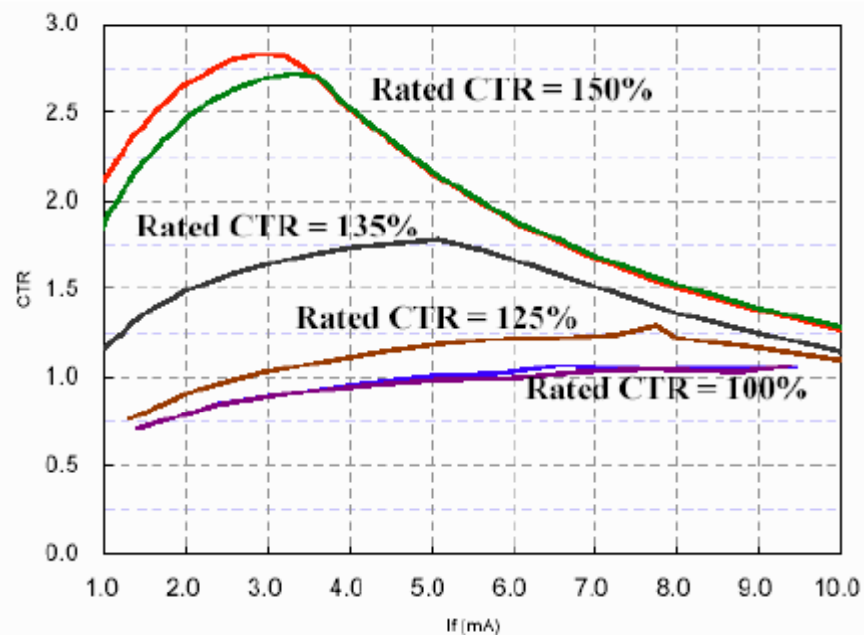


Figure 1. Test circuit, non-saturated operation



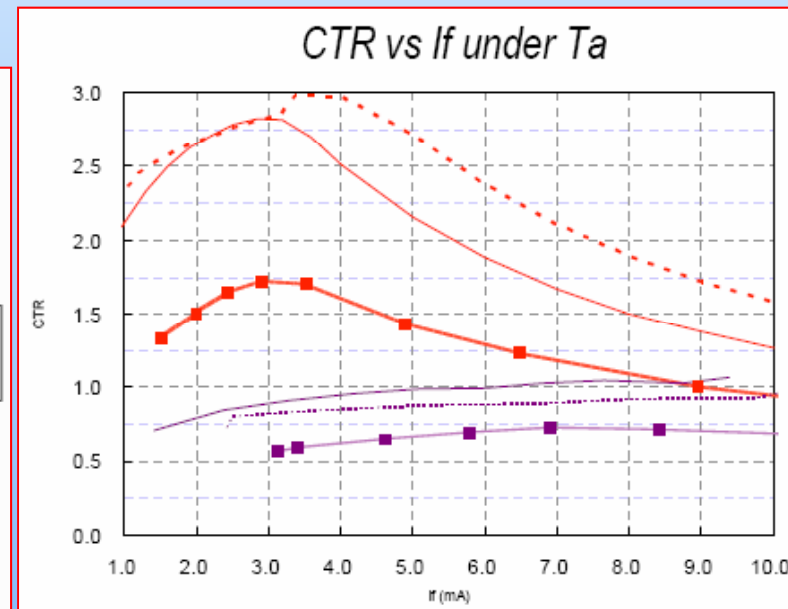
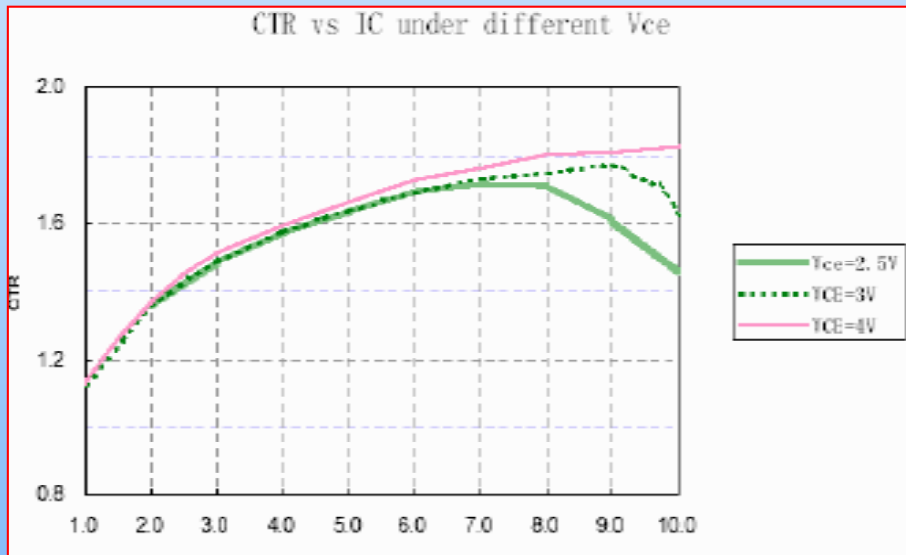
规格书中的CTR随 I_f 的变化曲线仅仅只能用来参考，是基于一定条件下测得的。实际中在不同的CTR条件上曲线呈现不同的趋势。



◆ 光耦CTR的变化对设计的影响

以Vishay的TCMT1103为例，

- 1) Rated 150% opto ($I_f=10\text{mA}$), $\text{CTR}=250\%$ @ $i_f=4\text{mA}$;
CTR ranges from 160~300% @ $i_f=4\text{mA}$; 100C will degrade CTR by 64% @ $i_f=4\text{mA}$; will degrade 75% @ $i_f=10\text{mA}$.
- 2) Rated 100% opto ($I_f=10\text{mA}$), $\text{CTR}=90\%$ @ $i_f=4\text{mA}$;
CTR ranges from 60~90% @ $i_f=4\text{mA}$; 100C will degrade CTR by 75% @ $i_f=4\text{mA}$



Red: rated CTR=150%; Purple: rated CTR=100%;
Solid: 25C; Dotted: 100C; Spaced: -40C

◆ 光耦CTR的变化对设计的影响

一般针对光耦的降额设计定义。

对CTR来说，最重要的是设计应当保证——当CTR因各种因素减小时，能够保证模块正常的工作。

Derated Parameters	Derating Factor
Peak Voltages	80%
Forward Current	70%
Junction Temperature	110°C
CTR	25% reduction
Isolation Voltage	80%

◆ 光耦CTR的变化对设计的影响

CTR 的计算—

$$I_F = (V_{out} - 0.7 - 0.7) / 43K$$

如果 $V_{out}=54V$, 则 $I_F = (54 - 0.7 - 0.7) / 43K = 1.223 \text{ mA}$

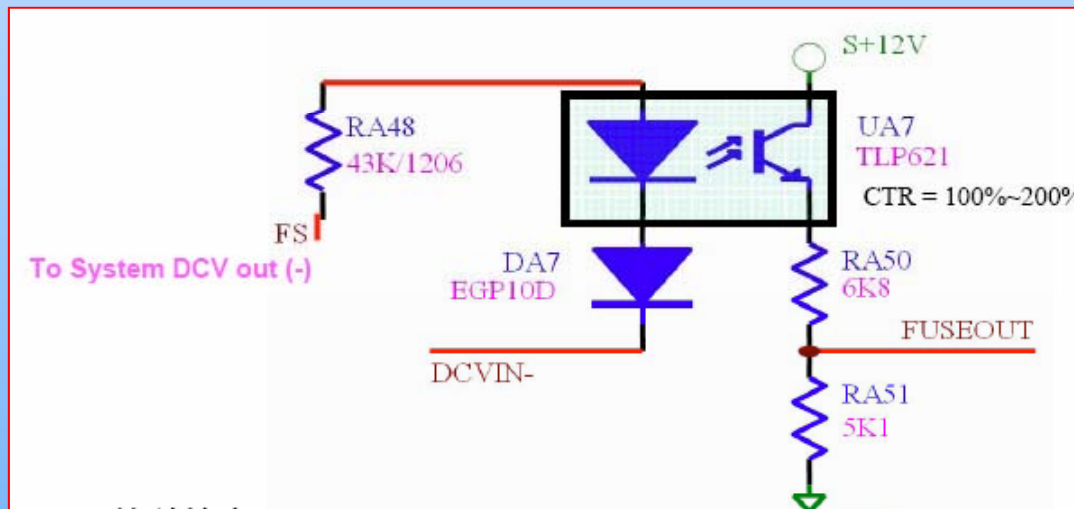
$$I_C = (12 - V_{ce}) / (6.8k + 5.1k)$$

光耦的工作区域为饱和区, 此时的 V_{CE} 约为 $0.2V$

$$I_C = (12 - 0.2) / 11.9K = 0.99 \text{ mA}$$

$$CTR = I_C / I_F = 0.99 / 1.223 = 0.809 = 80.9\%$$

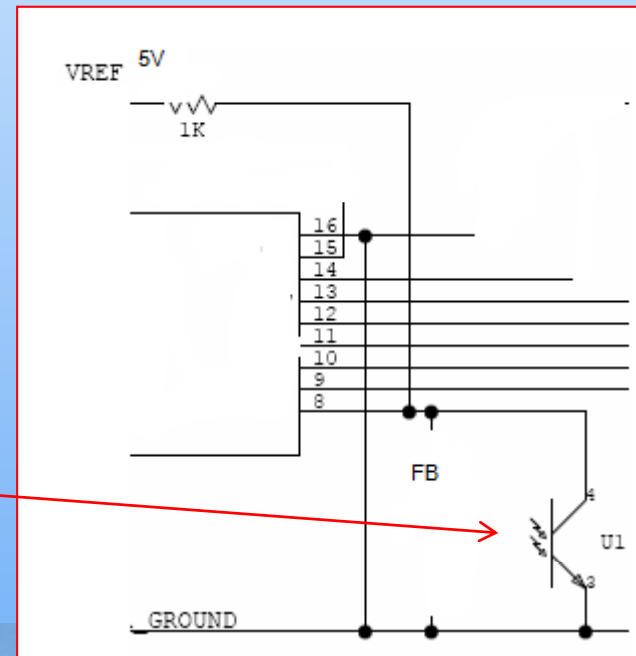
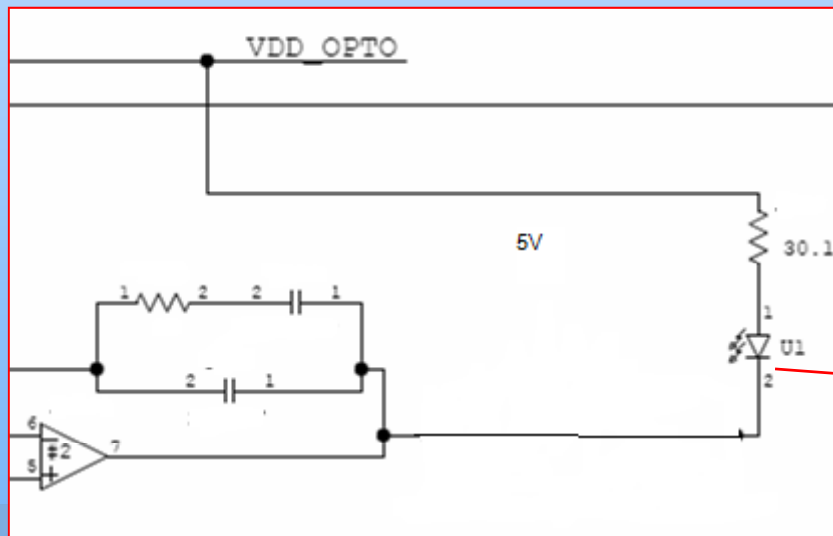
如果工程上选用150%~200% CTR, $150\% * 0.75 = 112.5\% > 80.9\%$;
即使光耦CTR低于下限的75%, 电路仍然能够正常工作。



◆ 光耦CTR的变化对设计的影响

不考虑原边及副边其它器件的tolerance时，假定FB电压为固定值，当CTR值减少很多时，会导致光耦原边LED上电流大幅增加，工作点发生变化，从而导致反馈电路不能正常工作。

因此，在设计时，在考虑其它器件tolerance及辅助电源值的同时，也要重要考虑光耦CTR因 I_F ， I_C ，温度等各种因素影响下的实际值，考虑CTR相关电路参数的确认，以保证光耦在各种状况下能工作上可接受的工作点上。



◆ 光耦的寿命计算

◆ 光耦的寿命计算

- 1) 光耦的寿命和LED电流 I_F 及工作环境温度有关;
- 2) 寿命是指CTR降到初始值的50%的时间.

◆ 光耦的寿命计算

为什么CTR会随着光耦工作时间变长而减小？

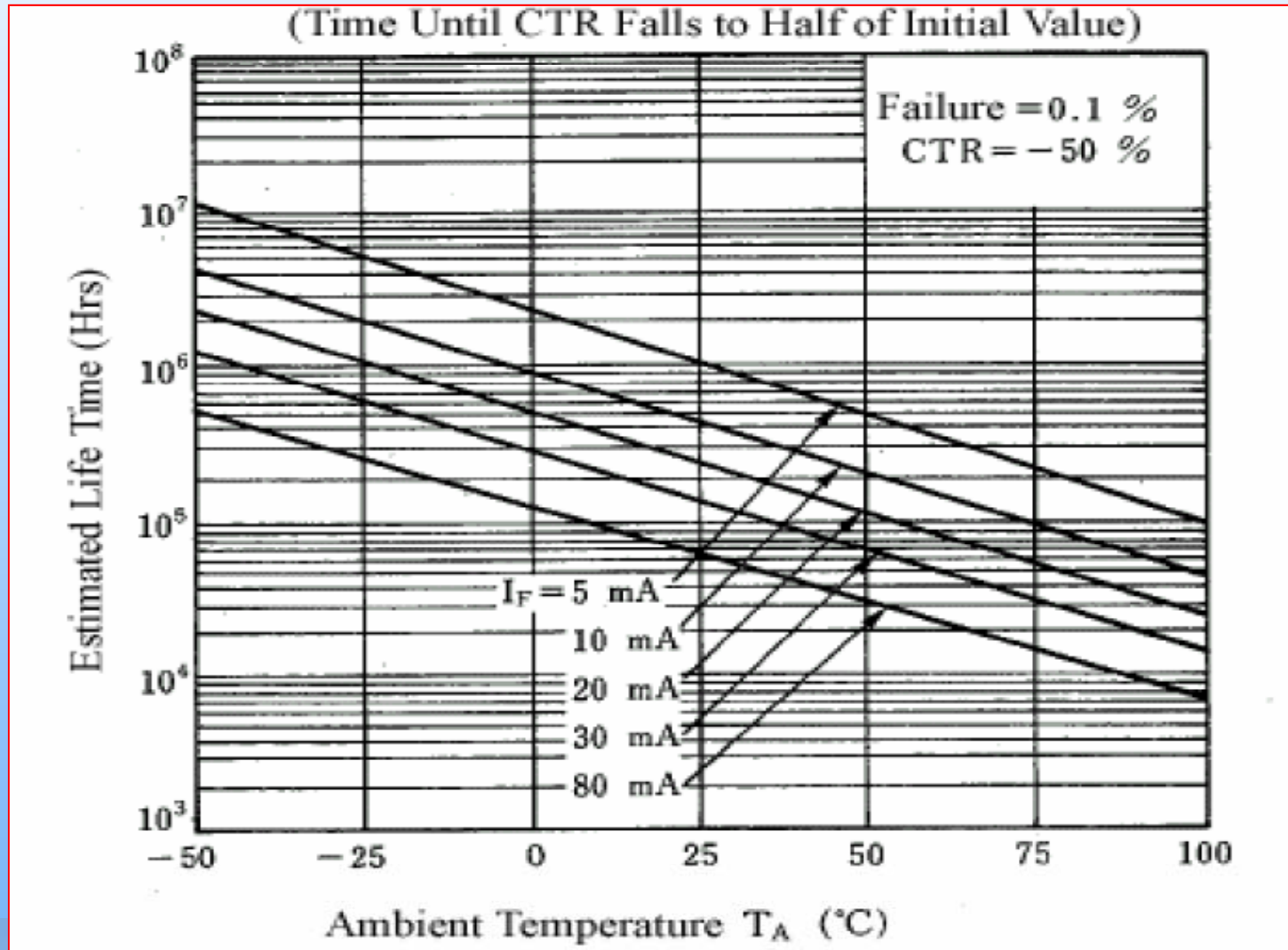
光耦的CTR主要和下列因素有关：

- LED (Light-emitting diode) 的发光效率；
- LED和photo-transistor之间的光耦合效率；
- 光电转换效率和photo-transistor的DC增益 (h_{fe})

CTR随工作时间的变化主要是由于LED的发光效率下降引起的。
一般来说，LED的输入电流(I_F)越大，环境温度越高，CTR下降的越快。

◆ 光耦的寿命计算

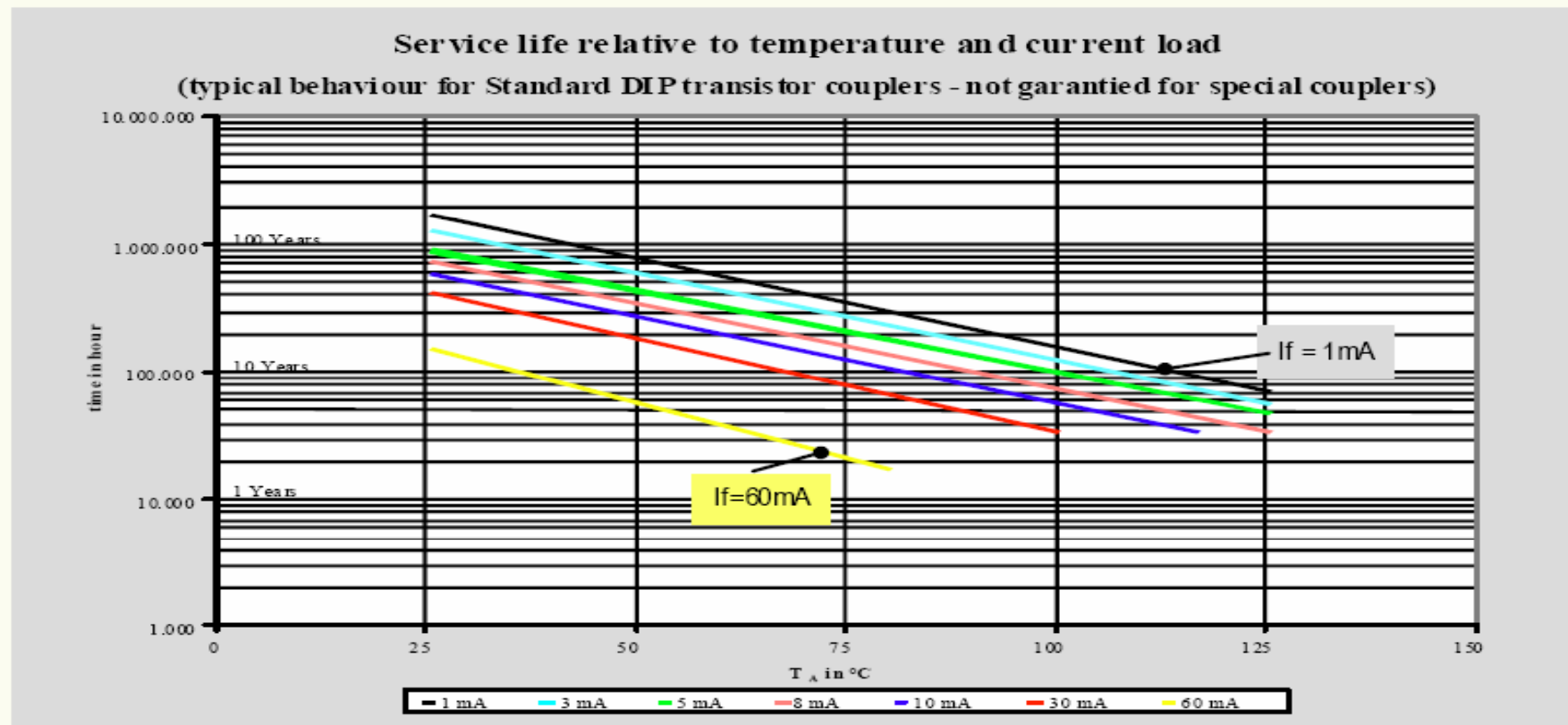
NEC产品的寿命降额曲线



◆ 光耦的寿命计算

Vishay的TCMT1103寿命降额曲线

Optocouplers and Solid State Relays Long-Term Stability of Coupling Factor



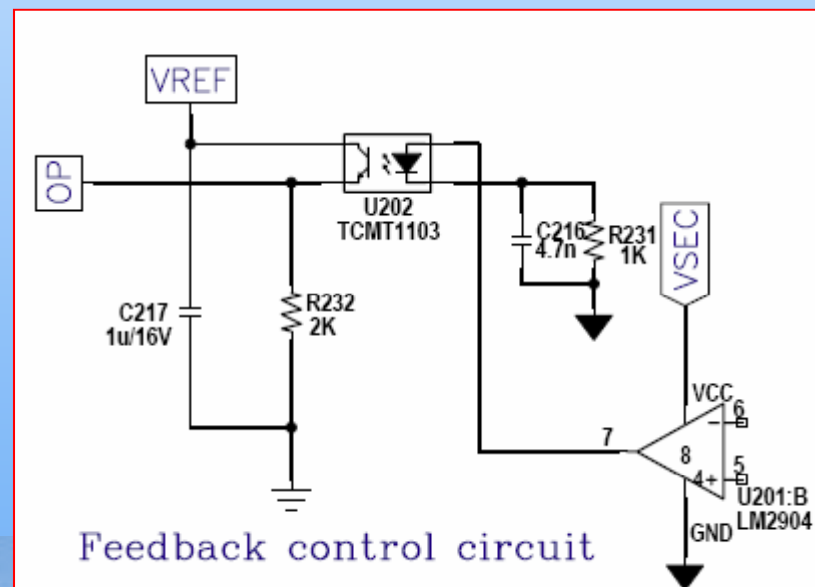
Average expected service life extrapolated from laboratory tests.
The end of the service life is defined as the time when CTR falls below 50% of the initial value.

Source: OS Q Nov 1998

◆ 光耦的寿命计算

TCMT1103寿命的计算

- 1) 因计算考虑的是CTR的衰减，所以实测时应选用规格最小值的光耦做测试；
- 2) 量测OP电压，得到集电极电流 I_c ；
- 3) 量测R231电压，得到LED电流 I_F ；
- 4) I_c / I_F 得到目前工作的CTR $_0$ ；
- 5) 量测LED压降；
- 6) 根据光耦供电电源 的下限值，和OP的rail压降，得到pin7的最高输出电压；
- 7) 由pin7最高输出电压得到最大 I_{Fmax} 电流；
- 8) I_c / I_{Fmax} 得到允许的最小CTR $_{min}$ ；
- 9) CTR $_{min}$ /CTR $_0$ 得到电路允许的derating比例；
- 10) 参考寿命衰减50%的数据得到工作寿命。



◆ 光耦的寿命计算

考虑到由于温度及其它因素导致的光耦CTR derating(75%或更多)，以及光耦老化后寿命末期CTR的50%的衰减，所以在设计中可以考虑到CTR最小值为额定CTR下限的 $0.75 \times 0.5 = 0.375$ ，此时应保证电路工作点不会出现问题。

另外，可通过LED电流工作点 I_F 推算光耦寿命是否达到要求，一般可考虑100C/10年，若寿命裕量较大，可以适当提高设计的CTR下限，比如到0.4—0.5. 若寿命较短，可能需通过减小 I_F 降低工作点。

◆ 光耦的小信号特征及其对环路的影响

◆ 光耦的小信号特征及其对环路的影响

为有效地检测LED发出的光子(photons),光耦的photo transistor具有较大的集电极到基极的基区,这样会有较好的检测效果,但同时也增大了集电极和基极之间的电容(C_{cb})。

大的结电容反过来会因为产生相位滞后而影响光耦的带宽,从而影响电源的稳定性。

◆ 光耦的小信号特征及其对环路的影响

双极型晶体管混和模型，其共射型结构包括了下列参数：

h_{ie} - input resistance with shorted output,

h_{oe} - output conductance with open input,

h_{fe} - forward amplification gain.

模型同时包括了基-集之间的结电容 C_{cb} 和2个受控的电流源。

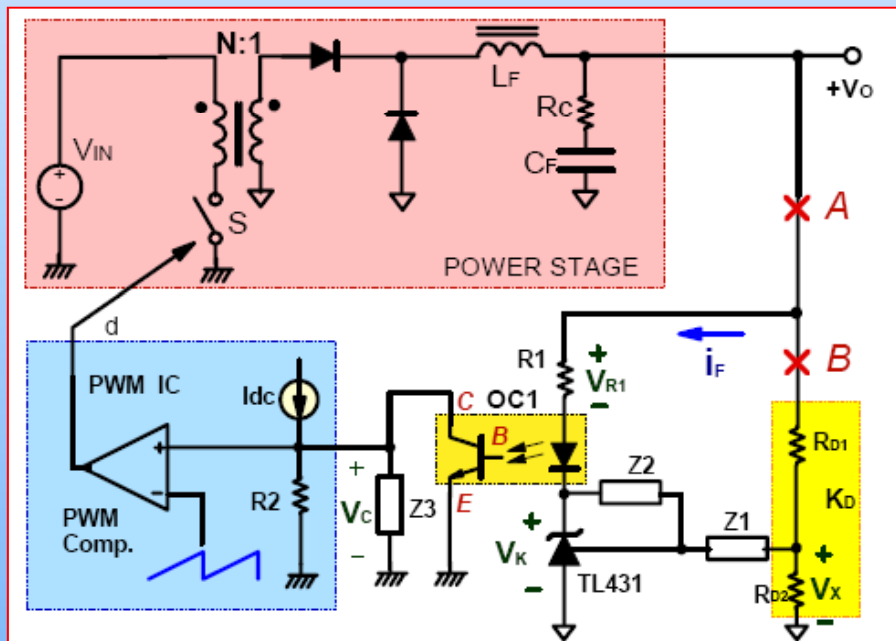


Fig. 1. Simplified circuit diagram of isolated power supply with optocoupler feedback.

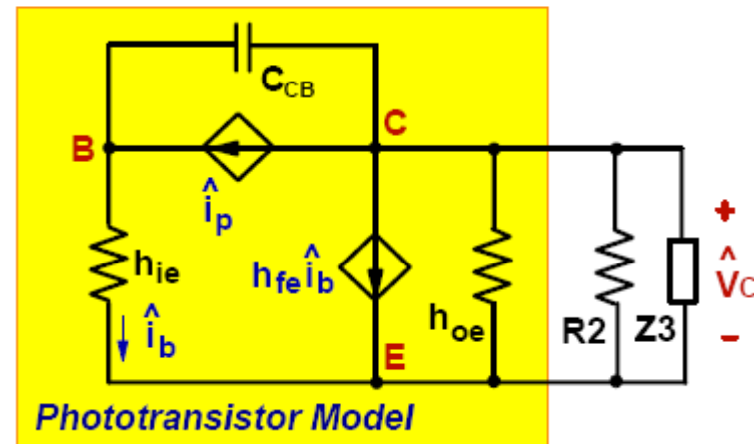


Fig. 8. Small-signal model of the optocoupler circuit.

◆ 光耦的小信号特征及其对环路的影响

极点频率 ω_p 的最大值被 C_{cb} 和 h_{fe} 所限制。

对一般的光耦来说，如果 $C_{cb}=15\text{pF}$, $h_{fe}=350$, R_c 设为 $1\text{--}2\text{Kohm}$ 的话，光耦会产生一个 $15\text{--}30\text{KHz}$ 的极点。

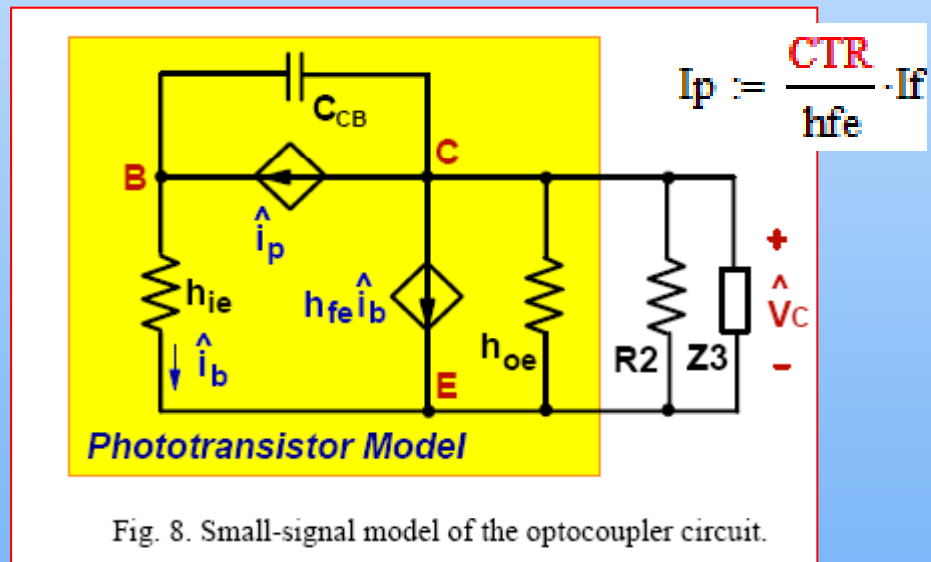
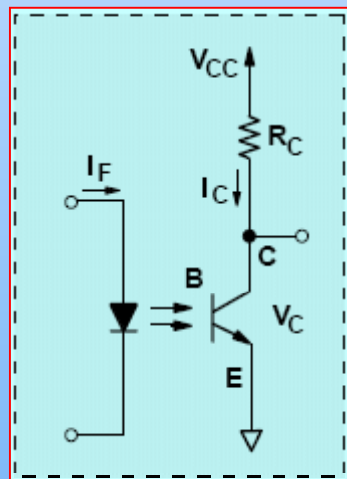
在环路设计中，如果设定的穿越频率小于5倍或以上光耦的极点频率，光耦极点不会产生较大的影响，否则的话会减少环路的相位裕量。

必要时可以通过加补偿电路增加1个零点来抵消此极点的影响。

$$\frac{V_c}{I_F} = \frac{-CTR \cdot R_c}{1 + s h_{fe} R_c C_{CB}} = \frac{-CTR \cdot R_c}{1 + \frac{s}{\omega_p}}$$

$$\omega_p = \frac{1}{h_{fe} R_c C_{CB}}$$

$$f_p = \frac{1}{2\pi \cdot h_{fe} R_c C_{CB}}$$



◆ 提高设计效率的建议—器件规格的整理和比对

Type	Vendor	Package	Height (mm) /Min/Typ/Max/	Safety Certification	CTR	Max Emitt Reverse Voltage (V)	Max Emitter Tj (C)	Max Dector Vceo (V)	Max Dector Veco (V)	Max Dector Tj (C)	Max Isolated Voltage RMS (KV)	Operating ambient temp range (C)	Storage temp range (C)	Coupling cap (pF) /Min/Typ/Max/	CTR VS. Ta	CTR VS. IF	IC VS. IF	IC VS. VCE	Collector dark current VS. Ta	VF VS. IF	CTR life Curve
TCMT1103	VISHAY	MINIFLAT-4P	// /2.1/	UL1577/CSA1577	/1.0/ /2.0/ @VCE=5V,IF=10mA	6	125	70	7	125	3.75	(-)40 to 100	(-)40 to 100	// /0.3/ /@f=1MHz							
TLP281(GRL)	TOSHIBA	MFSMD-4PIN	// /2.1/	UL1577/BS EN 41003	/1.0/ /2.0/ @VCE=5V,IF=5mA	5	125	80	7	125	2.5 (1 min, R.H.<=60%)	(-)40 to 100	(-)40 to 125	// /0.8/ /@f=1MHz							
PC3HU72YIPOF	SHARP	MINIFLAT-4P	/1.8/ /2.0/	VDE/UL / CSA/BSI	/0.5/ /4.0/ @VCE=5V,IF=5mA	6	NA	80	7	NA	3.75 (1 min, 40% to 60% R.H.)	(-)40 to 110	(-)40 to 125	/ /0.6/1.0/ /@f=1MHz							NA
KPS28010H	COSMO	4 pin SOP	// /2.2/	UL1577/VDE/...	/1/ /2/ @VCE=5V,IF=5mA	6	125	80	6	125	3.75 (1 min, 60% R.H.)	(-)40 to 115	(-)55 to 150	// /0.4/ /@f=1MHz, V=0;							

◆ 提高设计效率的建议—Mathcad及其它软件的应用

利用Mathcad进行控制回路的设计—静态工作点及小信号设计

- 1) 功率极首先被确定;
- 2) 光耦的工作点及小信号分析
- 3) 补偿电路上零极点的设计

利用Mathcad进行功率极的设计—效率分析

利用Mathcad进行输入滤波电路，输出滤波电路的设计

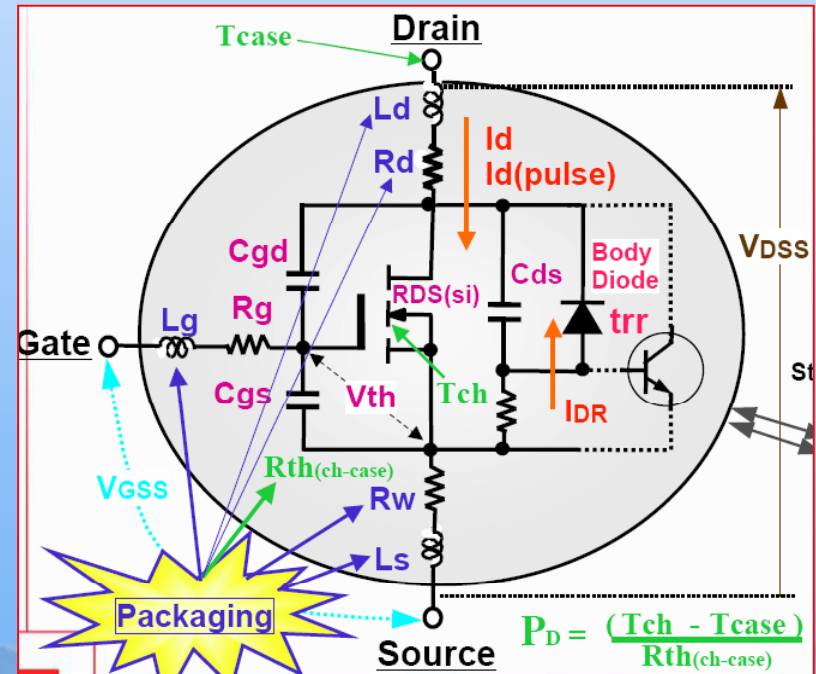
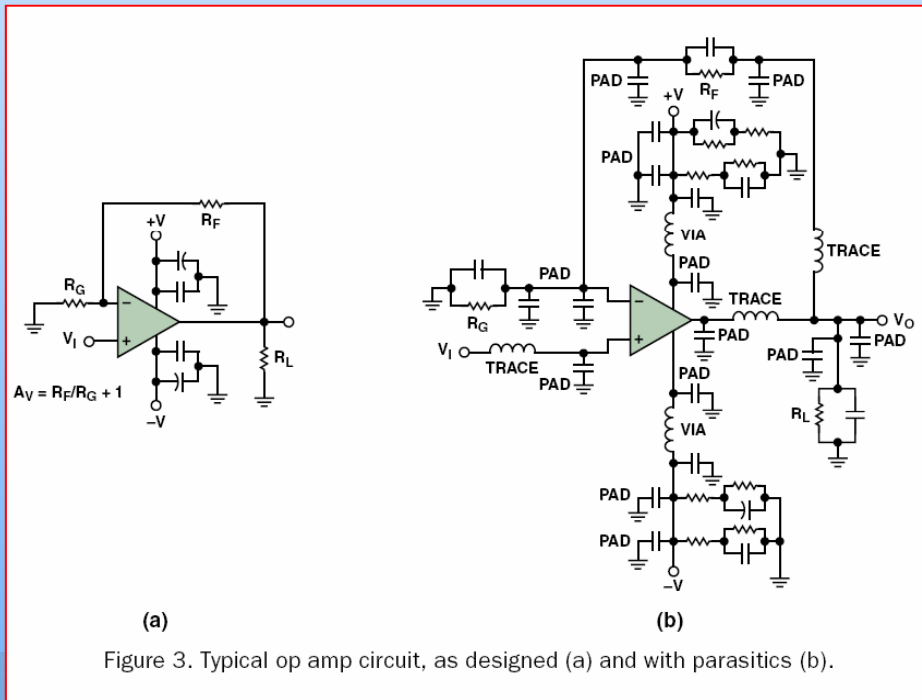
利用Mathcad进行Stress的基本计算及其它恶劣情况下MOS的应力计算，比如考虑到反向恢复，短路或其它

利用Mathcad及Spice进行驱动回路的计算和仿真

.....

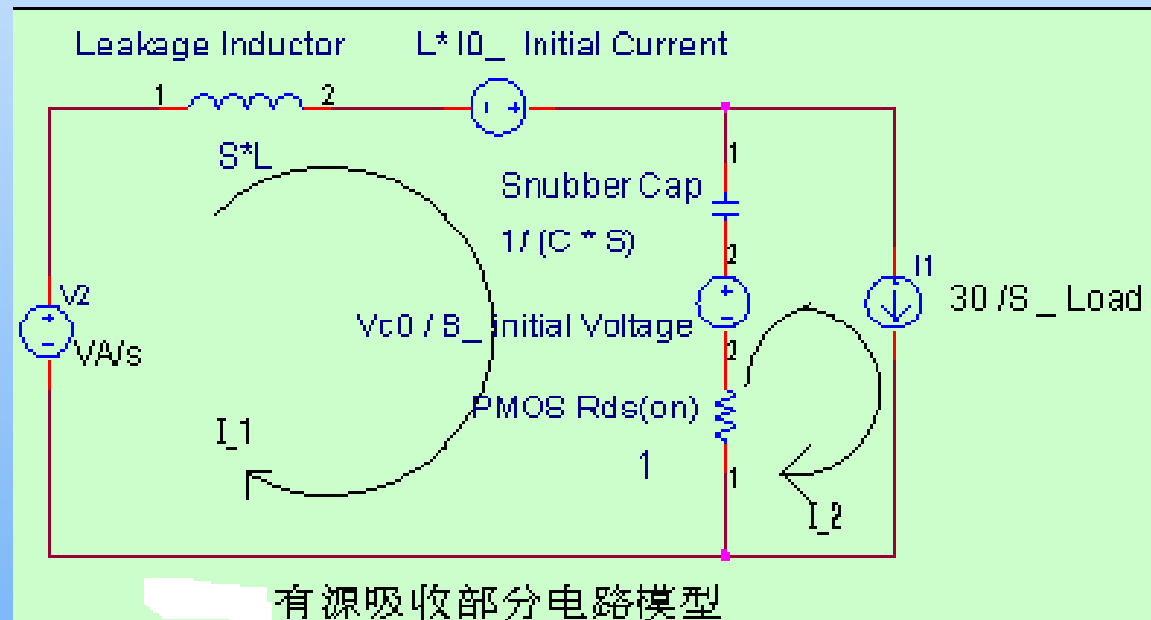
◆ 提高设计效率的建议— 牺牲精度，以提高效率

- ◆ 对器件模型寄生参数的取舍，如下图
- ◆ 对器件规格的分类
 - 1) 不用考虑的
 - 2) 可以用Yes, No来进行判断的
 - 3) 随不同工作条件而线性或非线性变化的参数



◆ 提高设计效率的建议—将复杂的分解为简单的问题

- ◆ 对续流管应力在normal, OCP, 或者短路时的应力分析
- ◆ 建立简单的模型并利用Mathcad进行计算—2阶的LRC电路, Laplace变换及反变换
- ◆ 寄生参数及电流, 电压初始值可通过计算或测试得到。
- ◆ 虽然不能很准确地计算出MOS的应力, 但可以看出变更参数对应力的影响
- ◆ 实际测试与分析结果进行比对→更新模型→尽量使两者一致→应用于所有类似的电路



Thanks

Mail Address: woyangsizhong@sina.com