

高速 PCB 的地线布线设计

The Ground Layout Design of High - Speed PCB

于治楼* 杜光芹

YU Zhi - lou DU Guang - qin

doi: 10. 3969/j issn 1672 - 9528. 2009. 02. 026

摘要 本文针对高速 PCB 板信号接地设计中存在接地噪声及电磁辐射等问题,提出了高速 PCB 接地模型,并从 PCB 设计中布线策略的分析和去耦电容的使用等几个方面讨论了解决高速 PCB 板的接地噪声和电磁辐射问题的方法。

关键词 高速电路板 电磁兼容 抗干扰 去耦电容

Abstract Because of the existence of the ground noise and the electromagnetic radiation in the high - speed PCB board design, this paper proposes a simple ground model in high - speed PCB board design, and discusses the solution to solve the ground noise and the electromagnetic radiation in the high - speed PCB board design from the aspects in analysis of wiring strategy and the use of capacitive coupling

Keywords High - Speed PCB EMC Resist noise Decoupling capacitors

1 引言

随着集成电路的集成度和制造工艺的不断提高,主处理器等集成电路的运行频率已由 MHz 逐步提升到 GHz,管脚封装数量和密度也快速增加,集成电路集成的数字 IP 核和模拟 IP 核也不断增多,从而带来了 PCB 板信号工作频率的提高、布线密度的增加、数字和模拟信号类型增多,对 PCB 板的设计技术提出了更高的要求,地线作为高速 PCB 重要的元素之一,对电子系统的稳定运行起着越来越关键的作用。

地线通常被定义为一个等位点,用来作为一个或更多系统的参考电平,为信号电流提供了一个低阻抗的路径,由于信号是通过电流来传播的,在电路中任何两点都存在一定的阻抗,从而造成两点之间存在电压差和电流。在直流状态下地线对电流呈现的阻抗很小,而在交流状态下地线对电流的阻抗会随着频率的提高而快速增大,往往远大于直流电阻,在实际电路中,造成电磁干扰^[1]的信号往往是脉冲信号,脉冲信号包含丰富的高频成分,因此会在地线上产生较大的电压。

数字电路的工作频率都比较高,因此地线阻抗对数字电路的影响是十分可观。如果将 10Hz 时的阻抗近似为直流电阻,当频率达到 10MHz 时,地线的阻抗是直流电阻的 1000 倍以上,因此当高频电流流过地线时,电压压降很大。通过增加地线直径可有效减小直流电阻,但很难有效减小交流阻抗。

2 高速 PCB 板接地方式

在实施接地方法时存在两类基本方法:单点接地和多点接地,在具体的电子系统 PCB 中又可能采用混合式的方法。针对某一个具体电子系统的 PCB,只要依据电流流量和返回路径,就可以同时采用几种不同的方法综合加以考虑,以实现最优化设计。

2.1 单点接地

单点接地连接是指在电子系统 PCB 的设计中,接地线路与单独一个参考点相连。这种严格的接地设置的目的是为了为了防止来自两个不同参考电平的子系统电流流经同样的返回路径,从而导致共阻抗耦合。

单点接地技术常见于音频电路等模拟电路及电源等低频电子系统中。虽然单点接地技术通常在低频采用,但有时也可应用于高频电路系统中。单点接地又分串联式单点接地和并联式单点接地,如图 1 和图 2 所示。

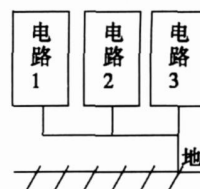


图 1 串联式单点接地

对于串联式单点接地方式,如果该电路的功率很大,会产生很大的电路回流,在有限阻抗上会产生一个电压降,造成电路和基准地之间的电压参考值的差异可能使系统不能如预期的那样工作。如存在多种不同功率等级的电路,不能采用串联式单点接地方式,因为大功率电路产生大的回地电流,将影响低功率器件和电路。如果说一定要采取这种接地方法,那么最敏感的电路必须直接设置在电源输入位置处,并且尽量远离低功率器件和电路。

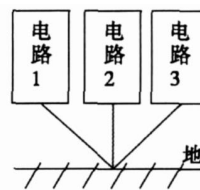


图 2 并联式单点接地

* 浪潮集团有限公司 济南 250100

并联式单点接地方法可解决此问题,然而并联式单点接地方法也有缺点,那就是因为每个电流返回路径可能有不同的阻抗而导致接地噪声电压的加剧。如果多个电路板或子系统组合使用,那么某一条回路或许会很长,会存在一个很大的阻抗,这就会损坏低阻抗接地连接的期望效果。

2.2 多点接地

当电子系统的工作频率高于 1MHz 时,以致工作波长与系统接地引线的长度可比拟时,地线就象一根终端短路的传输线,地线的电流、电压呈驻波分布,地线变成了辐射天线,而不能起到地线的作用。为了减少接地阻抗,避免辐射,地线的长度应小于 1/20 波长,因而单点接地方法是不合理的,通常采用多点接地技术。多点接地电路结构简单,接地线上可能出现的高频驻波现象显著减少,但多点接地可能会导致设备内部形成许多接地环路,从而降低对外界电磁场的抵御能力。多点接地如图 3 所示。

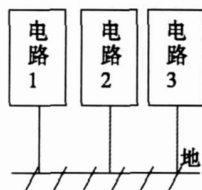


图 3 多点接地

2.3 混合接地

混和接地是单点接地和多点接地的复合。在 PCB 中存在高低频混合频率时,常使用这种接地方式。图 4 为电容耦合型混合接地电路,在低频时呈现单点接地结构,而在高频时呈现多点接地状态。这是因为电容将高频射频电流^[2]分流到地线。

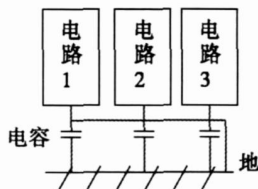


图 4 混合接地 - 容性耦合

图 5 为电感耦合型混合接地电路,在高频时通过接地电感将高频射频电流分流到地线。

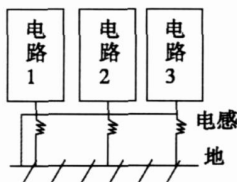


图 5 并联接地 - 感性耦合

3 地线的合理布局

在高速 PCB 板设计中接地是抑制干扰的重要方法。为防止各种电路在工作中产生互相干扰,根据电路的性质,地线设计时应注意以下问题。

3.1 数字地与模拟地分开

在设计由数字电路和模拟电路混合构成的 PCB 板时,要特别注意地线上的噪声干扰。对地线来说,整个 PCB 对外界只有一个结点,所以必须在 PCB 内部处理数字电路、模拟电路的共地问题,

而在板内部数字地和模拟地必须分开,它们之间互不相连,只是在 PCB 与外界接口处数字地和模拟地有一点短接。模拟地线、数字地线在接往公共地线时要通过高频铁氧体磁珠进行隔离。

逻辑地和模拟地要分开布线,将它们各自地线分别与相应的电源地线相连。若 PCB 板上既有逻辑电路又有模拟电路,应使它们尽量分开。低频电路的地应尽量采用单点并联接地,实际布线有困难时可部分串联后再并联接地。高频电路宜采用多点串联接地,地线应短而粗,高频元件周围尽量用栅格形状大面积敷铜。

3.2 数字电路地线构成闭环路

随着频率的增高,地线阻抗变得越来越大,接地电位随着电流的变化而起伏不定,造成信号电平不稳。因此对数字电路的 PCB 可用宽的地导线组成一个回路,构成一个电网来使用,以尽量降低地线阻抗。对复杂的电路来说,最好的方法是设计成多层 PCB,采用一个信号层配一个地线层,这样能有效地解决高频电路的信号完整性^[3]问题。

3.3 多层 PCB 的地线层布局

在多层 PCB 中,尽量将地线层和电源层放置在相邻的层中,以便在整个板上产生一个大的 PCB 电容,速度最快的关键信号应当临近接地面的一边,非关键信号则布置靠近电源面。按照上述规则确定多层 PCB 的每层布局,以达到最小化接地阻抗,减少信号干扰及辐射,如表 1 所示。

表 1 多层 PCB 的地线布局

	1	2	3	4	5	6	7	8
4层 PCB	S1层	地层	电源	S2层				
	S1层	电源	地层	S2层				
6层 PCB	S1层	地层	S2层	电源	地层	S3层		
	S1层	地层	S2层	S3层	电源	S4层		
8层 PCB	S1层	地层	S2层	地层	电源	S3层	地层	S4层
	S1层	地层	S2层	电源	地层	S3层	电源	S4层
	S1层	地层	S2层	S3层	电源	S4层	地层	S5层

3.4 地线、电源线和信号线宽度设计

瞬变电流在电路导线上所产生的冲击干扰主要由地线的电感成分造成,因此应尽量减小地线的电感量。地线的电感量与其长度成正比,与其宽度成反比,因而短而宽的地线对抑制干扰是有利的,地线应比电源线宽,之间的关系:地线 > 电源线 > 信号线,若地线用很细的线路,则接地电位随电流的变化而变化,使抗噪性能降低,因此应将接地线加粗,使它能通过三倍于电路板上的允许电流。

设计 PCB 时,若电源线和地线的位置良好配合,可以降低电磁干扰的可能性。如果设计的电源线和地线配合不当,会设计出系统环路,并很可能会产生噪声,如图 6 所示。

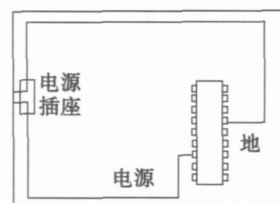


图 6 配合不当的电路板

在此电路板上,由于使用了不同的路线来布电源线和地线,

这种不恰当的配合造成了电路板上的电子器件和线路受到电磁干扰的可能性较大。图 7 中给出了另外一种布线^[4]方式,在此电路板上,到电路板上器件的电源线和地线彼此靠近,所以这种布线方式可以减少电路板上或电路板外的辐射噪声在环路上感应电压的可能性。

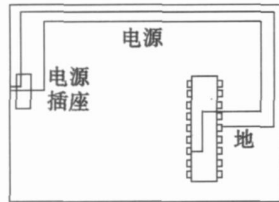


图 7 改进后的电路板

4 去耦电容的选取与放置

PCB 设计的常规做法之一是在电路板的各个关键部位配置适当的去耦电容^[4]。

去耦电容的一般配置原则是：

1) 电源输入端跨接 10 ~ 100uf 的电解电容。如有可能,接 100uf 以上的更好。

2) 电路板上每个集成电路的电源端都要对地并接一个 0.01μF ~ 0.1μF 高频电容,以减小集成电路对电源的影响,如遇电路板空隙不够,可每 4 ~ 8 个集成电路布置一个 1 ~ 10pF 的电容。

3) 对于抗干扰^[6]能力弱、关断时电流变化大的元件和存储元器件,应该在集成电路电源和地线之间接入去耦电容。

(上接第 76 页)方向和速度传感器。

4.2 控制接口及控制器

应用控制器和存储器、4 路模拟输入接口(其中 1 个为 SOS 报警按钮输入)、4 路模拟输出接口、串行接口(RS232, 9600BPS)。将 GPS 接收机送来的数据、控制按钮信息进行数据处理,将处理后的信息通过通讯设备发往监控中心,并将车载设备的当前状态、工作情况和车辆当前位置信息集中显示在显示面板上;同时接收监控中心发来的信息,并分发至各单元。

4.3 防盗器

车载设备通过输入/输出接口与防盗器相连,可将防盗报警信息传送至控制中心控制,也可将控制指令发送给防盗器,进而实现车辆的遥控,如交通管理中心接到车辆被盗或被劫持的报警后,即可遥控关断车辆的点火系统,使窃贼无法移动车辆。

4.4 通讯设备

集成于车载单元中的 GSM 标准手机主板、耳机、麦克风、拨号键盘或电话手柄、一个标准的 GSM 收发天线。将车载信息(如车辆状态信息、GPS 定位信息等)发往监控中心,并接收监控中心的指令发往车载接收设备。车载单元主要数据发射格式如下：

识别码	车辆号	回传数据
-----	-----	------

5 车货监控技术的研究意义

4) 电容的引线不要太长,特别是高频旁路电容不能带引线。

5 结束语

由于高速 PCB 的信号接地设计中存在接地噪声及电磁辐射的问题,本文提出了高速 PCB 的接地模型,并就在高速 PCB 的实际设计中提出了一些解决和注意的问题,并在实际设计中进行应用验证,先后设计了 10 多块 6 层至 14 层的高速 PCB,并通过电磁兼容、信号完整性以及可靠性应用测试。

参考文献：

- [1] 郭银景,吕文红,唐富华等.电磁兼容原理及应用教程.北京:清华大学出版社,2004: 1³/5.
- [2] 吴建辉,茅洁.射频电路 PCB 设计.电子工艺技术,2003,(1): 19³/21,26.
- [3] 陈伟,姚天任,黄秋元等.基于信号完整性理论的 PCB 仿真设计与分析研究.武汉理工大学学报,2005,(4): 273 - 276.
- [4] Bonnie C Baker PCB 布线设计[J].电子设计应用,2003,(11): 22³/24.
- [5] 张海龙.去耦电容在高速 PCB 中的应用.可靠性分析与研究,2004,(9): 51³/53,55.
- [6] 肖麟芬.印制电路板的抗干扰设计[J].电子产品可靠性与环境试验,2005,(2): 43 - 46.

综上所述,车货监控技术的总体目标是:建立企业统一的车辆 3G 监控调度平台,实现运输车辆管理科学化,调度网络化,经营信息化,保障企业运输业务能够持续、稳定、快速发展。具体目标是:建成总中心、分中心两级车辆 GPS 监控调度平台,满足行业分级管理需要;提高道路运输企业的竞争力和经济效益,提高现有车辆的运输能力、仓储场地的利用率及降低货运车辆油耗;对驾驶人员、车辆及货物的安全进行监控和保障;与其他系统互联互通,实现信息资源共享。

参考文献：

- [1] 陈雷,等.GPS/GPRS 车辆监控系统中移动终端的开发[J].现代通信技术,2004,(1): 38 - 40.
- [2] 陈檀,等.车辆监控调度系统的设计与实现[J].计算机应用与软件,2005,(12): 127 - 129.
- [3] 杨新征.公路货物运输动态跟踪系统研究[M].长安大学硕士学位论文,2003,6: 36 - 39.
- [4] 周健.基于 GPS/GIS/GSM 的公路隧道运营管理系统研究[J].中国公路学报,2004(3): 112 - 114.
- [5] 李英姿,等.智能交通系统中地理信息系统的研究[J].中国公路学报,2000,13(3): 87 - 92.

(收稿日期: 2009 - 02 - 19)