

# 切換式電源供應器的 EMI 濾波器設計方法

(發表於新電子科技雜誌第 187 期 2001 10 月號)

宋自恆<sup>1</sup> 林慶仁<sup>2</sup>

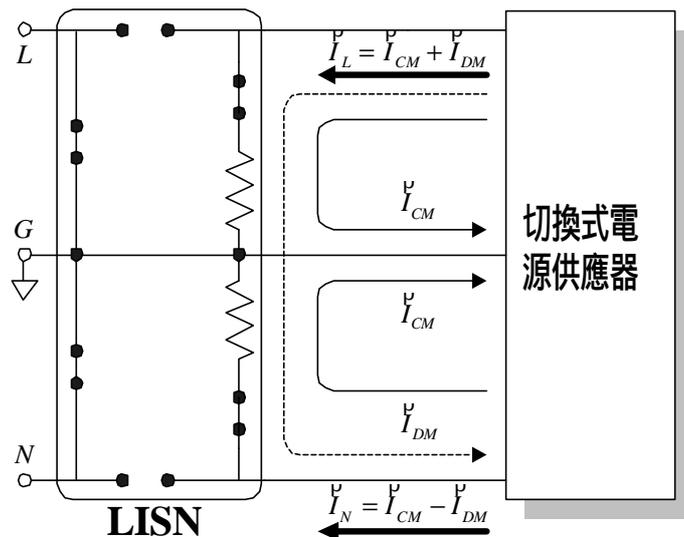
1. 品佳股份有限公司 研發工程師
2. 中央研究院地球科學研究所 技士

## 一、前言

傳導性 EMI 是經由電源導線來傳遞雜訊的，故連接在同一個電力系統的電氣裝置所產生的 EMI 會經由電源線而彼此相互干擾，為對於傳導性 EMI 作有效的管制，通常在電器和電源之間會加裝濾波器來加以防治，本文主要探討使用在切換式電源供應器的 EMI 濾波器的設計方法。

## 二、切換式電源供應器的雜訊組成及其來源

切換式電源供應器的雜訊包含有共模雜訊和差模雜訊兩個分量，此兩個雜訊分量分別是由共模雜訊電流和差模雜訊電流所造成的。圖一所示即為共模電流和差模電流的關係圖，其中 LISN 為電源傳輸阻抗穩定網路，是傳導性 EMI 量測的重要工具。在三線式的電力系統中，由電源所取得的電流依其流向可分為共模電流和差模雜訊電流。其中，共模雜訊電流  $I_{CM}$  指的是 Line、Neutral 兩線相對於接地線(Ground)之雜訊電流分量，而差模雜訊電流  $I_{DM}$  指的是直接流經 Line 和 Neutral 兩線之間而不流經過地線之雜訊電流分量。



圖一 共模電流和差模電流之關係圖

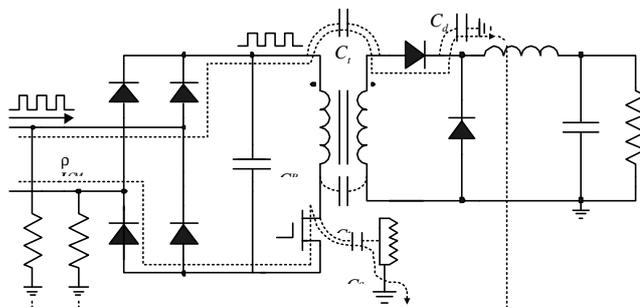
在 Line 上，共模雜訊電流和差模雜訊電流分量是以向量和的關係結合，而在 Neutral 上，共模雜訊電流和差模雜訊電流分量則是以向量差的關係結合，兩者的關係以數學式表示如下：

$$I_L = I_{CM} + I_{DM} \quad (1)$$

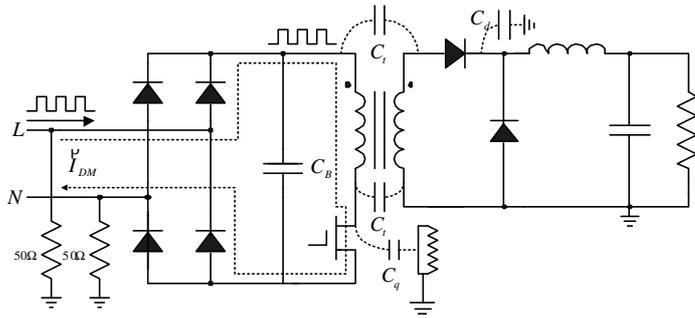
$$I_N = I_{CM} - I_{DM} \quad (2)$$

其中， $I_L$  為流經 Line 之總雜訊電流， $I_N$  為流經 Neutral 之總雜訊電流。

為了有效抑制雜訊，我們必須針對雜訊源的產生及其耦合路徑進行分析。共模雜訊主要是由電路上之 Power MOSFET( $C_q$ ) 快速二極體( $C_d$ )及高頻變壓器( $C_r$ )上之寄生電容和雜散電容所造成的，如圖二所示。而差模雜訊則由電源電路初級端的非連續電流及輸入端濾波大電容( $C_B$ )上的寄生電阻及電感所造成，如圖三所示。



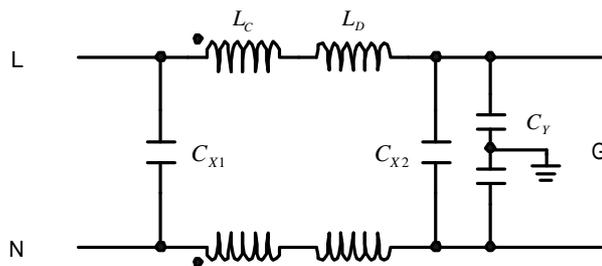
圖二 共模電流耦合路徑



圖三 差模電流耦合路徑

### 三、EMI 濾波器的基本架構

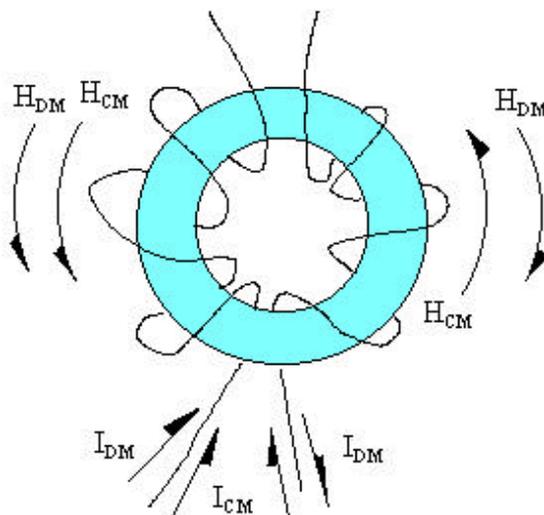
本文所使用的 EMI 濾波器的架構如圖四所示，其中的元件包含了共模電感 ( $L_C$ )、差模電感 ( $L_D$ )、X 電容 ( $C_{X1}$ 、 $C_{X2}$ )、Y 電容 ( $C_Y$ )，以下將對各元件作一一介紹：



圖四 EMI 濾波器的架構

#### 1 共模電感(CM inductor)：

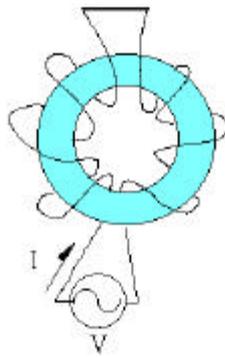
共模電感是將兩組線圈依圖五的繞線方式繞在一個鐵心上，這種鐵心一般是採用高 $\mu$ 值的 Ferrite core，由於 $\mu$ 值較高，故電感值較高，典型值是數 mH 到數



圖五 共模電感

十 mH 之間。圖五上的繞線方式會使差模電流相互抵消，故對差模而言不具有電感的效果，也不易使鐵心飽和。反之對共模電流而言，其所產生的磁通會加倍，所以具有電感的效果。一般而言，耦合電感均有漏電感，因此，繞組對差模電流所產生的磁通無法完全抵消，這對差模雜訊的衰減將會有所效用。另一方面對共模電流而言，因為磁通無法完全加倍，這將使得共模電感值降低。

共模電感的漏感量測方式如圖六所示，將兩繞組其中一端連接，由另一端量測電感值，此量測到的感值即是共模電感的漏感量，可表示成  $2(L_C - M)$ ，其中  $M$  表示兩繞組之間的互感。

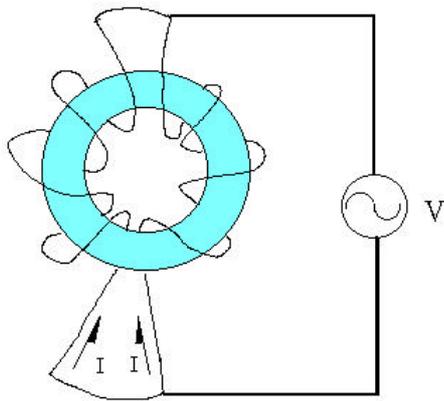


圖六 共模電感的漏感測量法

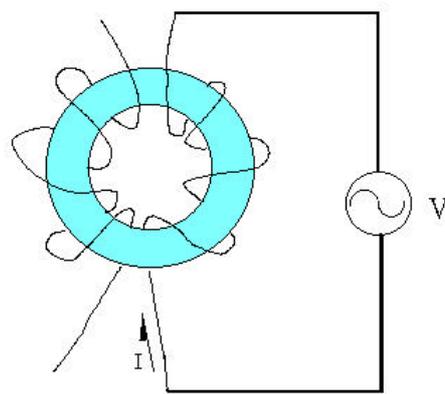
在濾波器中共模電感的兩個繞組是並聯的，以圖七為例，理想上，上下兩線圈所

產生的磁通量是圖八的兩倍，由於電感的定義是  $L = \frac{\Phi}{I}$ ，其中  $\Phi$  是磁通鏈 (Flux linkage)， $I$  是線圈電流，故上下兩線圈的各別感值是圖八的兩倍，不過兩者又是

並聯組態，並聯後的感值將和圖七相同，故等效的共模電感是  $L_C$  而不是  $L_C/2$ 。



圖七 測量共模電感的兩線圈



圖八 測量共模電感的一個線圈

## 2. 差模電感(DM inductor)：

差模電感必須流過交流電源電流，一般是採用 $\mu$ 值較低的鐵粉心(Iron powder core)，由於 $\mu$ 值較低所以感值較低，典型值是數十 $\mu\text{H}$  到數百 $\mu\text{H}$  之間。

## 3.X 電容：

X 電容是裝在 L、N 之間，一般是選用高容值的金屬皮膜電容，容值由  $0.1\mu\text{F}$  到  $1\mu\text{F}$ 。

## 4. Y 電容：

Y 電容是裝在 L-G、N-G 之間的電容，通常以成對、相等的容值對稱的出現在濾波器上，其大小必須要符合安規的限制。

# 四、EMI 濾波器之 CM、DM 等效電路推導及衰減度的評估

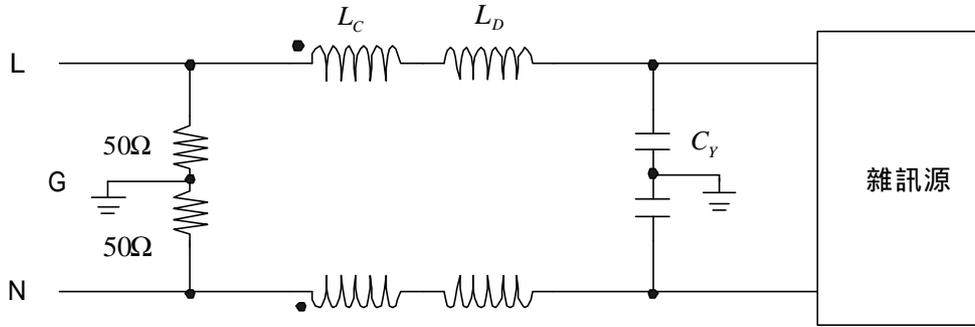
在本文推導等效電路的過程當中，我們把 CM 電感的漏電感部分，全部併入 DM 電感  $L_D$  當中。其 CM 和 DM 等效電路的繪製方法如下：

## 1. CM 的等效電路：

欲求圖四之 EMI 濾波器之 CM 等效模型，其步驟如下：

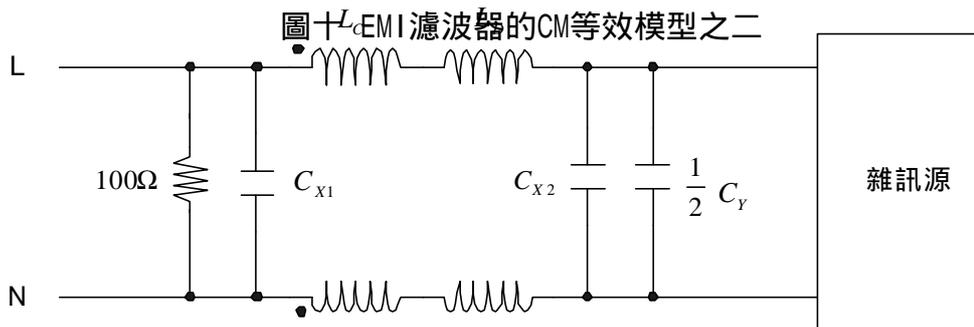
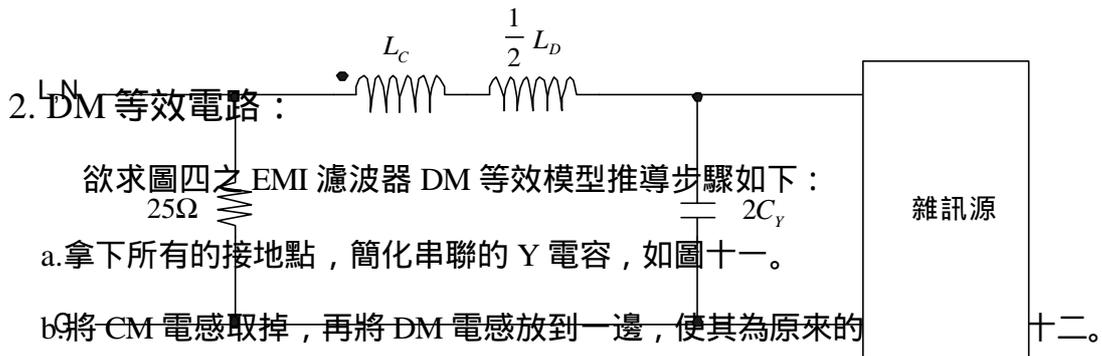
- a.將所有的 X 電容消去，如圖九所示。

b.以接地點為對稱點將電路對折，其等效 CM 電感量等於尚未對折電路之電感量，而 DM 電感由於並聯的關係，其等效電感量為原本的一半，而 Y 電容的等效電容並聯成尚未對折電路的兩倍，LISN 提供的二個 50Ω 負載並聯成

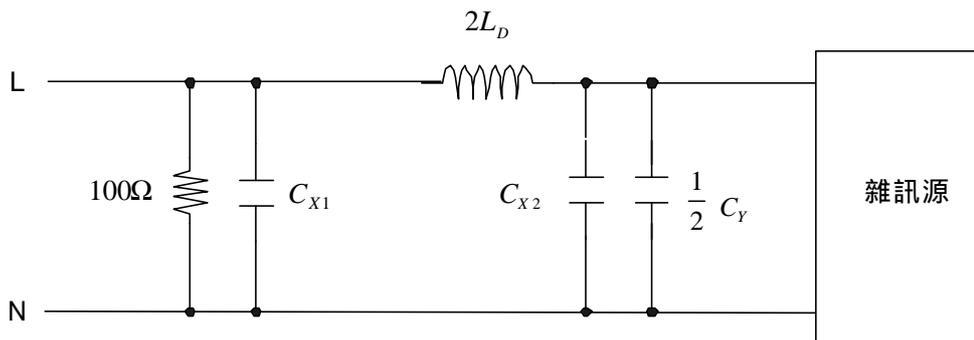


圖九 EMI 濾波器的CM等效模型之一

25Ω的等效負載，如圖十所示。



圖十一 EMI 濾波器的DM等效模型之一



圖十二 EMI 濾波器的DM等效模型之二

接著我們決定：

### 1. CM 部份的衰減度

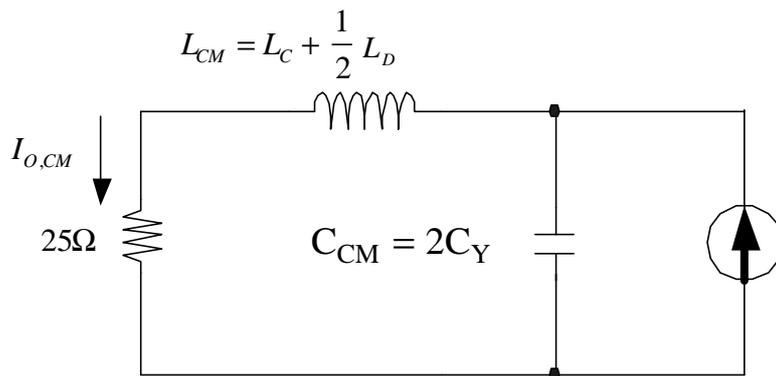
圖十中的 CM 雜訊若為切換式電源供應器，則可以將其等效成一個電流源，如圖十三所示。一般而言，我們習慣以電壓變數來觀察電路的特性，因此我們運用電路理論中的"互易定理"(Reciprocity theorem)將其轉換成如圖十四所示的電路。由圖十四很容易可以看出它是一個二階的 LC 濾波器，其衰減度是以 40dB/dec 的斜率增加的，如圖十五所示，其轉折頻率為：

$$f_{R,CM} = \frac{1}{2\pi\sqrt{(L_{CM})C_{CM}}} \quad (3)$$

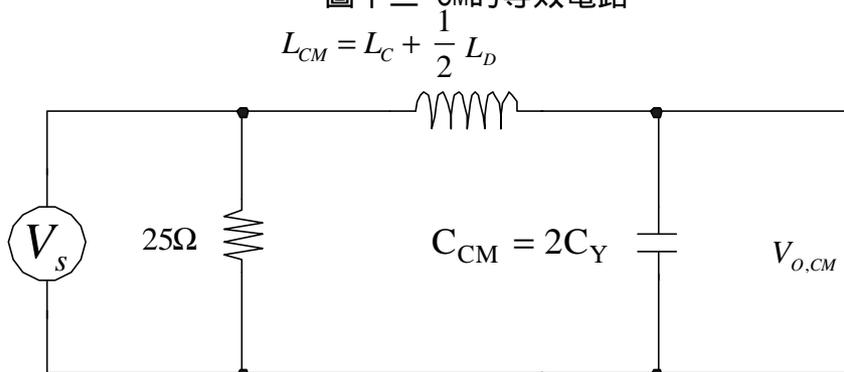
$$\text{其中 } L_{CM} = L_C + \frac{1}{2}L_D \approx L_C \quad (4)$$

$$C_{CM} = 2C_Y \quad (5)$$

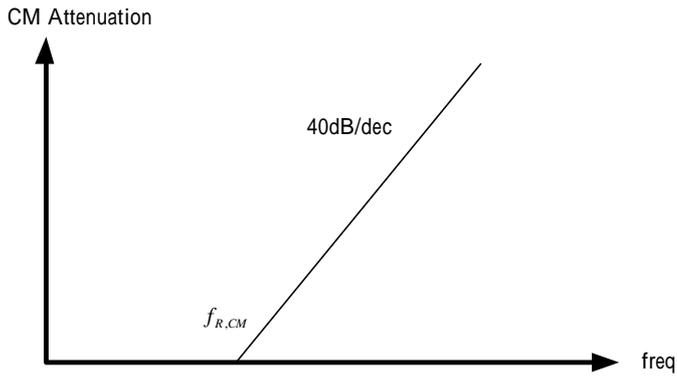
所以當雜訊分離器量到 CM 雜訊後，便可以決定元件值來計算衰減度以壓抑雜訊。



圖十三 CM的等效電路



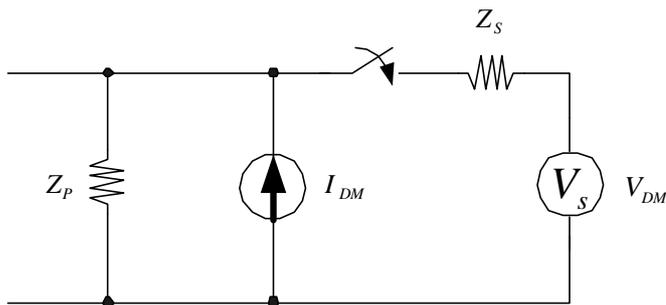
圖十四 互易定理後之CM等效電路



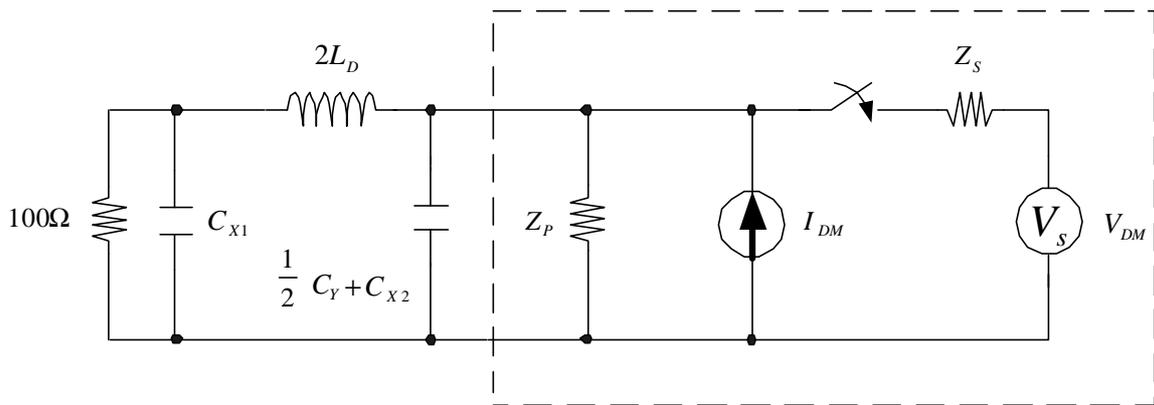
圖十五 CM部分的衰減度

## 2. DM 部份的衰減度

圖十三中的 DM 雜訊若為切換式電源供應器，則其等效模型將如圖十六所示。其中開關的切換頻率是二倍的市電頻率，所以圖十二可更詳細的表示成圖十七。



圖十六 切換式電源供應器DM雜訊等效模型



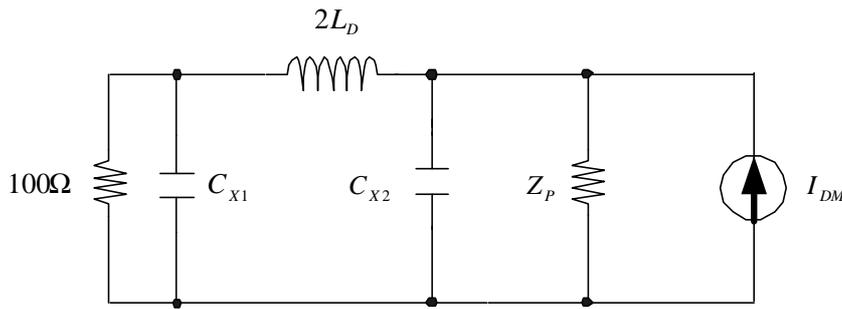
圖十七 切換式電源供應器裝設濾波器之DM雜訊等效模型

考慮圖十七之差模等效電路，依開關的狀態分成開關 ON 和 OFF 兩種型態進行討論：

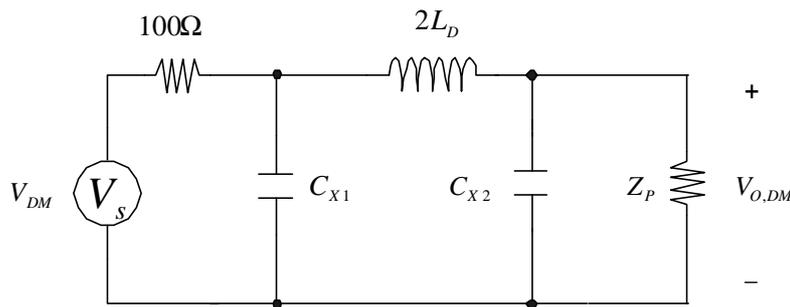
1.開關 OFF 時：圖十七可以化簡成圖十八之等效電路，我們可以運用電路理論中的"互易定理"將圖十八化簡成圖十九之等效電路，圖十八的電流衰減度等於圖十九中的反向電壓衰減度。由於  $\frac{1}{\omega C_{X2}}$  極小於  $Z_p$  ( $Z_p$  通常大於  $10k\Omega$ )，故  $Z_p$  可以

拿掉，其中  $100\Omega$  和  $C_{X1}$  對衰減雜訊也有作用，可是為了方便起見將它省略掉。

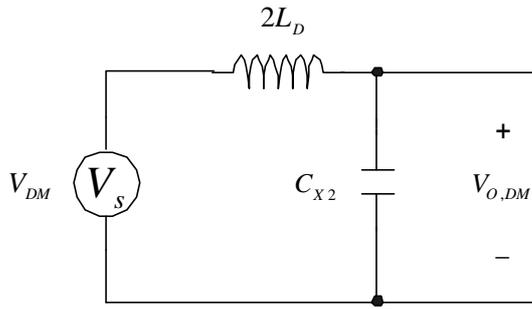
開關 OFF 時的 DM 等效電路如圖二十所示，由於此種作法是將原本衰減度  $60dB/dec$  的地方以  $40dB/dec$  來低估，所以設定的元件值會稍大，而其他方面並無影響。



圖十八 圖十七之簡化圖



圖十九 圖十八之簡化圖



圖二十 開關OFF時DM等效電路之簡化圖

2.開關 ON 時:圖十七可以化簡成圖二十一之等效電路,由於 $\frac{1}{\omega C_{X1}}$ 極小於 $100\Omega$ ,

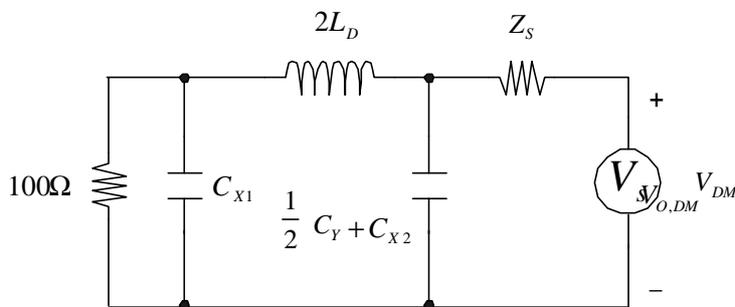
可將 $100\Omega$ 電阻省略而化簡成圖二十二之等效電路。由於 $Z_S$ 很小( $Z_S < 1\Omega$ ),故將它省略,而 $C_{X1}$ 對衰減雜訊也有作用,然而為了方便起見將它省略掉,如圖二十三所示。由圖 3-28 可知它是一個二階的 LC 低通濾波器,具有 $40\text{dB/dec}$ 的衰減能力,結果和圖二十相同,最後假設 $C_{X1} = C_{X2} = C_{DM}$ ,則不論開關為 ON 或 OFF 的狀態,其轉折頻率均為:

$$f_{R,DM} = \frac{1}{2\pi\sqrt{(L_{DM})C_{DM}}} \quad (6)$$

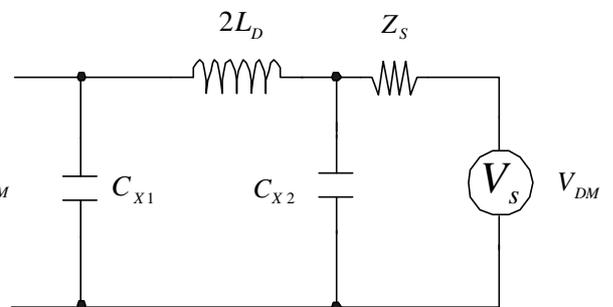
其中 $L_{DM} = 2L_D$  (7)

$$C_{DM} = C_{X1} = C_{X2} \quad (8)$$

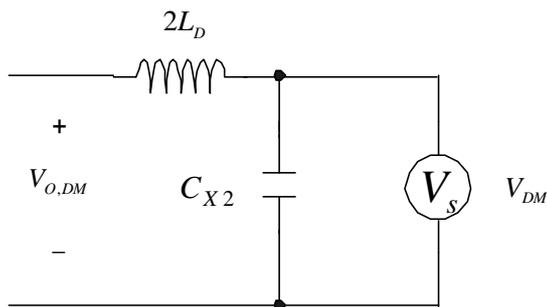
且具有 $40\text{dB/dec}$ 的衰減能力。



圖二十一 圖十七之簡化圖



圖二十二 圖二十一之簡化圖



圖二十三 開關ON時DM等效電路之簡化圖

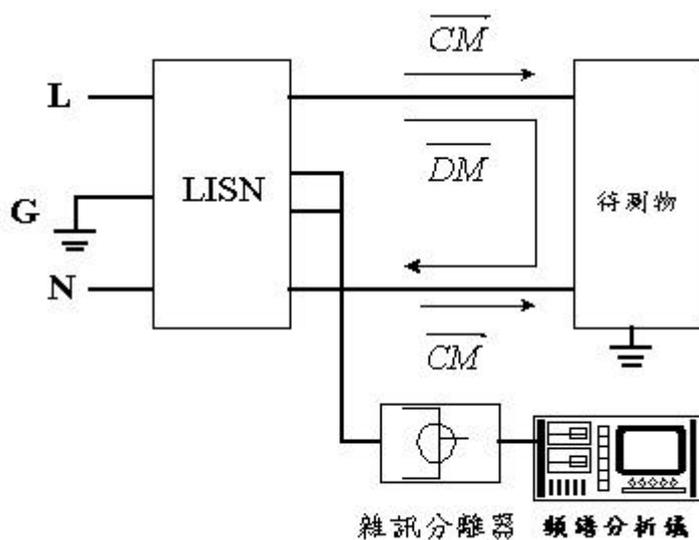
## 五、EMI 濾波器的設計步驟

EMI 濾波器之設計，首先必須獲得濾波器所需提供的雜訊衰減量，此可利用各種雜訊分離器分別量測出待測物在未加任何濾波器元件下之共模和差模原始雜訊。接著利用上述所得結果，計算出所需的濾波器元件值，然後將整個設計好的濾波器加在待測物電源輸入的最前端，並量測檢查此時的雜訊是否符合規範。

以下就濾波器設計之步驟一一詳細作介紹。

### 1. 量測原始共模和差模雜訊：

如圖二十四所示為傳導性 EMI 雜訊量測系統的架構，雜訊由電源傳輸阻抗穩定網路(LISN)取出以後，經過雜訊分離器(Noise separator)可得到想要的雜訊值，便可以頻譜分析儀 (Spectrum analyzer)來進行量測。



圖二十四 傳導性EMI雜訊量測系統架構

## 2. 計算衰減量

根據下列式子計算共模濾波器所需提供的雜訊衰減量 $(V_{ATT, CM})_{dB}$ 及差模濾波器所需提供的雜訊衰減量 $(V_{ATT, DM})_{dB}$ 。

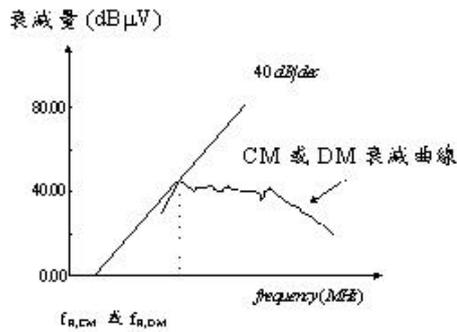
$$\begin{aligned}(V_{ATT, CM})_{dB} &= (V_{ACT, CM})_{dB} - (V_{Limits})_{dB} + 6dB \\ &= (V_{MEA, CM})_{dB} - (V_{Limits})_{dB} + 3dB\end{aligned}\quad (11)$$

$$\begin{aligned}(V_{ATT, DM})_{dB} &= (V_{ACT, DM})_{dB} - (V_{Limits})_{dB} + 6dB \\ &= (V_{MEA, DM})_{dB} - (V_{Limits})_{dB} + 3dB\end{aligned}\quad (12)$$

其中 $(V_{Limits})_{dB}$ 是指規範值，加上 6dB 的主要目的是考慮當共模雜訊和差模雜訊被衰減至規範標準時，有可能發生相位相同或相位相差 180° 而使得火線和中性線之總電壓雜訊大小超過規範的情況。為了避免這種情形發生，在計算衰減量時可先將標準設定於比規範限制小 6dB 之處，亦即使雜訊抑制之要求更為嚴格，以避免濾波後雜訊大小仍舊會超過規範限制。

## 3. 計算轉折頻率 (Corner frequency)

將從步驟 2 所得的共模和差模衰減量 $(V_{ATT, CM})_{dB}$ 與 $(V_{ATT, DM})_{dB}$ ，依其對應於頻率的關係分別畫在半對數紙上，橫軸單位為 Hz，縱軸單位為 dB $\mu$ V，如圖二十五所示。以共模雜訊為例，在對數圖中作一條斜率為+40dB/dec 之斜線，將此斜線由規範之最低頻率平行往右移動，使其與 CM 衰減曲線相切於一點，而且 CM 衰減曲線完全位於此斜線的下方。此時該斜線會與橫軸相交於一點，此交點所對應之頻率即為共模低通濾波器之轉折頻率  $f_{R, CM}$ 。同理可求得差模低通濾波器之轉折頻率  $f_{R, DM}$ 。



圖二十五 求得之轉折頻率

#### 4. 計算濾波器元件值

濾波器元件之電感、電容值愈大，則其對雜訊之衰減能力愈強，且可達到之轉折頻率愈低，對低頻雜訊之抑制效果愈佳，但相對地必須付出成本、體積增加的代價。由材料特性可知，當電感、電容之值愈大時，元件阻抗特性的自共振頻率愈低，可持續衰減雜訊之頻率範圍相對變窄，因此其值不可無限制增大。考慮電容值對體積的變化率較電感值來得小，而且市售之電容器都有固定之容值，較缺乏彈性，所以在決定共模和差模濾波器的元件值時，我們將優先考慮電容，在安規限制許可下，盡量選用較大的容值。本文所採用的 EMI 濾波器架構如圖四所示，其中 X 電容可濾除 DM 雜訊，而 Y 電容可濾除 CM 雜訊。

##### a. 共模濾波器元件(共模電感( $L_C$ )、Y 電容( $C_Y$ ))

由於 Y 電容是跨接於電力線的兩線和地線之間，基於漏電流的限制，Y 電容不能選用太大，以能合乎安規之最大值為主。選取  $C_Y$  之值後，利用步驟 3 所計算得到的共模轉折頻率  $f_{R,CM}$ ，可計算出所需共模電感之值如下：

$$L_C = \left( \frac{1}{2\pi f_{R,CM}} \right)^2 \frac{1}{2C_Y} \quad (14)$$

##### b. 差模濾波器元件 (差模電感( $L_D$ )、X 電容( $C_{X1}$ 、 $C_{X2}$ ))

$C_{X1}$  和  $C_{X2}$  採用相同的元件值  $C_{DM}$ ，而此值可由  $f_{c,DM}$  與  $L_D$  求得：

$$C_{X1} = C_{X2} = C_{DM} = \left( \frac{1}{2\pi f_{R,DM}} \right)^2 \frac{1}{2L_D} \quad (15)$$

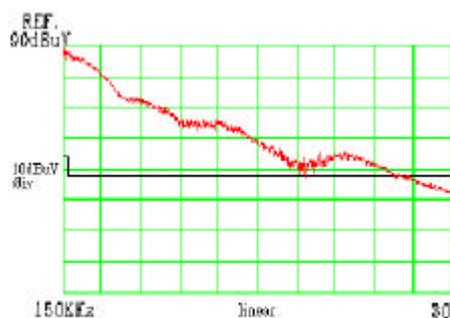
其中， $f_{R,DM}$  可由步驟 3 求得，但  $L_D$  和  $C_{DM}$  為未知數，因此對於元件值的決定，設計者有相當大的彈性空間可自行決定。若  $L_{DM}$  值取的愈大，則  $C_{DM}$  可取愈小之值，反之亦然。但濾波器元件值的選用必須考量濾波器對電路本身所造成的影響，例如穩定度和工作性能等因素。

## 六、實驗實例

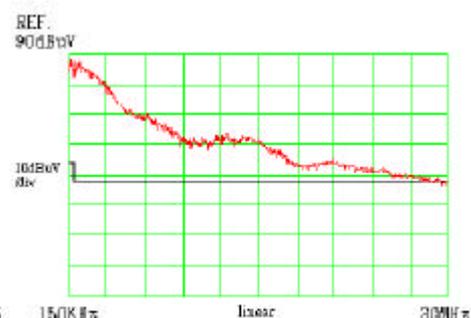
以一部市售 250W 半橋式電源供應器(規格如表 1)為例，設計一個 EMI 濾波器，使其符合 VDE Class B 的規範，圖二十六所示為利用差模拒斥網路 (Differential mode rejection network, DMRN) 作為雜訊分離器的雜訊量測系統所量測到未經濾波的 CM 雜訊頻譜，圖二十七為 DM 雜訊頻譜，依據前一節的方法，計算出  $C_x = 0.47 \mu F$ 、 $C_y = 3300 pF$ 、 $L_c = 3.38mH$ 、 $L_D = 18 \mu H$ ，利用這些元件值所設計的濾波器如圖二十八所示，而經過此濾波器後所量測到的 CM、DM 雜訊頻譜如圖二十九和圖三十所示，顯示本文所提的方法可以有效濾除傳導性 EMI 的雜訊干擾。

表 1 市售 250W 的半橋式電源供應器規格表

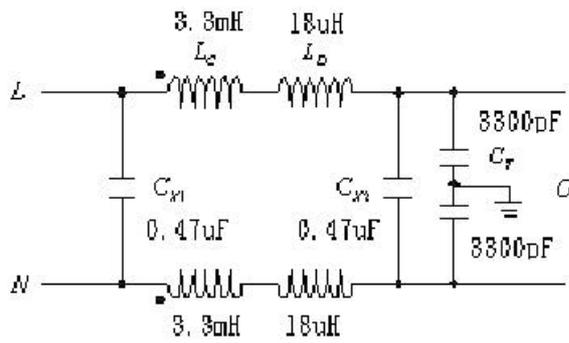
AC Input	115/230V~6/3.5A 60/50Hz			
DC Output	+5V	+12V	-5V	-12V
MAX	25A	9A	0.5A	0.5A
MIN	3A	0.3A	0A	0A



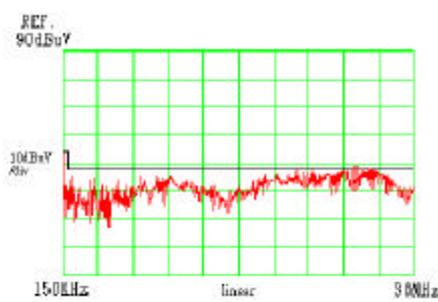
圖二十六 尚未濾波的CM雜訊頻譜



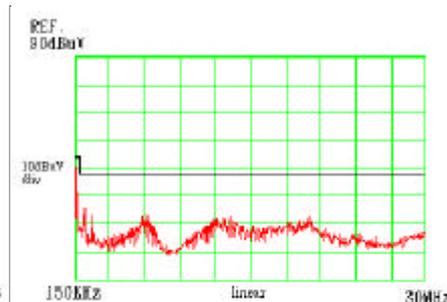
圖二十七 尚未濾波的DM雜訊頻譜



圖二十八 設計完成之EMI濾波器



圖二十九 濾波後的CM雜訊頻譜



圖三十 濾波後的DM雜訊頻譜

## 參考文獻

- [1] F. Lin and D.Y. Chen, "Reduction of Power Supply EMI Emission by Switching Frequency Modulation" Proceedings of IEEE PESC '93, pp.127-133
- [2] T. F. Wu, K. Siri and C. Q. Lee, "A System Method in Designing Line Filters for Switching Regulators," Proceedings of IEEE APEC '92, pp.127-133
- [3] F.Y. Shih, D.Y. Chen, Y.P. Wu, and Y.T. Chen, "A Procedure for Designing EMI Filter for AC Line Applications," IEEE Trans. Power Electronics, Vol. 11, No. 1, pp.170-181, Jan.1996.
- [4] C. R. Paul, and K. B. Jardin, "Diagnosing and Reduction of Conducted Noise Emissions," IEEE Trans. on EMC, Vol. EMC-30, No. 4, 1988, pp. 553-560.
- [5] L. Tihanyi, Electromagnetic Compatibility in Power Electronics, IEEE Inc. New York, U.S.A., 1995.

- [6] R. D. Middlebrook, "Input Filter Considerations in Design and Application of Switching Regulators," IEEE IAS Annual Meeting, 1976 Record, pp. 366-382.
- [7] F. S. Dos Reis, J. Sebastian, and J. Uceda, "Determination of EMI Emission in Power Factor Preregulators by Design," Proceedings of IEEE PESC '94, pp. 1117-1126.
- [8] T. Guo, D. Chen, F. C. Lee, "Separation of Common-Mode and Differential-Mode Conducted EMI Noise," Proceedings of High Frequency Power Conference, Apr. 1994, San Jose, California.
- [9] L. Schneider, "Noise Source Equivalent Circuit Model for off-line Converters and its Use in Input Filter Design," Proceedings of IEEE EMC Symposium, 1983, pp. 167-175.
- [10] F. R. Holmstrom, "The Model of Conductive Interference in Rapid Transit Signaling Systems," IEEE Trans. Ind. Appl. Vol. IA-22, No. 4, Jul/Aug, 1986, pp. 756-762.
- [11] Clayton R. Paul, "Introduction to Electromagnetic Compatibility", Wiley, 1992.
- [12] 林慶仁、宋自恆，傳導性 E M I 量測系統的架構及原理，新電子科技雜誌 2001 9 月號 第 186 期

澄清啟示：

本文中所提之 EMI 濾波器架構、等效電路推導、EMI 濾波器設計方法與與步驟，均引用自參考文獻[3]---F.Y. Shih, D.Y. Chen, Y.P. Wu, and Y.T. Chen, “A Procedure for Designing EMI Filter for AC Line Applications”, IEEE Trans. Power Electronics, Vol. 11, No. 1, pp.170-181, Jan. 1996. 該文作者為史富元先生（台達電子經理）、陳德玉教授（美國 VPI & SU 教授）、吳炎培教授（台大電機系教授）及陳一通教授（國立雲林科技大學教授）。所引用之部分為前述四位作者之研究成果，實非本人所獨創，由於交稿在即，措辭稍有疏忽，導致讀者誤會，特予澄清。

作者：宋自恆、林慶仁