

高压恒流源 LED 驱动器

日光灯驱动电源产品方案及设计指南

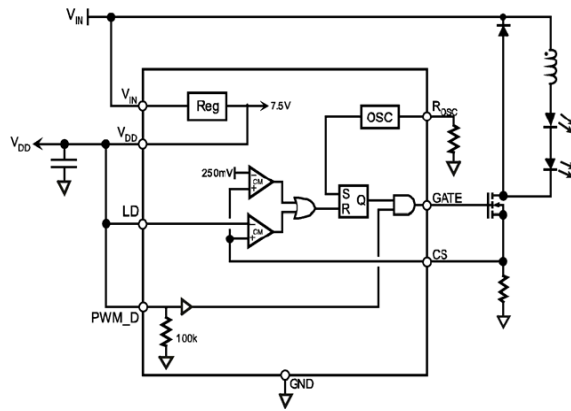
版本号	发布日期	版本信息	修改人	审核人
V0.8	2010.3.24	初始版本		
V0.8b	2010.4.26	1、添加详细测试数据； 2、添加电感选择指南设计指南； 3、修改无源 PFC 矫正电路，PFC 达到 0.94 左右；		
V0.9	2010.5	1、PCB 版图修改，以改善 EMC 性能和 MOSFET 热特性； 2、改变快恢复二极管型号，以解决极端情况下可能出现的稳定性问题； 3、增加快恢复二极管选择指南； 4、增加 PCB 设计指南		
V0.9a	2010.6.17	1、完善 PCB 设计指南 2、增加 CE 认证相关说明 3、增加 CNP10_LD CE 认证证书		

一 基本参数:

原理图						
PCB						
电气特性	项目	单位	最小	典型	最大	备注
	输出电压	V	66	76	96	220VAC 供电, 24 颗 LED 串联压降
输出电流	mA			230	220VAC 供电, 12 条并联支路总电流	
功率因数			0.94		220VAC 供电, 24 串 12 并, 288 颗	
效率 η			90%		220VAC 供电, 24 串 12 并, 288 颗	
恒流精度			<1%			
器件参数	F0	慢断保险丝: 250V/0.5A				
	VDR	压敏电阻: 7D471				
	T_CM	共模电感: 16*9*6, 预留				
	CX1, CX2	安规 X2 电容: 0.1uF 间距: 10MM				
	D_B	桥堆: DF04S /DB104S				
	R7	功率电阻: 10 Ω / 1W				
	C7	金属薄膜电容: 0.015UF/630V				
	C0 C1	电解电容: 22UF/250V ϕ 10*20 , 105 $^{\circ}$ C				
	C6	瓷片电容: 1UF/16V 1206				
	C8	电解电容: 10UF/400V ϕ 8*12				
	C2	瓷片电容: 10nF 1206				
	C5	预留				
	D0 D1 D2	M7 SMA/D0-214AC				
	D3	BYV26C D0-41				
	R8	300K Ω 1/4W 1206				
	R1	预留				
	R2	0 Ω 1/4W 1206 可考虑配合 C5 做滤波				
	R5	3K Ω 1/4W 1206				
	R6	0 Ω 1/4W 1206				
	R0 R3 R4	2.7 Ω 1/2W 1206				
Q1	4N60/2N60,					
L0, L1	3.63mH/500mA +3.63mH/500mA ϕ 10*16 工字电感 串联使用					
L2	3.5mH/100mA ϕ 6*8 工字电感					
U0	CNP10 LED 高压工艺驱动器					
PCB	250mm*16.5mm*1.6mm (双层板)					

二 应用信息:

1. 电路工作原理

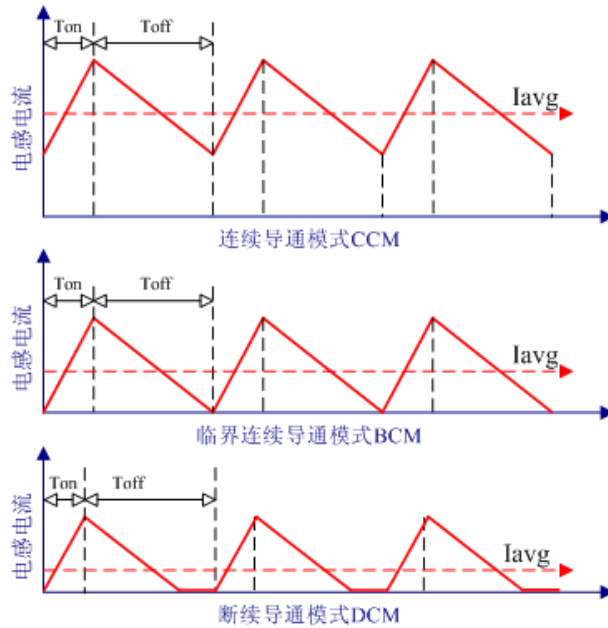


图一 PWM控制器基本应用框图

该电路采用了基于峰值电流检测的buck拓扑结构，Reg为高压转换模块，从电源取电将其转换成7.5V供应芯片内部其它模块工作。比较器反向输入端的250mV电压由芯片内部250mV基准提供，

图一为CNP10典型应用电路，本电路采用了基于峰值电流检测的buck电路结构，自身具有过流保护和过压保护，用户不用额外增加保护电路，在负载开路时开关管必须能承受1.5倍的电源电压。

如图二，根据电感电流是否连续可将电路分为三种工作模式：连续导通模式 CCM；零界连续导通模式 BCM；断续导通模式 DCM。在稳定状态下每个周期电流都回流到 0，则称为断续模式；若电流回到某一非零值，则称为连续导通模式。从图中我们还可以得到一些信息，连续模式下的电流波动相对平均电流较小，这也是我们常说的电流纹波率 r ，在 CCM 模式下 $r < 2$ 。对于 LED 这种需要恒流驱动的器件显然 CCM 模式比较适合，另外 CCM 模式还有一个优点：根据电感电压公式 $V = L \Delta i / \Delta t$ ，当开关管 Q 关断时，电感 L 端电压可近似为输出电压 V_o ，则对于可知的放电时间 T_{off} 有 $\Delta i = V \Delta t / L = V_o T_{off} / L$ ，电感或者负载平均电流 I_{avg} 为： $I_{MAX} - I_{avg} / 2 = 250mV / R_{sense} - V_o T_{off} / 2L$ 与输入电压无关，对于其它模式，显然不具有这个优点。



图二 电路3种工作模式

2. 器件参数选择

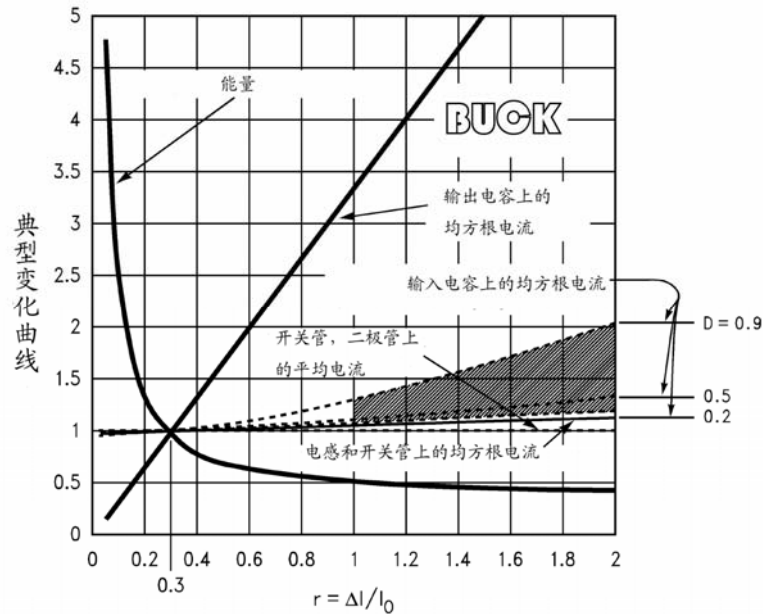
● 开关频率和 OSC 端 R1 的选择

在设计之初，首先应该选择的是适当开关频率，因为开关频率的大小不仅决定 MOS 管开关功耗，也可以说与效率有关，还与电感体积成反比，太大工作频率会使开关管发热严重，单位时间内开关转换的次数越多，能量损耗越大。MOSFET 的开关损耗会随着自身温度的上升而急剧增加，最终影响整个电路的效率。

一般对于 20W 左右的日光灯驱动设计，我们选择工作频率在 50KHZ 左右，虽然工作频率越低电感的体积会越大，但在后面我们可以调节纹波率 r 来减小电感的体积，对于此日光灯驱动的应用，为了考虑恒流精度，事实上在实践中会因为器件的一致性问题导致电路在固定工作频率时出现 LED 闪烁，在综合考虑各方面因素后选取电路工作在恒定关断时间模式，选取 $R1=300K\Omega$ ，在 75.5V 输出时的恒流精度基本能控制在 1%以内。（具体计算方法请参考《CNP10 器件选择_参数计算器》）

● 电感 L0 的选择

电感的计算方法有很多种，按不同的角度分，有从能量传递的角度，从电流纹波率的角度，从伏秒数的角度等等，怎样才能最终选择好合适的电感对于设计者来说需要考虑的因素很多。对于此应用，我们的步骤是先定工作频率，再在一定范围的纹波率下作选择，在 CCM 模式下计算出来的电感是足以能够担负传递能量的重任，这个可以用能量传递公式 $E = I_{MAX} \cdot I_{MAX} L$ 来计算。所以在此情况下，电感的取值大小主要决定于负载的纹波电流，也就是纹波率 r 的大小。在 CCM 模式下纹波率 $0 < r < 2$ ，一般经验是选择 $0.3 < r < 1$ 。纹波率 r 的大小会影响很多因素，由图三可看出图中所有参数都归一化为纹波率 $r=0.3$ ，较为理想的选择是 $r=0.4$ 。



图三 纹波率 r 变化曲线优化图

在设计之初我们先以效率为主要参数，所以前期我们会采用较大的纹波系数，考虑到负载合适（在此应用中选择 4.7UF/400V）的滤波电容最终能将负载纹波控制在 10%以内，当然，太大的纹波会导致输出电容发热严重，所以在选择纹波率 r 时一定要折中考虑这些因素。这些都是为产品的效率，量产时的成本和采购的方便性在作考虑。电感 L_0 的具体计算公式可参考《CNP10 器件选择_参数计算器》

考虑到 LED 的使用寿命，电流过强会引起 LED 光的衰减，电流过弱会影响 LED 的发光强度，在这里我们选取取 $I_0 = 230\text{mA}$ ，平均每支路电流为 19.2 mA ， $V_{O-MAX} = 81.6\text{V}$ ， $V_{AC} = 220\text{VAC}$ ，则可计算出电感 L_0 的值为 7.2mH ，可使用两个标准值 3.63mH 的电感串联。为了使电感在最大电流下不会饱和，一般取电感额定电流为负载峰值电流的 1.5 倍，即： $I_L = 500\text{mA}$ 。

● MOSFET 和二极管 D3 的选择

MOSFET 的峰值电压依赖于最大输入电压。采用 50%的裕量

$$V_{FET} = 1.5 \cdot (\sqrt{2} \cdot 265) = 562\text{V}$$

MOSFET 的电流最大有效值取决于最大占空比，考虑一定裕量取 $D=50\%$ ，则 MOSFET 额定电流 $I_{FET} = I_0 \cdot \sqrt{0.5} = 0.163\text{A}$ ，通常 MOSFET 的额定电流选取为上述电流的 3 倍，4N60,600V 足以满足要求，小于 300mA 的负载电流，为降低成本也可考虑 2N60，但在 PCB 设计是一定要考虑热管理。

二极管的额定峰值电压与 MOSFET 的相同也为 562V。

二极管的平均电流 $I_{DIODE} = I_0 \cdot 0.5 = 0.12\text{A}$ ，选取 600V,1A 的 BYV26C，恢复时间是 30Ns，

这样的选择是因为持续的反向恢复电流和 MOS 管 D 端电容会直接导致 MOS 管温升比较严重，最后导致整个电路工作异常。

● 检测电阻 R0 的选择

电流采样电阻 R0 的大小与该支路的峰值电流 I_{pk} 有关，其计算公式为：

$$R_0 = \frac{V_{TH}}{I_{pk}} = \frac{0.25}{I_{pk}}$$

其中 I_{pk} 为该支路的峰值电流，在此 $I_{pk} = 1.15I_O = 0.276A$ 。 $V_{TH} = 0.25V$ 是因为采芯片内部采用了 0.25V 的阈值电压，则可计算出 $R_0 = 0.9\Omega$ ，可使用三只 2.7Ω 1/2W 电阻并联实现。

另外，如图一 CNP10 LD 端可考虑从 VDD 端取电，接入一可调电阻使得 LD 输入电压在 0.25V 内可调，通过这种方法从某种程度上解决量产是电流一致性的问题。具体做法可用一只 500K 的固定电阻和一只 100K 的可调电阻串联实现。

采用并联方式时，尽量能保证并联各电阻阻值相同或相近，这样做的好处一是便于采购，二是并联均流，另外在设计 PCB 是尽量使三只电阻靠近并且同时靠近 CNP10 的 CS 端，以减小因为 PCB 布局不当而造成 CNP10 对峰值电流的检测误差。

● 输出电容 C2 的选择

C2 的选择取决于电路的工作模式，当电路工作于连续导通模式时是不需要输出电容进行滤波，但这种情况 LED 上的纹波电流会比较大，而且在较高输出电压时电感会发出嗡鸣声，在此应用中我们采用连续模式，为了降低最后输出给 LED 串的纹波，在此我们必须合适地选择输出电容（具体计算公式可参考《CNP10 器件选择_参数计算器》中关于输出电容的计算公式）选择电容时一定要注意电容耐压值，一般选择为输出电压的 2-3 倍，这里我们选择 4.7UF/400V。

● 填谷式功率因素校正

也就是输入侧 3D-2C-1R 电路，此电路中的 2C 为什么会选择 22UF 而不是其它的值？因为这两个电容同时也是作为输入电容引入的，由输入电容的涟波电压公式可计算得到（具体公式可参考《CNP10 器件选择_参数计算器》），太小的输入电容会导致输出 LED 收到工频干扰而出现闪烁，同时作为无源 PFC 校正，在 20W 输出功率下，能将整个电路的 $COS\phi$ 提高到 0.85—0.97。实测在 220V 输入时 CNP10_T8 驱动板能达到 93%，当然还有更甚者能达到 0.95。

● EMC/EMC 的考虑

在电路前端，CX1,CX2,TC_M 的引入可有效减少共模干扰。

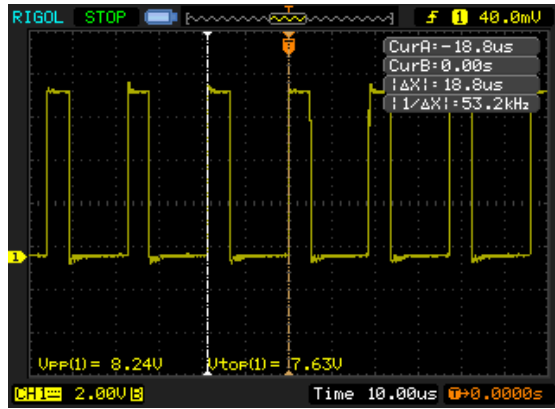
在电路输入侧，我们选择了 L2 和 C7 组成的 LC 低通滤波器，将电路中大于 20KHZ 的干扰阻挡在电网以外。

在 PCB 设计阶段，首先应该考虑的是 MOS 管布局，毫无疑问，整个电路的噪声源是 MOS 管，寄生参数将直接影响电路的性能。所以尽量使 MOS 管和主芯片隔开的做法是有效的。

3. 测试/测量关键信号

● GATE 端波形

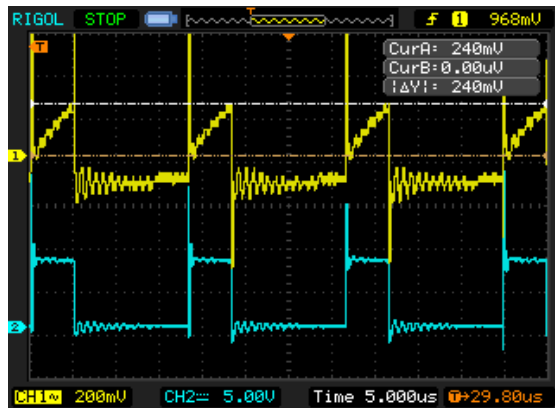
首先确认占空比是否异常（应该在较小范围内变化），如果变化过大建议查看 VDD 端电源波形是否稳定。



图四 实测 GATE 端波形图

● SENSE 端波形

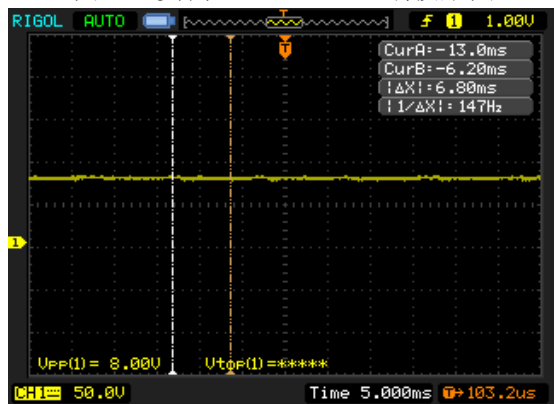
通过 SENSE 端波形可以看出电感是否工作在非饱和区域，图中 CH1 是 SENSE 端波形，CH2 是 GATE 端波形。如果电感工作在饱和区域，SENSE 端电压在到达尖峰前的斜率会发生较大的变化，这种情况下是比较危险的，所以在选择电感时饱和电流的裕量一定要够。



图五 实测 SENSE+GATE 端波形图

● LED 端电压波形

由图可以看出输出 LED 端电压比较平稳，如果电压出现较大幅度的跳动，请检查输入电容是否够大（可能是受到工频干扰）；第二检查输出电容是否够大。

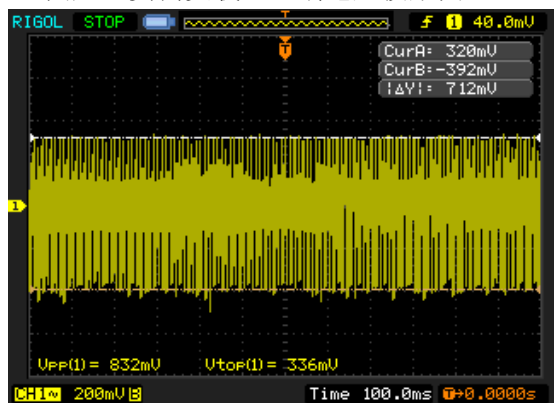


图六 实测负载 LED 端电压波形图

● LED 端电流波形

测量 LED 的纹波电流方法有两种：一就是用示波器专业电流探头直接测量。二是在 LED 任何一端串接一只电阻，然后测量电阻两端的纹波电压，由此计算出纹波电流。

图中是串入 10Ω/1W 电阻两端电压波形，设置探头耦合方式为交流耦合。计算出电流纹波为 ±15%。



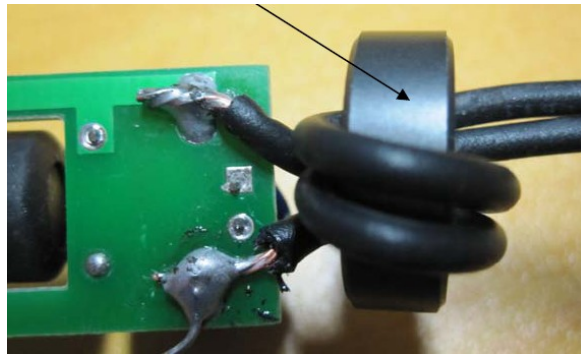
图七 实测串联电阻端电压波形图

4. PCB 设计注意事项

- 高压低压之间的走线间距要预留够，推荐距离 $>1\text{mm}$ ；
- 尽量使用铺地使芯片地与采样电阻地分开，防止大电流窜扰；
- 大电流信号走线最好在 1.5mm ；
- MOS 管与芯片的布局尽可能分开；
- MOS 管三个极走线尽可能短特别是漏端 D，因为此处的寄生参数将直接影响整个电路的性能；
- 合理对 MOS 管进行热管理，在 PCB 走线时充分考虑其散热迅速；
- 电源输入端电容节点处焊盘尽量不要用大面积铺铜，尽量让电流通过电容焊盘；

5. 关于CE 认证

- 可考虑在电源输入端串入磁环以减小辐射；



- 可考虑在电源输入端引入共模电感以减少传导噪声，电感值可选取在 $50\text{MH}-60\text{MH}$ ；



- 可考虑在开关管 G-D 间串入 $101/1\text{KV}$ 电容以减少开关噪声；
- 可考虑在整流桥负极与输出负极间串入 $222/275\text{VAC}$ Y2 电容；

6. CNP10_LD CE 认证证书



Shenzhen Toby Technology Co., Ltd.

10/F., A Block, Jiada R & D Bldg., No.5 Songpingshan Road,
Science & Technology Park, Nanshan District, Shenzhen, China

DECLARATION OF CONFORMITY

No.: TB10057714

Applicant : Wuhan Integrated Circuit Design Technology Co., Ltd.
Address : 5F, Bldg. A9, Software Park of Optics Valley, No.1 Guanshan
1st Road, Guanshan District, Wuhan, Hubei, China
Manufacturer : Wuhan Integrated Circuit Design Technology Co., Ltd.
Address : 5F, Bldg. A9, Software Park of Optics Valley, No.1 Guanshan
1st Road, Guanshan District, Wuhan, Hubei, China
Product : cnp10 LED Lighting Driver
Model : cnp10_LD

1. EMC Test Standards:

EN55015:2006+A1:2007;
EN61000-3-2:2006;
EN61000-3-3:2008;
EN61547:1995+A1:2000.

2. LVD Test Standards:

EN61347-1:2008;
EN61347-2-13:2006.

The EUT described above has been tested by us with the listed standards and found in compliance with the Council EMC Directive 2004/108/EC and LVD Directive 2006/95/EC, It is possible to use CE marking to demonstrate the compliance with the EMC and LVD Directives.

The certificate applies to the tested sample above mentioned only and shall not imply an assessment of the whole production. It is only valid in connection with the EMC test report number: TB-EMC107076 and the LVD test report number: TB-LVD107077.



* Justin Zhang
(Manager)
May 31, 2010

