

# 利用全型、小型及微型系列 DC-DC 转换器设计高功率阵列

引言 .....	1
PR 母线架构 .....	1
主/从模块配置 .....	1
跨接多块配电板的布线 .....	1
缓冲 .....	2
旁路 .....	2
5 kW, 1,000 A 阵列范例 .....	2
初始系统测试 .....	6
PR 信号保真度 .....	6
输入纹波 .....	7
电磁干扰 (EMI) .....	8
总结 .....	8

## 引言

Vicor 的全型、小型及微型 DC-DC 转换器的特点是可以轻易地并联起来，增大输出功率。其独特的并联介面，只需外加少量外部组件，便可以组成数千瓦功率的并联阵列。关于并联 12 个或以下模块的资料，请参阅应用笔记“转换器 PR 引脚并联操作，扩展功率组成冗余供电系统”。对于需要应用到多过 12 个模块的极高功率阵列，因 PR 通信母线的驱动能力达到极限而需要把 PR 信号缓冲放大。这笔记说明如何使用缓冲电路来增强母线的能力去驱动更多的转换器，以及给出一个范例如何快速地制作一个有数千瓦输出功率的系统样板。这使全型、小型及微型系列的优势能应用到数千瓦输出功率范围的系统。

## PR 母线架构

### 主 / 从模块配置

在设计大功率模块阵列时，其中一项首要决定，是要确定主模块的数目。越是多个可能的主模块虽会增加冗余，但会使到 PR 以及 +S / -S 排线的布线复杂化。最初，或会尝试把所有模块配置成为一个民主阵列，但是，这样的配置在阵列超过三个模块时就会变得累赘。对于大功率模块阵列配置的更好选择，是**确定最多三个模块作为主模块**，再加上额外的从模块来增加功率，这对大多数的应用都能提供到足够的冗余。

### 跨接多块配电板的布线

由于空间及散热要求，经常需要把阵列内的转换器分开放置在多个印刷电路板上。板与板之间的分隔，使转换器之间会因为增加的引线或布线而形成额外的阻抗。为了避免板与板之间相互连接的阻抗不至把控制信号扰乱，必须使用 Vicor 的 PR 隔离变压器 (Vicor 型号 29768) 来隔离 PR 母线。建议把所有的主模块都放置在同一块电路板上，这可使主模块之间的噪声及有关的延时的影响减至最少。这对于极大功率模块阵列会要面对高  $di / dt$  以及  $dv / dt$  的应用中尤为重要。如果在应用中，需要板与板之间冗余，或超过 12 个模块的冗余，必须实行双向缓冲，但这超出本笔记的主旨范围。

PR 信号在板与板之间的排接应要以相对有损耗但低电感的连接；双绞线可操作良好但同轴线并不适合。PR 母线之源出、负载以及电缆阻抗的不匹配会造成反射，而低损耗的同轴线不会对其衰减，结果导致 PR 脉冲变质。

## 缓冲

在大功率模块阵列中，或如果模块之间的距离超过几英寸时，并联信号可能需要高速缓冲。这是因为所有的模块当中除了主模块发信号外，其它模块都是在接收信号，每个受信者都是主模块的一个负载。该负载约为  $500\ \Omega$  电阻与  $30\ \text{pF}$  电容并联；见图 1。互相连接的长引线引发损耗以及母线上的寄生电抗能衰减及畸变同步脉冲信号。母线的带宽至少要  $60\ \text{MHz}$ 。

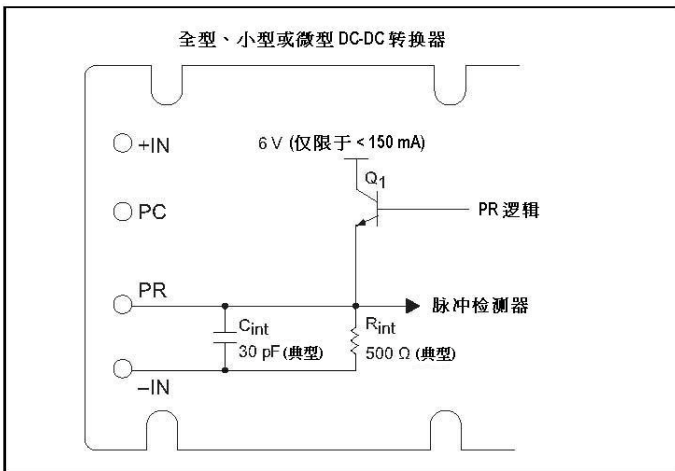


图1 — PR 引脚等效电路

图 2 和图 3 所显示的是一个简单和稳固的 PR 缓冲方法。系统分为一块主电路板和数块从电路板。主电路板含五个模块，其中两个模块被配置成民主阵列，而其中的一个模块相对于另外一个模块的输出电压被下调了 2%。这些模块驱动两个缓冲电路。第一个缓冲电路驱动在主电路板上三个从模块，而第二个缓冲电路驱动其它从电路板；每块从电路板都含五个模块，透过把这些模块的 SC 引脚与 -S 连接在一起而配置成从模块。在每一块这样的电路板上都有一个缓冲电路驱动每个从模块各自的 PR 隔离变压器。

缓冲电路是基本的发射极跟随器，使用通用的 NPN 晶体管。变压器 ( $T_1$ ) 的匝数比为 1:1。每个变压器或缓冲电路的返回路径必需以开尔文 (Kelvin) 接法接到适当转换器的负输入 (-IN) 端。一个  $8\ \text{V}$  的辅助电源为跟随器提供足够的电位裕量 (headroom)。这是一个低功率电平，可以使用线性稳压器从一个较高的电压取电。直接在每一个缓冲电路的高频旁路是必要的。

因 PR 信号的速度高而必需密切注意 PR 母线的信号保真度。在图 2 和图 3 所示，布线上应要预留位置给串联、并联阻尼电阻或铁氧体磁珠。这些元件或不需在所有的阵列都用上，这是取决于 PR 母线的布线几何的。主模块和从模块两者都应该在 PR 端加上反向极性保护二极管 ( $D_1$ )。

## 旁路

旁路组件的选择，对高功率阵列的稳定性和其对电磁干扰的表现有重要影响。每个转换器的共模旁路应如「设计指南和应用手册——全型、小型及微型系列」所说明的来处理。

差模旁路可以考虑分为两部份：低频旁路可保持低阻抗源和稳定转换器的电压环路，而高频旁路可减少有关开关作用引起的电磁干扰。低频旁路须根据设计指南来处理。阵列的输入阻抗是个体转换器之负输入阻抗除以阵列内的转换器数目。这对于极大的低输入电压阵列来说是一项挑战，因为这样的阵列必须保持非常低的阻抗。

## 5 kW, 1000 安培 阵列范例

以下的样板是把模块安装在评估板上，并如图 2 和图 3 所显示的把模块连接起来；它使用了 25 个型号为 V300B5C200B 的模块来并联操作。该阵列是  $300\ \text{V}$  输入， $5\ \text{V}\ 1000\ \text{A}$  输出，连接为一个  $5 \times 5$  的阵列。必需使用重规度的输出引线；以便有足够的载流量来安全运送高输出电流。为减低噪声引起的主模块替换控制出现的机会， $R_5$  设定输出电压作 2% 的下调。在并联阵列中使用微型系列转换器的话，务必要把每个主模块的输出电压调开至少 2% 的相隔。

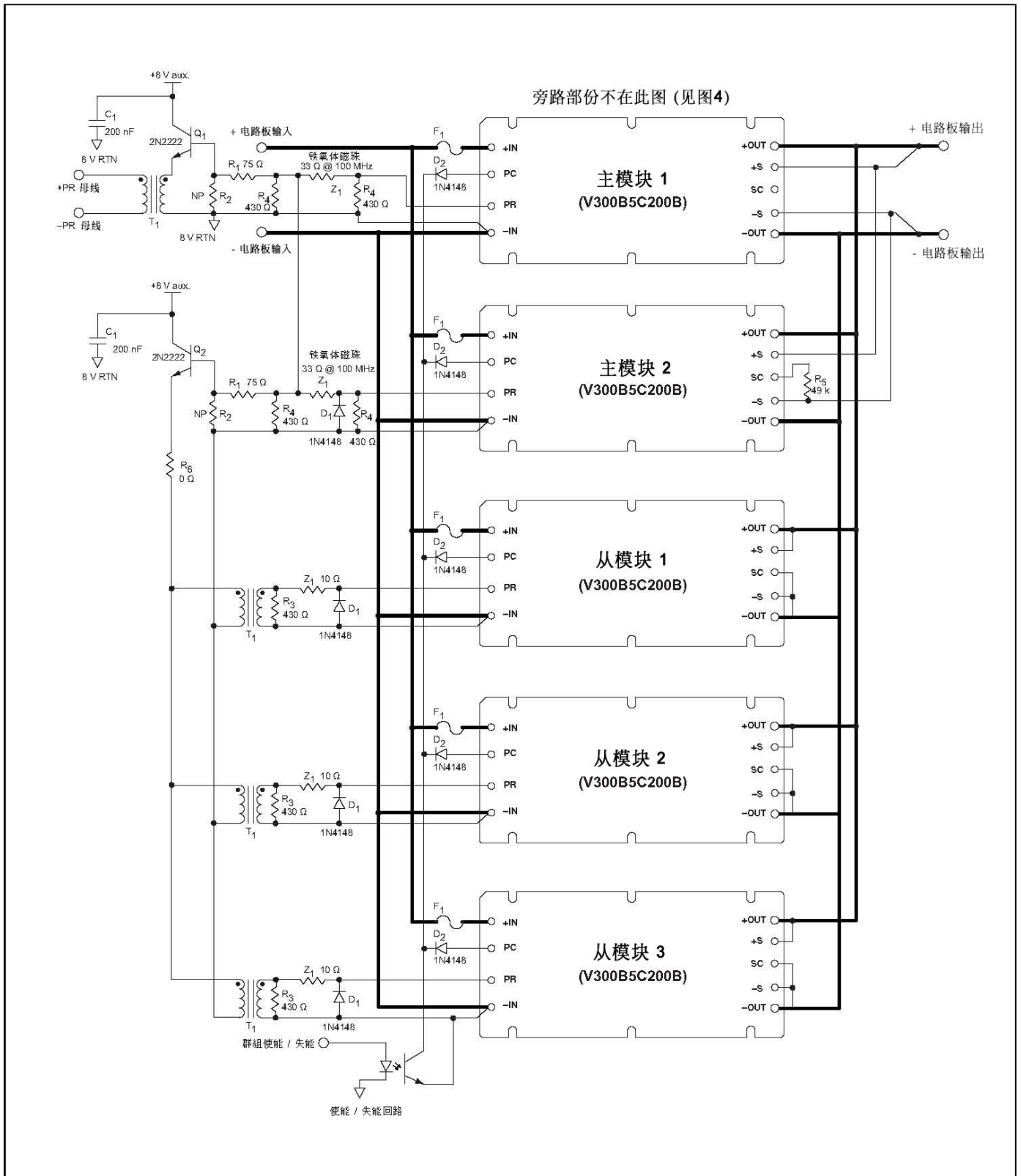


图2 — 主电路板的样板阵列 (每系统一块)

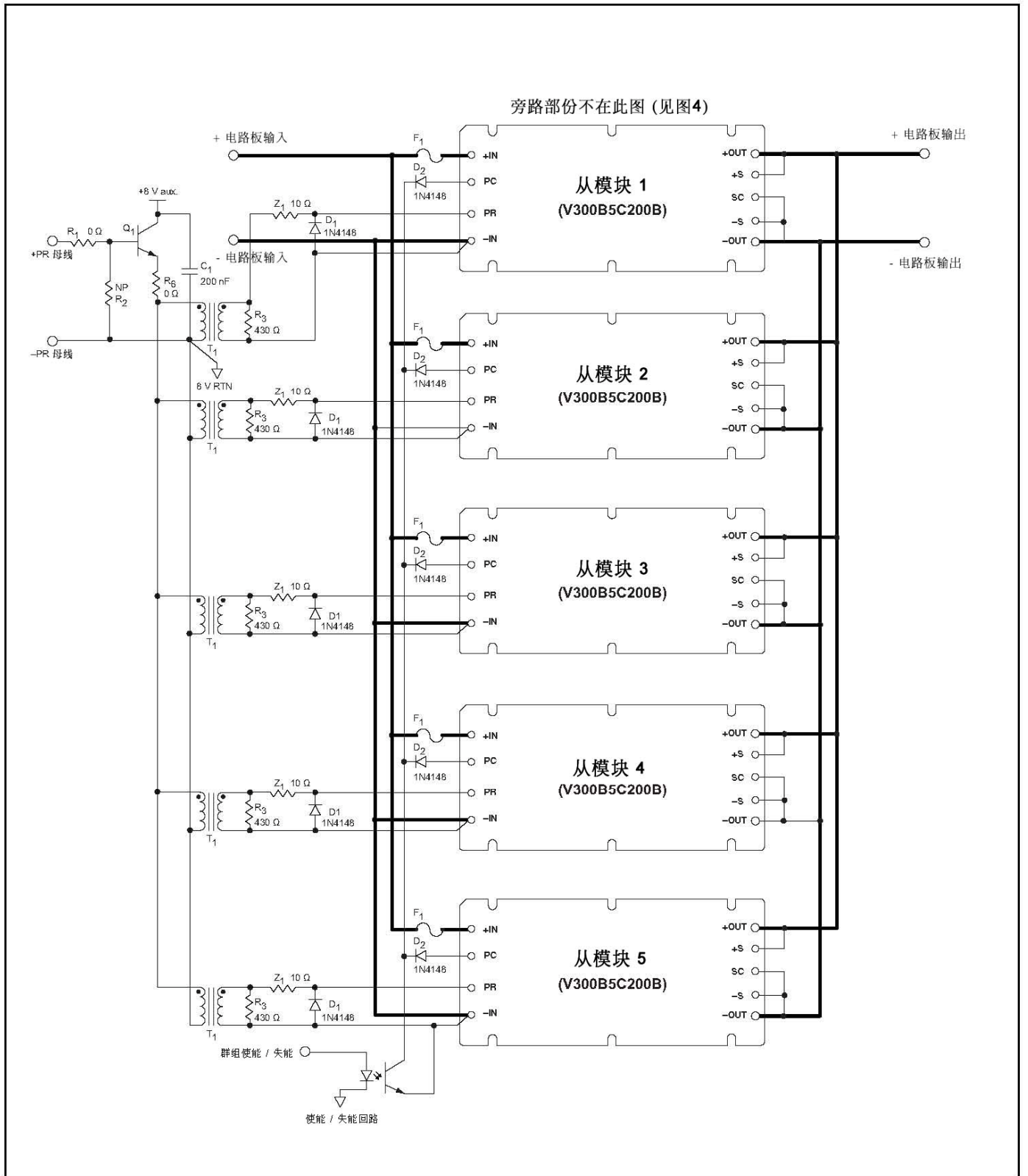


图3 — 从电路板的样板阵列 (每系统四块)

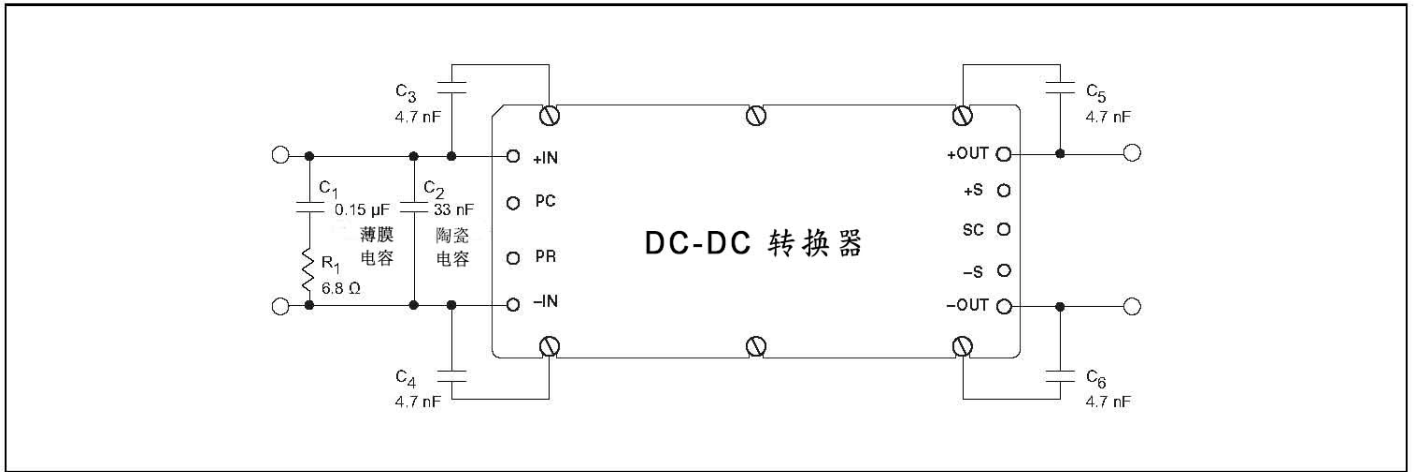


图4 — 5 kW 阵列每个模块的差模及共模旁路

转换器的 PC 引脚已接上或门二极管为阵列提供群组使能 / 失能功效；一个外部控制电路，如一个微处理器就可以提供这样的信号。最低限度需要有群组欠压 / 过压锁定功能，参考 Vicor 应用笔记“欠压/过压的锁定”。由于个别电路板的输入引线之间的电压下降，必需使用一个光电耦来正确驱动 PC 引脚。

如图 4 所显示的，每个模块的差模和共模旁路电容都加在其就近处。另外，也在整个阵列的输入端跨接一组 24  $\mu\text{F}$  电容串上 6.8  $\Omega$  阻尼电阻。至于如何决定这些元件值，请参阅本文第 7 页。

**注意：**阵列之输入源具高功率能力，必须作出适当的安全预防措施，这是非常重要的；每个模块都必需有独立的保险丝，正如设计指南和应用手册所指示的。如果阵列是由离线电源供电，在测量输入端时必须使用一个已隔离的示波器。在主电路板的输出没有与所有从电路板连接在一点时，切勿给阵列供电。否则会造成破坏性输出过压的情况。

## 初始系统测试

即使是最佳的阵列设计,也无法预测所有会影响系统表现的参数。建议在样板阶段就作出全面的测试,用以确定最理想的元件值以及避免一些潜在的问题。测试可包括动态负载、检查输入和输出纹波、相位增益分析,以及 PR 母线信号保真度。为了安全及简化测试,可先以阵列中部份的模块进行初始加电的测试。例如,首先测试上述阵列的主电路板,随后续一加上从电路板并测试直至可测试整个系统。

## PR 信号保真度

PR 母线阻尼的最佳元件值是透过测试主电路板和 一个从电路板(总共十个模块)找出的。即使阵列看似表现正常,都一定要使用示波器来检查 PR 母线。

图 5 显示一个初始 PR 信号是透过串联电阻 / 铁氧体磁珠 (Z1) 衰减的,而并联阻尼电阻 ( $R_3, R_4$ ) 则没有加上。这显示出由于寄生的 L 和 C,形成不理想的振环。这脉冲违反了在 PR 引脚上的绝对最大值 7 V。阻尼不足可能会导致脉冲多次跳经 2.5 V 锁定门限电压,能产生额外的功率脉冲,应尽量避免以防止损坏模块。

图 6 显示主模块加上阻尼之后的 PR 波形,而图 7 显示的 PR 波形是最远位置的从模块;这两个都是很好的阻尼作用下的 PR 脉冲例子。其显示的阻尼值对其它阵列配置来说是良好的开始值。

要模块可靠的检测脉冲,在每个模块的 PR 脉冲峰值最少要 4 V,所以阻尼不是越多越好的。每个射极跟随器附带的正向压降会进一步对 PR 信号衰减。

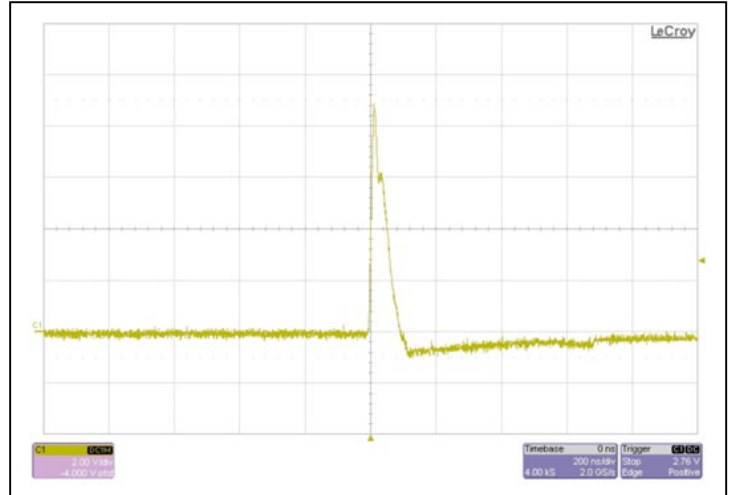


图5 — 阻尼不足的 PR 引脚 (距离主模块最远的从模块)

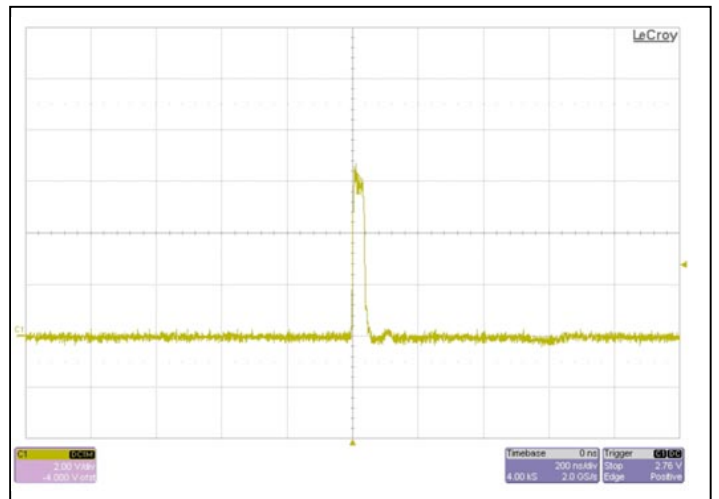


图6 — 主模块的 PR 引脚

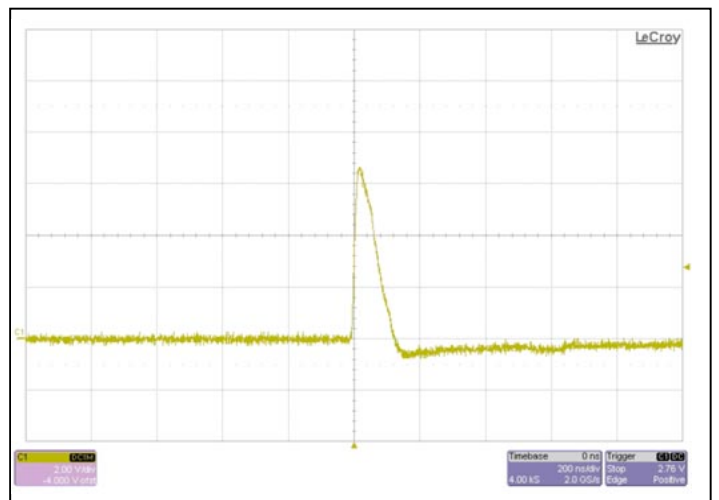


图7 — 距离主模块最远的从模块的 PR 引脚

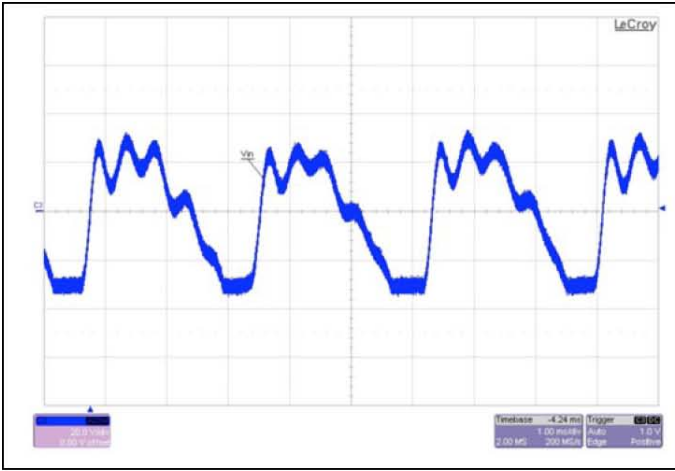


图 8 — 5 kW 阵列于满载时的输入

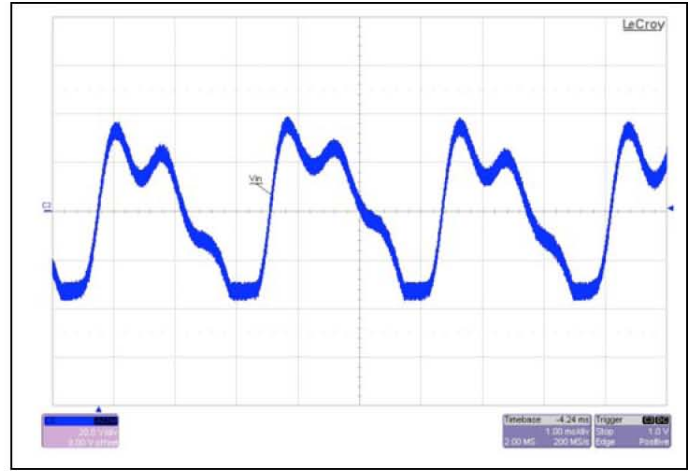


图 9 — 5 kW 阵列于满载时的输入，24μF 旁路

### 输入纹波

那个用了 25 块模块的样板使用了高输入电压，表示只需较少的低频旁路。而输入阻抗很低，是因为阵列由 Vicor 的 5 kW 三相前端 (Vicor 型号 VI-TRY6-ICX) 以短引线供电。然而，在满载时的测试发现到；因分布电感所引至直流输入母线有 2 kHz 的振荡，见图 8。这高频振环是不好的，还会增加 DC-DC 转换器的输出纹波。而那个 360 Hz 的纹波是来自三相 60 Hz 交流经整流后所产生的。

为要抑制这寄生共振，采取以下步骤。首先，计算出此阵列在标称输入时的输入阻抗：

$$Z_{in} = \frac{(V_{NL})^2 \eta}{P_{converter} \times N} = \frac{(300 \text{ V})^2 \times 0.82}{200 \text{ W} \times 25} = 14.8 \Omega$$

式中：

- $V_{NL}$  是阵列的标称输入电压
- $P_{converter}$  是每个模块的输出功率
- $\eta$  是 V300B5C200B 模块的最低效率
- $N$  是阵列的模块数目

求解在 2 kHz 时阻抗大概低出五至十倍的电容值得出 24 μF。

由于直流输入母线的峰-峰值纹波电压高，必需使用薄膜或陶瓷电容。只作轻微滤波的母线具保持电源的高功率因数优点而又能减少浪涌电流。图 9 所显示的是在阵列加上该跨接输入端的旁路电容所产生的结果。

原本的振频消失，但加上去的电容造成一个较低频的振波，这建议需用串联阻尼电阻来减低该电容的 Q。加上约 10 Ω 的阻尼电阻串联该电容，结果就形成图 10 的输入波形。该电阻是通过实验决定得出对所选电容的最佳阻尼电阻值。

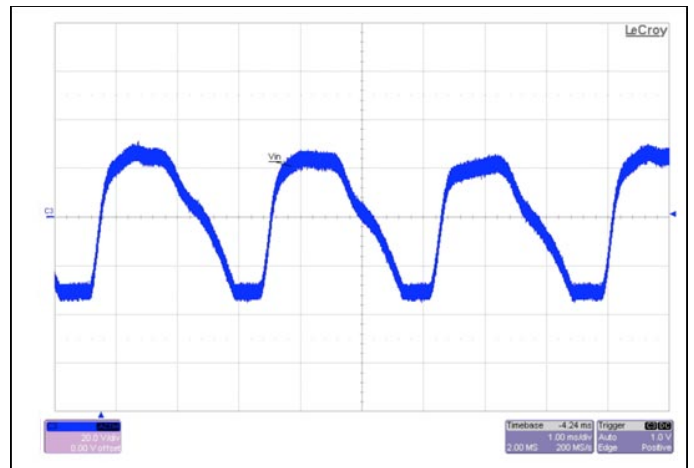


图 10 — 5 kW 阵列于满载时的输入，24μF 旁路，10 Ω 阻尼

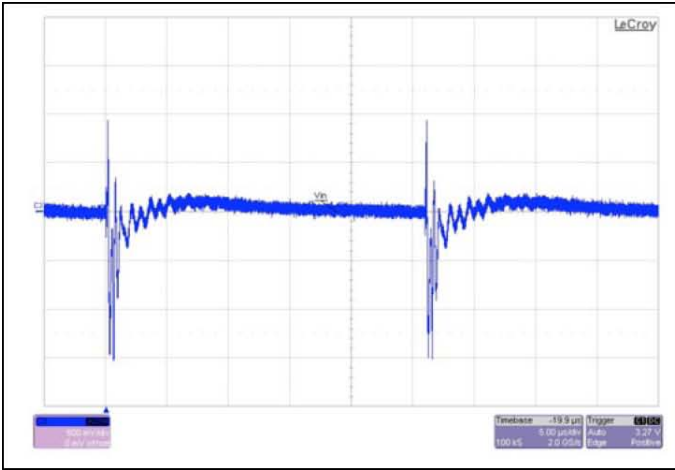


图11 — 两个没有外部差模旁路电容的模块输入开关噪声

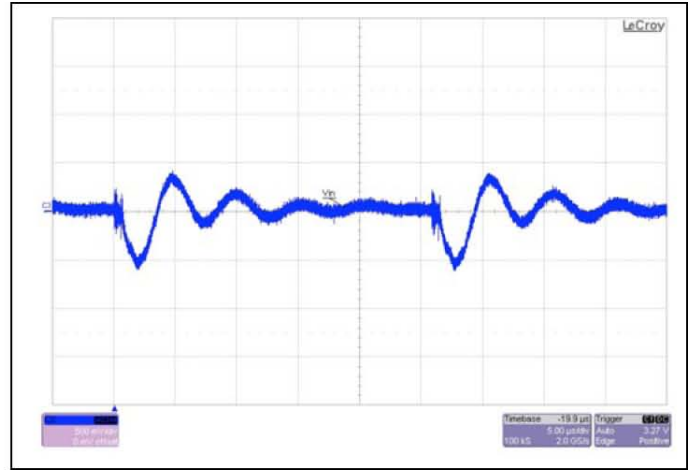


图12 — 两个有 0.15 μF 薄膜差模旁路的模块输入开关噪声

### 电磁干扰 (EMI)

把阵列中每个模块的输入高频旁路；可以把传导噪声泄去系统其它部份前将之衰减，大大减少了电磁干扰滤波的需要。要得出最佳的输入旁路，最简单的方法就是对几个模块进行测试。例如，图 11 显示的就是两个没有旁路的模块输入波形。

这波形显示了明显的不良开关噪声。要减少它，就在模块的输入端加上一个 0.15 μF 的薄膜电容，见图 4。其结果可见于图 12 所显示的波形。采用薄膜电容是因为其 Q 相对陶瓷电容较温和。

虽说大多数的高频噪声已被衰减，但该振环仍是不理想的，用串联阻尼来衰减这振环。计算出该 200 kHz 振频之特征阻抗，可找出该阻尼电阻的起始值：

$$Z_{char} = \frac{1}{2\pi f C} = \frac{1}{2\pi(200 \text{ kHz})0.15 \mu\text{F}} = 5.3 \Omega$$

基于这个结果，加上一个 6.8 Ω 的阻尼电阻与该 0.15 μF 的电容串联，这里涉及一项折衷，因为该电阻减少对开关噪声的最高频率分量的衰减。为了要恢复在高频的低阻抗旁路，在每个转换器的输入端直接加上一个 33 nF 陶瓷电容，见图 4。有这选择是因为这个陶瓷电容数值约为该较大电容的五分之一，因此其低频作用可不予理会。图 13 所显示为最终旁路网络的效果。

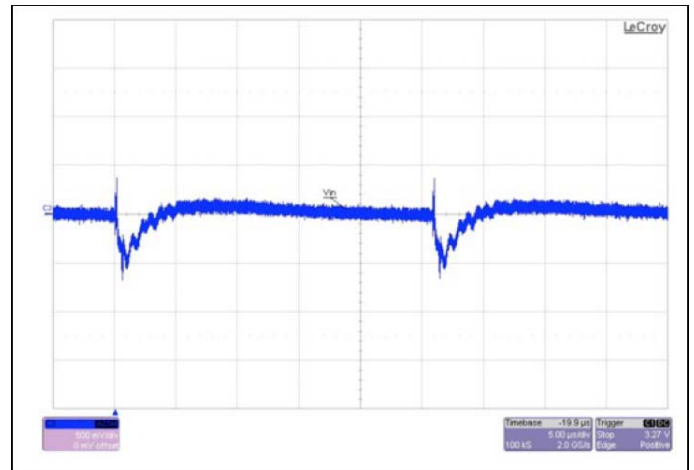


图13 — 两个模块带有 0.15 μF 薄膜电容串有 6.8 Ω 阻尼电阻组成的差模旁路，另加一个 33 nF 的差模旁路后的输入开关噪声

更多有关高频旁路的资料，可参看全型、小型及微型系列的设计指南和应用手册内的设计要求章节。

### 总结

在这个范例中所显示的技巧，只需简单的设计工作，就能用全型、小型及微型转换器来实现高功率阵列。该系列转换器具有 24 V 至 375 V 的标称输入电压，和 2 V 至 52 V 输出电压的选择，做到无与伦比的灵活性、可靠性以及容易应用。Vicor 拥有丰富的技术支持经验，可以助您好好运用这些转换器来达到高功率的应用。

如需更多资料，请联络 Vicor 应用工程师，查询电话 +852-2956-1782 或浏览网页 [www.vicor-china.com/support/](http://www.vicor-china.com/support/)。