

PRM及VTM并联应用

原著: Jeff Ham, 首席产品工程师 – PRM/砖式模块/配置式产品

内容	页
引言	1
连接方法	1
注意事项	2
参考资料	2
应用VI晶片	3
电路板结构	3
测试工具	3
测试结果数据	4
总结	4

引言

此应用笔记将介绍使用两组PRM-AL和VTM做出更大功率而且均流的并联步骤。如果应用需并联多过两组PRM, 请与应用工程部联络。

连接方法

并联两对PRM-AL/VTM以增加功率及达到均流是简单的步骤:

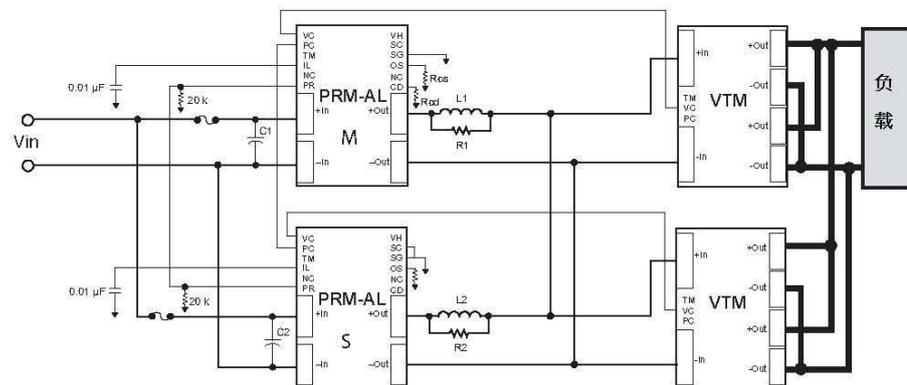
请参考图 1 作为 2 个 BCM 并联阵列的设计例子。

1. 把各PRM的正输入连接一起;
2. 把各PRM的负输入连接一起;
3. 把各VTM的正输入连接一起;
4. 把各VTM的负输入连接一起;
5. 把各PRM上的PR端连接一起;
6. 把各PRM上的PC端连接一起;
7. 把其中一只 PRM 上的 SC 端接到它的 SG 端, 使此 PRM 作为从模块(Slave)。

当然, PRM/VTM 的基本接线及设定在数据表上详述, 以上是附加的步骤。

图一是接线的电路图。

图 1
PRM/VTM 连线电路图



在这个组合上是不含冗余的。对于冗余并联、极端动态负载、或更高阶次阵列及其他扩充功率的技巧, 将于另一应用笔记详述。

注意事项

在PR母线上，确保不带任何外加的电容。但应以有效阻抗10KΩ把PR母线和SG间旁路。

在某些负载或错误发生的情况下，会因VTM的双向特性而使其中一组会驱动另外一组的分比母线(factorized bus)。为防止这样，应在VTM的输入端加上“或门”二极管，防止电流倒向。如这些二极管的功耗超出系统所容许的限制，便可能需要把分比母线并联连接，作为另一方法。如电路图所示。

参考资料

传统DC-DC转换器把输出电压调节至特定的设点，并取样输出电压和内部参考电压比较，从而利用调频或调宽而达到维持稳压的目的。而这些转换器是可以作为恒流元件，或恒功率元件工作从而维持输出稳压，直至到达限流点或过载点。在某些恒流元件的情形，在超出限流点时把电压下调而维持电流仍是固定的。

而当两个稳压的DC-DC转换器，只简单地把它们的输入连接及把输出连接作为并联而增加功率，它们是不能把电流平均地输出的。

因每一转换器是会各自地从自己的输出取样和比较自己的内部参考电压而维持自己的设点,因此其中一个的输出电压设点是永远比另一个高，这是因为生产元件上的各种变数和电路上不平衡的阻抗而产生。所以当以上所述的两个元件并联时，较低电压的那个取得较高电压在它的输出上，因而使它本身稳压回路错误认为已满足本身的要求，从而变成“静止状态”(idle)。

这个静止的转换器便不会输出电流，直至母线输出电压下降至它本身设点之下。因应电路上的阻抗，这情况不会在有输出电流的另一转换器达至限流点而电压下降前出现。虽然最后可达至平衡点，但这大部分都不会是50-50%的均流。在这种简单的“下垂均流”(droop-share)的方法，一般只在满载时有最好均流效果，而在轻载时最差的。

然而在下垂均流中加上阻抗并把每一转换器调节是可把均流的精度改善。但这便需要在每一个组合上做调节，因而费时失事。

应用V.I晶片

V.I 晶片的拓扑及技术是独一的,和前文所述的表现十分不同。PRM当超过限流限点后,它是不能再输出电流,它是会关机并重新启动程序。在并联的情形时,它们便有可能,因其中一组会不同步及延迟起动,从而使另一组PRM先起动,并会达到限流,继而关机。因此PRM便不可如传统转换器般利用下垂均流方法做并联及均流。但是把PR端及PC端分别地连接一起,PRM便可克服这个问题而使它们很准确地均流。

电路板结构

详细有关电路板布线的资料,请参考应用笔记AN:005“分比功率架构(FPA)印刷电路板布线指引”。

测试工具

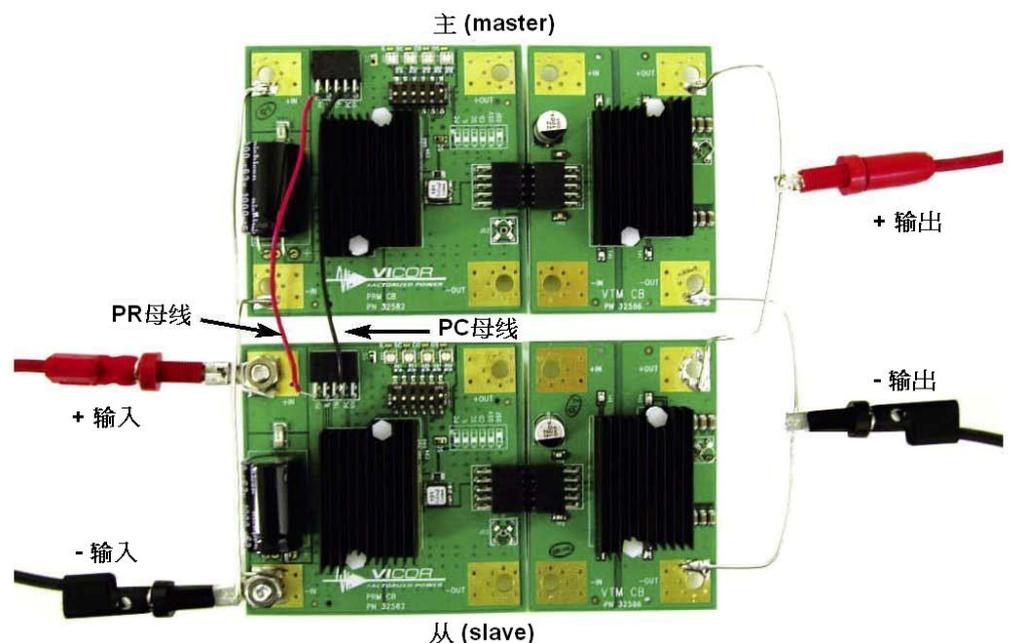
图二所示的阵列是由PRM-CB及VTM-CB客户评估板所组成。如欲购买这些客户评估板,请到以下连结:

www.vicor-china.com/products/vichip/evalboards/prm_vtm/

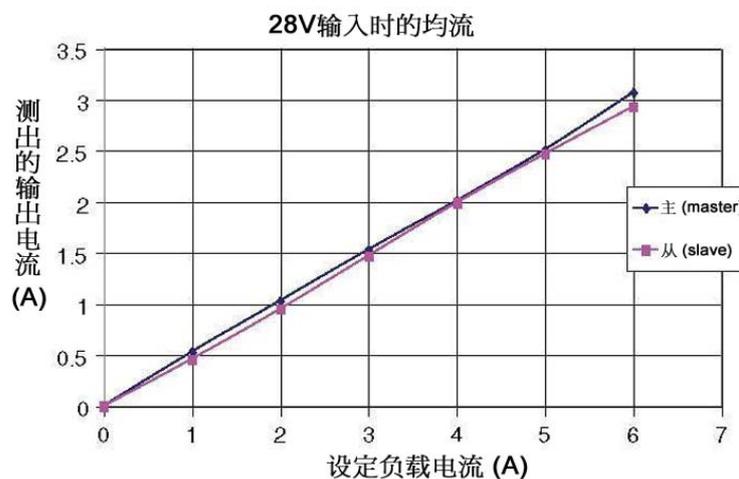
在此,每一PRM评估板上在PR至SG间以20KΩ电阻旁路,从而两枚并联后便有10KΩ有效旁路阻抗。如多过两个PRM-CB评估板并联,便必须把20KΩ电阻更改为 $n \times 10K\Omega$ 之电阻,其中n是PRM-CB在阵列中的数量。

在这个配置中,可输出电压36V及3A至负载,因此整个阵列可输出6A。而阵列的正常输入电压应为28Vdc。

图2
图中所示是一对
MP028F036M12AL-CB和
MV036F360M003-CB测试板。
图中上面一对是配置为主
(master),而下面一对为从
(slave)“自适应闭环”(Adaptive
Loop)补偿是设定在主组上。



测试结果数据

图 3
28V 输入时的均流

输出电压从空载到满载时所产的误差是 0.18V(或 0.49%)。而测试检点是连接负载的共同接点。图 3 所示的测试数据是在 25°C 室温，正常输入电压和固定负载时所得出。

总结

使用 V•I 晶片及旨在增加输出功率的能力，简单直接的利用 PR 接口连接；便很容易达到。并可在大部分不需要高频宽/高变化率的应用中使用。