



应用说明书 AN-4151

采用飞兆半导体FSFR系列功率开关（FPS™）半桥LLC谐振变换器的设计

引言

不断增加的开关电源功率密度，已经受到了无源器件尺寸的限制。采取高频运行，可以大大降低无源器件，如变压器和滤波器的尺寸。但是过高的开关损耗势必成为高频运行的一大障碍。为了降低开关损耗和容许高频运行，谐振开关技术已经得到了发展。这些技术采用正弦方式处理电力，开关器件能够实现软换流。使得开关损耗与噪声大为降低[1-7]。

在各种类型的谐振变换器中，最简单和最普遍的谐振变换器为LC串联谐振变换器，其中整流器-负载网络与LC谐振网络串联，如图1所示[2-4]。在该电路结构中，LC谐振网络与负载一起形成分压器。通过改变驱动电压 V_d 的频率，可以改变该谐振网络的阻抗。输入电压在谐振网络阻抗与反射负载之间进行分压。由于分压作用，LC串联谐振变换器的DC增益总是小于1。在轻载条件下，相比谐振网络的阻抗而言，负载阻抗很大。全部输入电压都被施加到负载上。这使得轻载下很难调节输出。在空载时，为了能够调节输出，理论上谐振频率应该为无限大。

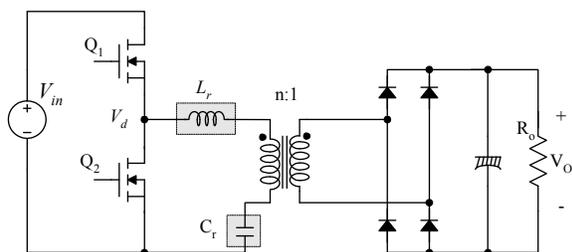


图1 半桥LC串联谐振变换器

为了打破串联谐振变换器的限制，LLC谐振变换器已经获得提出[8-12]。LLC谐振变换器是一种改进型的串联谐振变换器，通过在变压器初级绕组放置一个并联电感而得以实现，如图2所示。采用并联电感可以增加初级绕组的环流，有利于电路运行。由于这个概念不直观，在该拓扑首次提出时没有受到足够的重视。然而在开关损耗相比通态损耗占主导比重的高输入电压应用中，却有利于效率的提高。

在大多数实际设计中，该并联电感采用变压器的励磁电感。LLC谐振变换器的电路图与LC串联谐振变换器的电路图十分相似。唯一的差别在于：励磁电感的取值不同。LLC谐振变换器的励磁电感远远大于LC串联谐振变换器的励磁电感（ L_r ），LLC谐振变换器中的励磁电感为 L_r 的3-8倍，通常通过增加变压器的气隙来获得。

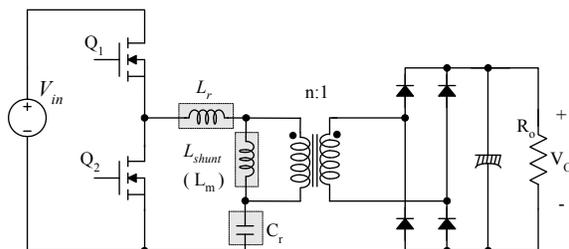


图2 半桥LLC谐振变换器

LLC谐振变换器具有许多超越串联谐振变换器的优点。它能够在较宽的电源和负载波动范围内调节输出，而开关频率波动却较小。在整个工作范围内，能够获得零电压开关（ZVS）。全部固有的寄生参数均可以用于实现软开关，包括所有半导体器件的结电容、变压器漏感与励磁电感。

本使用说明书给出了采用FSFR-系列FPS™的LLC谐振半桥变换器的设计考虑事项。包括LLC谐振变换器工作原理的解释、变压器与谐振网络的设计、元器件的选型。给出设计实例，逐条地解释设计过程，有助于进行LLC谐振变换器的设计。

1. LLC谐振变换器与基波近似

图3中给出了半桥LLC谐振变换器的原理简图，图中Lm指励磁电感，用作并联电感，Lr指串联谐振电感，Cr指谐振电容。图4给出了LLC谐振变换器的典型波形。假定：工作频率与谐振频率相同，后者决定于Lr与Cr之间的谐振。由于励磁电感相对较小，形成相当量的励磁电流（Im），在初级绕组续流，并不参与电能的传输。初级电流（Ip）为励磁电流与次级电流折算到初级电流之和。

一般情况下，LLC谐振拓扑包括3级电路，如图3所示，即方波发生器、谐振网络和整流网络。

- 方波发生器负责产生方波电压 V_d ，通过50%占空比交替驱动开关Q1和Q2来实现。通常，在连续切换中会引入一个较小的死区时间。方波发生器可以构成全桥或半桥类型。
- 谐振网络包括一只电容、变压器漏感和励磁电感。谐振网络滤除高次谐波电流。在本质上，即使方波电压施加到谐振网络上，也只有正弦电流容许流过该谐振网络。电流(I_p)滞后于施加到谐振网络上的电压(即方波电压(V_d))的基波分量被施加到半桥的图腾柱上)，容许MOSFET零电压开通。如图4所示，MOSFET开通时，通过使反并联二极管流过电流，使得MOSFET端电压为零。
- 整流网络产生直流电压，采用整流二极管和电容对交流电进行整流。整流器网络可以设计成带有容性输出滤波器的全波整流桥或中心抽头配置。

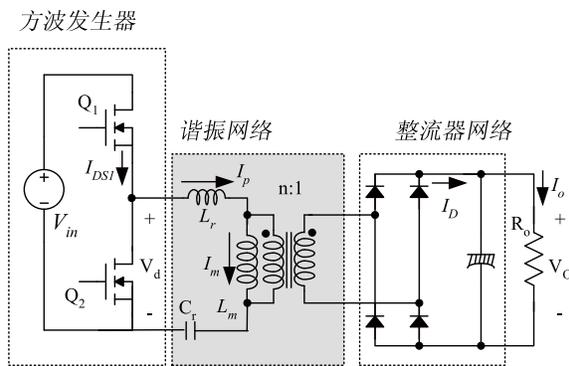


图3 半桥LLC谐振变换器的原理图

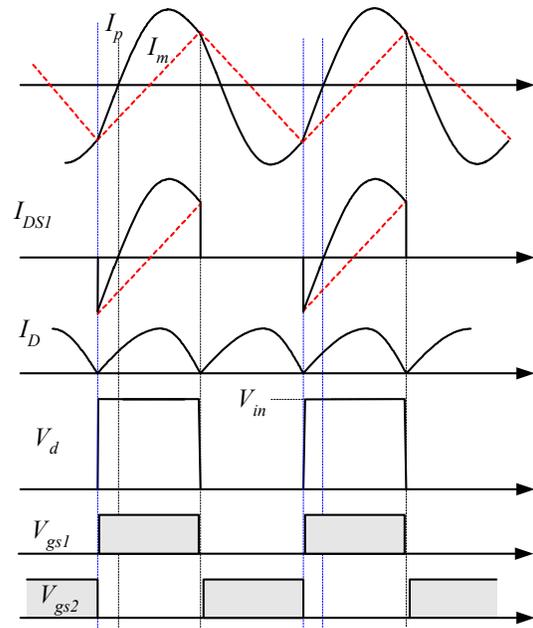


图4 半桥LLC谐振变换器的典型波形

谐振网络的滤波作用可以采用基波近似原理，获得谐振变换器的电压增益，这需要假定方波电压的基波分量输入到谐振网络，并传输电能至输出端。因为次级整流电路表现为阻抗变换器，等效负载电阻不同于实际负载电阻。图5给出了该等效负载电阻的推导过程。初级电路由正弦电流源Iac代替，方波电压VRI出现在整流器的输入端。由于|Iac|的平均值为输出电流Io，则Iac可以描述为

$$I_{ac} = \frac{\pi \cdot I_o}{2} \sin(\omega t) \quad (1)$$

V_{RI} 可以描述为

$$V_{RI} = +V_o \quad \text{if } \sin(\omega t) > 0 \\ V_{RI} = -V_o \quad \text{if } \sin(\omega t) < 0 \quad (2)$$

式中， V_o 指输出电压。

V_{RI} 的基波分量可以描述为

$$V_{RI}^F = \frac{4V_o}{\pi} \sin(\omega t) \quad (3)$$

由于 V_{RI} 的各次谐波分量不涉及功率传输，交流等效负载电阻可以采用 (V_{RI}^F / I_{ac}) 计算：

$$R_{ac} = \frac{V_{RI}^F}{I_{ac}} = \frac{8}{\pi^2} \frac{V_o}{I_o} = \frac{8}{\pi^2} R_o \quad (4)$$

考虑到变压器匝比($n=N_p/N_s$)，则初级等效负载电阻可以描述为

$$R_{ac} = \frac{8n^2}{\pi^2} R_o \quad (5)$$

采用等效负载电阻，可以得到交流等效电路，如图6所示，图中 V_d^F 与 V_{RO}^F 分别指驱动电压 V_d 、反射输出电压的基波分量 $V_{RO}(nV_{RI})$ 。

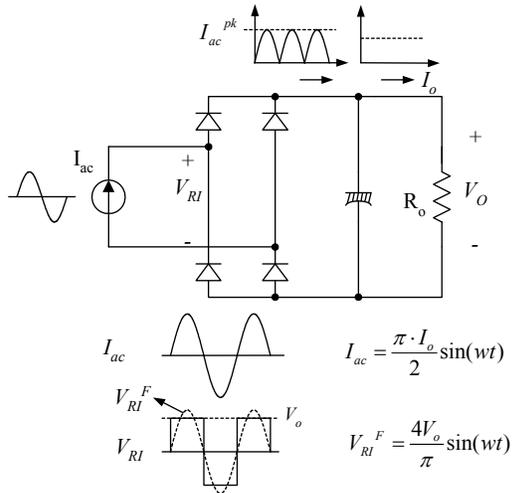


图5 等效负载电阻 R_{ac} 的推导

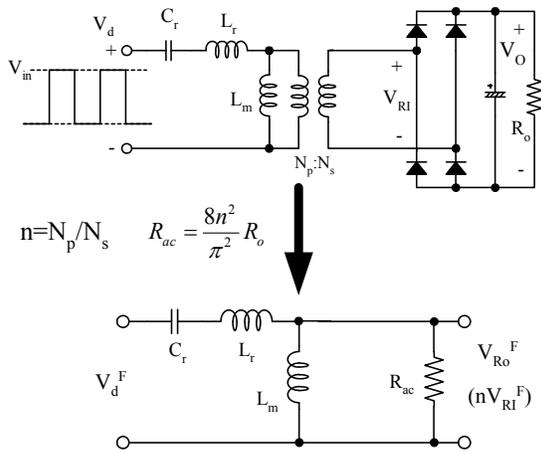


图6 LLC谐振变换器的交流等效电路

利用式5中得到的等效负载电阻，可以推导出LLC谐振变换器的特性。采用图6中的交流等效电路，可以得到电压增益M:

$$M = \frac{V_{RO}^F}{V_d^F} = \frac{n \cdot V_{RI}^F}{V_d^F} = \frac{4n \cdot V_o \sin(\omega t)}{\frac{\pi}{2} \frac{4 V_{in}}{\pi} \sin(\omega t)} = \frac{2n \cdot V_o}{V_{in}} \quad (6)$$

$$= \frac{\left(\frac{\omega}{\omega_o}\right)^2 (m-1)}{\left(\frac{\omega^2}{\omega_o^2} - 1\right) + j \frac{\omega}{\omega_o} \left(\frac{\omega^2}{\omega_o^2} - 1\right) Q}$$

式中:

$$L_p = L_m + L_r, R_{ac} = \frac{8n^2}{\pi^2} R_o, m = \frac{L_p}{L_r}$$

$$Q = \sqrt{\frac{L_r}{C_r}} \frac{1}{R_{ac}}, \omega_o = \frac{1}{\sqrt{L_r C_r}}, \omega_p = \frac{1}{\sqrt{L_p C_r}}$$

由式6可见，存在两个谐振频率，一决定于 L_r 与 C_r ，另一决定于 L_p 与 C_r 。

式6给出，在谐振频率(ω_o)下，增益为1，且与负载波动无关，该增益可以描述为

$$M = \frac{2n \cdot V_o}{V_{in}} = \frac{(m-1) \cdot \omega_p^2}{\omega_o^2 - \omega_p^2} = 1 \quad \text{at } \omega = \omega_o \quad (7)$$

当 $m=3$ 、 $f_o=100\text{kHz}$ 与 $f_p=57\text{kHz}$ ，不同Q值时，式6表达的增益绘制成图，如图7所示。由图7可见，当开关频率处于谐振频率 f_o 附近时，LLC谐振变换器显示的增益特性几乎独立于负载。这是LLC型的谐振变换器超出传统串联谐振变换器非常突出的优势。因此，想当然地使得变换器运行在谐振频率附近，降低开关频率波动。

LLC谐振变换器的工作范围受制于峰值增益（可达最大增益），该增益在图7中标示有“*”。需要说明的是，峰值电压增益不会出现在 f_o 或 f_p 附近。获得峰值增益时对应的峰值增益频率存在于 f_p 与 f_o 之间，如图7所示。随着负载变轻，Q值下降，峰值增益频率移向 f_p ，峰值增益随之下降。因此对于谐振网络设计而言，满载条件为最坏情况。

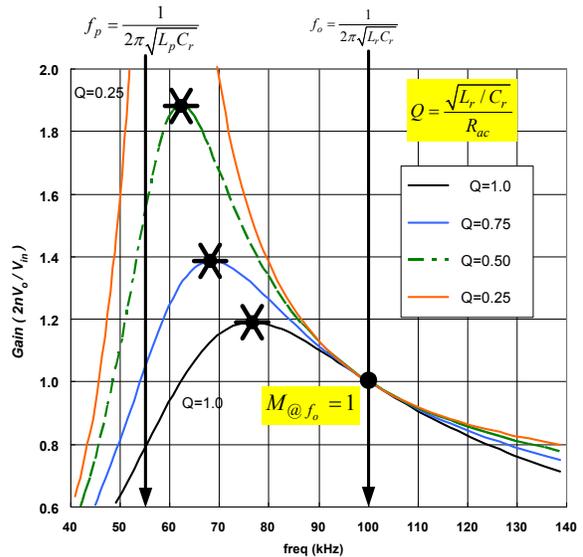


图7 LLC谐振变换器的典型增益曲线 ($m=3$)

2. 集成变压器的考虑事项

对于实际设计，通常需要采用集成变压器的概念设计实现磁器件（串联电感与并联电感），其中将漏感用作串联电感，励磁电感用作并联电感。当采用这种方法构造磁元件时，需要将图6中的等效电路改进成图8，这是因为不仅在初级，而且在次级都存在有漏感。不考虑变压器次级的漏感时往往会导致设计出错。

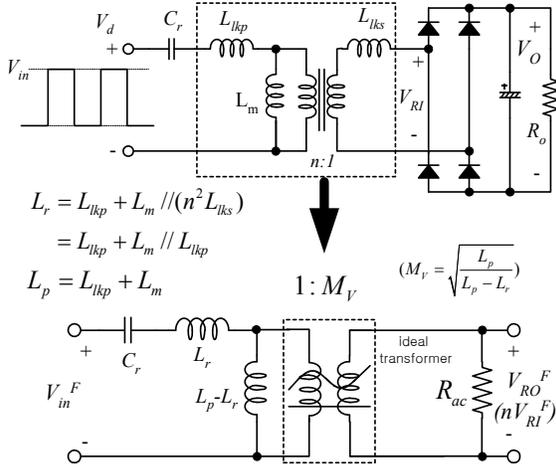


图8 考虑次级漏感后的改进等效电路

图8中，假定 $n^2 L_{lks} = L_{lkp}$ ，将次级漏感折算到初级，可以得到有效串联电感(L_p)与并联电感($L_p - L_r$)：

$$\begin{aligned} L_p &= L_m + L_{lkp} \\ L_r &= L_{lkp} + L_m // (n^2 L_{lks}) = L_{lkp} + L_m // L_{lkp} \end{aligned} \quad (8)$$

在处理实际变压器时，提倡采用具有 L_p 和 L_r 的等效电路，因为通过分别开路和短路次级绕组，在初级可以很容易地测得这些电感取值。

图9中，该注意的是，引入了虚拟增益 M_V ，它由次级漏感引起。采用图9的改进后等效电路，调整式6的增益表达式，可以得到集成变压器的增益表达式：

$$\begin{aligned} M &= \frac{2n \cdot V_o}{V_{in}} = \left| \frac{\left(\frac{\omega}{\omega_o}\right)^2 \cdot (m-1) \cdot M_V}{\left(\frac{\omega^2}{\omega_p^2} - 1\right) + j\left(\frac{\omega}{\omega_o}\right) \cdot \left(\frac{\omega^2}{\omega_o^2} - 1\right) \cdot (m-1) \cdot Q^e} \right| \\ &= \left| \frac{\left(\frac{\omega^2}{\omega_o^2}\right) \sqrt{m(m-1)}}{\left(\frac{\omega^2}{\omega_p^2} - 1\right) + j\left(\frac{\omega}{\omega_o}\right) \cdot \left(\frac{\omega^2}{\omega_o^2} - 1\right) \cdot (m-1) \cdot Q^e} \right| \end{aligned} \quad (9)$$

式中：

$$R_{ac}^e = \frac{8n^2 R_o}{\pi^2 M_V^2}, \quad m = \frac{L_p}{L_r}$$

$$Q^e = \sqrt{\frac{L_r}{C_r} \frac{1}{R_{ac}^e}}, \quad \omega_o = \frac{1}{\sqrt{L_r C_r}}, \quad \omega_p = \frac{1}{\sqrt{L_p C_r}}$$

谐振频率(ω_o)处的增益是固定的，与负载波动无关，可以描述为

$$M = M_V = \sqrt{\frac{L_p}{L_p - L_r}} = \sqrt{\frac{m}{m-1}} \quad \text{at } \omega = \omega_o \quad (10)$$

当采用独立磁芯设计串联电感时，谐振频率(ω_o)处的增益为1，如式7所示。然而，当采用集成变压器概念设计磁元件时，由于存在变压器次级漏感引起的虚拟增益，谐振频率(ω_o)处的增益将大于1。

当 $m=3$ ， $f_o=100\text{kHz}$ ，和 $f_p=57\text{kHz}$ ，不同的 Q^e 取值时，式9表达的增益绘制成图，如图10所示。由图9可观察到，当开关频率处于谐振频率 f_o 附近时，LLC谐振变换器表现的增益特性几乎独立于负载。

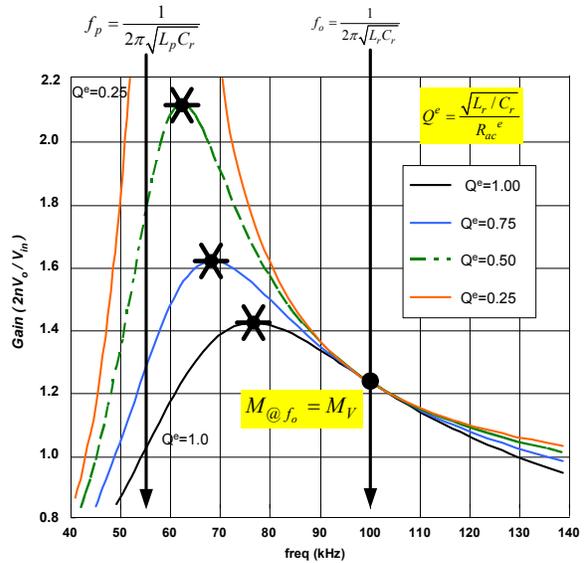


图9 采用集成变压器时LLC谐振变换器的典型增益曲线 ($m=3$)

3. 工作模式与可达最大增益考虑事项

工作模式

LLC谐振变换器的工作频率可以低于或高于谐振频率(f_o), 如图10所示。图11给出了每种工作模式下变压器初级与次级的电流波形。在低于谐振频率下(情况I)工作, 容许次级整流二极管实现软换流, 尽管此时环流相比较较大。随着工作频率降低, 偏离谐振频率, 环流大大增加。尽管在高于谐振频率下(情况II)工作, 容许环流降低, 但是整流二极管不能实现软换流。对于高输出电压应用中, 例如等离子显示屏(PDP), 提倡采用低于谐振频率下工作, 因为这类应用场合中整流二极管的反向恢复损耗相当大。低于谐振频率下工作, 对于负载波动而言, 还具有较窄的频率范围, 因为甚至在空载条件下运行, 其工作频率受限制低于谐振频率。

另一方面, 在上谐振工作时, 相比在下谐振工作时, 通态损耗较小。对于低输出电压的应用场合, 例如液晶显示器(LCD) TV或膝上适配器, 表现出良好的效率。因为这类应用场合中, 次级整流二极管适合采用肖特基二极管, 此时反向恢复问题已无关重要。然而, 在上谐振频率工作时, 在轻载下工作会使开关频率大量增加。上谐振工作时, 需要采用频率跳跃功能, 防止开关频率剧烈上升。

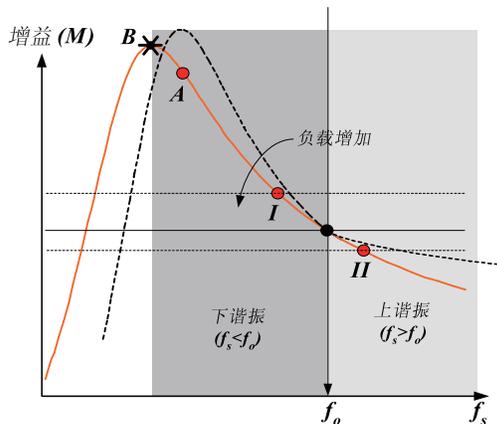


图10 依据工作频率决定工作模式

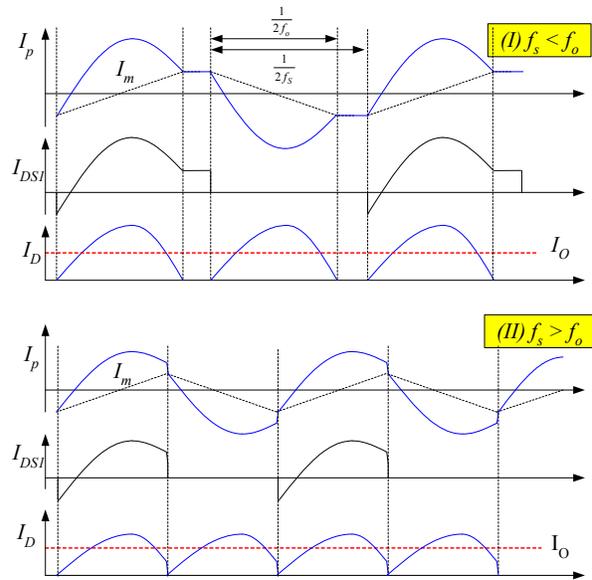


图11 各种工作模式下的波形

最大增益与峰值增益需求

高于峰值增益频率下, 谐振网络的输入阻抗呈感性, 谐振网络的输入电流(I_p)滞后于施加在谐振网络的电压(V_d)。这样MOSFET可以实现零电压开通(ZVS), 如图12所示。低于峰值增益频率下, 谐振网络的输入阻抗呈容性, I_p 超前 V_d 。当工作在容性区间, 在开关切换过程中, MOSFET的体二极管反向恢复, 引起严重的噪声。进入容性区间的另外一个问题是, 由于增益斜率出现反向, 输出电压失控。最小开关频率应该适当地高于峰值增益频率。

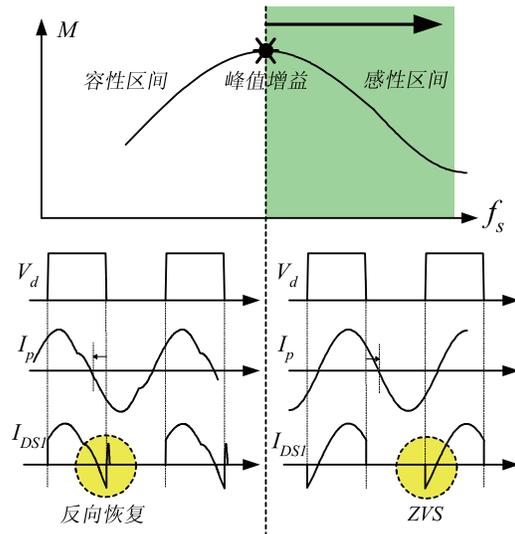


图12 容性与感性区间的工作波形

LLC谐振变换器的合适输入电压范围决定于峰值电压增益。因此，谐振网络的设计应确保增益曲线有足够的峰值增益，并能够覆盖整个输入电压范围。但是，低于峰值增益点，ZVS条件会丢失，如图12所示。因此当确定最大增益点时，要求保留一些裕量，在负载瞬态变化和启动阶段，确保获得稳定的ZVS工作。典型地，对于实际设计，选取最大增益的10~20%作为裕量，如图13所示。

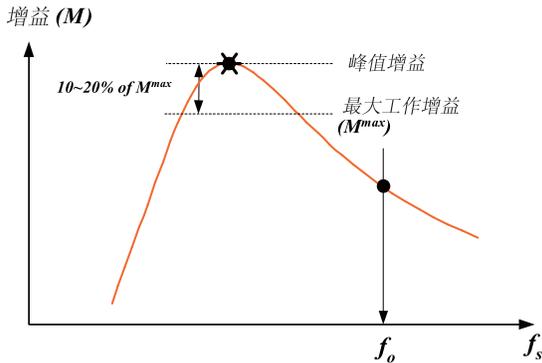
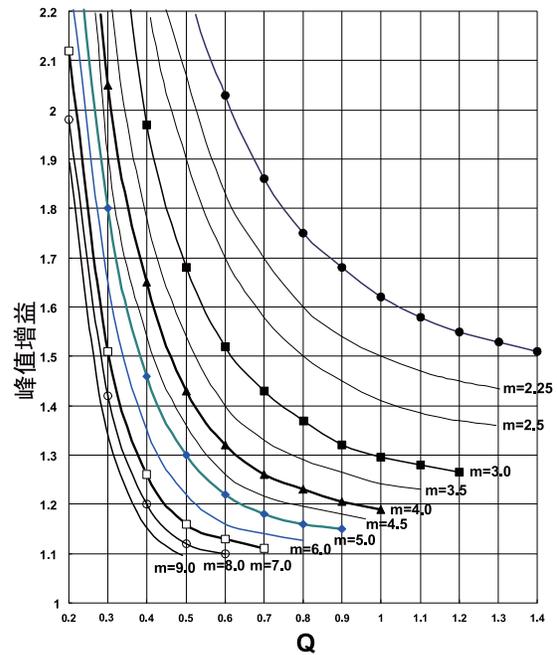


图13 最大增益的确定

在某一给定的条件下，即使采用增益公式6得到峰值增益，也是很难地以明确形式表达出峰值增益。为了简化分析与设计，可以采用仿真工具获得峰值增益，如图14所示。图中给出了不同 m 取值时，随着 Q 值变化的峰值增益（可达最大增益）。可见，通过减少 m 和 Q 值，可以获得较高的峰值增益。对于给定的谐振频率(f_o)和 Q 值，降低 m 意味着励磁电感减少，将导致环流增加。自然地，应在可用增益范围与导通损耗之间作出权衡。

图14 不同 m 取值时峰值增益（可达最大增益）对 Q 的曲线

4. FSFR系列的特征

FSFR系列产品集成有脉冲频率调制(PFM)控制器以及专门设计用于零电压开关 (ZVS) 半桥变换器的MOSFET，外部元器件用量最少。内部控制器包括一个欠压闭锁、优化的高端/低端门极驱动器、温度补偿的精密电流控制振荡器以及自保护电路。与分立MOSFET和PWM控制器方案相比，FSFR系列产品减少了总成本、元器件数量、尺寸和重量，与此同时却提高了效率、生产率和系统可靠性。

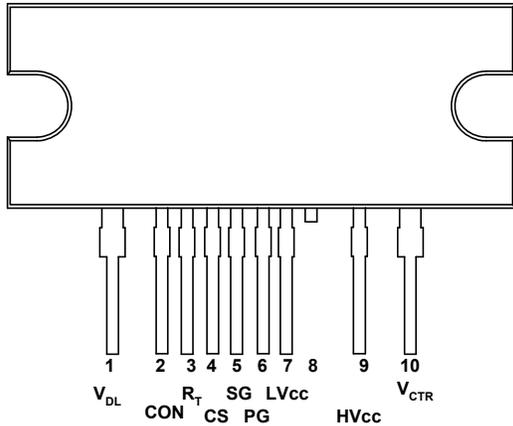


图15 封装图

表 1. 管脚说明

1	V _{DL}	该管脚为高端MOSFET的漏极，典型地，需要连接到输入直流环节电压。
2	CON	该管脚用于启用/禁用和保护。当该管脚电压高于0.6V，允许该IC工作。当该管脚电压低于0.4V，禁止发送两只MOSFET的门极驱动信号。当该管脚电压增至5V以上，保护功能启动。
3	R _T	该管脚用于编程开关频率。一般地，需要光耦和电阻连接到该管脚，用来调节输出电压。
4	CS	该管脚用于检测流过低端MOSFET的电流。典型地，负电压被施加到该引脚。
5	SG	该管脚为控制地。

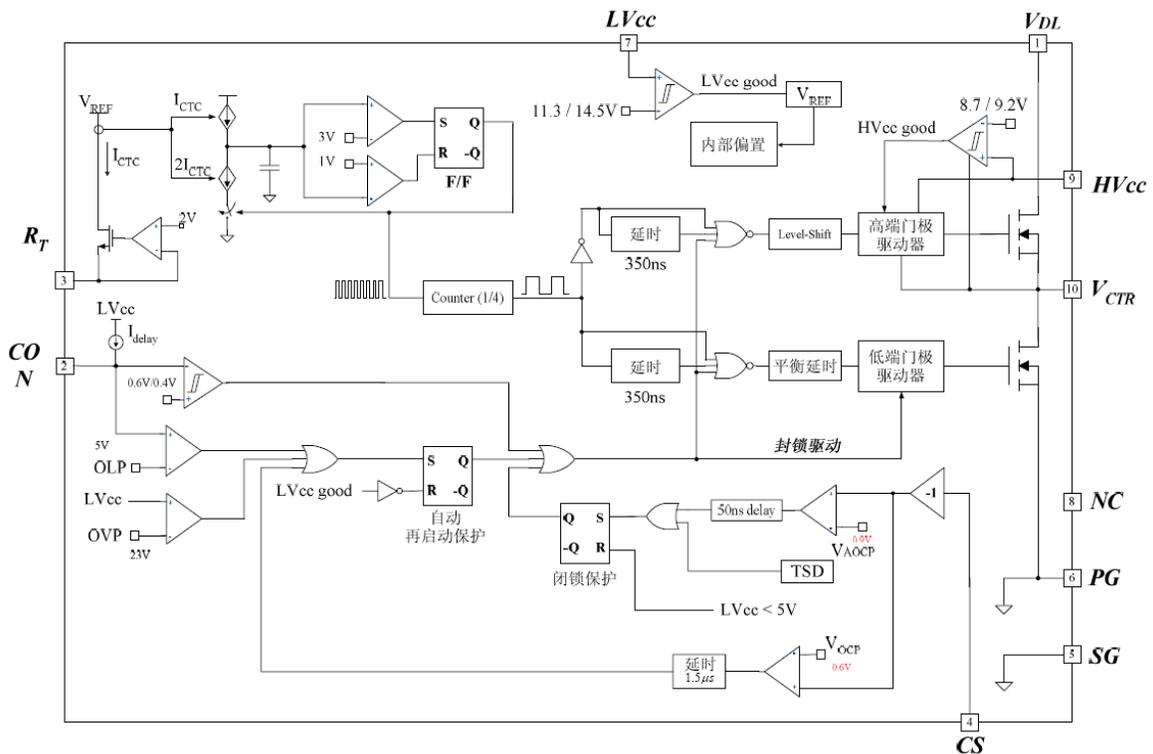


图16 FSFR系列产品的功能框图

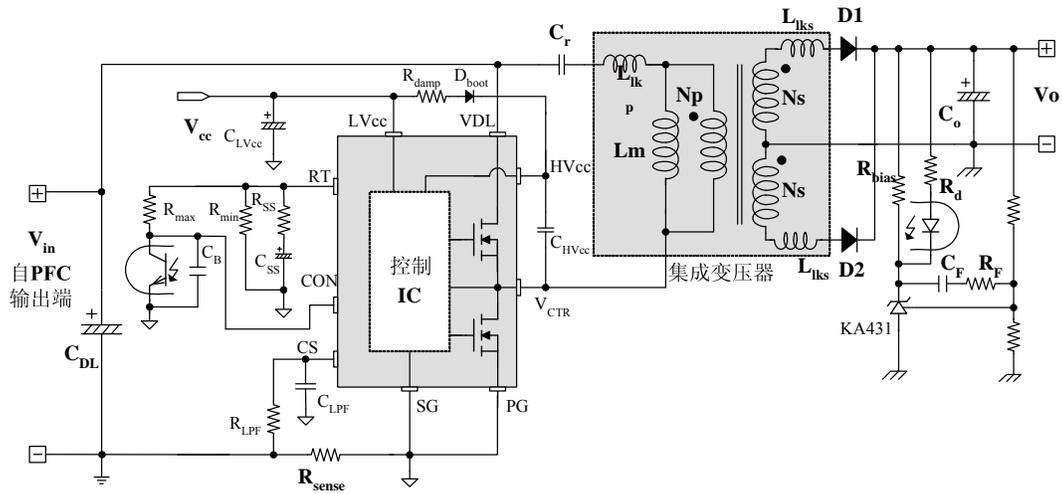


图17 LLC谐振半桥变换器设计实例的参考电路

5. 设计步骤

本节中，采用图17所示的参考原理图，给出设计过程。集成变压器具有中心抽头，输入电压来自预调节器—功率因数校正器(PFC)。以192W/24V输出的DC-DC变换器为例，设计规格如下：

- 标称输入电压：400VDC（PFC的输出）
- 输出：24V/8A (192W)
- 保持时间要求：20ms（50Hz电源频率）
- PFC输出的直流环节电容：220 μ F

[第一步] 确定系统规格

作为第一步，需要明确下列设计规格。

估计效率(\$E_{ff}\$): 需要估计功率转换效率，以便在给定的最大输出功率前提下，计算最大输入功率。如果没有可用的参考数据，对于低压输出场合，采用 \$E_{ff} = 0.88\sim 0.92\$。对于高压输出场合，采用 \$E_{ff} = 0.92\sim 0.96\$。确定估计效率后，最大输入功率可以描述为

$$P_m = \frac{P_o}{E_{ff}} \quad (11)$$

输入电压范围(\$V_{in}^{min}\$ 与 \$V_{in}^{max}\$): 最大输入电压应为PFC标称输出电压，

$$V_{in}^{max} = V_{O.PFC} \quad (12)$$

即使在PFC预调节器作用下，该输入电压为受控恒压，但是在保持时间内也会发生跌落。考虑保持时间要求后，最小输入电压可以描述为：

$$V_{in}^{min} = \sqrt{V_{O.PFC}^2 - \frac{2P_m T_{HU}}{C_{DL}}} \quad (13)$$

式中，\$V_{O.PFC}\$ 指PFC标称输出电压，\$T_{HU}\$ 指保持时

间，\$C_{DL}\$ 指直流环节高量电容。

（设计举例）假定效率为92%，

$$P_m = \frac{P_o}{E_{ff}} = \frac{192}{0.92} = 209W$$

$$V_{in}^{max} = V_{O.PFC} = 400V$$

$$\begin{aligned} V_{in}^{min} &= \sqrt{V_{O.PFC}^2 - \frac{2P_m T_{HU}}{C_{DL}}} \\ &= \sqrt{400^2 - \frac{2 \cdot 209 \cdot 20 \times 10^{-3}}{220 \times 10^{-6}}} = 349V \end{aligned}$$

[第二步] 确定谐振网络的最大与最小电压增益

根据上节讨论，为了减少开关频率波动，典型地，LLC谐振网络应设计工作在谐振频率(\$f_o\$)附近。鉴于LLC谐振变换器由PFC输出电压供电，为使该变换器的工作频率设计在\$f_o\$，应该适应PFC标称输出电压。

由式10可见，\$f_o\$ 处的增益为\$m\$ (\$m=L_p/L_r\$)的函数。\$f_o\$ 处的增益决定于\$m\$值的选取。尽管\$m\$取值较小时，可以得到高的峰值增益，但是过小的\$m\$取值会导致变压器的耦合恶化和效率下降。典型地，设置\$m\$位于3~7，可使谐振频率处(\$f_o\$)的电压增益为1.1~1.2。

\$m\$取值选择后，PFC标称输出电压时的电压增益可以描述为：

$$M^{min} = \sqrt{\frac{m}{m-1}} \quad @f=f_o \quad (14)$$

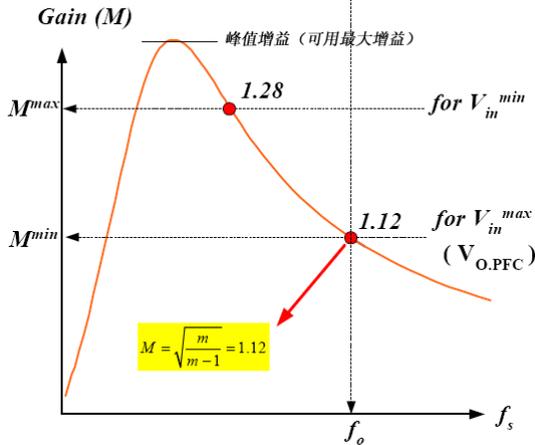
\$M^{min}\$为最小电压增益，因为PFC标称输出电压为最大输入电压(\$V_{in}^{max}\$)。最大电压增益可以描述为：

$$M^{\max} = \frac{V_{in}^{\max}}{V_{in}^{\min}} M^{\min} \quad (15)$$

(设计举例) 按照式5, 选择 L_p 与 L_r 的比值 (m)。可得最小与最大电压增益分别为

$$M^{\min} = \frac{V_{RO}}{V_{in}^{\max}/2} = \sqrt{\frac{m}{m-1}} = \sqrt{\frac{5}{5-1}} = 1.12$$

$$M^{\max} = \frac{V_{in}^{\max}}{V_{in}^{\min}} M^{\min} = \frac{400}{349} \cdot 1.12 = 1.28$$



[第三步] 确定变压器匝比($n=N_p/N_s$)

根据第二步得到的最小电压增益 (M^{\min}), 变压器匝比可以描述为:

$$n = \frac{N_p}{N_s} = \frac{V_{in}^{\max}}{2(V_o + V_F)} \cdot M^{\min} \quad (16)$$

式中, V_F 指次级整流二极管的压降。

(设计举例) 假定 V_F 为 0.9V,

$$n = \frac{N_p}{N_s} = \frac{V_{in}^{\max}}{2(V_o + V_F)} \cdot M^{\min} = \frac{400}{2(24 + 0.9)} \cdot 1.12 = 9.00$$

[第四步] 计算等效负载电阻

根据式16得到的变压器匝比, 可得等效负载电阻为

$$R_{ac} = \frac{8n^2 V_o^2}{\pi^2 P_o} \quad (17)$$

(设计举例)

$$R_{ac} = \frac{8n^2 V_o^2}{\pi^2 P_o} = \frac{8 \cdot 9.0^2 \cdot 24^2}{\pi^2 \cdot 192} = 197\Omega$$

[第五步] 设计谐振网络

根据第二步中选取的 m , 从图14中峰值增益曲线读出合适的 Q 值, 留出足够的峰值增益。考虑到负载瞬变与确保零电压开关(ZVS) 稳定工作, 在确定峰值增益时, 最大增益应保留10%的裕量。一旦选定 Q 值, 可得谐振参数为:

$$C_r = \frac{1}{2\pi Q \cdot f_o \cdot R_{ac}} \quad (18)$$

$$L_r = \frac{1}{(2\pi f_o)^2 C_r} \quad (19)$$

$$L_p = m \cdot L_r \quad (20)$$

(设计举例)

根据第二步的计算, 最小输入电压(V_{in}^{\min})时, 最大电压增益(M^{\max})为1.28。考虑15%裕量, 需要峰值增益为1.47。在第二步中, 选取 m 为5, 根据图19的峰值增益曲线, 可得 Q 值为0.4。选择谐振频率为 100 kHz, 谐振器件定参如下:

$$C_r = \frac{1}{2\pi Q \cdot f_o \cdot R_{ac}} = \frac{1}{2\pi \cdot 0.4 \cdot 100 \times 10^3 \cdot 197} = 20.2nF$$

$$L_r = \frac{1}{(2\pi f_o)^2 C_r} = \frac{1}{(2\pi \cdot 100 \times 10^3)^2 \cdot 20.2 \times 10^{-9}} = 126\mu H$$

$$L_p = m \cdot L_r = 630\mu H$$

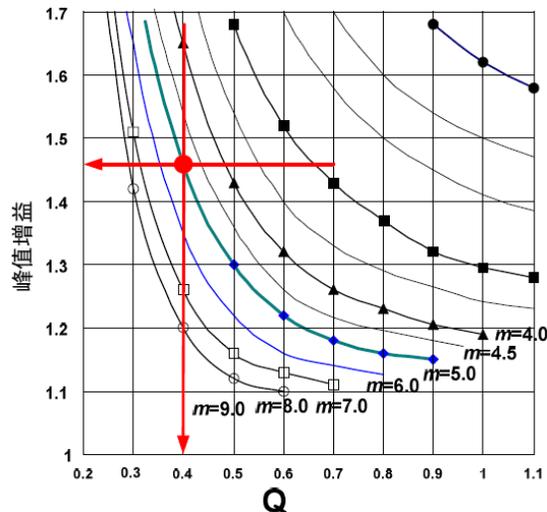


图19 采用峰值增益 (可达最大增益) 的谐振网络设计 $m=5$ 的曲线

[第六步] 设计变压器

最小开关频率条件是变压器设计的最坏情况，出现在最小输入电压和满载条件下。为了得到最小开关频率，需要采用增益公式9，绘制增益曲线，读取最小开关频率。可得变压器初级的最少匝数为

$$N_p^{\min} = \frac{n(V_o + V_F)}{2f_s^{\min} \cdot M_V \cdot \Delta B \cdot A_e} \quad (21)$$

$\Delta B = 0.3 \sim 0.4$ T。式中， A_e 指变压器磁芯的截面积，单位 m^2 ， B 指磁通密度最大振幅，单位T，如图20所示。如果没有可供参考数据，可以采用：

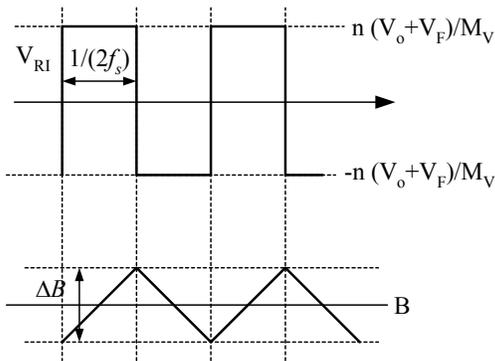


图20 磁通密度振幅

为次级选择合适的匝数，使得初级匝数大于 N_p^{\min} ， N_p 描述为

$$N_p = n \cdot N_s > N_p^{\min} \quad (22)$$

(设计举例) 选择EER3542 ($A_e = 107mm^2$)为变压器磁芯。根据图21的增益曲线，可得最小开关频率为78kHz。变压器的最小初级匝数为：

$$N_p^{\min} = \frac{n(V_o + V_F)}{2f_s^{\min} \Delta B \cdot 1.11 \cdot A_e} = \frac{9.0 \times 24.9}{2 \cdot 77 \times 10^3 \cdot 0.4 \cdot 1.11 \cdot 107 \times 10^{-6}} = 30.5 \text{ turns}$$

选择 N_s ，使所得 N_p 大于 N_p^{\min} ：

$$\begin{aligned} N_p &= n \cdot N_s = 1 \times 9.0 = 9 < N_p^{\min} \\ N_p &= n \cdot N_s = 2 \times 9.0 = 18 < N_p^{\min} \\ N_p &= n \cdot N_s = 3 \times 9.0 = 27 < N_p^{\min} \\ N_p &= n \cdot N_s = 4 \times 9.0 = 36 > N_p^{\min} \end{aligned}$$

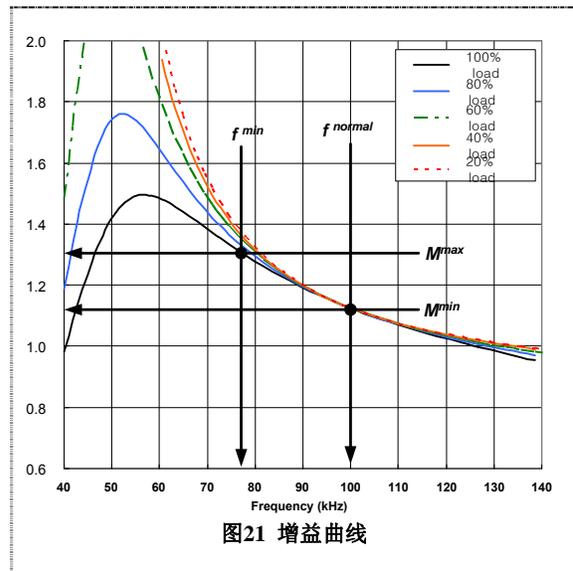


图21 增益曲线

[第七步] 变压器制作

由第五步确定变压器的参数 L_p 与 L_r 。通过分别使次级绕组开路 and 短路，可以在初级测得 L_p 与 L_r 。由于LLC变换器设计需要相对较大的 L_r 取值，一般地，要求采用分段骨架，如图22所示。对于分段骨架，匝数与绕组的配置成为决定 L_r 取值的主要因素，磁芯的气隙长度影响 L_r 并不明显。通过调节气隙长度， L_p 可以很容易地得到控制。表3中给出了不同气隙长度时测得的 L_p 与 L_r 值，气隙长度为0.10mm时，得到的 L_p 与 L_r 值与设计参数最接近。

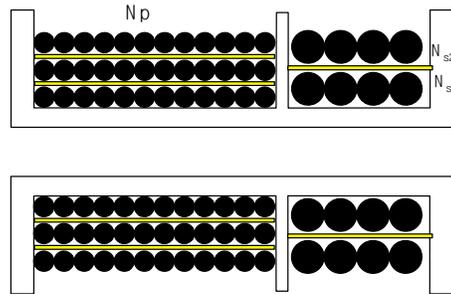


图22 分段骨架

表 2. 不同气隙长度时测得的 L_p 与 L_r 值

气隙长度	L_p	L_r
0.0mm	2,295 μ H	123 μ H
0.05mm	943 μ H	122 μ H
0.10mm	630μH	118μH
0.15mm	488 μ H	117 μ H
0.20mm	419 μ H	115 μ H
0.25mm	366 μ H	114 μ H

(设计举例)**最终谐振网络设计**

在LLC谐振变压器设计中，即使集成变压器方法能够实现磁元件，采用单一磁芯，省去一个磁元件，在实际变压器设计中，很难控制 L_r 的取值。变压器制作完成后，谐振网络设计通常需要利用所得的 L_r 进行迭代验算。谐振电容取值也会发生改变，因为它需要在大量生产的电容中挑选。最后的谐振网络设计汇总在表3中，所得新的增益曲线如图23所示。

参数	初始设计	最终设计
L_p	630 μ H	630μH
L_r	126H	118μH
C_r	20nF	22nF
f_o	100kHz	99kHz
m	5	5.34
Q	0.4	0.36
$M@f_o$	1.14	1.11
最低频率	78kHz	72kHz

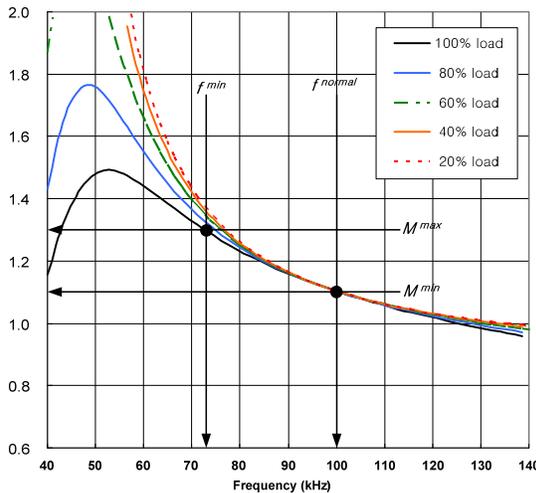


图23 最后谐振网络设计的增益曲线

[第八步] 选择谐振电容

选择谐振电容时，需要考虑电流等级，这是因为会有相当可观的电流通过该电容。该电流有效值可以描述为

$$I_{C_r}^{RMS} \cong \frac{1}{E_{ff}} \sqrt{\left[\frac{\pi I_o}{2\sqrt{2}n}\right]^2 + \left[\frac{n(V_o + V_F)}{4\sqrt{2}f_o M_V (L_p - L_r)}\right]^2} \quad (23)$$

在正常工作中，谐振电容的标称电压为：

$$V_{C_r}^{nom} \cong \frac{V_{in}^{max}}{2} + \frac{\sqrt{2} \cdot I_{C_r}^{RMS}}{2 \cdot \pi \cdot f_o \cdot C_r} \quad (24)$$

然而，在过载或负载瞬变时，谐振电容的电压会远远高出该标称电压。实际中，应该基于过流保护(OCP)动作点来选择电容。根据(OCP)等级 I_{OCP} ，最大谐振电容电压可以描述为

$$V_{C_r}^{nom} \cong \frac{V_{in}^{max}}{2} + \frac{I_{OCP}}{2 \cdot \pi \cdot f_o \cdot C_r} \quad (25)$$

(设计举例)

$$\begin{aligned} I_{C_r}^{RMS} &\cong \frac{1}{E_{ff}} \sqrt{\left[\frac{\pi I_o}{2\sqrt{2}n}\right]^2 + \left[\frac{n(V_o + V_F)}{4\sqrt{2}f_o M_V (L_p - L_r)}\right]^2} \\ &= \frac{1}{0.92} \sqrt{\left[\frac{\pi \cdot 8}{2\sqrt{2} \cdot 9.0}\right]^2 + \left[\frac{9.0 \cdot (24 + 0.9)}{4\sqrt{2} \cdot 99 \times 10^3 \cdot 1.11 \cdot 512 \times 10^{-6}}\right]^2} \\ &= 1.32A \end{aligned}$$

在正常工作中，初级的峰值电流为：

$$I_{C_r}^{peak} = \sqrt{2} \cdot I_{C_r}^{rms} = 1.86A$$

OCP 等级设定为3.0A， $I_{C_r}^{peak}$ 具有50%裕量：

$$\begin{aligned} V_{C_r}^{nom} &\cong \frac{V_{in}^{max}}{2} + \frac{\sqrt{2} \cdot I_{C_r}^{RMS}}{2 \cdot \pi \cdot f_o \cdot C_r} \\ &= \frac{400}{2} + \frac{\sqrt{2} \cdot 1.32}{2 \cdot \pi \cdot 99 \times 10^3 \cdot 22 \times 10^{-9}} = 336V \\ V_{C_r}^{max} &\cong \frac{V_{in}^{max}}{2} + \frac{I_{OCP}}{2 \cdot \pi \cdot f_o \cdot C_r} \\ &= \frac{400}{2} + \frac{3}{2 \cdot \pi \cdot 99 \times 10^3 \cdot 22 \times 10^{-9}} = 419V \end{aligned}$$

630V低ESR的薄膜电容选为谐振电容。

[第九步] 整流网络设计

当变压器次级采用中心抽头时，二极管的电压应力应为输出电压的两倍：

$$V_D = 2(V_o + V_F) \quad (26)$$

通过每只整流二极管的电流有效值为:

$$I_D^{RMS} = \frac{\pi}{4} I_o \quad (27)$$

通过输出电容的纹波电流为:

$$I_{Co}^{RMS} = \sqrt{\left(\frac{\pi I_o}{2\sqrt{2}}\right)^2 - I_o^2} = \sqrt{\frac{\pi^2 - 8}{8}} I_o \quad (28)$$

输出电容的电压纹波为:

$$\Delta V_o = \frac{\pi}{2} I_o \cdot R_C \quad (29)$$

式中, R_C 指输出电容的有效串联电阻(ESR)。该输出电容的功率耗散为:

$$P_{Loss.Co} = (I_{Co}^{RMS})^2 \cdot R_C \quad (30)$$

(设计举例) 整流二极管的电压与电流应力为:

$$V_D = 2(V_o + V_F) = 2(24 + 0.9) = 49.8$$

$$I_D^{RMS} = \frac{\pi}{4} I_o = 6.28 A$$

考虑由杂散电感引起的电压过冲后, 选择 100V/20A 肖特基二极管为整流二极管。

输出电容的电流有效值为:

$$I_{Co}^{RMS} = \sqrt{\left(\frac{\pi I_o}{2\sqrt{2}}\right)^2 - I_o^2} = \sqrt{\frac{\pi^2 - 8}{8}} I_o = 3.857 A$$

当选择两只 ESR 为 80mΩ 的电解电容并联使用时, 输出电压纹波为:

$$\Delta V_o = \frac{\pi}{2} I_o \cdot R_C = \frac{\pi}{2} \cdot 8 \cdot \left(\frac{0.08}{2}\right) = 0.50 V$$

电解电容的损耗为:

$$P_{Loss.Co} = (I_{Co}^{RMS})^2 \cdot R_C = 3.857^2 \cdot 0.04 = 0.60 W$$

[第十步] 控制电路的配置

图24给出了FSR-系列产品的RT管脚的一种典型电路配置, 图中光耦三极管连接到RT管脚, 用于控制开关频率。光耦三极管完全关断时, 得到最小开关频率, 描述如下:

$$f_{\min} = \frac{5.2k\Omega}{R_{\min}} \times 100 (kHz) \quad (31)$$

假定光耦三极管的饱和电压为0.2V, 则最大开关频率决定于:

$$f_{\max} = \left(\frac{5.2k\Omega}{R_{\min}} + \frac{4.68k\Omega}{R_{\max}}\right) \times 100 (kHz) \quad (32)$$

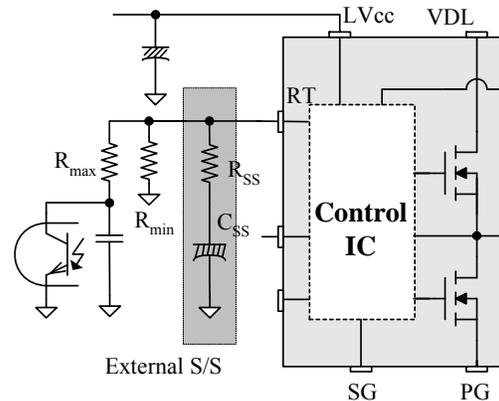


图24 典型的RT管脚电路配置

软启动: 为了防止在启动阶段, 冲击电流过大, 输出电压过冲, 需要逐渐增加该谐振变换器的电压增益。鉴于谐振变换器的电压增益与开关频率成反比, 为实现软启动, 应从初始高频(f^{ISS})向下扫描开关频率, 直至输出电压建立为止, 如图25所示。在RT管脚上连接RC串联网路, 即可建立软启动电路, 如图24所示。FSFR-系列产品还设有3ms的内部软启动, 能够再给外部软启动电路的初始频率增加40kHz, 在启动之初的几个开关周期中, 可以降低电流超调, 如图25所示。这样软启动的实际初始频率为:

$$f^{ISS} = \left(\frac{5.2k\Omega}{R_{\min}} + \frac{5.2k\Omega}{R_{SS}}\right) \times 100 + 40 (kHz) \quad (33)$$

典型地, 设置软启动的初始频率(f^{ISS})为谐振频率(f_o)的2~3倍。

软启动时间决定于RC的时间常数:

$$T_{SS} = 3 \sim 4 \text{ times of } R_{SS} \cdot C_{SS} \quad (34)$$

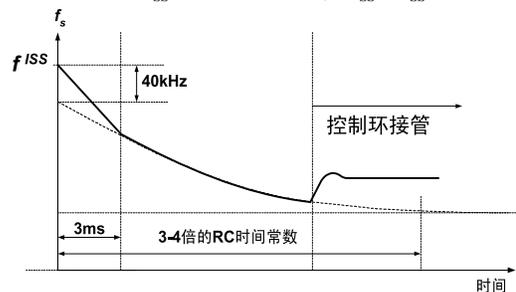


图25 软启动中频率扫描

(设计举例) 根据第六步, 最小频率为 72kHz, 则 R_{\min} 确定为:

$$R_{\min} = \frac{100\text{kHz}}{f_{\min}} \times 5.2\text{k}\Omega = 7.2\text{k}\Omega$$

考虑负载瞬变时输出电压超调/过冲(10%)以及反馈环的可控性, 设置最大频率为 140kHz, 则 R_{\max} 确定为:

$$\begin{aligned} R_{\max} &= \frac{4.68\text{k}\Omega}{\left(\frac{f_o \times 1.40}{100\text{kHz}} - \frac{5.2\text{k}\Omega}{R_{\min}}\right)} \\ &= \frac{4.68\text{k}\Omega}{\left(\frac{99\text{kHz} \times 1.4}{100\text{kHz}} - \frac{5.2\text{k}\Omega}{7.2\text{k}\Omega}\right)} = 7.1\text{k}\Omega \end{aligned}$$

设置软启动初始频率为 250kHz, 为谐振频率的 2.5 倍, 则软启动电阻 R_{SS} 为:

$$\begin{aligned} R_{\text{SS}} &= \frac{5.2\text{k}\Omega}{\left(\frac{f_{\text{ISS}} - 40\text{kHz}}{100\text{kHz}} - \frac{5.2\text{k}\Omega}{R_{\min}}\right)} \\ &= \frac{5.2\text{k}\Omega}{\left(\frac{250\text{kHz} - 40\text{kHz}}{100\text{kHz}} - \frac{5.2\text{k}\Omega}{7.2\text{k}\Omega}\right)} = 3.8\text{k}\Omega \end{aligned}$$

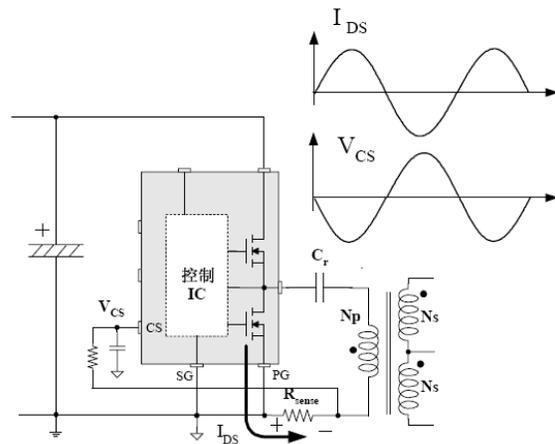


图27 全波检测

(设计举例) 在第八步中, 由于 OCP 等级确定为 3A, OCP 阈值电压为 0.6V, 采用检测电阻为 0.2Ω。选择 1kΩ 电阻和 100pF 电容时, RC 时间常数可设置为 100ns (开关周期的 1/100)。

[第十一步] 电流检测与保护

FSFR系列产品检测低端MOSFET漏极电流, 负电压形式, 如图26和图27所示。半波检测方式允许检测电阻产生低功耗, 但是全波检测方式的检测信号具有较低开关噪声。通常采用RC低通滤波器, 用于滤除检测信号中的开关噪声。低通滤波器的RC时间常数应该为开关周期的1/100~1/20。

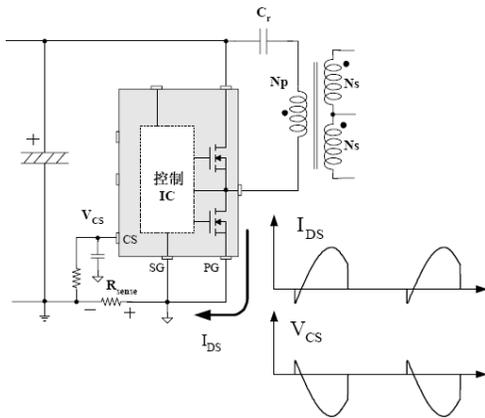


图26 半波检测

设计总结

图 28 给出了 LLC 谐振半桥变换器设计举例的最终原理图，选择 EER3542 磁芯以及分段骨架，用于变压器制作。满载条件下的效率大体为 94%。

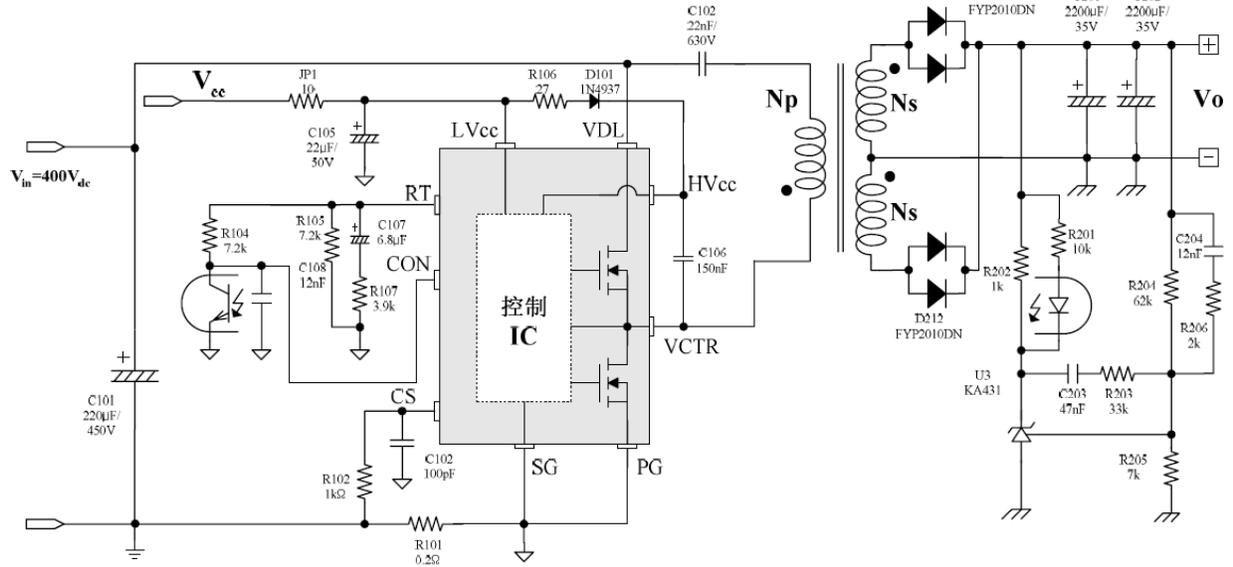


图28 半桥LLC谐振变换器的最终原理图

- 磁芯: EER3542 ($A_e=107 \text{ mm}^2$)
- 骨架: EER3542 (水平/分段类型)

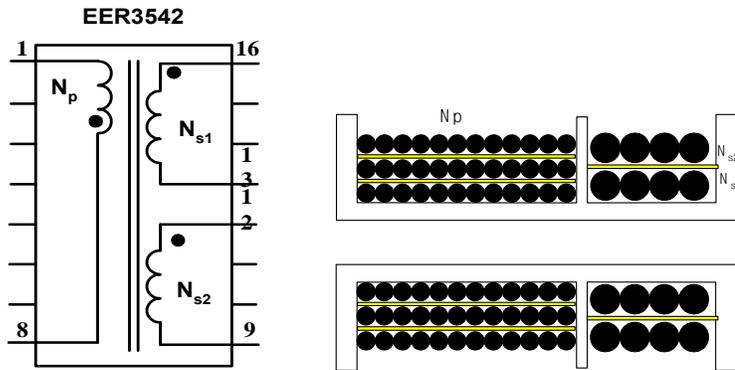


图29 变压器结构

	管脚(S → F)	线型	匝数	绕组方式
N_p	8 → 1	0.12φ×30 (Litz wire)	36	分段绕组
N_{s1}	16 → 13	0.1φ×100 (Litz wire)	4	分段绕组
N_{s2}	12 → 9	0.1φ×100 (Litz wire)	4	分段绕组

	管脚	技术规格		备注
初级电感(L_p)	1-8	630μH ± 5%	次级绕组开路	100kHz, 1V
等效漏感(L_r)	1-8	118μH Max.	次级绕组短路	100kHz, 1V

6. 实验验证

为了验证本使用说明书中设计过程的有效性，对本变换器设计实例的进行了建立和测试。设计实例中涉及的全部电路元件都得到了采用。

图30和图31给出了标称输入电压时满载与空载下的工作波形。可见，由于谐振作用，在开通前，MOSFET的漏源电压(V_{DS})下降至零，实现了零电压切换。

图32给出了满载条件下谐振电容电压和初级电流波形。谐振电容电压与初级电流的峰值分别为325V 与 1.93A，这与设计过程一节中第八步的计算值非常匹配。图33给出了输出短路条件下谐振电容电压和初级电流波形。对于输出短路条件，当初级电流大于3A时，过电流(OCP)发生动作。谐振电容的最大电压略高于计算值419V，其原因是1.5 μ s的关闭延时使得OCP动作电流略高于3A(参阅FSFR2100产品说明书)。

图 34 给出了满载和空载条件下整流二极管的电压与电流波形。由于杂散电感引起的电压过冲，电压应力略高于第九步中的计算值。图 35 给出了满载和空载条件下输出电压的纹波波形。输出电压的纹波与第九步中的设计值相配。

图 36 给出了不同负载条件下效率测量结果。满载条件下的效率大约为 94%。

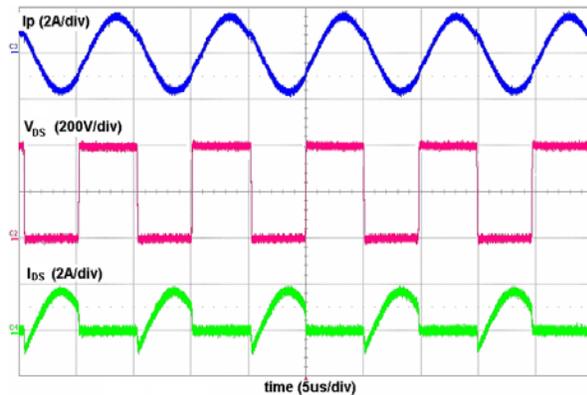


图30 满载条件下的工作波形

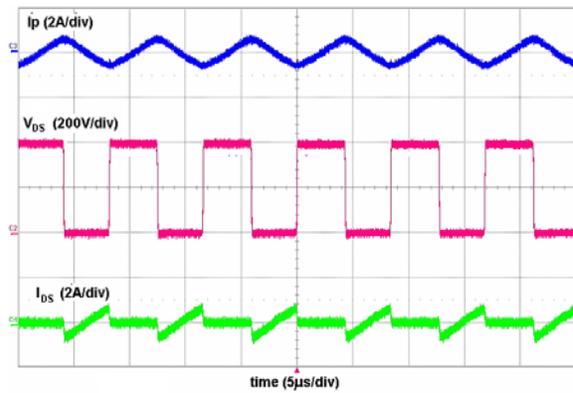


图31 空载条件下的工作波形

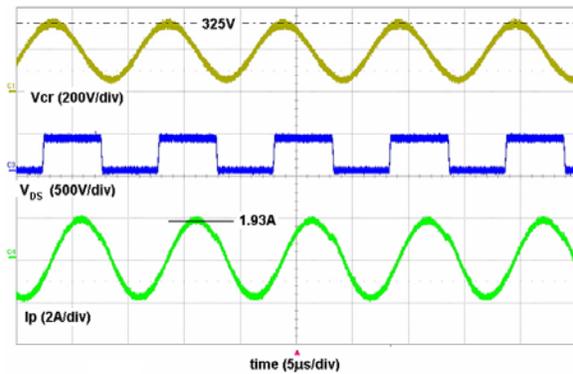


图32 满载条件下的谐振电容电压与初级电流波形

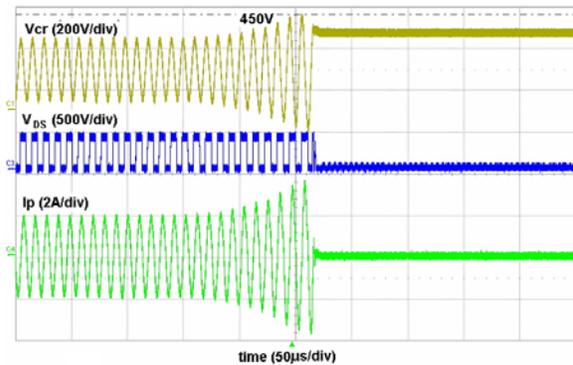


图33 输出短路保护下谐振电容电压与初级电流波形

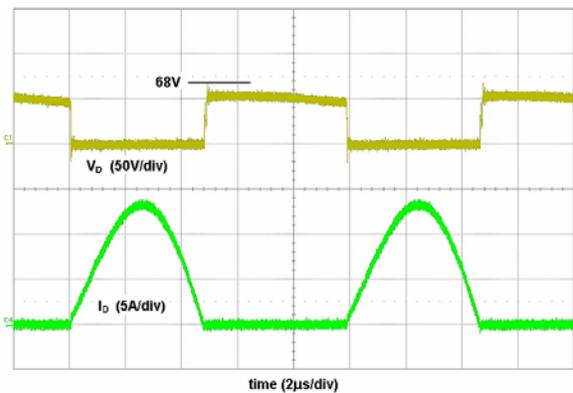


图34 满载条件下整流二极管电压与电流波形

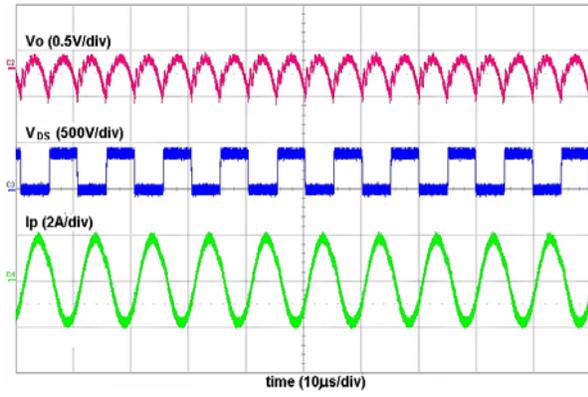


图35 满载条件下输出电压纹波与初级电流波形

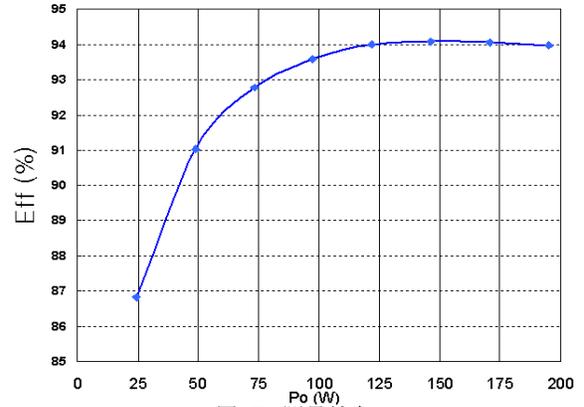


图37 测量效率

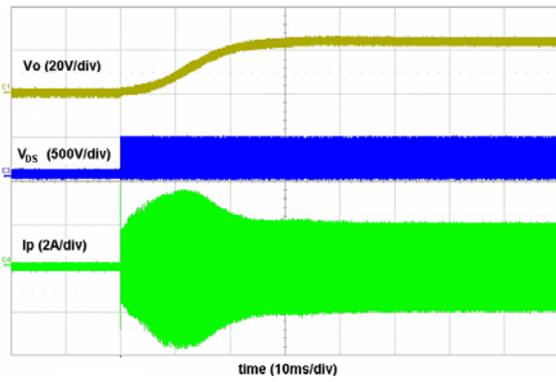


图36 软启动波形

7. 参考文献

- [1] Robert L. Steigerwald, 半桥谐振变换器拓扑的比较, 电力电子, Vol. 3, No. 2, April 1988.
- [2] A. F. Witulski and R. W. Erickson, 最小应力串联谐振变换器的设计, 航空电子系统, Vol. AES-22, pp. 356-363, July 1986.
- [3] R. Oruganti, J. Yang, and F.C. Lee, 串联谐振变换器最优轨迹控制的实现, *Proc. IEEE PESC '87*, 1987.
- [4] V. Vorperian and S. Cuk, 串联谐振变换器的全面直流分析, *Proc. IEEE PESC '82*, 1982.
- [5] Y. G. Kang, A. K. Upadhyay, D. L. Stephens, 上谐振工作时半桥并联谐振变换器的分析与设计, 工业应用, Vol. 27, March-April 1991, pp. 386 – 395.
- [6] R. Oruganti, J. Yang, and F.C. Lee, 并联谐振变换器的状态平面分析, *Proc. IEEE PESC '85*, 1985.
- [7] M. Emsermann, 上谐振工作的联谐振变换器的近似稳态与小信号分析, 电力电子与调速传动会议论文集'91, 1991, pp. 9-14.
- [8] Yan Liang, Wenduo Liu, Bing Lu, van Wyk, J.D, 1 MHz 1 kW半桥LLC谐振变换器中集成无源器件的设计, *IAS* 2005, pp. 2223-2228.
- [9] B. Yang, F.C. Lee, M. Concannon, LLC谐振变换器的过流保护方法, *APEC* 2003, pp. 605 - 609.
- [10] Yilei Gu, Zhengyu Lu, Lijun Hang, Zhaoming Qian, Guisong Huang, 三电平LLC串联谐振DC/DC变换器, 电力电子, Vol.20, July 2005, pp.781 – 789.
- [11] Bo Yang, Lee, F.C, A.J Zhang, Guisong Huang, 前端DC/DC变换—LLC谐振变换器, *APEC* 2002. pp.1108 – 1112.
- [12] Bing Lu, Wenduo Liu, Yan Liang, Fred C. Lee, Jacobus D. Van Wyk, LLC谐振变换器的优化设计方法, *APEC* 2006. pp.533-538.

作者

Hang-Seok Choi / Ph. D

FPS应用组/飞兆半导体

电话: +82-32-680-1383

传真: +82-32-680-1317

电子邮件: hangseok.choi@fairchildsemi.com

相关产品数据表

FSFR2100

Important Notice

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION, OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, or (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.