

TEA1751

GreenChipIII SMPS 开关电源控制芯片

Rev. 01 — 10 July 2008

产品数据手册

1. 概述:

GreenChip III是第三代绿色开关电源(SMPS)控制芯片。TEA1751(L)T(TEA1751T和TEA1751LT)将功率因数校正(PFC)控制器和反激式(FLYBACK)开关电源控制器集成在一起。它的集成度高,外接元件少,因而使电源设计的成本低而效率高。

其特殊内置的绿色功能使其在任何功率等级时的效率都很高。在大功率时它保持在谷底转换的准谐振状态,在低功率时反激控制器减少工作频率同时功率因数控制器关闭使整个变换器其保持在高效率。

在低功耗条件下反激控制器减少工作频率同时并限制峰值电流被为最大值的25%。这就确保了在低功率时也高效,使其有良好的待机性能和减小了变压器的噪声。

TEA1751(L)T为多片模式(MCM),内部含有2片。TEA1750专有的高压BCD800工艺使其可以直接从整流后的主高压供电线路高效绿色的起动。片内第二个低压工艺则实现精确的高速保护和控制功能。

TEA1751(L)T外接元件很少,可以很容易的设计出250W以下高效可靠的电源。

2. 特点

2.1 与众不同的特点

集成功率因数校正PFC和反激式开关电源控制器。

世界电压输入范围(70-276VAC)。

双升压PFC和准确的最大输出电压。

集成度高,外接元件少,性价比好。

2.2 绿色特性

片上启动电流源。

2.3 PFC部分的绿色特性

采用谷电压/零电压转换,使开关损耗最小。

频率限制以减小开关损耗。

在反激输出端负载很低时PFC功能关闭。

2.4 反激部分的绿色特性

采用电压谷转换使开关损耗最少。

低功率输出时最小峰值电流固定同时频率减小以保持稳定的高效率。

2.5 保护特性

系统出现故障时安全重启动。

对PFC控制器和FLYBACK反激转换都进行去磁均值检测实现连续模式保护。

欠压保护(UVP)(过载时折返保护)。

PFC控制及反激控制均可实现精确的过压保护(OVP)(反激控制过压保护可调节)。

主电压独立的过功率保护(OPP)。

PFC控制及反激控制均可实现开环回路保护。TEA1751L反激控制器开环回路保护被锁存,TEA1751可安全再启动。

芯片过温保护。

PFC控制及反激控制均可实现小电流值的可调节的过流保护。

通用的锁死输入保护功能,例如:可用于系统的过温保护。

3. 应用

该芯片可应用于高效率和高性价比的 250W 以下所有电源，尤其适合于高集成度笔记本适配器。

4. 订货信息

表 1: 订货信息:

型号	名称	封装描述	版本
TEA1751T	S016	塑封贴片小封装; 16 脚; 体宽 3.9mm	SOT109-1
TEA1751LT	S016	塑封贴片小封装; 16 脚; 体宽 3.9mm	SOT109-1

5. 框图

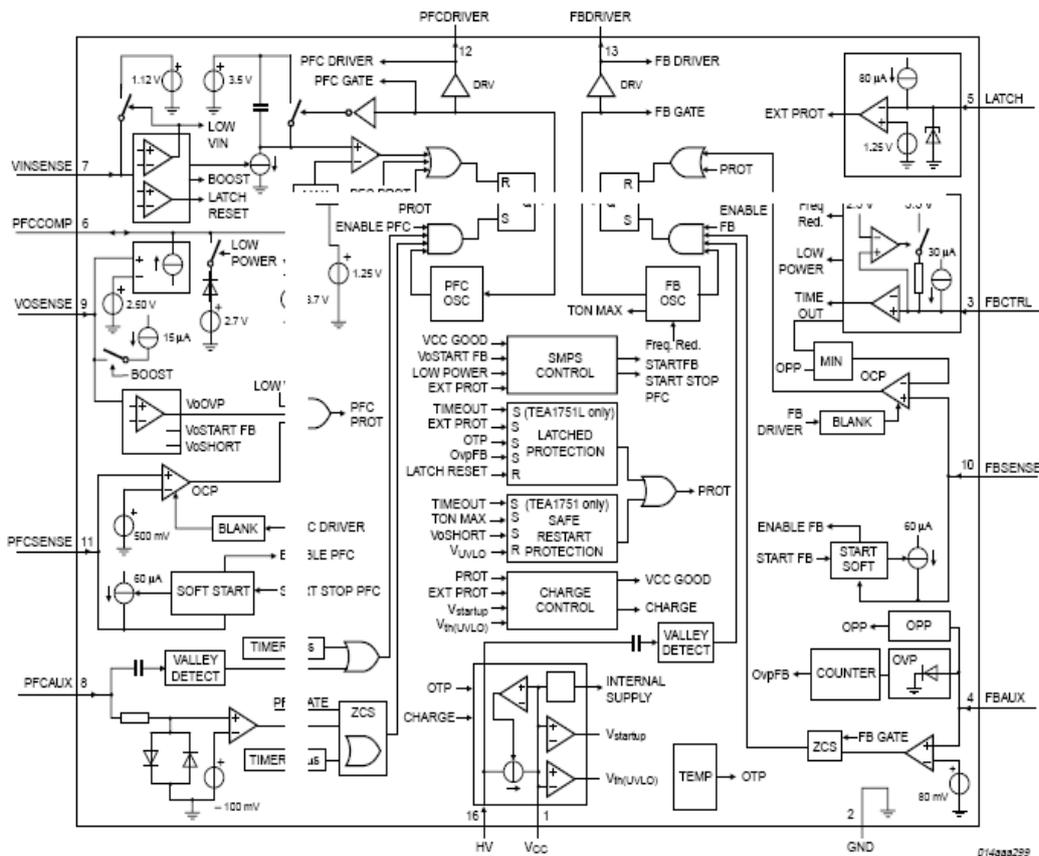


图 1 方块图

6 管脚信息

6.1 引脚

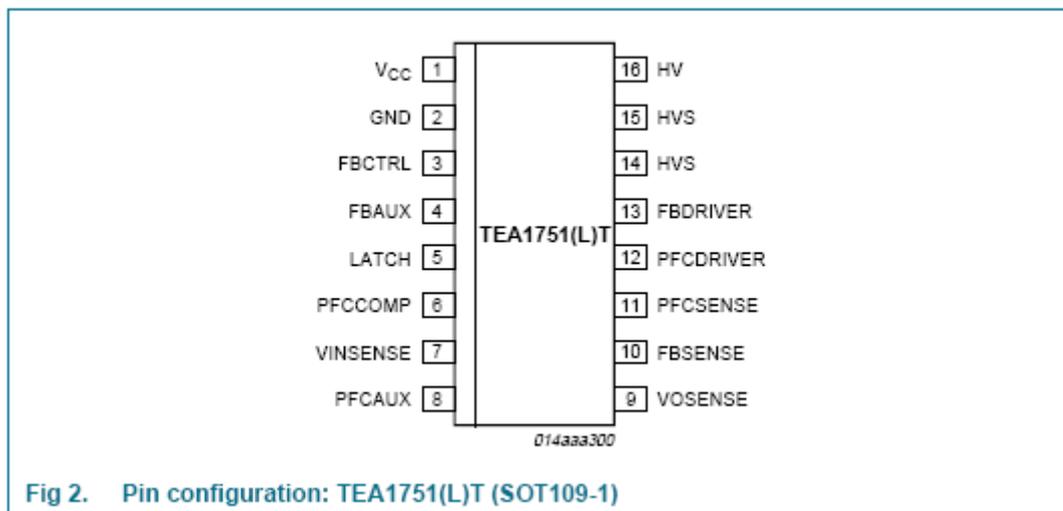


图 2 引脚配置

6.2 引脚介绍

符号	引脚	功能
VCC	1	电源电压
GND	2	接地
FBCTRL	3	反激控制输入
FBAUX	4	进行反激去磁时间和过压保护的辅助绕组输入
LATCH	5	通用的锁死保护功能输入
PFCCOMP	6	PFC 的频率补偿脚
VINSENSE	7	主电压的取样检测输入
PFCAUX	8	PFC 去磁时间辅助绕组输入
VOSENSE	9	PFC 输出电压取样输入
FBSENSE	10	反激可编程电流取样输入
PFCSENSE	11	PFC 的可编程电流取样输入
PFCDRIVER	12	PFC 的MOSFET栅极驱动输出
FBDRIVER	13	反激控制的MOSFET栅极驱动输出
HVS	14, 15	高压安全隔离管脚，不用连接
HV	16	反激部分的高压启动和谷底取样

7. 功能描述

7.1 一般控制

TEA1750(L)T 包含一个功率因数控制器和一个反激式电路控制器，图 3 是其中一个典型电路

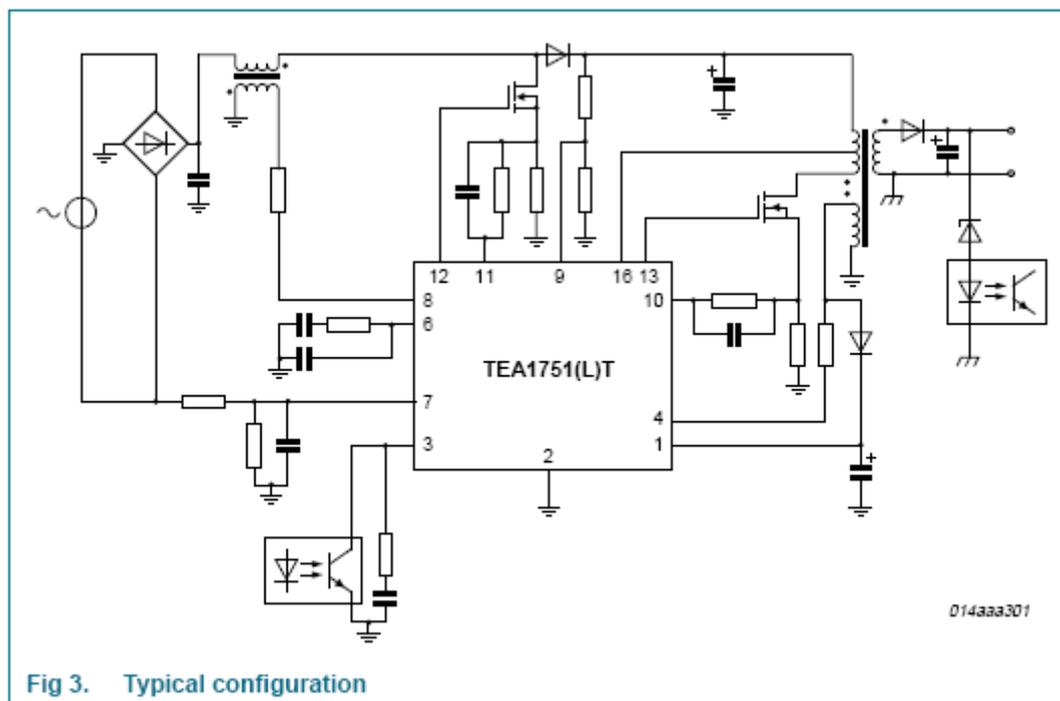


Fig 3. Typical configuration

图3典型连接

7.1.1 启动和欠压锁定

IC的最初启动是通过接在HV脚的高压主路电压通过芯片内部给连接在V_{CC}脚上的外部电容充电。当V_{CC}低于V_{trip}充电电流为小电流。这种情况下对IC进行保护V_{CC}腿被短路到地。在一个很短的时间内充电电流使V_{trip}增加并达到V_{TH(UVLO)}。如果V_{CC}腿电压低于V_{TH(UVLO)}和V_{Startup}充电电流再一次变小在故障状态时确保一个小的占空比。

在V_{CC}腿上的电压超过V_{Startup}控制电路就会激活内部电路并切断HV充电电流。首先是Latch脚的电流源被激活，并且接在PFCSENSE和FBSENSE脚上的软启动电容被充电。一旦Latch脚的电压超过Ven(Latch)电压并且接在PFCSENSE脚上的软启动电容被充电，功率因数校正电路就会激活。同时反激变换器被激活（接在FBSENSE脚上的软启动电容被充电）。反激式开关的输出电压将被控制它的所想达到的电压值。之后IC供电将来自反激变换器的辅助绕组。

如果在启动期间在V_{CC}达到V_{TH(UVLO)}之前，Latch脚不能达到Ven(Latch)电平，那么Latch脚的输出将被终止同时充电电流又将充电。

一旦反激式开关启动，FBCTRL脚的电压将会被监控。如果反激式开关的输出电压在预先确定的时间不能达到所需的电平，FBCTRL脚的电压将达到V_{TO(FBCTRL)}电平，这被认定为进入错误状态，TEA1751就会执行安全重启，TEA1751L会锁存保护。

当保护被激活，两个转换器都将停止转换，V_{CC}电压将降到V_{TH(UVLO)}电平。如果是锁定保护将重新通过HV脚给V_{CC}的滤波电容充电，但是不会重启转换器。而如果是软启动保护，通过HV脚重新给V_{CC}的滤波电容充电将会造成重新启动。（参看方块图 图1）

当PFC输出过压V_{VOSENSE} > V_{ovp(VOSENSE)}时便发生过压保护，PFC控制器将停止转换，直到在V_{VOSENSE} < V_{ovp(VOSENSE)}。PFC控制器才重启转换。

如主路电压欠压V_{VINSENSE} < V_{stop(VINSENSE)}，仅PFC控制器停止转换，直到V_{VINSENSE} > V_{start(VINSENSE)} PFC控制器才重启转换。

当V_{CC}脚电压下降到欠压锁定电压以下，两个控制器都停止转换，同时将重新进入安全重启模式。在安全重启模式，驱动器将停止输出控制，V_{CC}脚电压将通过HV脚重新充电。

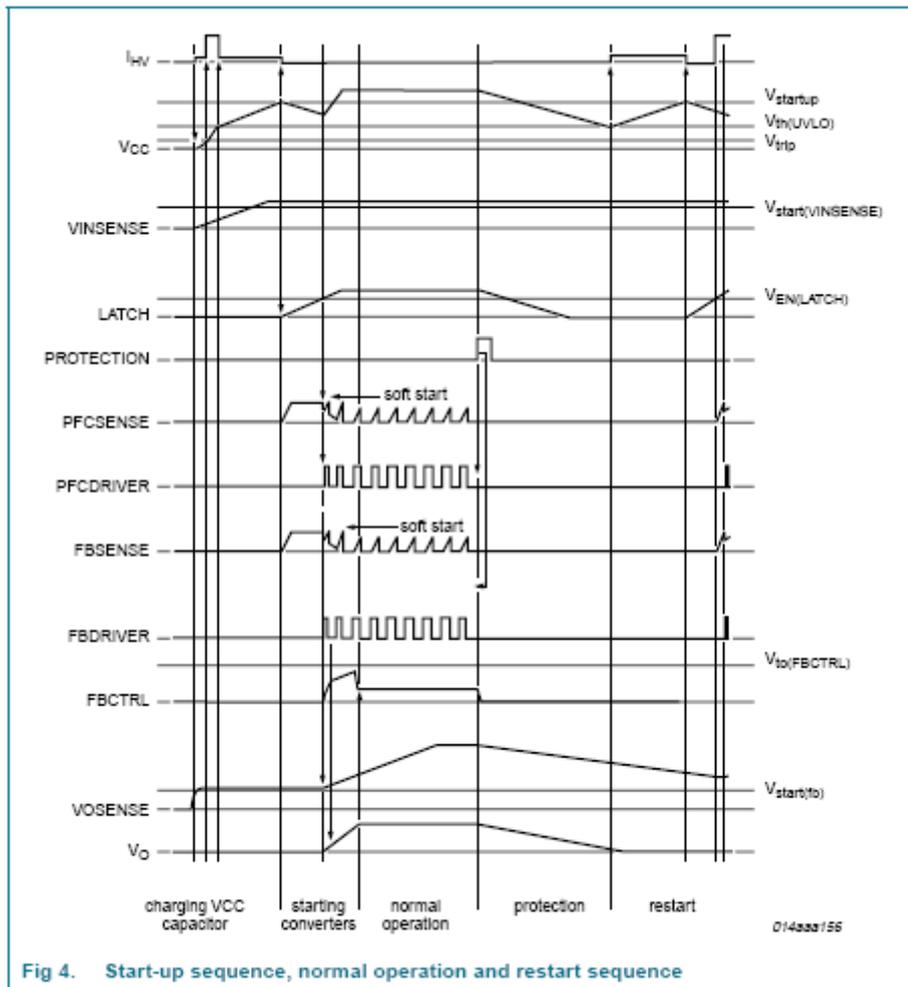


图4启动时序，正常工作，再启动时序

7.1.2 供电管理

所有的内部参考电压都是通过温度补偿和平衡的带隙电路来产生的，所有的内部参考电流也都是通过温度补偿和平衡的片上电流参考回路来产生的。

7.1.3 Latch输入

Latch脚是通用的输入脚，可以用来切断两个控制器（PFC和反激控制器）。该管脚提供源出电流 I_{LATCH} （典型值 80 μ A）。一旦转换器被关断这个脚的电压降到1.25V以下。

最初的启动过程中，LATCH脚的电压达到1.35V以上后，开关才启动。在这个脚没有内部滤波器，内部有一个2.9V的齐纳二极管可以对该脚进行过压保护。

7.1.4 快速Latch复位

在典型应用中，当主路短时间被中断时可以解除锁存保护状态，无需PFC总线电容 C_{bus} 放电来解除锁存保护。一般情况，PFC总线电容 C_{bus} 需要放电使VCC电压降至复位电平。当快速锁死保护触发后，VINSENSE的内部钳位电路失效（参见7.2.9节）。当VINSENSE电压降到750mV（典型值）之下后重新升至870mV（典型值）上时，锁死保护被解除。

去掉VCC或HV脚上的电压也可以解除锁存保护。

7.1.5 过温保护（OTP）

电路提供了一个精确的内部温度保护。当结点的温度超过了关断温度，IC将会停止转换，一旦过温保护启动，VCC电容将不再通过HV管脚从主路高压充电，如果VCC脚供给电压不足，过温保护由HV脚供电的。

OTP是锁存保护，去掉VCC或HV脚上的电压及用快速锁存复位功能也可以解除锁存保护。

7.2 功率因数校正电路的功能描述

功率因数控制电路工作在谷底转换的准谐振或不连续导通模式。只有当前一个周期的次级开通结束，下一个周期的初级开通才开始，使加在PFC MOSFET上的电压达到最小值。PFCAUX脚的电压被用于检测变压器的去磁化及加在外部PFC MOSFET开关上的最小电压。

7.2.1 Ton控制

功率因数控制电路通过控制 Ton 来工作。这导致了在典型应用中总谐波减少，可以很好地达到 D 级要求。

7.2.2 谷底关断及去磁化（PFCAUX脚）

PFC的MOSFET 在变压器去磁化后才导通。PFCAUX脚连接的内部电路检测次级开通的结束，也检测PFC的MOSFET上的电压值。为了减小开关损耗和电磁干扰在PFC的 MOSFET上的电压达到最小值时下一个开通才开始（谷底开关）。

如果PFCAUX脚未检测到去磁化信号，控制器将在最后一个PFC栅极信号后产生一个50us的零电流（ZCS）信号。

如果PFCAUX未检测到谷底信号，控制器将在去磁化信号被检测后产生一个4us的谷底信号。

为了保护内部电路，比如在雷击时建议在此管脚外串接一个5k电阻。为防止因为外部干扰引发不正常的开关，此电阻在电路板上尽量接近芯片布置。

7.2.3 频率限制

为了保证变压器最优和开关损耗最小，开关频率被限制在 $f_{sw}(PFC)_{max}$ 之下。如果准谐振工作时频率高于 $f_{sw}(PFC)_{max}$ 限制，系统将转换成连续导通模式。在这时，PFC MOSFET只在通过开关的电压最小时导通（谷底切换）。

7.2.4 主路电压补偿（VINSENSE管脚）

功率因数控制器的传递函数的数学方程式包括主输入电压的平方。在一个典型的应用里，这将导致在低主路输入电压时带宽也低，而在高主路输入电压时MHR主谐波抑制要求很难达到。

为了补偿主路输入电压影响，TEA1751（L）T包含一个校正电路。通过VINSENSE脚可以检测到平均输入电压并反馈到内部补偿电路。在补偿情况下使在所有输入范围保持调节范围带宽不变成为可能。在随着负载阶段瞬时快速响应，也可以达到D级MHR要求。

在典型应用中，调节环带宽范围是通过PFCCOMP脚上一个电阻和两个电容设置的。

7.2.5 软启动（PFCSENSE脚）

为防止变压器在启动或打嗝情况时发出杂音，变压器峰值电流 I_{DM} 通过软启动功能使其缓慢增加。此功能可以通过在PFCSENSE脚和电流检测电阻 R_{sense1} 之间插入一个并联的电阻 R_{SS1} 和电容 C_{SS1} 。一个内部电流源将此电容充电至 $V_{PFCSENSE} = I_{start}(soft)_{PFC} \times R_{SS1}$ 。电压被限制在 $V_{Start(Soft)PFC}$ 。

原边电流的增加的启动值及时间常数可以通过改变 R_{SS1} 和 C_{SS1} 值来调整。

$$\tau_{softstart} = 3 \times R_{SS1} \times C_{SS1}$$

只要PFCSENSE脚电压低于0.5V(典型值)，充电电流 $I_{start}(soft)_{PFC}$ 会不断充入。当PFCSENSE脚电压超过0.5V软启动电流源开始限制电流源 $I_{start}(soft)_{PFC}$ 。只要PFC开始开关， $I_{start}(soft)_{PFC}$ 电流源将关断。见图5。

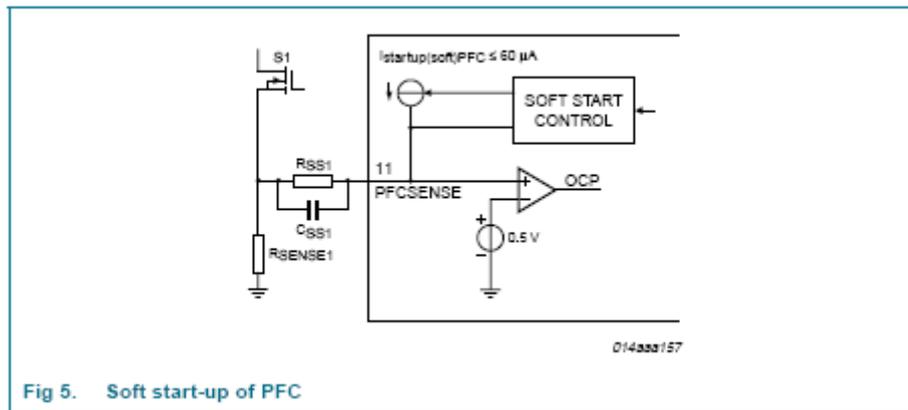


Fig 5. Soft start-up of PFC

图5PFC软启动

7.2.6 低功耗模式

当反激控制器的输出功率低时(见 7.3部分)，反激控制器转换到降频模式。当反激控制器进入降频模式后，功率因数校正电路被关闭以保持较高效率。

在低功耗模式工作期间PFCCOMP脚被箝位到一个最小电压2.7V和最大电压3.9V。当PFC再次工作时低箝位电压限制最大功率。当从低功耗模式返回时高的箝位电压可以确保PFC能在很短时间内返回到额定调节点。

一旦反激变换器离开频率减小模式，功率因数校正电路返回正常工作状态。为防止PFC电路持续开或关，在PFCTRL脚建立了一个60mV的回差。

7.2.7 双升压功率因数校正

PFC输出电压被主输入电压调制。主输入电压通过VINSENSE脚被检查。如果VINSENSE脚的小于2.2V，VONSENSE脚的电流是流出的。为确保稳定的切换在2.2V两侧插入了200mV。见图6。

对于低VINSENSE输入电压，输出电流为 $15 \mu A$ ，此电流和接在VONSENSE脚的电阻设定在低主输入电压时PFC的低输出电压。在高的主输入电压时此电流被切换到零，这时的PFC输出电压为最高值。此电流为零时不影响PFC输出电压的准确性。

对于适当的关断，VONSENSE脚的电流被替换到最大值 $15 \mu A$ （典型值），很快VONSENSE脚上的电压降到2.1V以下。

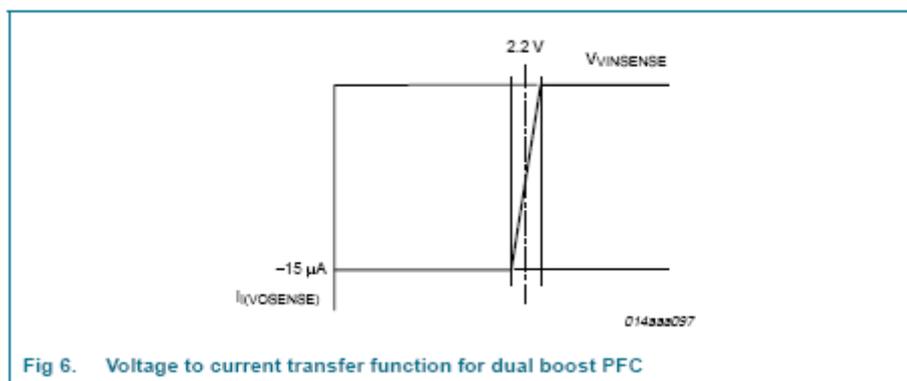


Fig 6. Voltage to current transfer function for dual boost PFC

图6双升压PFC电压电流转换功能

7.2.8 过流保护(PFCSENSE 脚)

通过取样外部MOSFET的的源极的取样电阻Rsense1上的电压，可逐个周期的限制最大峰值电流。电压是通过PFCSENSE脚来测量的。

7.2.9 欠压锁定 / 降压保护 (VINSENSE 脚)

为了防止PFC运行在非常低的输入电压，VINSENSE脚的输入电压是连续取样的。当这个脚的电压降

到 $V_{stop(VINSENSE)}$ 之下时，PFC转换将停止。

为了输入电压回复后能快速启动，VINSENSE脚的电压被箝位在最小值 $V_{start(VINSENSE)} + \Delta V_{PU(VINSENSE)}$ 。

7.2.10 过压保护 (VOSENSE脚)

为防止负载和主路电压瞬变时的过压，芯片内建了一个过压保护电路。当VOSENSE脚的电压超过 $V_{OVP(VOSENSE)}$ 值时，功率因数控制电路就禁止转换。当VOSENSE脚的电压一低于 $V_{OVP(VOSENSE)}$ 值时PFC电路又开始转换。

当VOSENSE脚和地之间的电阻开路时，也可触发过压保护。

7.2.11 PFC 开环保护 (VOSENSE脚)

直到VOSENSE脚的电压高于 $V_{th(ol)(VOSENSE)}$ 时功率因数控制电路才开始转换，这将对电路处于开环时及VOSENSE处于短路状态进行保护。

7.2.12 驱动 (PFC DRIVER脚)

功率MOSFET栅极的驱动电路的电流源有一个典型值-500 mA的源出能力和典型值1.2A的吸入能力。它可以使功率MOSFET快速有效的接通和关断。

7.3 反激控制器的功能描述

TEA1751 (L) T内建一个反激转换控制器。反激控制器运行在准谐振或准连续模式并在谷电压开关。反激变压器的辅助绕组提供了去磁检测和启动后对IC的供电。

7.3.1 多种模式运行

TEA1751 (L) T 反激控制器可以运行在多种模式，如图7。

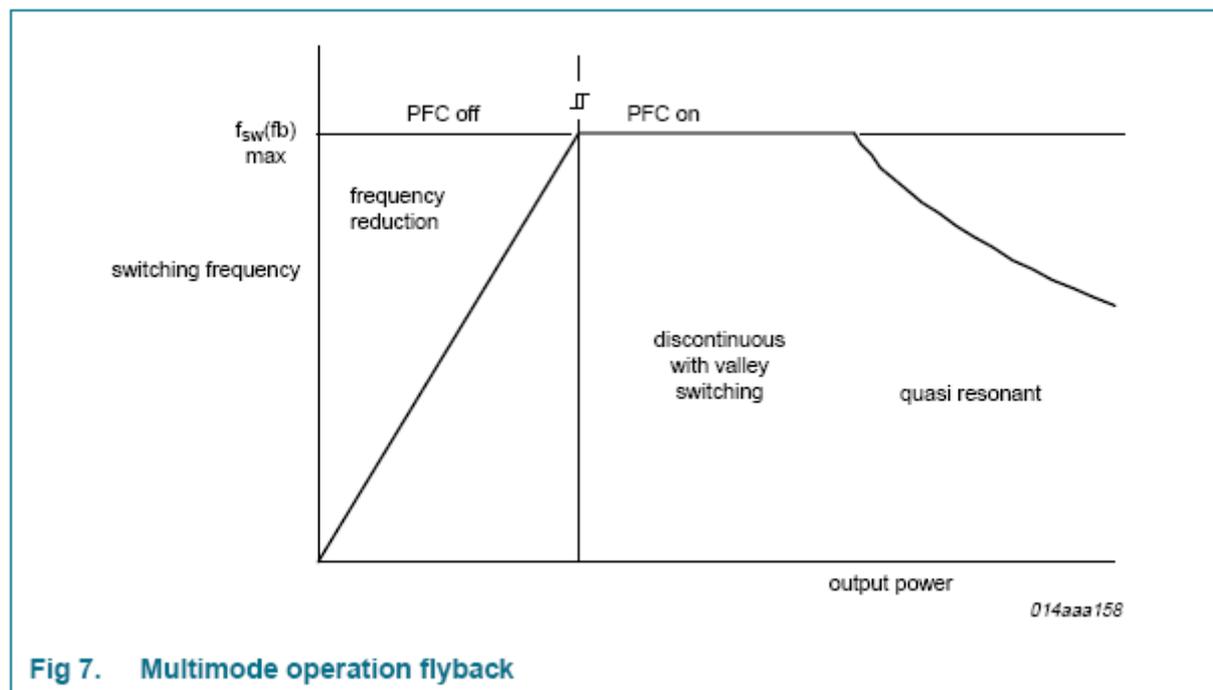


图7 多模式运行反激

在大输出功率时，转换器工作在准谐振模式。下一个转换开通是从变压器电流退磁后开始的。准谐振模式时，当加在外部MOSFET上的电压最小时转换器导通，（谷底开关，见7.3.2部分）从而开关损耗最小。

为了防止低负载时高频工作，准谐振运行转换成在谷底开关的间歇工作，为减小EMI，开关频率限制到 $f_{sw(fb)max}$ （典型值125kHz）之下，当加在外部的MOSFET的电压最低时，外部MOSFET才又开始导通。

在极低功率和待机状态时，芯片通过电压控制振荡器（VCO）控制工作频率下降。最小频率可减小到零。在频率减小模式，初级峰值电流保持在一个最小值 $I_{pkmax}/4$ ，以保持高效率。（ I_{pkmax} 是最大初级

峰值电流，可通过取样电阻和最大取样电压来设置)。在频率减小运行时由于初级峰值电流低 ($I_{pk}=I_{pkmax}/4$),在转换频率是音频频率内时不会有音频噪声。此时谷底转换仍在运转。

在频率减小模式PFC 控制器停止开关，同时反激最大频率随FBCTRL脚的控制电压线性改变（见图8）。

为了稳定，在PFC导通和关断时FBCTRL脚有50mV回差。在空载时转换频率可减小到零。

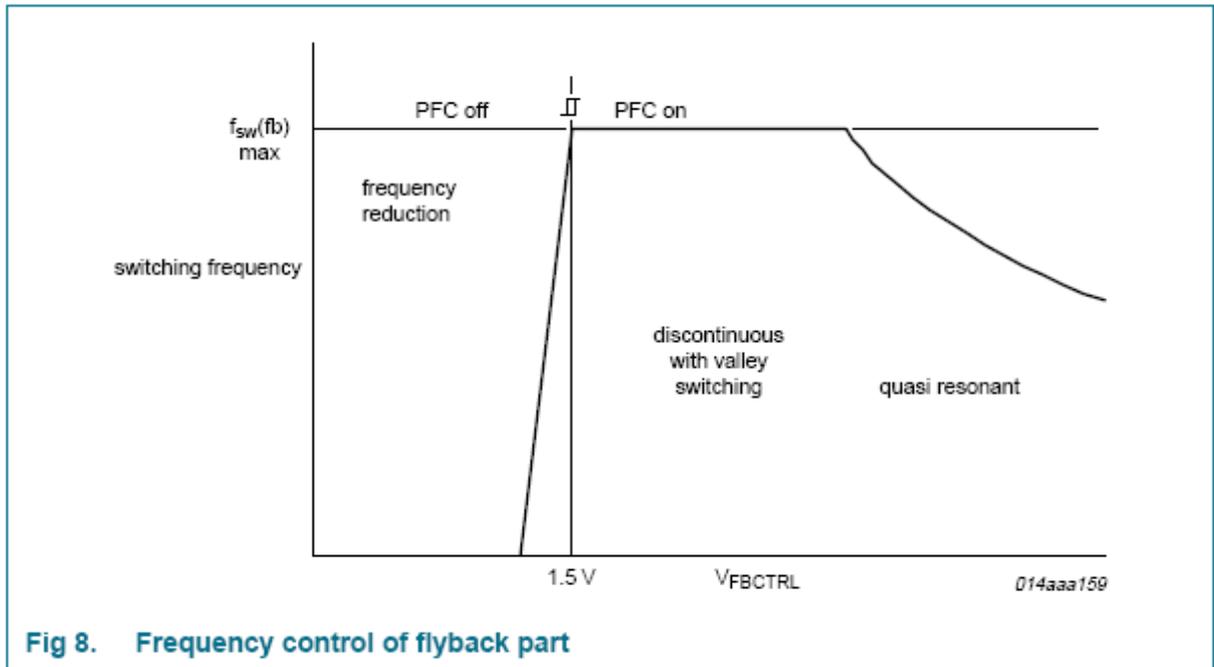


图8反激部分的频率控制

7.3.2 谷底转换 (HV脚)

参照图9，当外部MOSFET被激活时一个新的周期启动。导通时间 T_{on} 结束以后(通过FBSENSE电压和FBCTRL电压决定)MOSFET关断，次级开通启动。次级开通结束后，漏极电压以一个接近以下的振荡频率振荡。 $1/(2 \times \pi \times (L_p \times C_d)^{1/2})$ 式中 L_p 是反激变压器的初级自电感。 C_d 是MOSFET漏极节点电容。

一旦内部振荡器电压再次变高且第二步结束，电路等到最低漏极电压后启动一个新的初级开通。如图9显示了漏极电压，谷底信号，次级振荡信号和内部振荡信号的关系。

谷底转换将允许高频率运行时电容性开关损耗也能有效减小，见式1。高频率运行将使小体积，高性价比的磁芯成为可能。

$$P = C_d \times V^2 \times F / 2 \quad (1)$$

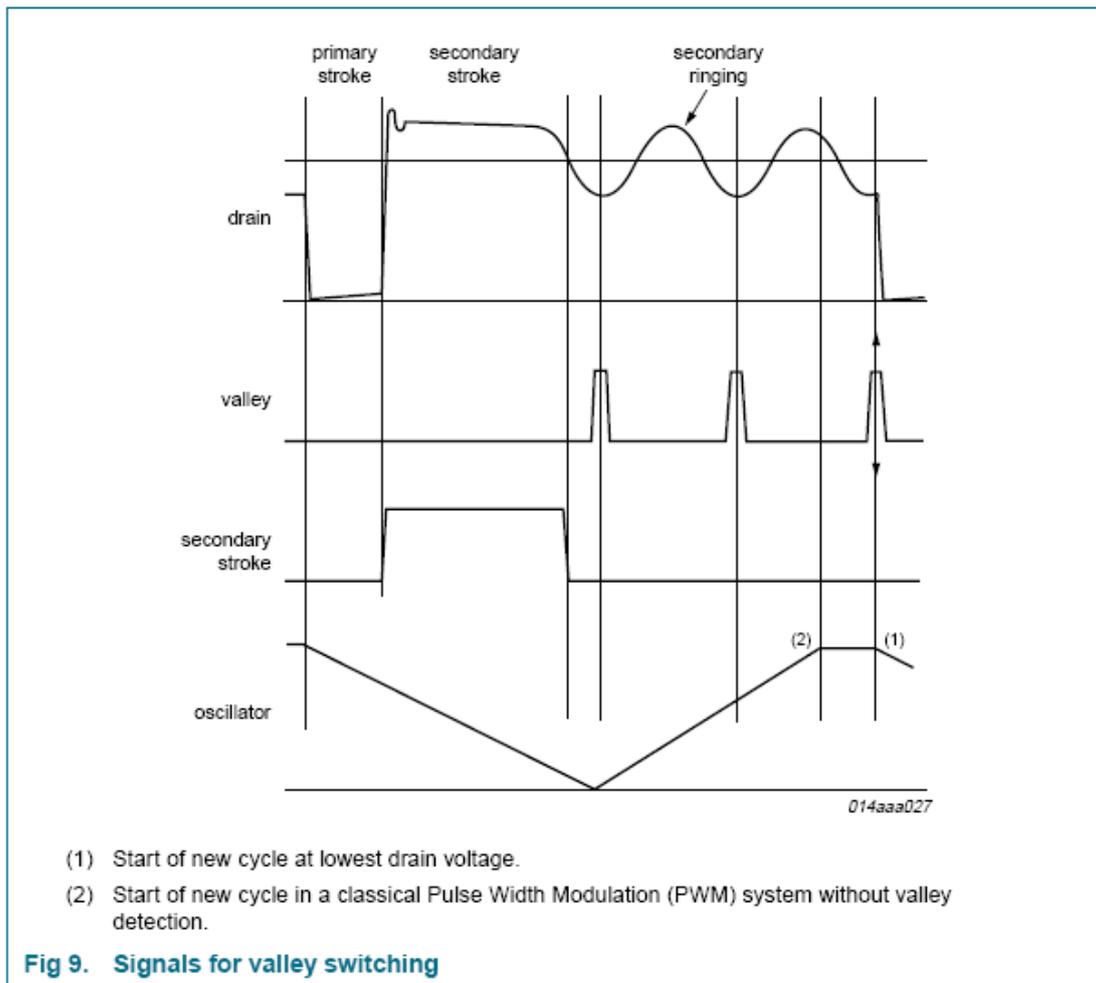


图9 谷开关信号

7.3.3 电流模式控制 (FBSENSE脚)

为了得到好的线性调整率在反激式转换器中经常采用电流模式控制。

初级电流取样是通过连接在FBSENSE脚的一个外部电阻上的电压和一个内部控制电压比较得到的。这个内部控制电压和FBCTRL脚电压是成比例的。见图10。

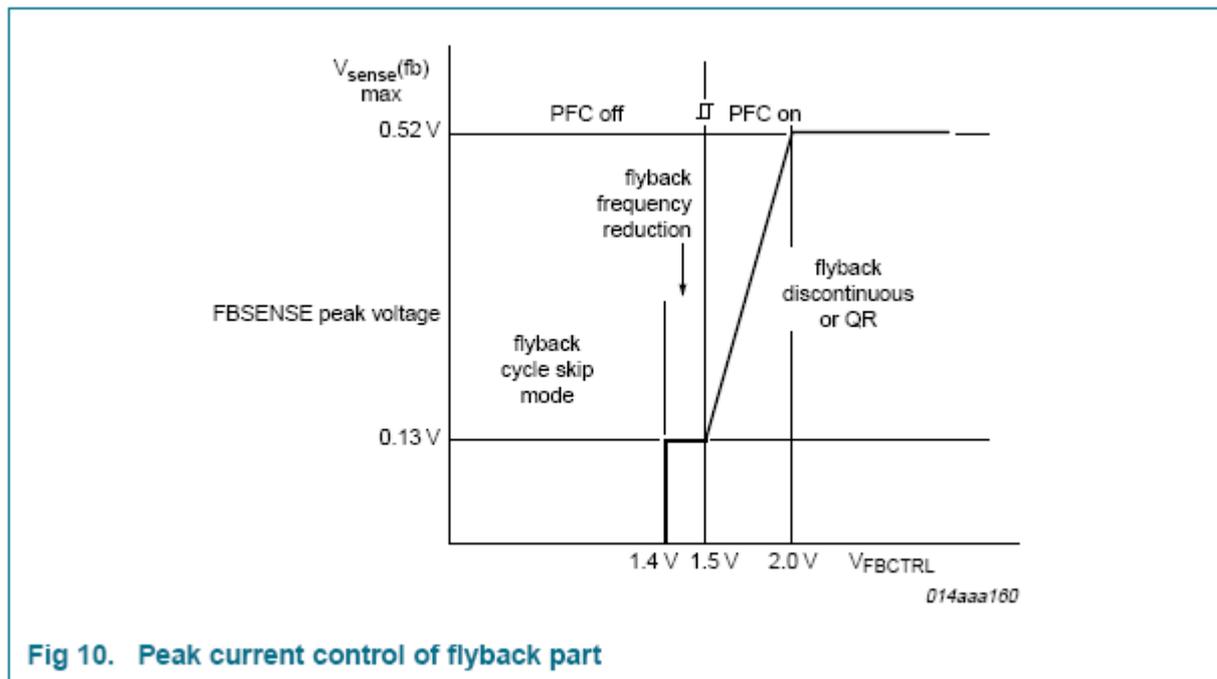


Fig 10. Peak current control of flyback part

图10反激部分的峰值电流控制

7.3.4 去磁 (FBAUX脚)

系统将始终处在准谐振或断续导通模式。在前一个次级开通结束之前内部振荡器不会开始启动一个新的初级开通。

去磁特性是通过立即降低频率来逐个周期输出短路保护的(长关断时间)，从而减少了功率等级。

在第一个 $t_{sup(xfmr_ning)}$ 时间 (典型是2 μ s)期间去磁化识别是被抑止的。在低输出电压和启动时及应用的变压器有很大的漏感情况下这种抑止可能是必需的。

如果 FBAUX脚是开路或没有连接，就被认定为一个错误的状态，转换器就立即停止运行。一旦错误的状态被解除将会重新开始运行。

7.3.5 反激控制 / 超时 (FBCTRL脚)

FBCTRL脚通过一个内部电阻 (典型阻值是3K Ω) 连接到一个内部3.5V电压源，一旦这个脚的电压超过 2.5V(典型值)，这个连接将断开。一旦高于 2.5V 这个脚就会偏置到一个很小的电流源。当这个脚的电压高于4.7V(典型值)，就会假定发生了故障然后开关电路停止工作。在TEA1751内部将重新再启动，而TEA1751L内保护被锁存。

在当把一个小电容连接到这个脚，将执行超时保护功能以防止开环控制。(见图11和图12) 在地和FBCTRL脚之间接一电阻(100k Ω)超时保护功能将失效。如果这个脚和地短路，反激控制器的开关将被禁止。

在正常的运行条件下，当转换器从最小到最大值范围内调整输出电压，FBCTRL脚的电压将在1.4V and 2.0V (典型值) 之间变化。

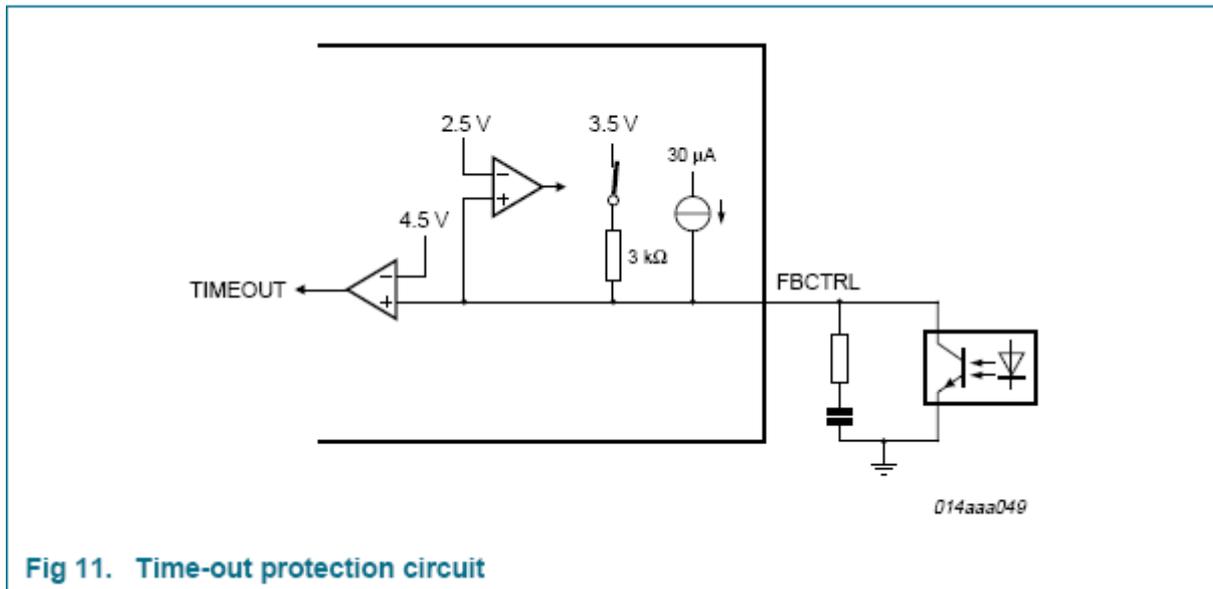


Fig 11. Time-out protection circuit

图11超时保护电路

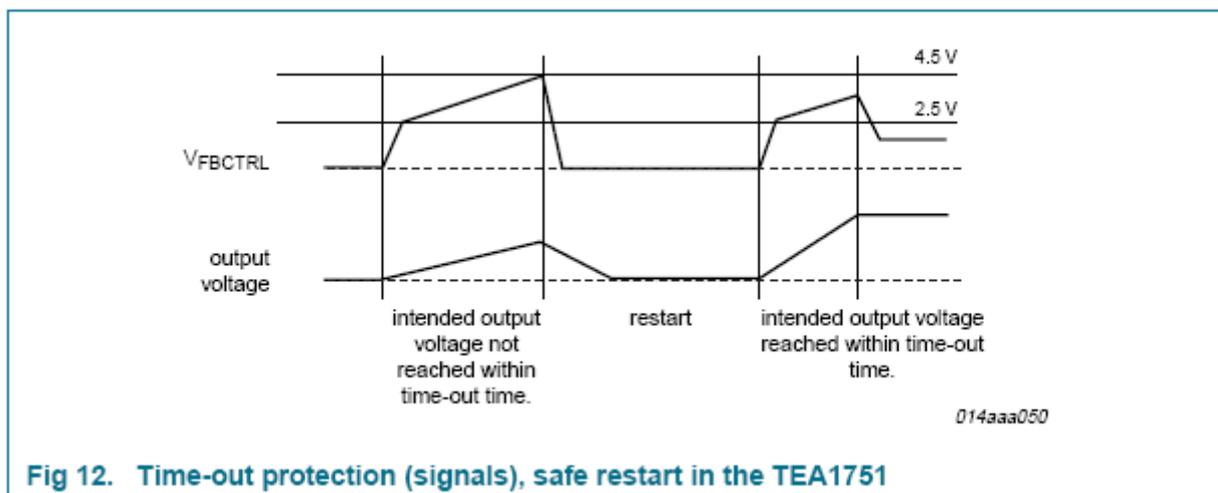


Fig 12. Time-out protection (signals), safe restart in the TEA1751

图12超时保护（信号），安全再启动ETA1751

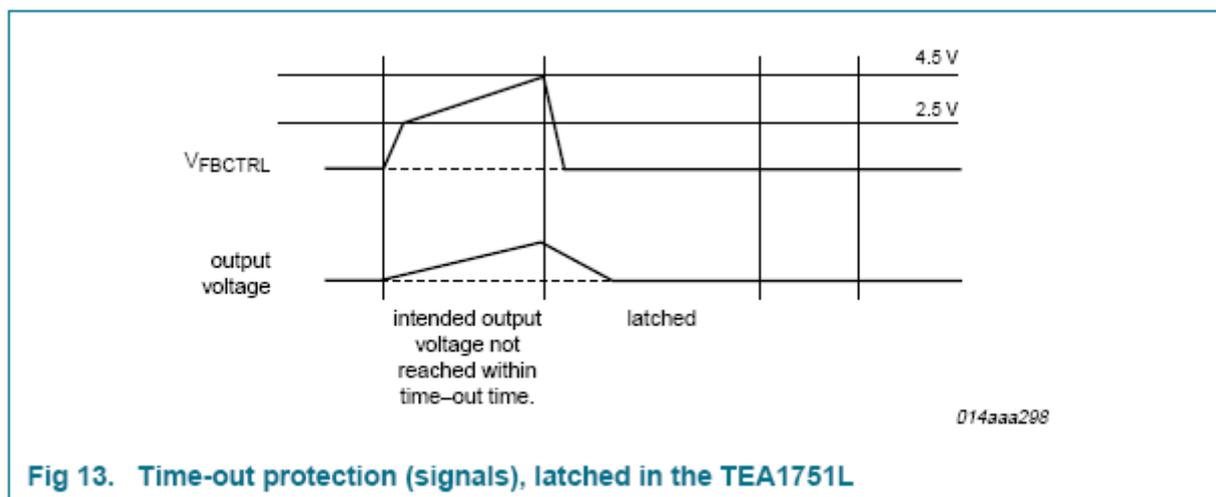


Fig 13. Time-out protection (signals), latched in the TEA1751L

图13超时保护（信号），锁存ETA1751L

7.3.6 软启动 (FBSENSE脚)

为了防止变压器在启动期间发出噪声, 变压器的峰值电流 I_{DM} 是通过软启动功能慢慢增加的。这一功能可以通过在FBSENSE (10) 脚和电流取样电阻间接入电阻和电容来实现。

一个内部电流源给电容充电到 $V = I_{start(soft)fb} \times R_{SS2}$, 最大近似到 0.5 V。

增加的初级电流的启动电压和时间常数值是可以通过改变外部的用于充电的RSS2 and CSS2的值来调节的。

$$\tau_{softstart} = 3 \times R_{SS2} \times C_{SS2}$$

一旦软启动电流 $I_{start(soft)fb}$ 开通, V_{cc} 马上达到 V_{start} 。当FBSENSE脚的电压达到0.5V, 反激控制器将开始启动。

只要FBSENSE脚的电压低于0.5V软启动电流 $I_{start(soft)fb}$ 将持续流出。如果FBSENSE脚的电压超过 0.5 V, 软启动电流源将开始限制电流。反激控制器启动后, 软启动电流源关断。

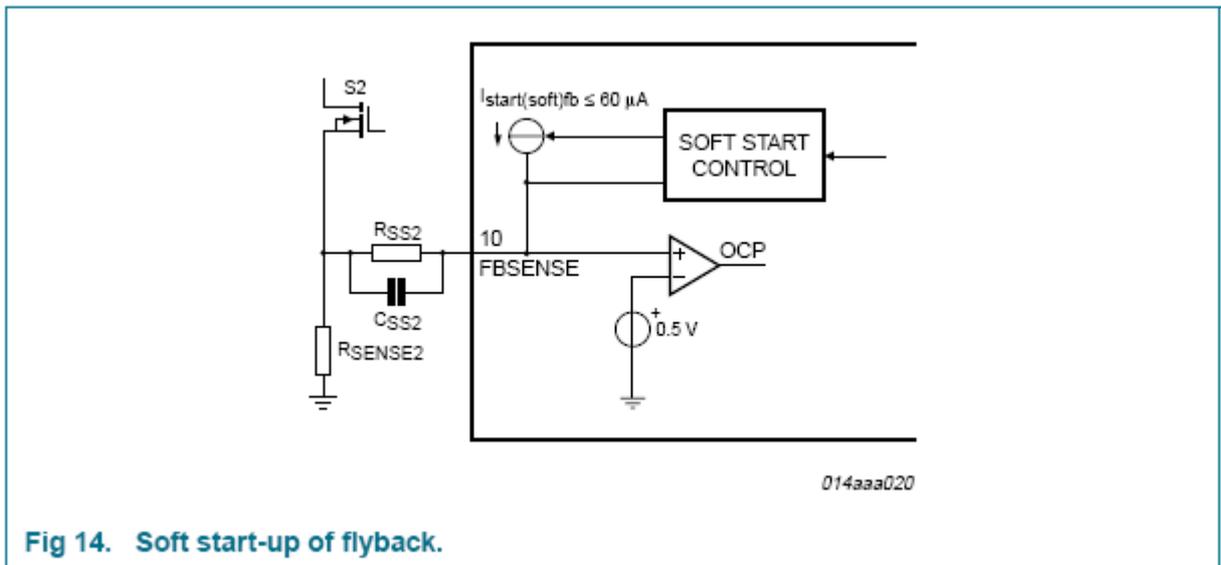


Fig 14. Soft start-up of flyback.

图14反激部分软启动

7.3.7 最大导通时间

控制器的限制了外部MOSFET的导通时间到40uS (典型值), 当导通时间超过40uS时, IC将停止转换并进入安全重启模式。

7.3.8 过压保护 (FBAUX脚)

GreenChip III 系列都有输出过压保护。TEA1751 (L) T的这一功能是通过次级导通期间流进FBAUX脚的电流取样辅助绕组电压来实现的。辅助绕组电压很好的反映了输出电压。通过一个内部滤波器可以滤除电压的尖峰。如果输出电压超出了过压保护的极限电压, 内部计数器开始计算随后的过压保护事件。通过增加计数器可察觉到可能是在ESD或闪电期间引发的错误过压保护事件。如果输出电压超过了过压保护极限电压几次后在随后的周期没再出现,

计数器将以增加计数的速度的两倍速度倒数。无论如何, 在典型的八个周期里检测到过压保护事件, IC就假定发生了真实的过压保护, 过压保护电路就会使功率MOSFET关断。一旦保护锁定, 在内部锁存器复位后转换器就会重新启动。在典型应用中, 复位内部锁存器时主路将会被中断。

输出电压过压值 $V_{O(OVP)}$ 可以通过去磁电阻RFBAUX来设置。

$$V_{O(OVP)} = N_s (I_{ovp}(FBAUX) \times R_{FBAUX} + V_{clamp}(FBAUX)) / N_{aux}$$

N_s 是变压器次级绕组的匝数, N_{aux} 是变压器辅助绕组的匝数。 $I_{OVP}(FBAUX)$ 是内部设置的电流。

RFBAUX的值可根据变压器的匝数比进行调节, 来实现精确的过压保护。

7.3.9 过流保护 (FBSENSE脚)

变压器的初级峰值电流可通过外接的取样电阻Rsense2逐个周期的准确测试。OCP过流保护电路把

FBSENSE脚的电压限制在内部电压之内（也可参考7.3.3部分）。为了防止开关导通时的尖峰错误触发，在上升沿消隐期 t_{leb} 过流保护检测被抑制。

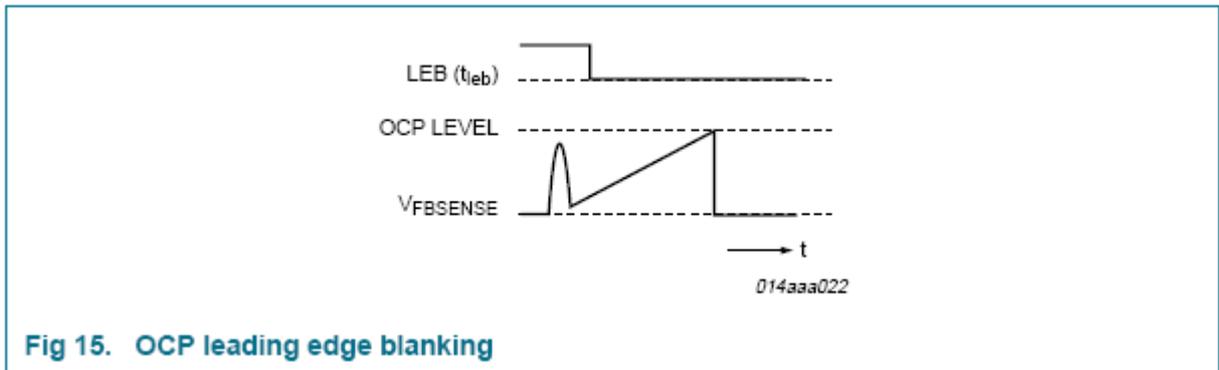


Fig 15. OCP leading edge blanking

图15过流保护上升沿消隐

7.3.10 过功率保护

在反激变换器的变压器初级导通期，通过取样FBAUX脚的电流便可测量反激变换器的输入电压。

此电流信息用来调节反激变换器的峰值漏极电流，通过测量FBSENSE脚来获得此电流信息。内部补偿使获得的最大输出功率几乎独立于输入电压。

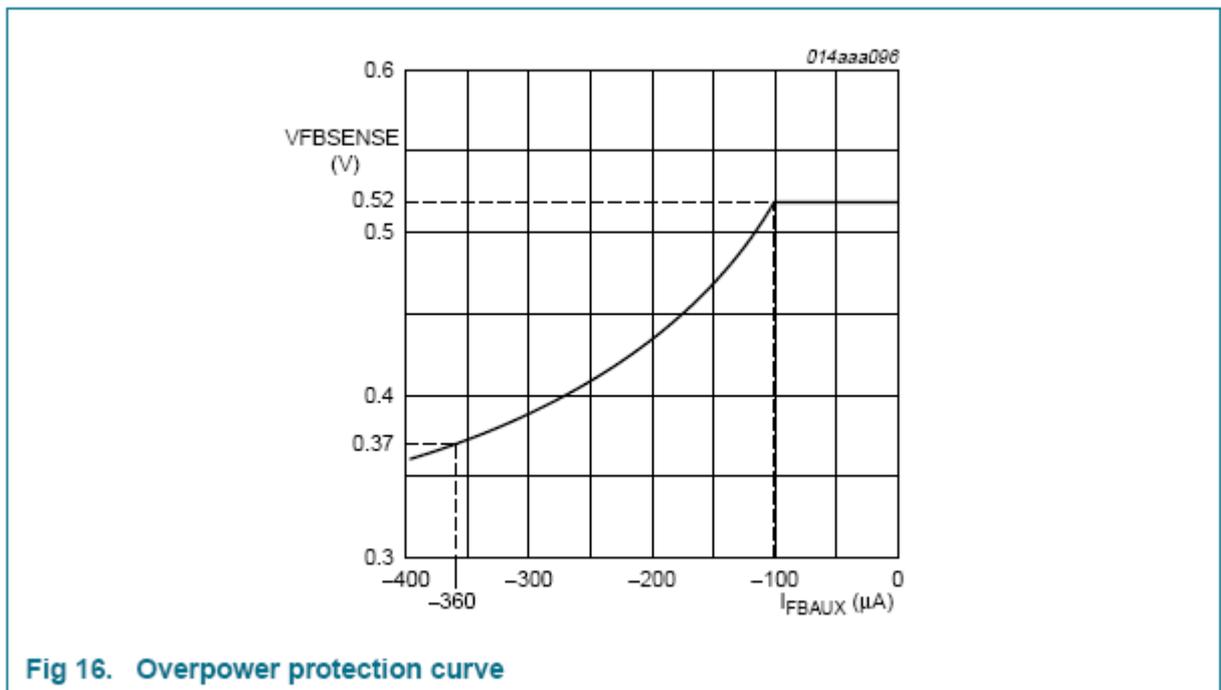


Fig 16. Overpower protection curve

图16给出了过功率保护曲线。

7.3.11 驱动（FBDRIVER脚）

外部功率MOSFET的的栅极驱动电路有一个电流源它能源出典型值-500 mA和能够吸入典型值1.2A电流。这就允许功率MOSFET可以快速的接通和关断以实现高效运行。

8 限制参数

In accordance with the Absolute Maximum Rating System (IEC 60134).

Symbol	Parameter	Conditions	Min	Max	Unit
Voltages					
V _{CC}	supply voltage		-0.4	+38	V
V _{LATCH}	voltage on pin LATCH	current limited	-0.4	+5	V
V _{FBCTRL}	voltage on pin FBCTRL		-0.4	+5	V
V _{PFCCOMP}	voltage on pin PFCCOMP		-0.4	+5	V
V _{VINSENSE}	voltage on pin VINSENSE		-0.4	+5	V
V _{VOSENSE}	voltage on pin VOSENSE		-0.4	+5	V
V _{PFCAUX}	voltage on pin PFCAUX		-25	+25	V
V _{FBSNSE}	voltage on pin FBSNSE	current limited	-0.4	+5	V
V _{PFCSNSE}	voltage on pin PFCSNSE	current limited	-0.4	+5	V
V _{HV}	voltage on pin HV		-0.4	+650	V
Currents					
I _{FBCTRL}	current on pin FBCTRL		-3	0	mA
I _{FBAUX}	current on pin FBAUX		-1	+1	mA
I _{PFCSNSE}	current on pin PFCSNSE		-1	+10	mA
I _{FBSNSE}	current on pin FBSNSE		-1	+10	mA
I _{FBDRIVER}	current on pin FBDRIVER	duty cycle < 10 %	-0.8	+2	A

Table 3. Limiting values ... continued

In accordance with the Absolute Maximum Rating System (IEC 60134).

Symbol	Parameter	Conditions	Min	Max	Unit
I _{PFCDRIVER}	current on pin PFCDRIVER	duty cycle < 10 %	-0.8	+2	A
I _{HV}	current on pin HV		-	5	mA
General					
P _{tot}	total power dissipation	T _{amb} < 75 °C	-	0.6	W
T _{stg}	storage temperature		-55	+150	°C
T _j	junction temperature		-20	+150	°C
ESD					
V _{ESD}	electrostatic discharge voltage	class 1			
		human body model			
		pins 1 to 13 [1]	-	2000	V
		pin 16 (HV) [1]	-	1500	V
		machine model [2]	-	200	V
		charged device model	-	500	V

9. Thermal characteristics

Table 4. Thermal characteristics

Symbol	Parameter	Conditions	Typ	Unit
$R_{th(j-a)}$	thermal resistance from junction to ambient	in free air; JEDEC test board	124	K/W

10. Characteristics

Table 5. Characteristics

$T_{amb} = 25^{\circ}\text{C}$; $V_{CC} = 20\text{ V}$; all voltages are measured with respect to ground (pin 2); currents are positive when flowing into the IC; unless otherwise specified.

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
Start-up current source (pin HV)						
I_{HV}	current on pin HV	$V_{HV} > 80\text{ V}$				
		$V_{CC} < V_{trip}$; $V_{th(UVLO)} < V_{CC} < V_{startup}$	-	1.0	-	mA
		$V_{trip} < V_{CC} < V_{th(UVLO)}$	-	5.4	-	mA
		with auxiliary supply	8	20	40	μA
V_{BR}	breakdown voltage		650	-	-	V
Supply voltage management (pin V_{CC})						
V_{trip}	trip voltage		0.55	0.65	0.75	V
$V_{startup}$	start-up voltage		21	22	23	V

11应用信息

图16所示的由TEA1751 (L) T做的由功率因数校正电路和反激变换电路组成的电源。

C_{VCC} 电容可以缓冲IC 的供电电压，在启动期间通过高压控制为主体供电，在运行期间通过反馈变换器的辅助绕组。接在PFCsense 和FBsense 脚取样电阻Rsense1 和Rsense2 可把流过MOSFET S1 和S2 的电流转换成电压。Rsense1 和Rsense2 的值定义了MOSFET S1 和S2 的最大初级峰值电流。在给出的例子中，Latch 脚连接了一个NTC 电阻，当这个电阻降低到 $V_{prot(LATCH)}/I_{O(LATCH)}=15.6\text{K}\Omega$ （典型值）以下时，保护功能将被激活。120nF的电容CTIMEOUT连接到FBCTRL脚提供一个10mS的超时保护。如超时电容不能干涉正常调节环路就要加入一个电阻Rloop。

在正常运行期间，由于负压冲击通取样感电阻，为了防止软启动电容充电添加了电阻Rs1 和Rs2。电阻RAUX1是为了防止闪电时IC损坏。

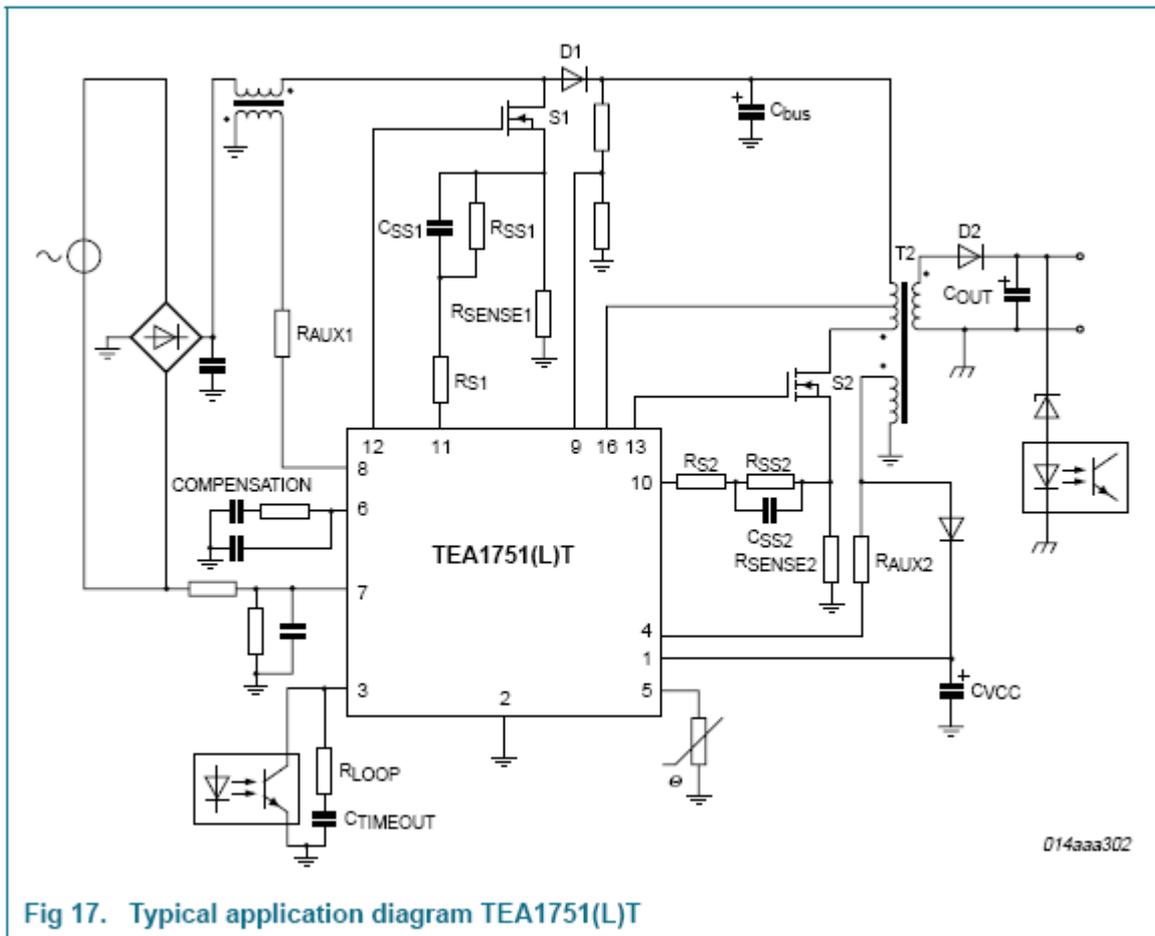
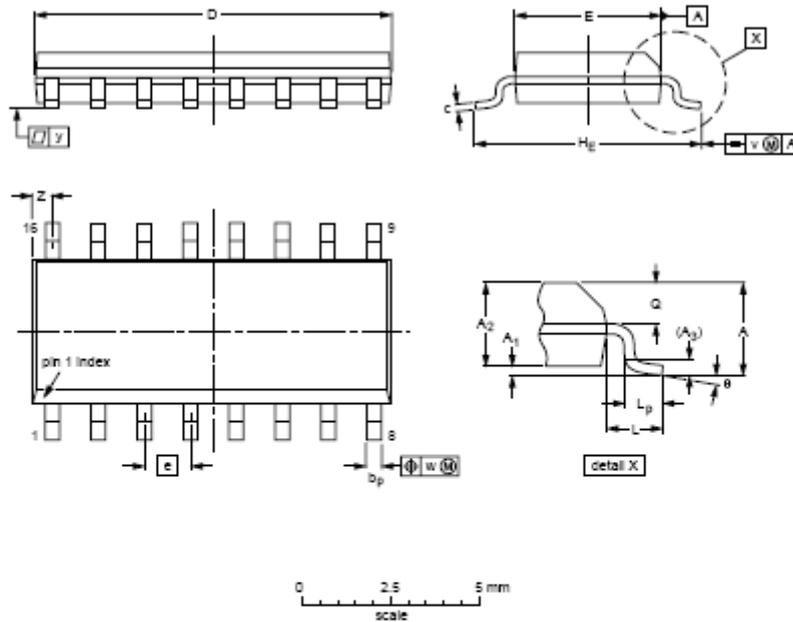


Fig 17. Typical application diagram TEA1751(L)T

图 17TEA1751 (L) T应用图

12封装



DIMENSIONS (Inch dimensions are derived from the original mm dimensions)

UNIT	A max.	A ₁	A ₂	A ₃	b _p	e	D ⁽¹⁾	E ⁽¹⁾	H _E	L	L _p	Q	v	w	y	z ⁽¹⁾	e
mm	1.75	0.25	1.45	0.25	0.49	0.25	10.0	4.0	6.2	1.05	1.0	0.7	0.25	0.25	0.1	0.7	8°
Inches	0.069	0.010	0.057	0.01	0.019	0.0100	0.39	0.16	0.244	0.041	0.039	0.028	0.01	0.01	0.004	0.028	0°
		0.004	0.049		0.014	0.0075	0.38	0.15	0.228		0.016	0.020				0.012	

Note

1. Plastic or metal protrusions of 0.15 mm (0.006 Inch) maximum per side are not included.

OUTLINE VERSION	REFERENCES				EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	JEITA			
SOT105-1	076E07	MS-C12				06-12-27 03-02-15

13版本信息

Table 6. Revision history

Document ID	Release date	Data sheet status	Change notice	Supersedes
TEA1751T_LT_1	20080710	Product data sheet	-	-