

DPA-Switch[®]

DC-DC正激变换器设计指南

介绍

单端正激变换器拓扑技术作为最佳方案，广泛地应用于工业控制、电信中心局设备、数字电话及使用分布式配电系统等DC-DC应用当中。

在DC-DC单端正激变换器的设计当中，DPA-Switch的产品优势如下：

- 元件数目低
- 高效率（使用同步整流时，效率通常>91%）
- 内置缓启动降低了应力及过冲
- 内置精确的线电压欠压检测
- 内置精确的线电压过压关断保护
- 内置可调整的限流点
- 内置过载及开环故障保护
- 内置过热关断保护
- 在输入高压及负载瞬变情况下，可编程的占空比降低特点限制了占空比的偏移程度

- 极好的轻载效率
- 可选的300 kHz或400 kHz的工作频率
- 无损耗集成的逐周期电流限制

本设计指南中举例的电路对这些特点的使用以及DPA-Switch的其它特点进行了说明。

范围

本文说明了使用DPA-Switch的具有单输出的单端正激变换器设计的设计指南。它可以用来帮助系统工程师及电路设计师熟悉DC-DC应用中DPA-Switch的性能和要求。此应用指南所提供的材料用于帮助DPA-Switch DC-DC正激变换器设计的用户正确使用PI Expert软件设计工具。后续的应用指南还将包括更加复杂设计的全面的设计过程。关于最新的应用信息及设计工具，建议设计者查看Power Integrations网站www.powerint.com。

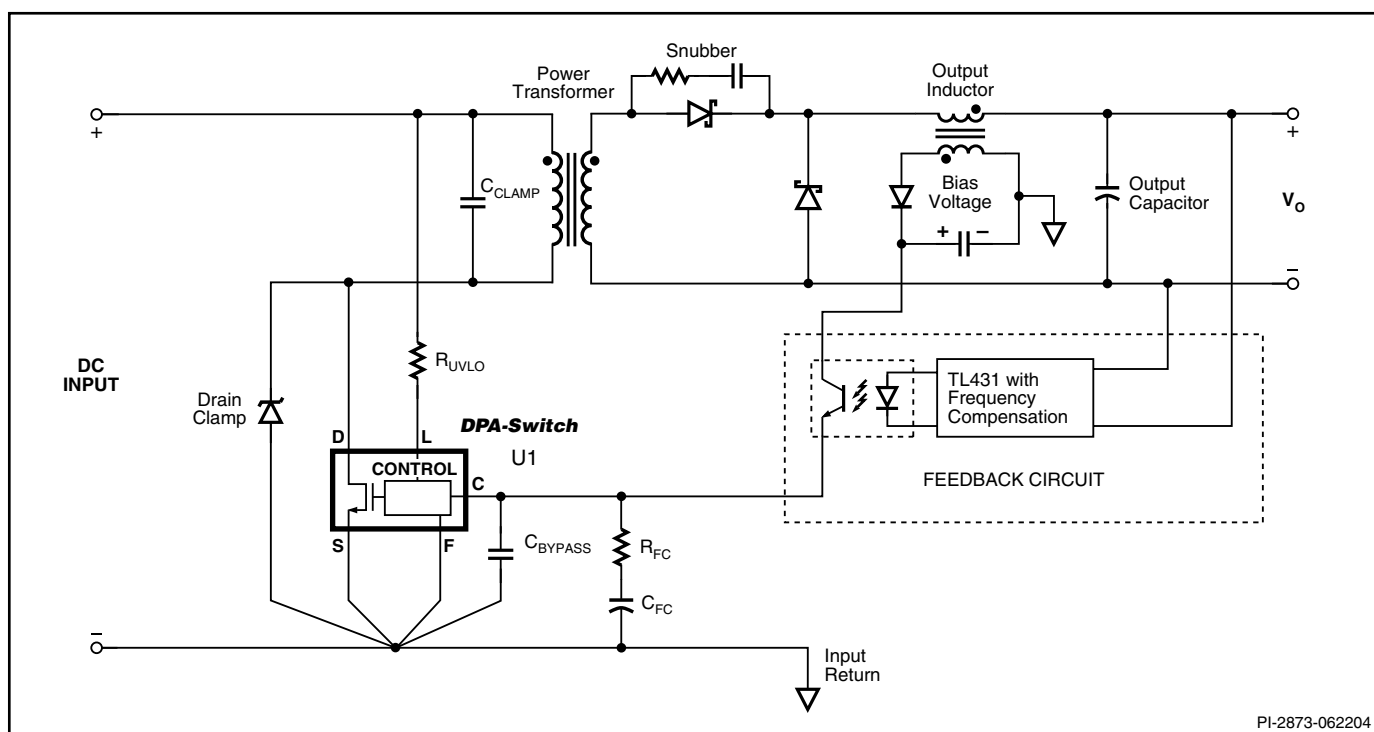


图1. 具有单输出的DPA-Switch单端正激变化器的典型电路结构

描述	符号	最小值	典型值	最大值	单位	建议
输入 输入电压 输入电压UV开启 输入电压UV关断 输入电压OV开启 输入电压OV关断	V_{IN}	36	48	75	VDC	典型工作范围
输出 输出电压 输出纹波和噪声 输出电流	V_{OUT} V_{RIPPLE} I_{OUT}	4.8	5.00	5.2	V mV A	$\pm 4\%$ 20 MHz带宽
输入电压调整率 负载调整率			± 0.2 ± 0.5		% %	
瞬态响应的峰值偏差 瞬态响应恢复时间			3 200		% of V_{OUT} μs	50-75%负载跳变, 100 mA/ μs 48 VDC输入 至最终输出电压1%, 50-75% 负载跳变, 48 VDC 输入
总输出功率 连续输出功率	P_{OUT}			30	W	
效率 低成本设计 增强型设计 (无同步整流) 同步整流设计	η_{Cost} $\eta_{Enhanced}$ $\eta_{SyncRect}$		84 87 91		% % %	在 P_{OUT} (30 W)时测得, 25 °C, 48 VDC输入
环境 输入-输出绝缘电压 环境温度	T_{AMB}	1500 -40		85	VDC °C	自然风冷, 海平面条件

表 1. 单输出DC-DC变换器的典型规格要求

图1所示为具有单一稳压输出的DPA-Switch电源的典型电路。本设计指南对图1具体实现电路中的元件选择所需要注意的事项进行了讨论。同时，本文还涉及到怎样在成本、效率及复杂性之间进行选择 and 折衷，包括同步整流的替换方法及产生偏置电压的可选方法。

系统要求

设计开始时，要对规格要求进行评估。表1给出了此文中变换器范例的规格，在此用于制作一个工程原型样板来加以评估。只需稍加改进，使用基本设计的变量即可达到较高的效率。

输入电压

变换器工作的实际输入电压范围要比规格中所示的范围要宽。规格中要求在最低36 V输入的情况下变换器能够工作并输出达到全部性能要求。因此，设计者必须保证

输入电压低于规格中的最小值时变换器能够工作正常并且功能完善。

DPA-Switch的输入欠压阈值容差变化要留有足够的设计裕量，使得实际的最低工作电压接近30 V。类似地，在输入电压高于规定的最大输入电压的情况下，变换器也必须能够正常工作。对于标称输入电压为48 V的设计，实际的输入电压范围通常为30 V至90 V。

输出特性

使用TL431的普通反馈电路，当输入电压、负载及工作温度变化时，输出电压可以维持在 $\pm 4\%$ 的范围以内。经过适当的频率补偿后可以对瞬态响应加以控制。反馈网络中元件数值的选择指南将在后续单独章节加以讨论。纹波和噪声完全受输出电感及所用电容的大小所影响。本文也将对这些方面的问题进行详尽的讨论。

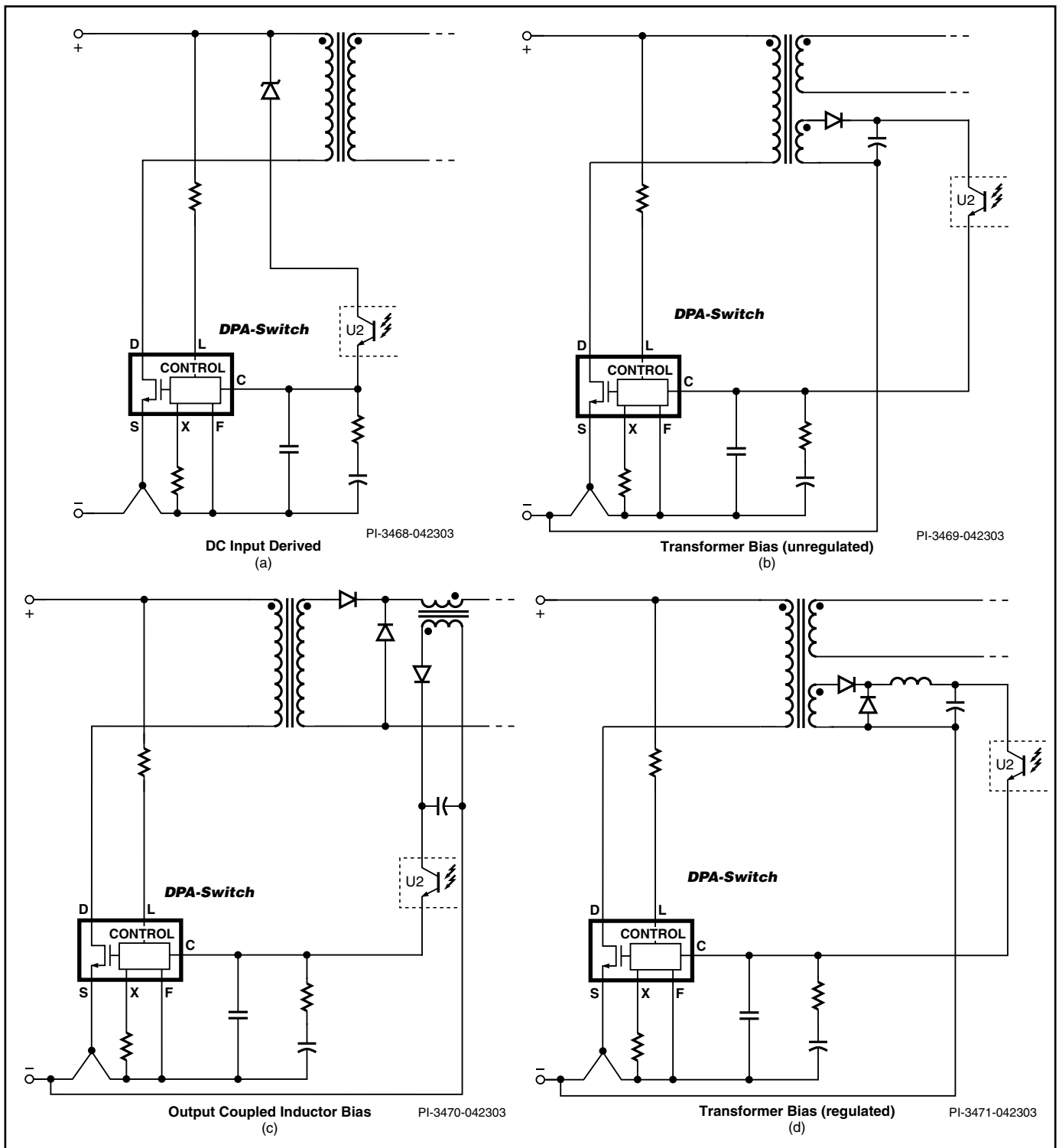


图2. 产生偏置电压的方法

输出整流

输出整流可以采用分立的肖特基二极管来实现，这样成本最低。或者可以采用同步整流来得到最高的效率。本文会

有一个独立的章节详细讨论同步整流技术。超快速PN结二极管不适用于应用在DPA-Switch的工作频率。

效率

使用 *DPA-Switch* 设计一个 DC-DC 变换器时会涉及到几个工程方面的问题，在效率、成本及复杂性之间进行权衡折衷。图1所示的电路结构在中等负载时整个输入电压范围内可以达到高于85%的效率。在典型应用当中，不使用同步整流的情况下，大约25%的总的损耗将耗散在 *DPA-Switch* 器件上(见 *DPA-Switch* 数据手册)，40%损耗在输出整流管，而30%的总损耗耗散在磁性元件上。其余的损耗耗散在其它器件及电路走线上。

在使用同步整流替代肖特基整流时，由于更低的电压降，因而可以得到约91%的更高效率。通过使用更大型号的 *DPA-Switch* 器件可以将效率进一步提高，因较大型号的 *DPA-Switch* 器件其 $R_{DS(ON)}$ 更低。继续增大 *DPA-Switch* 器件不会使效率得到进一步的提高，因器件的开关损耗也会相应地增加。可以通过使用更大的磁芯及300 kHz而不是400 kHz开关频率的方法来降低磁性元件中的损耗。设计者必须对电源的大小、成本及复杂性进行评估，最终权衡选择使用这些可选方案。

温度

与普通的消费用电子应用相比，DC-DC变换器通常工作在很宽的温度范围。设计者应该知道被动元件的特性随温度的变化非常大。注意这些影响并选择合适的元件可以防止某些意想不到的及不希望的现象发生。

设计者必须注意输出电容和反馈电路中元件的选取，以便保证在整个温度范围内都可以满足规格中的性能要求。在后续的输出电容选择及反馈设计的部分将对此进行详细的讨论。

偏置电压

有四种方法来产生 *DPA-Switch* 工作所需的偏置电压：

- (a) 从DC输入电压得到
- (b) 变压器偏置（非稳压）
- (c) 输出耦合电感绕组
- (d) 变压器偏置（稳压）

图2说明了这四种方法。每种方案都必须保证在最差的工作条件下(最低输入电压及最小负载)使得光耦合器的集电极电压至少为8 V。在一般的工作情况下，最低的偏置电压应为12 V。在这四种方案当中，输出耦合电感和稳压的变压器偏置方法可以得到最高的效率，因为此时光耦合器两端的电压是可以控制的。但这增加了电路的复杂性。

光耦合器的损耗可能会很严重，因而必须加以检验。最大的光耦合器镜像三极管电流与所选用的 *DPA-Switch* 的控制引脚电流 ($I_{C(SKIP)}$) 的最大值相等。因而，最大的损耗发生在偏置电压最高 (对应(a)和(b)中的最高输入电压)、输出负载最小的情况。表2给出了所有方案复杂性和性能之间的关系比较。

- a) 从DC输入电压得到偏置电压是三种方案中最简单的方法。为降低光耦合器集电极-发射极之间的最大电压，在DC输入电压的正端与光耦合器镜像三极管的集电极之间使用了一个稳压二极管。更加重要的是，这样可以对光耦合器的损耗加以限制。这样简化所带来的问题是效率的降低，尤其在输入高电压的情况效率的降低更加严重。因而该方案特别适合于输入电压较低 (18 V至36 V) 的工业应用领域。在工业应用中，输入电压通常很低，可以省去稳压二极管，因为标准光耦合器的击穿电压一般为70 V。设计者必须对任意情况下光耦合器所消耗的最大耗散功率进行检查。
- b) 变压器偏置（非稳压）是指电压来自于功率变压器的一个绕组。绕组整流管连接时要使得偏置绕组的极性为正激。这样，当 *DPA-Switch* 导通时，整流管处于导通状态。由于偏置电压与输入电压成比例，在输入电压较高时效率会下降，但这种方法与直接连接至输入端的方法相比，其影响较小些。同样，设计者需要在偏置电压最大时检查光耦合器的功率消耗。对于这种偏置电压的产生方式，最差的情况是输出负载最小、输入电压最高的情况。 *DPA-Switch* 的应用当中不建议使用反激式偏置绕组，因其会影响变压器的复位。
- c) 输出耦合电感偏置是使用输出电感上的一个绕组来产生偏置电压。这种方法可以在变换器工作于连续导通方式时，保证得到一个稳压良好的偏置电压。利用绕组的相位关系可以得到稳定的偏置电压。当 *DPA-Switch* 关断时可以利用变压器的原理使得偏置绕组的电压与输出电压成比例。得到较高效率的代价就是成本和复杂性的增加，因为要使用一个用户定制的输出电感。通过改变圈数比、偏置电容的大小及主输出最小负载的方法可以对偏置电压进行调整。设计者要在最小负载、最大输入电压情况下检查确认最低的偏置电压至少为8 V。
- d) 变压器偏置（稳压）方案与输出耦合电感偏置(c)一样具有相同的作用。偏置电压的稳定不象输出耦合电感偏置那样好。但是，此方案在各种输入电压和输出负载条件下都可以提供一个适度恒定的偏置电压。如果电源工作于连续导通模式，使用独立的电感，则此方

偏置类型	输入电压范围(V)	效率	成本复杂性	建议
DC输入端得到的偏置	18至36	↓	↓	建议仅用于18至36 V输入的设计
变压器偏置（非稳压）	36至72	↔	↓	建议用于低成本的设计
输出耦合电感偏置	36至72	↑	↑	仅建议使用于电源已经使用了耦合输出电感的设计
变压器偏置（稳压）	36至72	↑	↔	建议用于高效率的设计中

表 2. 获得偏置电压的方法比较

案可以很好地工作。此方案中可以使用小电流、低成本的(非定制)电感，但其电感量应足够高，以确保在大多数工作条件下都工作于连续导通模式。

变压器设计

一个成功的变换器设计，功率变压器很重要。效率、元件高度和大小的要求决定了整个电源的具体结构。系统工程师和电路设计人员可以对这些电气参数和机械尺寸的限制加以规定，并将变压器的详细构造提供给客户的变压器供应商。利用PIExpert设计工具来决定适当的变压器参数。本章节将讨论怎样生成一个变压器的详细规格。

圈数比

功率变压器最重要的参数为初级-次级的圈数比。圈数比必须足够低，以便在最低输入电压时提供稳定的输出电压。根据系统规格书确定最低输入电压及输入欠压锁存电路的容差。

尽管规定的最低输入电压为36 V，考虑到最差情况下欠压电路的容差，DPA-Switch实际工作的输入电压应低至29 V。将这个电压减去在最大负载时DPA-Switch漏极-源极间估算的电压。考虑到输出满载时变压器绕组高频AC阻抗的电压降，再将其进一步降低。

将该结果乘以最大占空比，再除以输出电压与满载时输出整流管的压降之和。由于DPA-Switch使用电压模式控制，其占空比可以大于50%。

磁芯和铜线

变压器的实际圈数取决于所选磁芯的尺寸。在DPA-Switch的工作频率处，所使用的磁芯材料应为低损耗的。铁氧体磁芯特性的技术数据可以从几个供应商处得到，见参考资料[1]、[2]和[3]。选择线径时会受到趋肤效应和临近效应的限制。当输出电流高于6 A时可以使用铜带绕组。

磁芯选择时占支配地位的因素是散热方面的考虑。选择磁芯时要综合考虑绕线面积、磁芯截面积及磁芯表面积与体积的比例。这些参数决定了功率损耗及变压器的热阻抗。较小的磁芯有时能满足除了温升以外的所有要求，此时必须采用一个较大的磁芯。在实践当中，唯一检验温升的方法就是对原型样机进行实验评估。温度测量必须在变压器上最热的地方进行测量，通常为绕组下靠近磁芯中心的位置。如果导线的温度高于110 °C，则需要进行特殊的考量并使用UL Class F的材料。

其它应用考量

在满足其它限定条件的情况下尽量减小圈数。阻性的损耗取决于导线的长度。在绕线窗口内使用尽量多的铜（导线）。必须保证降低变压器的漏感，从而降低箝位元件的损耗。因而最好采用初级绕组分开的变压器结构，即次级位于两层初级绕组之间。同时，变压器不应有任何气隙存在。

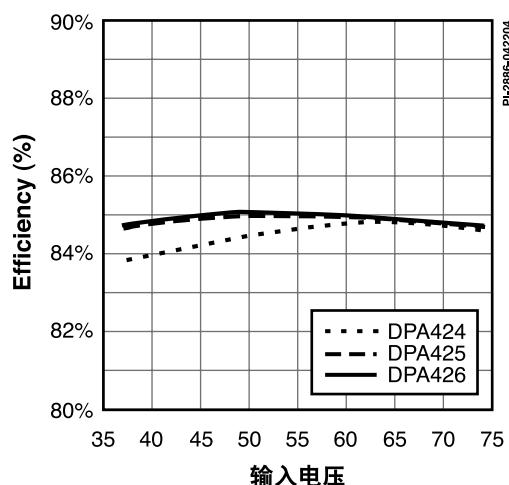


图3. 使用不同DPA-Switch器件的低成本EP-21原型电源的效率
(同步整流可以提高效率)

如果变压器具有偏置电压绕组，要确保其圈数在最低输入电压情况下足够高，以便维持最低8 V的偏置电压输出。实验室测试时，要确认在低输入电压时变换器的关断是由欠压锁存电路的作用所引起的，而非偏置电压太低造成的。

使用实际圈数的变压器，验证在最低输入电压、输出电压稳定时的占空比低于DPA-Switch规格中规定的 DC_{MAX} 最小值。

磁芯损耗由AC磁通密度的大小所决定。因此，AC磁通密度应维持在1000至1500 高斯（0.1至0.15 特斯拉）的范围之间。

输出电感

对于单路输出不使用偏置绕组的应用，电感可以采用非定制的标准电感。具有多个绕组的电感往往由客户设计定制。

电感数值主要由设计者所接受的纹波电流的大小来决定。较高的纹波电流要求允许使用电气及体积上都比较小一些的电感。纹波电流较高所带来的结果是需要使用更多低等效串联电阻(ESR)的输出电容来满足输出纹波的要求。输出功率一定的情况下，电感中的纹波电流较高意味着DPA-Switch的峰值电流较高。由于所有电流的RMS值较高，因而一般会导致损耗加大而效率下降。

选择电感时可以使用一个方便的设计参数 $K_{\Delta I}$ 。 $K_{\Delta I}$ 为纹波电流的峰峰值与电感的平均电流之比。较小的 $K_{\Delta I}$ 值说

明纹波较低而电感较大。建议 $K_{\Delta I}$ 的数值介于百分之15至20之间。选取 $K_{\Delta I}$ 时要综合考虑电感的尺寸、输出电容的数目和类型、效率以及成本。不建议使用较高数值的 $K_{\Delta I}$ ，因为较高的纹波电流会增加应力和输出电容上的纹波电压。

采用的电感无论为标准的非定制电感还是客户定制的电感，都要将电感的圈数降至最小，以降低阻性损耗。同时电感制作时要使用低损耗的磁芯材料。

用户在PIExpert设计工具中输入参数后，PIExpert会计算出电感量、RMS电流及最多可以储存的能量，以便选择电感或对电感的要求进行规定。电感使用闭合的环形磁芯时，最大储能是一个很有用的参数。一般要注意是否有磁饱和的现象出现。

利用附加绕组得到偏置电压

如果选用图2(c)中的电路来产生偏置电压，偏置绕组的圈数要保证在正常工作条件下能够给光耦器提供12 V的电压。在输出稳压值最低及输出整流管和偏置整流管正向压降最高的情况下计算所需的偏置绕组圈数。在负载最小、输入电压最高的情况下检查偏置电压，如果有必要，可以增加一个假负载，以保证最小的偏置电压为8 V。有时即使使用了一个适当小的假负载，也还有必要增加偏置绕组的圈数以满足最低电压的要求。

DPA-Switch的选择

选择DPA-Switch的首要原则为峰值电流能力。根据变压器的圈数比及输出电感的峰值电流估算变压器初级的峰值电流。在估算中变压器的励磁电流可以忽略不计。为使成本最低，可以选用最小型号的DPA-Switch，其限流点的最小值应比最大初级电流高出至少10%。电流高出10%是为了使得电源的负载瞬态响应能力留有足够的设计裕量。

选择DPA-Switch的第二个原则为功率耗散能力。具有该电流能力的最小型号的DPA-Switch可能会损耗过多的功率而无法满足效率的要求。即使效率不是问题，如果受系统条件所限无法进行良好的散热设计，则使用最小型号的器件时器件的温度也可能会很高。可以用 $R_{DS(ON)}$ 与初级RMS电流值平方的乘积来合理地估算DPA-Switch的功率损耗。在不使用同步整流时，DPA-Switch的损耗约占整个系统损耗的25%。

如果采用最小型号器件时功率损耗有问题，则可以使用更大型号的器件，并利用X引脚将限流点设定在高于初级峰值电流10%的水平。这样可以对过载功率能力加以限制。请参考DPA-Switch的数据手册，选择合适的X引脚电阻值，从而得到所希望的限流点。

图3说明了效率与所选用的DPA-Switch之间的关系。具有较低 $R_{DS(ON)}$ 的器件损耗的功率更低，因为电阻性压降在损耗中起主导作用。因而，在输入电压很低时较大型号的器件效率更高。在输入电压较高时，DPA-Switch的RMS电流减小，而由漏极电容引起的损耗增加。因而即使采用较低 $R_{DS(ON)}$ 的器件也不会对效率的改善有实质性的影响。

箝位电路

在所有的应用当中都必须保证在DPA-Switch的漏极不会出现过高的漏极电压。图1所示的电路为简单有效的解决方法。从漏极连接至源极的一个稳压二极管提供了硬性箝位。在作为例子的30 W原型样板设计中（表1），使用了一个150 V的稳压管来保证漏极电压距离220 V的击穿电压具有足够的裕量。有时还需要在变压器初级绕组两端跨接一个小电容，与稳压管一起构成箝位电路（见图4）。

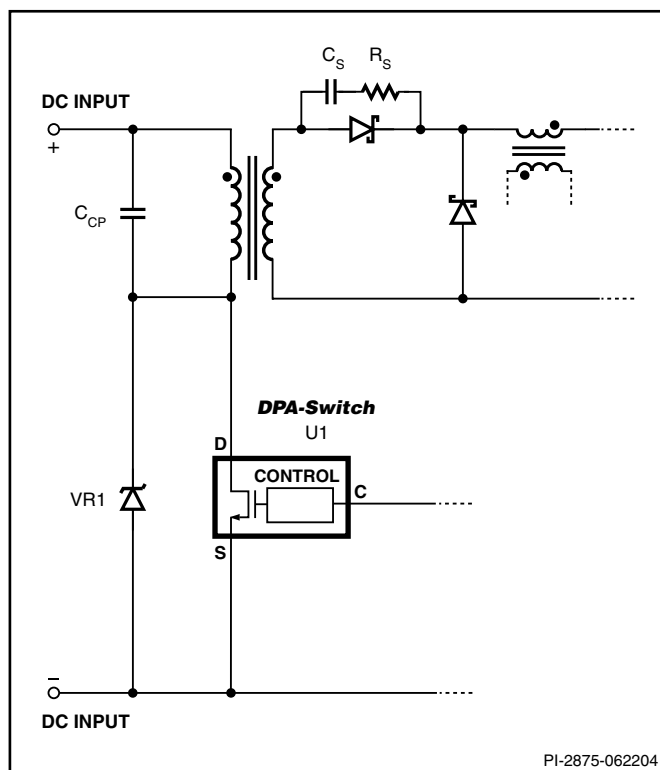


图4. 变压器箝位及复位电路的元件

设计者在初始原型样机上应给该电容预先留好安装的位置。在某些设计当中，如果变压器初级绕组具有足够大的寄生电容，则可以省去这个箝位电容。通过实验室中的测试来决定是否需要该电容来保证安全的漏极-源极电压。在正常的稳态工作情况下，跨接在变压器初级两端的电容 C_{CP} 吸收漏感的能量，以保证漏极-源极电压低于稳压管的稳压值。通常，对于10 W至40 W功率范围的变压器，电容 C_{CP} 的最佳容值为10 pF至100 pF之间。

C_{CP} 的容量取决于漏感和峰值电流的大小。如果电容大小合适，大部分的漏感能量在下一个开关周期中可以被循环再利用。容量太小会引起稳压二极管导通。稳压管有功率损耗会降低效率。而容量太大时同样也会降低效率，因为这样会增加DPA-Switch的开通损耗，同时影响变压器的复位。

在正常的稳态工作期间，稳压二极管不导通，但在开机上电、负载瞬变及输出过载条件下要求稳压管能够对漏极电压进行限制。

输出功率较高时，箝位电容(C_{CP})的大小成为限制电源效率的因素。对于这些高功率(高于约40 W)的应用可以采用不同的方法。图5和图6所示为无损耗的箝位技术，同时可以对变压器实现复位。关于此技术的详细介绍请参照参考资料[4]和[5]。

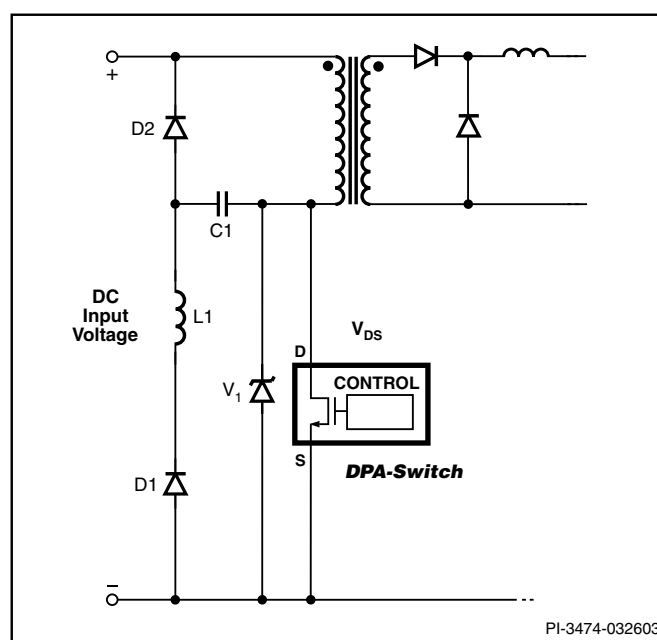


图5. LC（电感、电容）复位及箝位

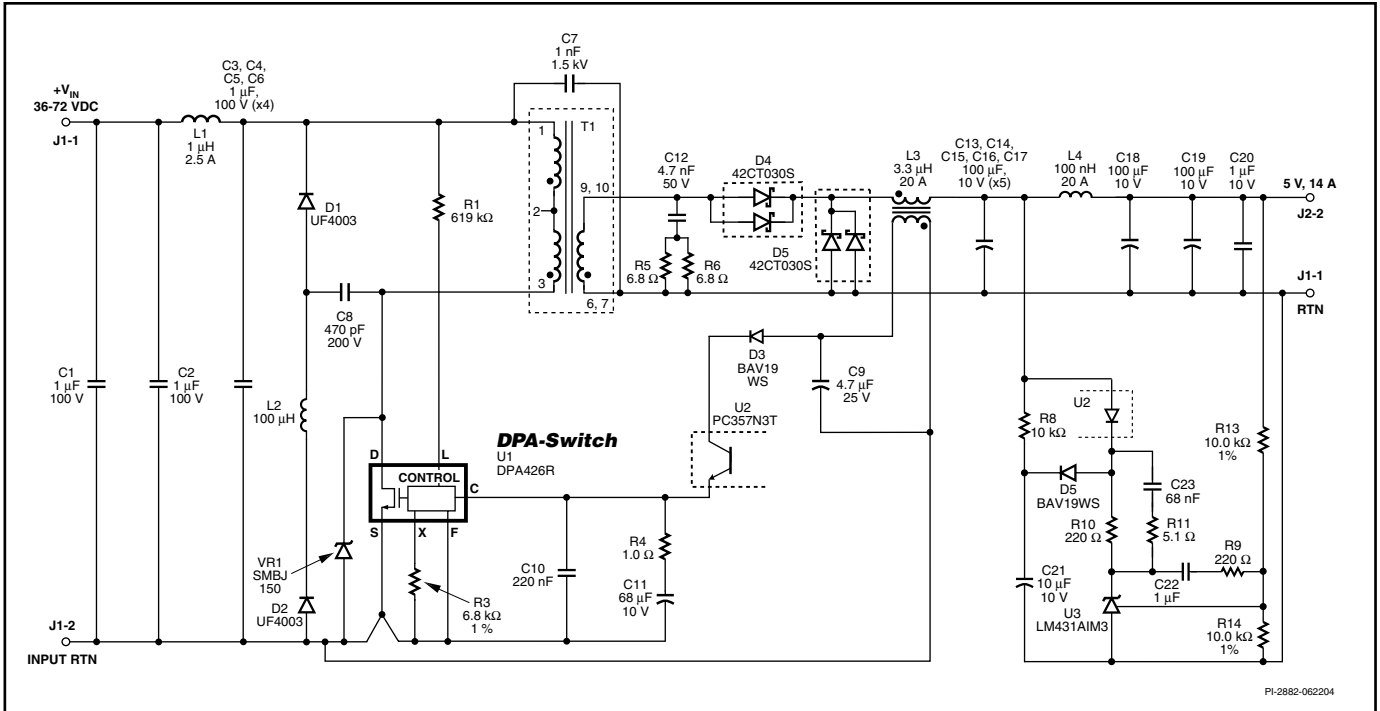


图 6. 使用替代电路对变压器复位的70 W DC-DC变换器

变压器复位电路

变压器励磁电感中的磁通在每个开关周期必须复位，以维持伏-秒平衡，防止变压器出现饱和。由于实际变压器的电感量都是一个有限值，它们储存有表现为励磁电流的寄生能量。

在变压器进入饱和以前，励磁电感不能储存太多的能量。由于饱和的变压器表现为短路的电路，因而在每个开关周期必须由外部电路设法将励磁电感中的能量释放掉（对变压器进行复位）。

变压器的复位要求漏极引脚的电压要高于输入电压。设计者必须确保变压器的复位不会引起DPA-Switch的漏极引脚出现过高的电压应力。

图4所示电路中的元件可以在每个开关周期结束时，将变压器的励磁能量复位至一个安全的水平。电路的核心部分为跨接在输出整流管两端的串联RC网络(R_S 和 C_S)。

当DPA-Switch关断时，励磁电感中的电流通过次级绕组依然在变压器中流动。随着励磁电流下降至零，电容进行充电。电容必须足够小，使得励磁电流能够在最小的关

断时间内下降至零。另外一个限制电容容量的因素是电容的容量必须足够大，以保证在正常工作条件下漏极-源极的电压低于稳压管箝位的电压。复位网络中的电阻用于抑制电容和寄生电感相互作用而引起的振荡。电阻的阻值一般介于 $1\ \Omega$ 至 $5\ \Omega$ 之间。

对于功率高于40 W的应用需要使用不同的复位电路。图6所示的例子为一个70 W的变换器，使用图5的电路对变压器进行复位并限制DPA-Switch的电压。

变压器复位的确认

用户应该在实验室中通过测量的方法，在最低和最高输入电压的最差的情况下确认变压器能够完全复位。图7所示为采用图4的复位电路变压器能够正确复位的三种情况。而图8所示为变压器复位不正常的三个例子。

判定复位特性最好的方法就是观察DPA-Switch的漏极-源极的电压。图7(a)为原型样板在72 VDC输入条件下工作时的电压。电源工作在满载，跨接在输出整流管两端的复位电容(C_S)为2.2 nF。初级的箝位电容为47 pF。电路举例请参见设计参考DI-24 (可从www.powerint.com得到)。

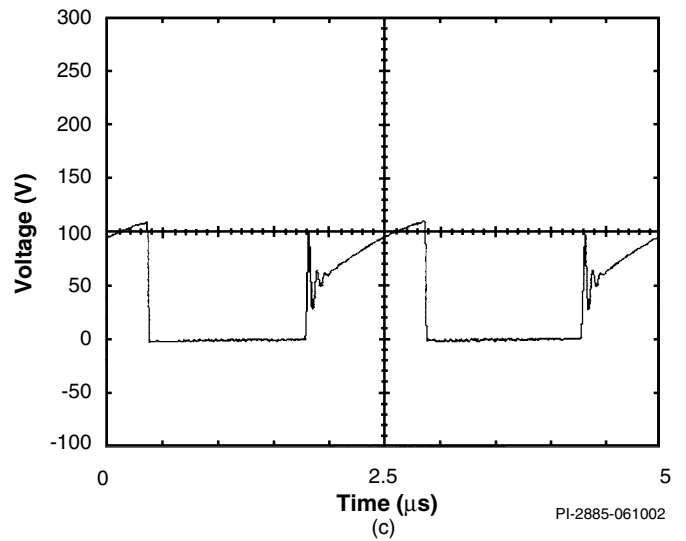
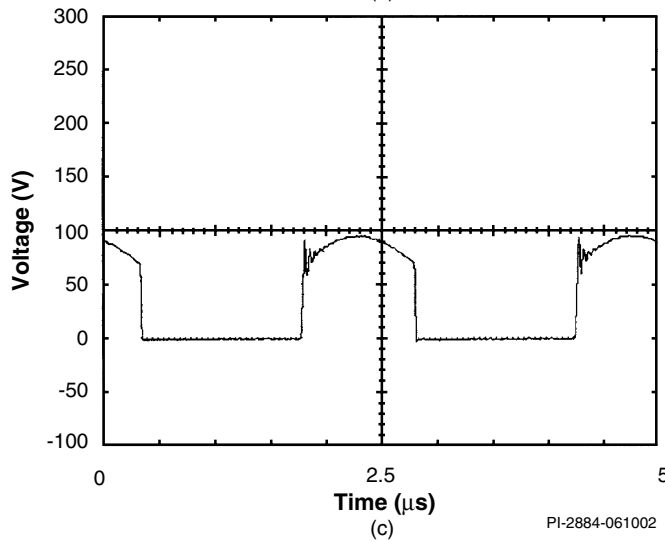
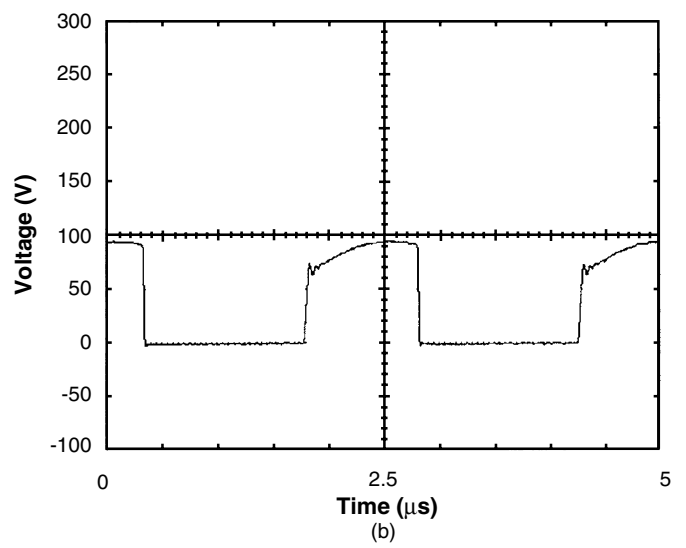
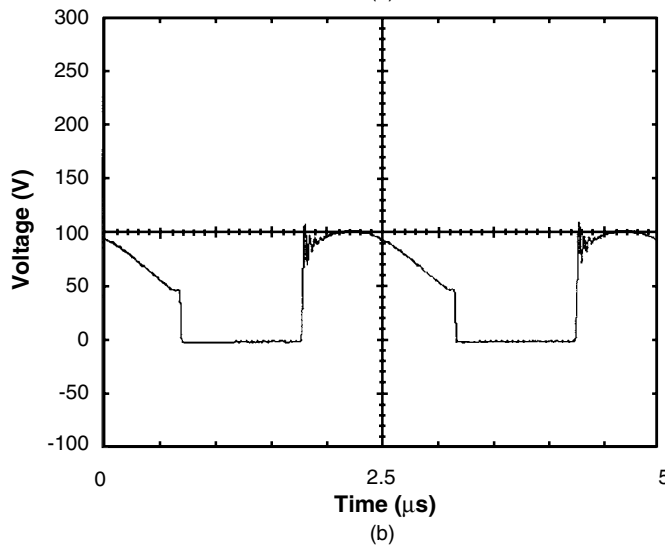
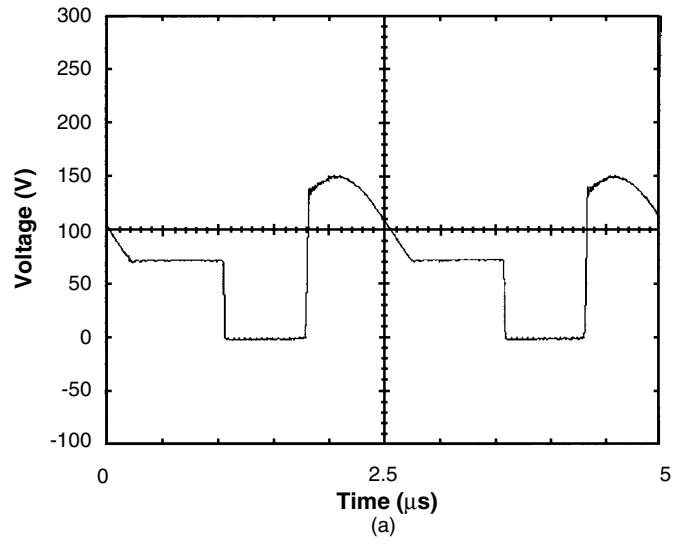
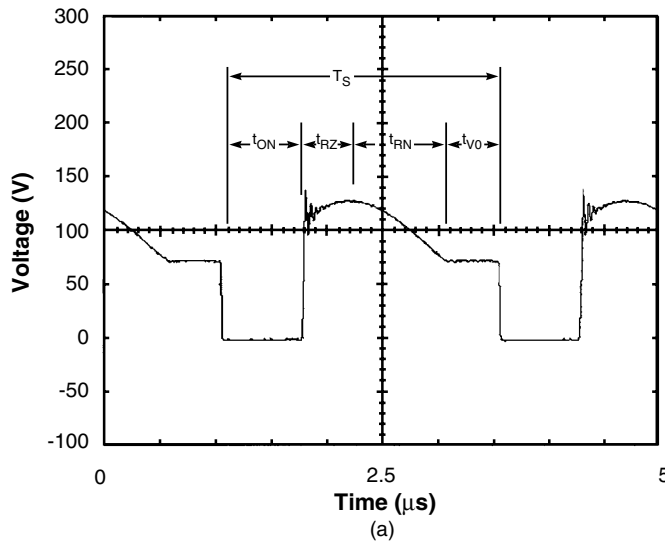


图 7. 表明变压器正确复位的正常的DPA-Switch漏极波形。

a) $V_{IN} = 72\text{ V}$, b) $V_{IN} = 48\text{ V}$, c) $V_{IN} = 36\text{ V}$

图 8. 变压器没有完全复位的三种情况的说明。

a) $V_{IN} = 72\text{ V}$, b) $V_{IN} = 36\text{ V}$, c) $V_{IN} = 36\text{ V}$

图中显示了波形在一个开关周期 T_s 内几个重要的时间段。在 $t_{ON}=DT_s$ 时间内DPA-Switch导通，其中D为占空比。变压器内的磁通在 t_{ON} 期间正向增加，在 t_{RZ} 时间段复位至零。在 t_{RZ} 期间，所有储存在励磁电感中的能量被释放，将复位电容和箝位电容充电至最高电压。在 t_{RN} 期间，随着复位电容和箝位电容对励磁电感的放电，磁通负向增加。在 t_{V0} 时间段，磁通维持一个恒定的负值，此时变压器绕组上的电压为零。很容易看到， t_{V0} 期间初级绕组上的电压为零，因为漏极电压与72 V的输入电压相等。在 t_{V0} 期间，负向的励磁电流在次级绕组中流动。

图7(b)所示为相同电路在标称的48 VDC输入工作时的漏极电压。较大的占空比与较低的输入电压相符合。值得注意的是 t_{RZ} 和 t_{RN} 时间段与72 V输入时相同，但此时的 t_{V0} 时间段接近于零。

图7(c)所示为输入电压为36 VDC的情况，其相应的占空比更大。由于在 t_{RZ} 期间漏极电压达到了峰值最高点，因而该变压器已经复位至零磁通。当DPA-Switch导通时，漏极电压位于负向磁通的区域。

正常工作条件下的峰值漏极电压应低于150 V。其中包括由漏感和励磁电感的复位所引起的漏极电压的峰值。

图8所示为变压器没有正常复位的三种情况。原型样机经过改动后才得到这些波形图。去掉输出二极管的RC网络后得到图8(a)的波形。初级箝位电容 C_{CP} 为47 pF。变压器复位的励磁能量仅转换至箝位电容及其它寄生电容当中。结果，在72 V输入时，漏极电压比预想的值要高。与图7(a)中采用正常复位网络的140 V漏极电压相比，本图中所示的最大漏极电压达到了152 V。150 V的稳压管箝位电压是在电流为1 mA情况下规定的。尽管在152 V时稳压管刚好导通，但在本设计中还是没有足够的裕量能够以较低的初级感量对变压器容差加以规定。

图8(b)为电容过大的情况。使用2.2 nF容量的电容恢复RC复位网络，但 C_{CP} 的容量增加至470 pF，十倍于原来的数值。所示的波形为36 VDC输入、输出满载的工作情况。当DPA-Switch在 t_{RZ} 时间段结束时刻导通时，变压器内的磁通刚好复位至零。励磁电感较高或者输入电压较低时变压器将不能复位。

变压器没有完全复位的最后一个例子如图8(c)所示。初级箝位电容 C_{CP} 恢复至原来的47 pF的数值，但复位电容增加

至47 nF。变换器工作于36 VDC的输入电压。漏极电压清楚地表明变压器没有完全地得到复位。DPA-Switch在时间段 t_{RZ} 内开通。变压器内的磁通没有达到零。工作条件很小的变动就会在每个周期引起变压器的饱和，或者使电源工作于接近饱和的状态。对于负载的跳变，电源将不能够提供占空比的变化。

输出电容

输出电容上的电压纹波由输出电感内的纹波电流所造成。纹波电压的一部分来自于电容电流的积分，一部分来自于电容等效串联电阻(ESR)两端的电压。所选电容的容量必须足够高而ESR足够低，确保在使用选定的输出电感的情况下输出纹波电压在可接受的范围。通常，大部分的纹波电压由ESR造成。象电感中的纹波电流一样，由ESR决定的纹波电压波形为三角波。由电容决定的纹波电压波形由一些非线性的曲线构成。

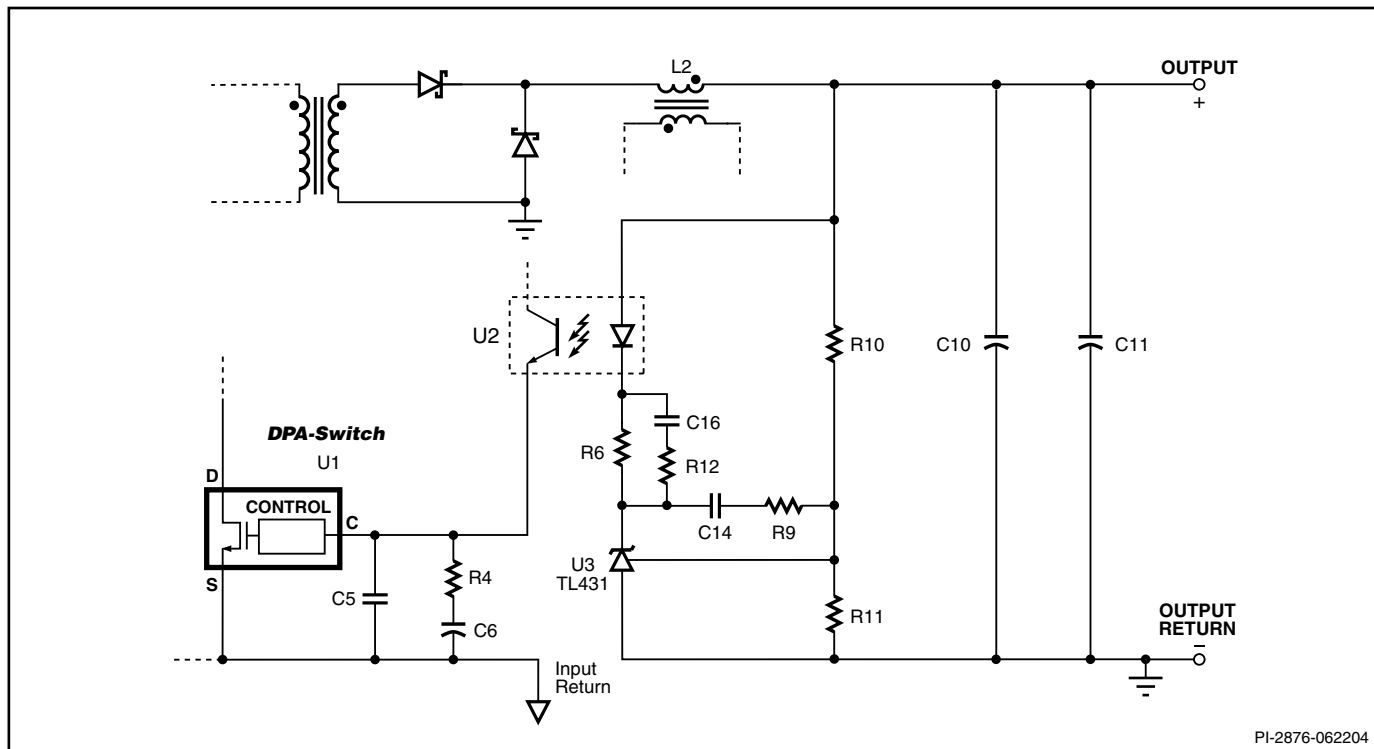
DC-DC变换器中的输出电容一般为固体的钽电容。之所以选择这样的电容是由于在变换器工作频率处，这类电容具有很低的ESR及很低的阻抗。同时，在反馈环路设计时ESR又是一个非常因素。出于这样的考虑，适当的ESR反而是我们所希望的。反馈电路中元件数值的选择将在反馈设计章节进行详细的阐述。

设计者应该知道的一个重要问题就是ESR数值在规定的温度范围内可能会变化很大。输出纹波和控制环路稳定性会受ESR改变的影响。因而有必要在极端温度条件下对原型样机进行评估，确认其性能能够满足需要。

处于可靠性的考虑，电容的电压额定一般应比其最大工作电压高25%。因而其降额因数为80%。例如，对于5 V的输出电压，所用电容的额定耐压应为6.3 V或者10 V。电压越低电容会越小，但在应用中使用较高耐压的电容则电源的故障率更低。

反馈的设计

开关电源的稳定性是一个需要考虑的重要问题。有三个参数用于描述控制环路的特性，分别为交叉频率、相位裕量及增益裕量。交叉频率为环路增益幅度为0 dB时所对应的频率点。用于衡量系统的带宽。



PI-2876-062204

图 9. 反馈电路的基本元件。原理图没有表示输出电容的ESR (元件标号与EP-21原型样板中的标号相同)

相位裕量在交叉频率点处加以规定。相位裕量为环路增益的相位与180度之间的差值。严格的规范要求为在最差的条件下相位裕量至少为60度。在任何情况下相位裕量都不得低于45度。这就意味着相位必须减小以维持系统的稳定。相位裕量同时与系统的动态特性有关。很低的相位裕量说明对于负载跳变或者扰动系统会呈现振荡的响应。

同样重要的是在高于交叉频率点时环路增益幅值的下降。该要求一般称为增益裕量。增益裕量为0 dB与相位为180度所对应的频率点处的环路增益幅度的差值。高于10 dB的增益裕量为可以接受的范围。这就意味着增益幅度必须增加以维持系统的稳定。测量环路增益时必须在最差的条件（一般为最高输入电压、最大负载条件下）及规定的极端环境温度下测量，因为很多重要的元件参数（尤其是电容的ESR）随温度的变化会改变许多。

由于正激拓扑结构固有的高带宽特性，使一个高频正激DC-DC变换器能够稳定工作要解决一些难题。很多DC-DC变换器设计使用逐周期的电流模式控制。DPA-Switch使用典型的电压模式控制，允许在占空比大于50%时工作而无需电流模式控制中所要求的斜坡稳定

（“斜坡补偿”）。采用电压模式控制的工作在连续导通方式正激变换器的基本系统特性要求使用多个极点和零点对电路加以补偿，以得到所希望的环路响应特性。

在使用DPA-Switch的正激变换器中，使用光耦器的控制环路的交叉频率在最高输入电压、室温的情况下应被限制在10 kHz或低于10 kHz以下。DPA-Switch在30 kHz有一个内部的极点，用于开关噪声进行滤波。在较高频率的其它极点可以对30 kHz频率点提供额外的相移。光耦器在约100 kHz的频率点处有两个极点。这些极点产生的相移，再结合变换器输出LC滤波器引入的相移很难对高于10 kHz的频率进行补偿。

反馈设计的目标就是在10 kHz或低于10 kHz的频点将环路增益的幅值降低至零 dB，同时相位裕量接近60度。尽管系统要求和DPA-Switch确定了一些影响环路特性的参数，但设计者仍然可以利用反馈电路中的很多元件对环路稳定性进行优化。图8所示为采用普通TL431稳压器反馈电路所使用的基本元件，可以得到很高的环路增益以实现严格的DC电压稳压精度。电路图中没有显示输出电容的ESR。在反馈环路的频率补偿当中ESR也是一个很重要的影响因素。

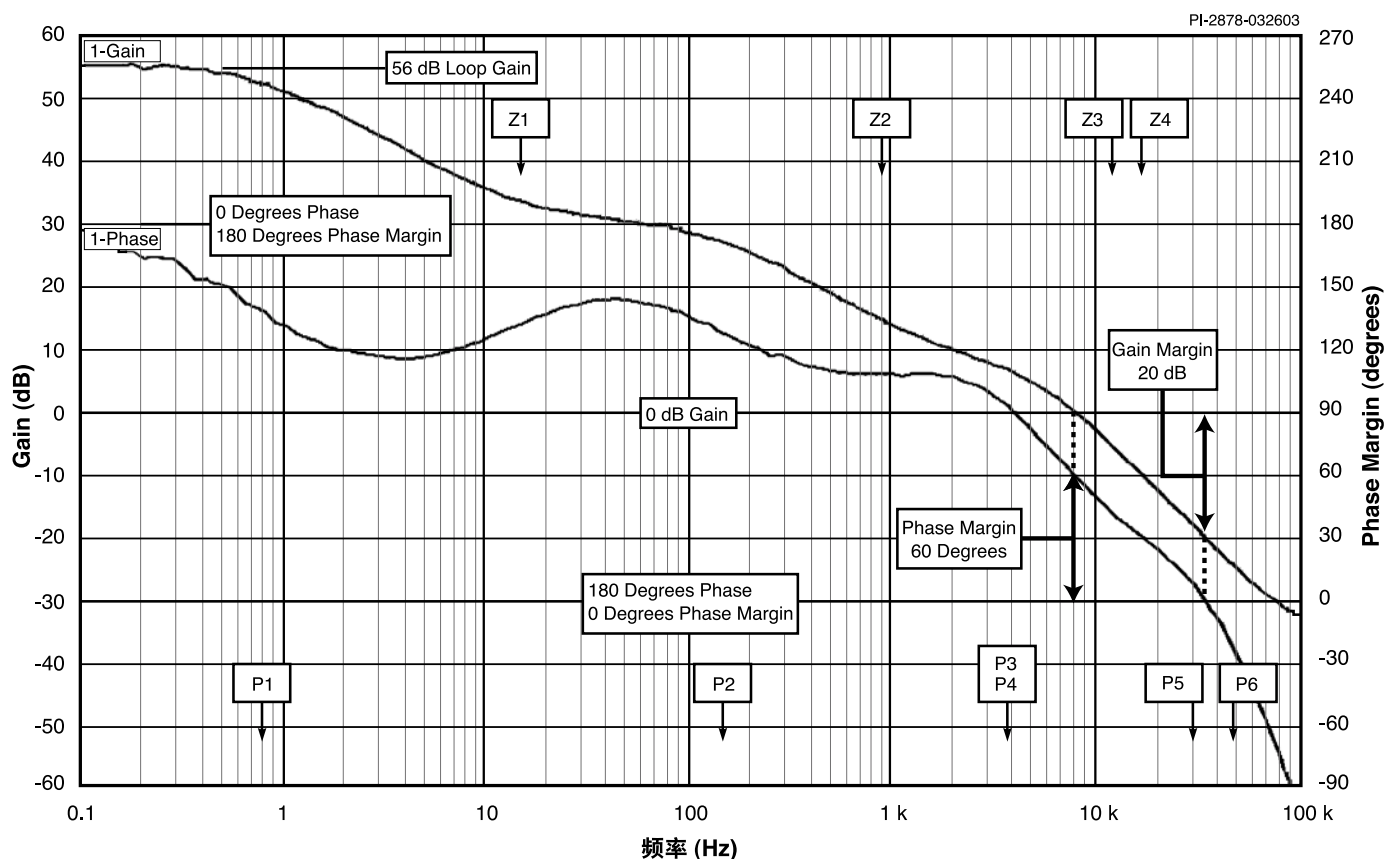


图 10. 使用DPA-Switch的DC-DC正激变换器典型反馈环路的增益和相位。标记的地方为主要的极点和零点的位置

输出LC滤波器

由输出电感和输出电容所组成的滤波器，在滤波器谐振频率点处的环路响应上具有两个极点。由于滤波器为损耗相当低的谐振电路，因而在接近谐振频率点处的增益和相位的变化相当突然。因此，用于调整环路响应的极点和零点应避免该频率区域或者对此谐振加以补偿。

适当地选择输出滤波器的谐振频率点可以降低反馈环路设计的复杂性。谐振频率点的位置应允许设计者采用有限数目且数值合理的补偿元件来调整得到所需要的响应特性。在DPA-Switch正激变换器使用光耦器反馈的情况下，输出滤波器使用低ESR的钽电容时，其谐振频率建议值应介于4 kHz至6 kHz之间。该数值与得到理想的纹波电流和纹波电压所需要的电感和电容的大小是相符的。

输出电容的ESR具有一个零点，可以对滤波器的一个极点进行补偿。但是，对于低ESR的钽电解电容或有机电解电容，通常其零点所对应的频率过高，在所希望的环

路带宽内不能够充分地抵消滤波器的影响。在作为例子的原型样板设计中，输出滤波器的电容为100 μF ，电容规格中ESR的最大值为100 毫欧姆。因而ESR的零点位于约16 kHz处，远远大于LC滤波器4 kHz的谐振频率点。而实际电容的ESR约为80毫欧姆，此时零点的位置为20 kHz。在某些可以使用标准低ESR电解电容的情况，较高的ESR使得ESR零点位于足够低的频率点上，从而增加了有效的附加相位裕量。

DPA-Switch环路补偿

位于DPA-Switch控制引脚的C6和R4网络除了具有其它功能以外还提供了对反馈环路的补偿。电容C6与R4以及电容本身的ESR加上控制引脚的阻抗在环路增益曲线上给出一个极点，其后紧跟一个由R4和C6的ESR产生的零点。

建议C6的数值介于47 μF 至100 μF 之间。该数值范围的电容一般足以满足对环路增益调整的需要，在系统中同时可以满足其它功能的使用要求。

由R4和C6的ESR所引进的零点应位于输出滤波器谐振频率约25%的位置。在谐振频率点处由该网络引起的相位滞后减低至最小时，这样的设计可以得到最大的增益降低。在作为例子的原型样板设计中，C6为68 μF ，ESR约为1.6 Ω 。DPA-Switch的控制引脚处的阻抗一般为15 Ω 。这些数值使得极点位于约130 Hz的位置，零点位于约900 Hz的位置。由于高频旁路电容C5很小，因而对环路增益的影响可以忽略不计。

光耦合器的补偿

光耦合器的电流传输比(CTR)对接近交叉频率点处的环路增益的幅值起主要的作用。同样重要的还有与光耦合器LED串联的R6电阻。不可随意选择这些元件，因为在正常工作期间光耦合器给DPA-Switch提供供电。

光耦合器及串联电阻必须在使用最小CTR的光耦合器时能够给出DPA-Switch所规定的最大控制引脚电流。大部分情况下，CTR介于100%至200%的光耦合器足以满足使用要求。设计者选取的R6数值应保证在CTR最小的情况下提供给LED的电流能够使TL431饱和。与R6并联的R12和C16网络所产生的零点提高了增益和相位，对输出滤波器的另一个极点进行补偿。零点的位置一般靠实验方法来确定，以得到所需的相位裕量。该零点的频率一般介于输出滤波器谐振频率的一至三倍之间。电阻R12用于限定高频时增益的增加。

TL431的补偿

使用TL431的目的是在低频段提供很高的环路增益。在较高频率其作用是不需要的，因光耦合器可以提供足够的增益。因此，对TL431周边反馈电路进行补偿的目的是为了增大其在很低频段的作用而降低其在高频段的影响。

连接于TL431阴极和参考端之间的C14和R9用于增大对DC分量的环路增益，以得到最佳的电压稳压精度。在作为例子的原型样板设计中，电容C14构成一个积分器，将TL431的贡献降低了20 dB/十倍频程。电阻R9与R10一起决定了TL431的最小增益，并在环路增益内引入一个零点。在作为例子的原型样板设计中，该零点位于约16 Hz的位置。

与TL431相关的由C14和R9形成的另一个零点位于720 Hz处。该零点的位置对于连续模式电源的正常工作不构成影响，在本例的环路增益中不会体现出来。如果变换器工作于非连续导通模式，则在很轻的负载时这个零点就会变得很重要。非连续导通模式的环路增益特性与本例中连续导通模式有着根本的不同。最重要的影响就是环路增益的交叉频率一般都特别低，其交叉频率由负载的轻重所决定。交叉频率可以很容易地落入环路增益中TL431起作用的频率范围。

原型电路的环路增益

图10所示为原型机在输入电压为72 V、负载电流为5 A时电路环路增益的幅值及相位特性。在正激变换器中，最高的输入电压通常为最差的工作情况，因为此时增益最高，带宽最大而相位裕量最小。

图10中上部的曲线为环路增益幅度，以dB为单位。下部的曲线为相位，以度为单位。将刻度移动180度即可直接得出相位裕量的数值。Z1至Z4以及P1至P6所标记的频率分别表示重要的零点和极点所在的位置。

由C14、R9和R10构成的积分器使得增益从DC处的数值开始降低，在高于Z1的频率时TL431对增益没有任何实质的影响。DC时增益数值的渐近线及积分器20 dB/十倍频程的斜率在P1处形成一个极点。

由电容C6、C6的ESR、电阻R4及DPA-Switch的内部控制引脚阻抗所构成的极点在P2处使得增益降低。由电容C6、R4和C6的ESR所形成的零点在Z2处将相位进行提升。电阻R4增大了电容的ESR。电容C6采用钽电容，这样可以利用R4对总的阻抗进行调整。铝电解电容的ESR一般都很大，不适合用于对频率响应曲线的调整。电容C5提供了一个低阻抗的源极使电流脉冲流入控制引脚。它对环路的影响较小，在P6频率处表现出来，远远高于0 dB的交叉频率点。

位于Z2的零点对正激变换器输出电感和输出电容所形成的极点对P3、P4进行了部分补偿。C16、R6和R12所构成的电路在Z3处的零点提供了额外的补偿。输出电容的ESR在Z4处形成了最后一个零点。DPA-Switch内部的高频滤波器在P5处存在一个极点。

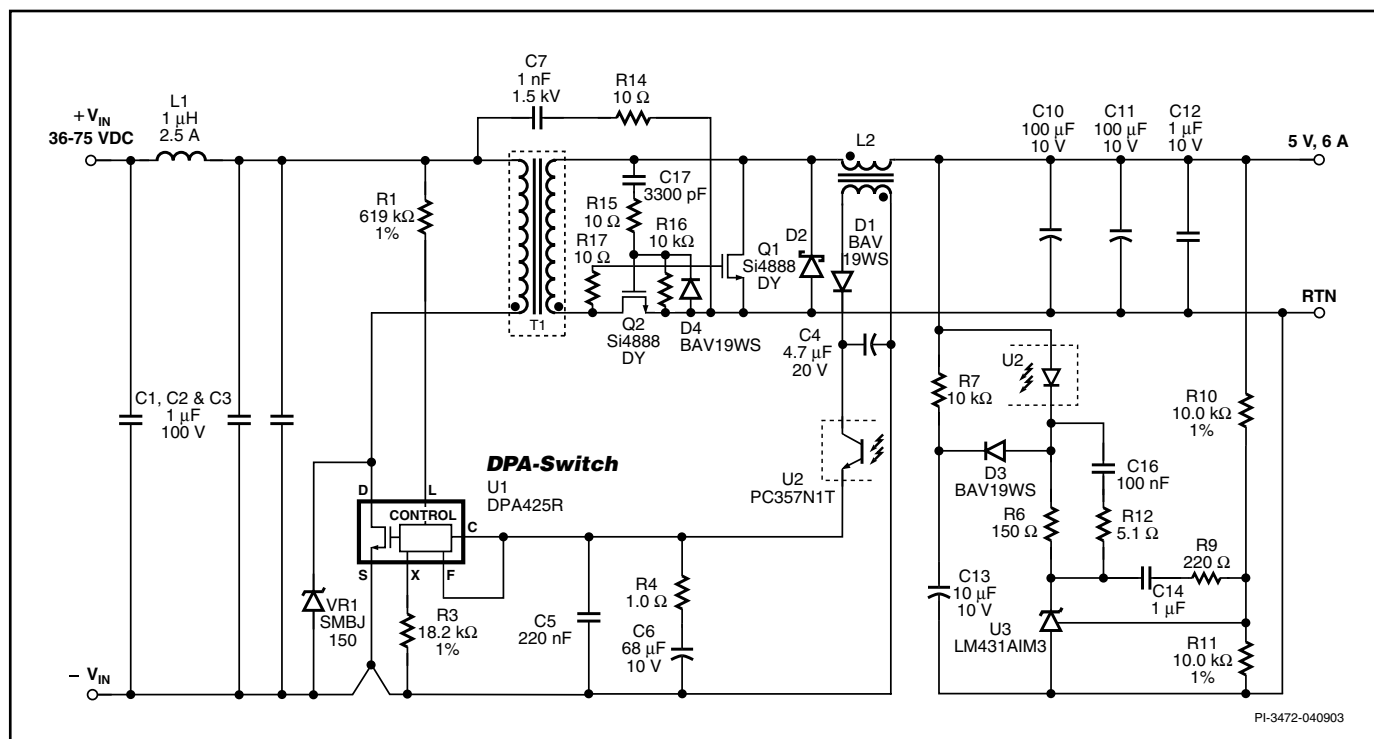


图 11. 使用DPA-Switch的单端DC-DC正激变换器中采用同步整流的电路举例

高于Z1频率的增益幅值直接与光耦器的电流传输比(CTR)有关。因此，必须对光耦器的CTR进行控制，以维持系统工作的稳定及正常。设计者应保证在12 mA的最大控制引脚电流情况下光耦器的CTR数值介于100%至200%的范围。光耦器镜像三极管的击穿电压必须高于最大的偏置电压。

图10表明，该例子具有理想的60度的相位裕量及可靠的20 dB的增益裕量。环路设计所需的充足裕量可以适应光耦器CTR的容差变化、输出电容ESR的变化以及随工作电压改变的增益变化。ESR随温度的变化很大。这一点在选择输出电容时应成为主要考量的因素。同时，设计还必须能够适应其它元件的容差变化。

空载情况下的工作

对于设计或者制定DC-DC变换器规范的人来说，应特别注意最小负载的要求。工作于连续导通模式（中度至重度负载）和非连续导通模式（轻载）的电源控制特性是不同的。两种工作模式的临界点发生在 $K_{d1}=2$ 时的负载情况（不使用同步整流）。

两种模式具有不同的控制特性。非连续导通模式的变换器与连续导通模式相比，通常其瞬态响应较慢而输出端的纹波电压较高。除非经过正确的设计，否则在某些极端情况下，以连续导通模式工作的表现良好的变换器在轻载或者空载时往往会变得不稳定。很多商用的DC-DC变换器模块都规定了一个很大的最小负载，以防止变换器工作于非连续导通模式。

深度非连续导通模式工作的变换器所要求的占空比很小。对于DPA-Switch来讲工作在很轻的负载下不会有问题，因为它会利用“丢”周期的方法自动降低等效的开关频率，从而可以使占空比低于5%。

以很小的占空比工作要求使用一个很大的电容，以保证偏置电压高于所需的8 V最小电压值。考虑到尺寸、成本及效率，满足空载工作要求的最佳方案就是在输出电容两端并联一个小的假负载。负载的大小通过实验方法来确定。所增加的假负载仅作为对输出端供电的其它小信号电路自然负载的一个补充。

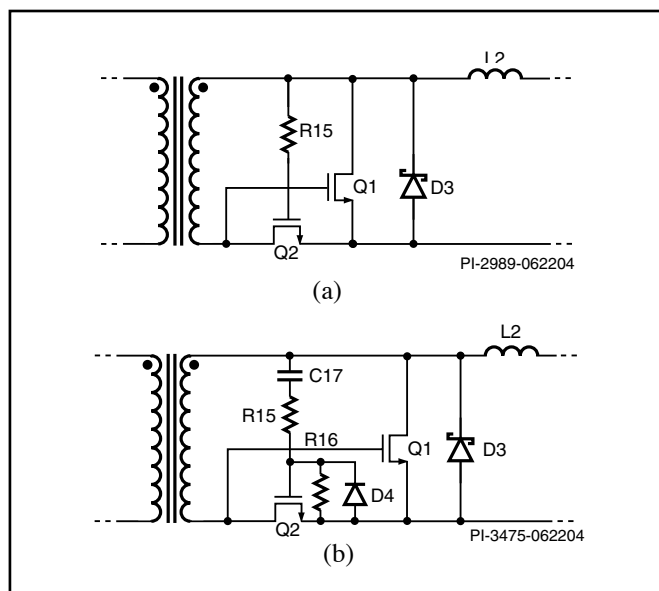


图 12. 同步整流(a)绕组驱动DC耦合。(b)绕组驱动AC耦合

同步整流

与输出端采用肖特基整流相比，使用同步整流可以使效率有很大的提高。对于一个5 V输出的设计，使用肖特基整流时效率为85%，而采用同步整流时一般其效率会达到90%或更高。如表3中所示，同步整流在输出电压较低的设计中所体现出的效率改善越明显。

DPA-Switch的特点可以简化常用的同步整流电路的设计。使用DPA-Switch的同步整流电路随着复杂性的增加分为三种：

- 绕组驱动的DC耦合
- 绕组驱动的AC耦合
- 有源驱动

前两种驱动方式如图11和图12所示。MOSFET Q1和Q2在适当的时间段内导通，从而降低了正激变换器输出整流管相关的电压降。Q2完成正向整流管的功能，Q1与一个肖特基二极管并联，作为续流二极管使用。每个同步整流管的压降由MOSFET的导通电阻乘以RMS负载电流所决定，而不是由平均电流乘以肖特基势垒的最小电压所决定。

绕组驱动DC耦合的同步整流

最简单的使用DPA-Switch驱动同步整流的方式如图12(a)所示。使MOSFET导通的栅-源电压实质上为变压器次级绕

输出电压	与二极管整流方式相比效率的改善程度
5 V	+3%
3.3 V	+6%
2.5 V	+8%

表 3. 使用同步整流时效率的改善与输出电压之间的关系

组上的电压。MOSFET的沟道将在栅-源电压超过其阈值电压期间维持导通。

当DPA-Switch导通将DC输入电压加在初级绕组两端时，正向整流MOSFET Q2导通。Q2中电流的方向为从源极至漏极。当DPA-Switch关断时，变压器的复位电压会在Q2的栅-源之间施加一个负向电压，而在Q1的栅-源之间施加一个正向电压。肖特基二极管D3导通，直到Q1的栅-源电压充分上升并超过其阈值电压为止。

适合此类应用的MOSFET的阈值电压一般介于4 V和5 V之间。可允许的最大栅-源电压通常在15 V至20 V之间。这些限制条件限定了变换器工作的输入电压范围。

DPA-Switch集成的输入过压保护特点简化了绕组驱动同步整流的设计。在多数情况下，它无须稳压二极管来保护MOSFET的栅极，使其避免因过高的电压而损坏。由于输入电压太高时DPA-Switch不会工作，因而变压器的次级绕组上不会出现过高的电压。

本电路中栅极的DC耦合允许电源工作于在其它一些设计中所不希望的工作模式。在电源断电关断期间，在输出电感中的电流下降到零后，电感两端的电压也会达到零。残存的输出电压将会出现在Q1和D3两端。

如果输出电压足够高（高于Q2的栅极阈值电压），将会使Q2导通，这样会有反向电流流过L2和变压器次级。次级绕组上的电压将使变压器饱和，进而突然关断Q2，在Q1的栅极产生一个电压尖峰。此电压尖峰会超过Q1栅极的额定电压。这种现象会在任何使用同步整流且具有欠压锁存功能的设计中产生，与DPA-Switch无关。如下所述为该问题的一个解决方法。

绕组驱动AC耦合的同步整流

图12(b)所示的AC耦合电路可以对Q2导通时间进行限制，反向电流不能够流经L2和次级绕组，从而消除了很高的电压尖峰。选取C17电容时，应使得绕组电压经C17和Q2

同步整流类型	效率	复杂性和成本	建议
绕组驱动的DC耦合	↑	↓	检查下电时栅极的电压
绕组驱动的AC耦合	↑	↔	栅极电压下电时得到控制
有源驱动	↑	↑↑↑	复杂性很高

表 4. 同步整流技术的比较

MOSFET的 C_{GS} 容性分压后， C_{GS} 上的电压高于Q2的阈值电压。对于300 kHz的工作频率，C17和R16的时间常数应为10 μ s左右。R15的数值一般约为10 Ω 。

图11所示的采用DPA-Switch的单端DC-DC正激变换器中使用了绕组驱动的AC耦合同步整流。在这个例子当中，Q1的栅极具有足够大的容量，从而在变压器的复位电路中无需一个分立的 C_S 电容。尽管这种情况在使用绕组驱动同步整流的应用中很常见，设计者还是应遵从“变压器复位的确认”部分所叙述的设计指导，确认变压器能够完全复位。

有源驱动同步整流

第三种同步整流电路要使用独立的有源元件，包括分立器件及集成电路以锁定电源的开关频率，进而驱动MOSFET。由于驱动器可以提供稳定的不依赖于次级绕组电压的栅极电压，因而这种方案放松了对输入电压范围的限制。有源驱动同步整流电路与其它方案相比复杂性更高，超出了本应用指南的讨论范围。表4对各种同步整流方案进行了比较。

一般地，在使用同步整流时DPA-Switch应工作在较低的300 kHz的工作频率。通常情况下，同步整流的续流MOSFET所具有的栅-源电容在400 kHz的频率工作时会使变压器没有足够的时间进行复位。将F引脚连接至控制引脚可以采用较低的开关频率。

布局考量

图13所示的例子为DPA-Switch正激变换器合理的电路板布局。由于DPA-Switch工作时具有很大的漏极电流，设计者必须注意以下注意事项。

初级侧的连接

由于DPA-Switch的散热器连接片有意做成很高的开关电流的返回连接点，因此，散热器连接片应通过较宽的低阻抗的走线与输入电容相连接。不要使用源极引脚作为功率电流的返回端，否则会导致器件工作的不正常。源极引脚仅作为信号地来使用。器件本身的散热器连接片（源极）为功率电流的正确连接点。

控制引脚的旁路电容应尽可能地靠近源极和控制引脚。与源极相连的电路走线不应包含任何初级或偏置电压所产生的开关电流。所有连接至线电压检测(L)或外部流限设定(X)引脚且以源极引脚作为参考的元件，也应尽量靠近其各自连接的引脚和源极引脚。再次强调，这些元件的源极连接走线上不应流过任何主MOSFET的开关电流。特别需要注意的是，散热器连接片（源极）的功率开关电流应经过一个单独的铺铜走线连接至输入电容的负极。与源极、控制极、L或X引脚相连接的元件不要共用此铺铜走线。

任何连接至L或X引脚的走线都要尽可能地缩短并远离漏极走线，以防止噪声的耦合。线电压检测电阻（图11中的R1）应位于靠近L引脚的地方，并缩短靠近L引脚一侧的走线长度。除了控制引脚电容（图11中的C5）以外，建议在靠近源极和控制引脚处再并联一个220 nF的高频旁路电容，以便更好地滤除噪声。用于反馈的光耦器的输出也应尽可能地靠近DPA-Switch的控制极和源极引脚。

散热片

为了增加DPA-Switch及其它功率元件的散热，建议使用特殊导热的PCB板材料（铝基板PCB板）。这种材料在生产过程中令铝制薄片与PCB板相粘，可以直接作为散热片

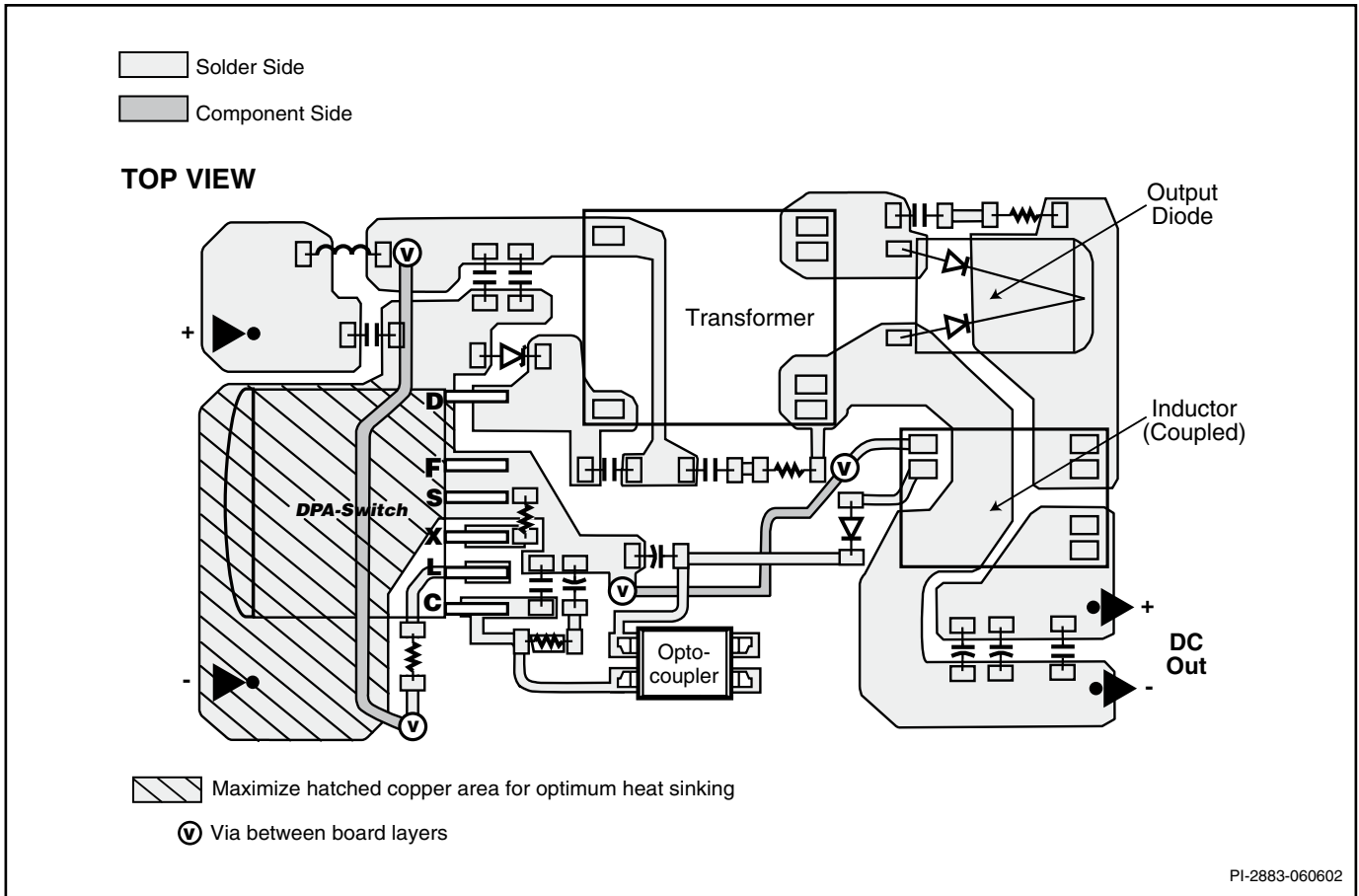


图 13. 使用R封装DPA-Switch的布局考量

或者将其附着在一个外部的散热片上。如果使用普通的PCB板材料(比如FR4),可以利用PCB板两面的铺铜面积并使用较厚的铺铜来改善散热。

如果使用铝基板,建议对开关节点加以屏蔽。屏蔽时可以直接在比如漏极节点及输出二极管这类开关节点的正下方放置一块铺铜,这样就可以起到静电屏蔽的作用,防止开关节点与铝基片之间的耦合。这些屏蔽铺铜在初级侧时连接至DC输入的负端,而在次级侧的铺铜则与输出返回端相连接。这样做可以降低与铝基片之间的容性耦合,减小输出端由于容性耦合而产生的纹波和低频噪音。

快速设计校验清单

与其它任何电源设计一样,所有的DPA-Switch设计也要在实验室中进行验证,确保在最差情况下元件的工作没有超过其规格限定。对于使用DPA-Switch的正激变换器,强烈建议至少进行如下的测试:

1. 最大漏极电压 – 在最高输入电压、最大过载输出功率情况下确认峰值漏极-源极的电压没有超过 BV_{DSS} 的最小值。但是,在通常情况下,都会留有比 BV_{DSS} 低25 V的裕量,以适应其它电源中元件个体之间的参数差异。当输出所加的负载刚好使得电源即将进入自动重启状态(输出失调)时,此时电源的输出功率即为最大过载输出功率。
2. 变压器复位裕量 – 在最高输入电压、负载剧烈跳变(50%至100%)情况下检查漏极电压,确认变压器具有足够的复位裕量。这种测试在高输入电压情况下使得占空比剧烈变化,此时对变压器复位电路的要求最高。
3. 最大漏极电流 – 在最高环境温度、最高输入电压及最大输出负载的情况下,检查开机时的漏极电流波形,确认变压器或输出电感没有饱和及过高的前沿电流尖峰。DPA-Switch的前沿消隐时间为100 ns,以防止开关周期过早的关断。检查确认前沿电流尖峰没有超过消隐时间范围。

4. 散热 – 在最大输出功率、最低输入电压及最高环境温度情况下，检查确认变压器、输出二极管、输出电感及输出电容的温度没有超过规格中温度的要求。*DPA-Switch*所具有的过热关断特点可以使其在过温条件下得到完全的保护。建议使用足够大的散热片，使得器件在最差的连续负载条件下（低输入电压、最高环境温度及输出满载），器件散热器连接片的温度等于或低于115 °C。这样，距离最低的过热关断保护温度(130 °C)可以留有足够的裕量，以适应器件之间 $R_{DS(ON)}$ 参数的差异。监测散热器连接片的温度用于估算结温时，要注意应将连接点至壳体之间的热阻考虑在内。

设计工具

关于设计工具的最新信息请浏览Power Integrations网站：
www.powerint.com。

参考资料

- [1] Ferroxcube (formerly Philips) core supplier – www.ferroxcube.com.
- [2] TDK cores supplier – www.component.tdk.com/components/ferrite.asp.
- [3] AVX (Thompson) core supplier - www.avxcorp.com.
- [4] M. Domb, R. Redl, and N.O. Sokal. “Nondissipative turn-off snubber in a forward converter: analysis, design procedure, and experimental verification,” Official Proceedings of the Tenth International PCI '85 Conference, pp. 54-68.
- [5] T. Ninomiya, T. Tanaka, and K. Harada, “Analysis and optimization of a nondissipative LC turn-off snubber,” IEEE Transactions on Power Electronics, Vol. 3, No. 2, April 1988, pp. 147-156.

版本	注释	日期
A	1) –	6/02
B	1) 增加了新的信息：偏置电路及同步整流。	4/03
C	1) 对文字中的微小错误进行了校正。	7/04

有关最新的产品信息，请访问：www.powerint.com

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

PATENT INFORMATION

The products and applications illustrated herein (including transformer construction and circuits external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations' patents may be found at www.powerint.com. Power Integrations grants its customers a license under certain patent rights as set forth at <http://www.powerint.com/ip.htm>.

LIFE SUPPORT POLICY

POWER INTEGRATIONS' PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF POWER INTEGRATIONS. As used herein:

1. A Life support device or system is one which, (i) is intended for surgical implant into the body, or (ii) supports or sustains life, and (iii) whose failure to perform, when properly used in accordance with instructions for use, can be reasonably expected to result in significant injury or death to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

The PI logo, **TOPSwitch**, **TinySwitch**, **LinkSwitch**, **DPA-Switch**, **EcoSmart**, **Clampless**, **E-Shield**, **Filterfuse**, **PI Expert** and **PI FACTS** are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies.
©Copyright 2005, Power Integrations, Inc.

全球销售支持网络

全球总部

5245 Hellyer Avenue
San Jose, CA 95138, USA.
Main: +1-408-414-9200
Customer Service:
Phone: +1-408-414-9665
Fax: +1-408-414-9765
e-mail: usasales@powerint.com

德国

Rueckertstrasse 3
D-80336, Munich
Germany
Phone: +49-89-5527-3910
Fax: +49-89-5527-3920
e-mail: eurosales@powerint.com

日本

Keihin Tatemono 1st Bldg 2-12-20
Shin-Yokohama, Kohoku-ku,
Yokohama-shi, Kanagawa ken,
Japan 222-0033
Phone: +81-45-471-1021
Fax: +81-45-471-3717
e-mail: japansales@powerint.com

台湾

5F, No. 318, Nei Hu Rd., Sec. 1
Nei Hu Dist.
Taipei, Taiwan 114, R.O.C.
Phone: +886-2-2659-4570
Fax: +886-2-2659-4550
e-mail: taiwansales@powerint.com

中国(上海)

Rm 807-808A
Pacheer Commercial Centre,
555 Nanjing Rd. West
Shanghai, P.R.C. 200041
Phone: +86-21-6215-5548
Fax: +86-21-6215-2468
e-mail: chinasales@powerint.com

印度

261/A, Ground Floor
7th Main, 17th Cross,
Sadashivanagar
Bangalore, India 560080
Phone: +91-80-5113-8020
Fax: +91-80-5113-8023
e-mail: indiasales@powerint.com

韩国

RM 602, 6FL
Korea City Air Terminal B/D, 159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728, Korea
Phone: +82-2-2016-6610
Fax: +82-2-2016-6630
e-mail: koreasales@powerint.com

欧洲总部

1st Floor, St. James's House
East Street, Farnham
Surrey GU9 7TJ
United Kingdom
Phone: +44 (0) 1252-730-140
Fax: +44 (0) 1252-727-689
e-mail: eurosales@powerint.com

中国(深圳)

Rm 2206-2207, Block A,
Electronics Science & Technology Bldg.
2070 Shennan Zhong Rd.
Shenzhen, Guangdong,
China, 518031
Phone: +86-755-8379-3243
Fax: +86-755-8379-5828
e-mail: chinasales@powerint.com

意大利

Via Vittorio Veneto 12
20091 Bresso MI
Italy
Phone: +39-028-928-6000
Fax: +39-028-928-6009
e-mail: eurosales@powerint.com

新加坡

51 Newton Road
#15-08/10 Goldhill Plaza
Singapore, 308900
Phone: +65-6358-2160
Fax: +65-6358-2015
e-mail: singaporesales@powerint.com

技术支持热线

全球 +1-408-414-9660

技术支持传真

全球 +1-408-414-9760