

IR2520D 设计参考(IRPLCFL5E)

用于CFL 镇流器的控制集成电路

1. 总述

IRPLCFL5E 设计参考针对的是 220Vac 交流输入的 26W 紧凑型荧光灯。该电路具有灯的所有必须功能,如预热、触发和运行,也包含了 EMI 滤波器和整流级,此电路以 IR 公司 CFL 镇流器控制 IC IR2520D 为基础。IR2520D 的功能如下:预热时间可调,可调运行频率以设置灯功率,可以避免灯闪烁的高起始频率的软启动,灯丝开路和触发失败时故障保护,低线电压输入保护及电压升高后自动重启动。IR2520D 是一个低成本方案,特别适合于 CFL 应用。IR2520D 仅有 8 个管脚,对于一个完全的应用方案其元器件数量可减少为 19 个。

2. 特点

运行频率可调 预热时间可调 灯丝开路和无灯保护 触发失败和无效灯保护 输入交流线电压过低保护

3. 电气特点

输入功率: 24W (220Vac 输入) 输入电流: 168mA (220Vac 输入)

起始频率:100KHz 平均运行频率:40KHz 启动电压:120Vac 关断电压:70Vac



Input	Pin (W)	In rms	Vbusav	Freq.	PF	THD
VAC		(mA)	(V)			
200	21	160	280	40.3	0.63	115
210	22	160	290	40.3	0.625	117
220	24	168	300	40.3	0.62	118
230	24.2	168	310	40.3	0.62	118
240	24.5	168	320	40.3	0.61	118



4. IR2520D 镇流器控制 IC

IR2520D 解决方案适合驱动 CFL 和 TL 灯以 CFL 或 matchbox (小尺寸的镇流器)方式。它集成了灯所需的预热、触发和运行功能,还带有故障保护、输入线电压过低保护和 600V 半桥驱动器,它仅有 8 个管脚因此适合标准的 SO8 或者 DIP8 封装。IR2520D 的设计克服了分离式自振荡方案的缺点,而且保持低成本。在 CFL 市场上,由于低成本的缘故,自振荡双极晶体管方案仍旧比镇流器控制 IC 加场效应管方案流行。双极晶体管方案本身非常简单但有以下缺点:DIAC 或者启动时需要附加电路,需要附加恢复二极管,工作频率由双极晶体管的存储时间和饱和状态所决定(不易设计,对产品的误差依赖性极大很难设置合适的频率)。预热时采用的 PTC 使灯丝处于"总是加热"的不可靠状态,在应用中经常会失效,灯没有触发或无灯丝开路时无保护,在触发期间频率不是平滑下降,工作在容性模式,灯电流的波峰比很高。这些能够导致对元器件造成很大的冲击和负载波动拟或使镇流器输出级元器件损坏,缩短了灯的寿命。

IR2520D 具有自适应零电压最小电流开关(ZVMCS,适应性运行频率转换为零电压开关),内置波峰比和非零电压开关(ZVS)保护,同时也集成了自举二极管。这个 IC 的核心是一个具有外部编程最小频率功能的压控振荡器(VCO)和 0~5V 模拟电压输入。IR2520D 的一个最大优点是利用 VS 脚(半桥电压)作过流保护和检测非 ZVS 状态(IR2520D 利用低端 FET 导通时的 Rdson 作为电流传感电阻检测高压母线电压。一个内置的 600V FET 把 VS 脚和 VS 感应电路相连接,在 LO 脚为高电平期间可以使 VS 脚被精确地测量,在一个开关周期的其它部分,当高端 FET 开通,VS 脚处在 DC 母线电位时能够承受 DC 母线的高压)。这样能够节省经常用来检测过电流的高精度电阻。关于 IR2520D 更进一步的信息请参考 IR2520D 的数据表和浏览此 IC 的说明图表。作为 IR2520D 特点的结果,电路利用 IR2520D 成为一个完全 CFL 方案比自振荡方案具有较好的可靠性和较长的灯寿命,也具有灯失效和低输入线电压保护,同时也降低了元器件数量,减小了镇流器尺寸。

5. 电路描述

原理图如图 5.1 所示。带有元件值的 BOM 表见表 5.2。

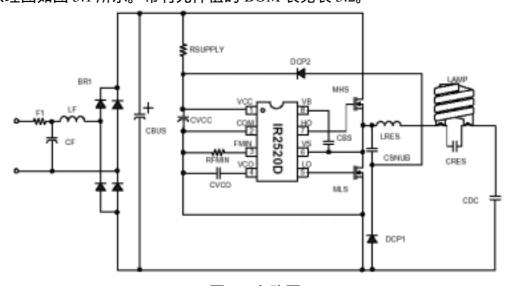


图 5.1 电路图



镇流器的组成为一个保险、EMI 滤波器、输入整流器、母线电容、半桥、控制和输出级。输出级是经典的谐振电路,由电感 LRES 和电容 CRES 组成。电路以 IR 的镇流器控制 IC IR2520D 为基础。IR2520D 包含:预热时间可调、可调节运行频率以设置灯功率、高的起始频率(大约是 fmin 的 2.5 倍)可以避免灯闪烁、灯丝开路时的容性模式保护和触发失败或者无灯情况下电流波峰因子保护。

交流输入线电压被整流成为大约 300V 的母线电压。启动电阻 Rsupply1 和 Rsupply2 的大小应使其在欠压锁定(UVLO)期间能够提供微功率电流。当 VCC 超过 UVLO+门限时 IR2520D 开始振荡,充电泵电路(CSNUB, DCP1 和 DCP2)给 VCC 供电,内部的 15.6V 稳压管进行调节。

IR2520D 镇流器控制 IC 控制半桥频率,调整为灯的合适参数,提供灯预热、灯触发、运行模式、低输入线电压保护和灯/镇流器失效保护。

Item #	Qty	Manufacturer	Part Number	Description	Reference
1	1	International Rectifier	DF10S	Bridge Rectifier, 1A 1000V	BR1
2	1	Dale	CW-1/2	Resistor, 0.50hm, 1/.2W	F1
3	1	Panasonic Digikey	ECQ-U2A104ML P10730-ND	Capacitor, 0.1uF 275 VAC	CF
4	1	Epcos Digikey	B82145-A1105-J M5830-ND	EMI Inductor, 1mH 370mA RF Chockes 1mH 200mA	LF
5	1	Wima	MKS2 Series	Capacitor, 47nF 400V	CDC
6	1	Panasonic	EEU-EB2V100	Capacitor, 10uF 350VDC 105C	CBUS
7	1	Panasonic	ECJ-3VB1H104K	Capacitor, 0.1uF 50V 1206	CBS
8	1	Panasonic	ECJ-3VF1E474Z	Capacitor, 0.47uF 25V 1206	CVCO
9	1	Panasonic	ECY-3YB1E105K	Capacitor, 1uF 25V 1206	CVCC
10	1	Vitramon	AUX1812AA681J	Capacitor, 680pF 1KV SMT 1812	CSNUB
11	1	Wima	MKP4 Series	Capacitor, 4.7nF 1KV Polypropylene	CRES
12	1	International Rectifier	IR2520D	IC, Ballast Driver	IC BALLAST
13	1	VOGT	IM03111181	Inductor, 2.25mH, 5%, 1Apk	LRES
14	2	International Rectifier	IRFU320	Transistor, MOSFET	MHS, MLS
15	2	Panasonic		Resistor, 1M, 1206, 100V	RSUPPLY1, RSUPPLY2
16	1	Panasonic	ERJ-8ENF6812V	Resistor, 68.1K, 1%, 1206	RFMIN
17	2	Diodes	LL4148DICT-ND	Diode, 1N4148 SMT DL35	DCP1, DCP2
Total	20				

表 5.2 材料清单。

灯类型:螺旋形 26W CFL, 输入线电压: 190~240VAC。

说明:不同类型的灯需要不同的频率调节元件。

6. 功能说明

图 6.1 给出了在启动、预热、触发和运行模式期间灯上的电压和谐振电感 LRES 的电流波形。

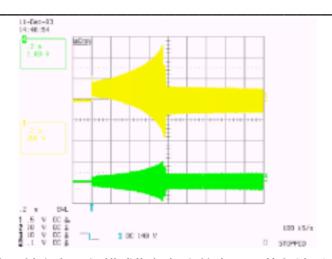


图 6.1 在启动、预热、触发和运行模式期间灯上的电压(黄色波形)和谐振电感 LRES的电流(绿色波形)波形。

当电源开启时,IR2520D 进入欠压锁定(UVLO)模式。UVLO 模式被设计为维持一个很低的电源电流(<200uA),在高端和低端输出驱动器被击活之前以保证 IC 的全部基本功能。在 UVLO 期间高低端驱动器的输出(LO 和 HO)均为低,VCO 脚被拉低到地(COM),复位起始频率到最大。

一旦 VCC 达到启动门限,IR2520D 开启,半桥 FET 开始振荡,IC 进入频率回扫模式。在启动时 VCO 是 0V,频率非常的高,大约为 2.5 倍的 fmin。这样一来在启动时使电压毛刺和灯闪烁最小化。频率向高 Q 输出级谐振频率降落,引起灯电压和灯电流增加,在此期间灯丝被预热到发射温度,保证灯的长寿命。频率继续降低直到灯被触发,如果灯触发成功,IR2520D 进入运行模式。

如果最小频率选择的低于或非常接近谐振频率,IC 将在谐振点附近工作,频率会高于 fmin,将不断的调整频率以维持半桥的零电压开关,使 FET 的损耗最小。如果最小频率选择得高于谐振频率,IR2520D将工作在最小频率。

图 6.2 示出了在启动时谐振电感的电流和灯丝电压波形。

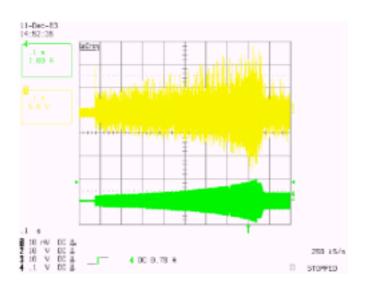


图 6.2 在启动时谐振电感的电流(黄色)和灯丝电压(绿色)波形



图 6.3 示出了在运行模式下 VS (HB) 电压、灯电压和灯电流波形。

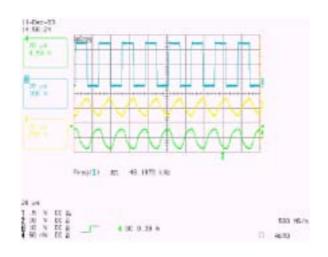


图 6.3 在运行模式下 VS(HB)电压(蓝色)灯电压(黄色)和灯电流(绿色)波形

7. 故障条件

在以下故障情况:灯丝开路、触发失败、无效灯或无灯时,IR2520D 将进入故障模式。在此模式下振荡器被锁定,复位 IC 返回到预热模式,VCC 一定在低于和高于UVLO 门羡间反复循环,复位干线电压。在低交流线电压输入情况时 IR2520D 将自动增加频率以避免非 ZVS,在此种方式下,低的交流输入线电压时镇流器工作在低功率,当线电压升高后重新工作在合适的功率。

7.1 触发失败/无效灯保护

此保护依赖于 IR2520D 波峰因子保护以及非 ZVS 电路,当 VCO 脚的电压达到 4.6V 时这两种功能有效。

为了检测失败触发条件,IR2520D 运行内部的波峰因子测量电路来检测过高的危险电流或电感饱和,此种情况发生在灯没有被点亮的失败条件下或无效灯条件下,如果没有保护,将引起半桥损坏。在低端 MOSFET 开通的整个期间 IR2520D 测量 VS 脚。当 LO 开通期间,峰值电流超过平均电流的 3 倍时,IC 进入故障模式,两个门极驱动器将被锁定到"低"。波峰比测量电路的运行提供了一个相关的电流测量能够消除温度拟或低端半桥 MOSFET 的不同 Rdson 引起的误差,对于不同类型的灯无须进行不同的调节。在正常工作时,电流将会增加直到灯被点亮。灯点亮后电流减小到标称电流。灯触发失败的现象出现在灯丝完好无损,但是灯没有被点亮的情况下。在触发过程中,灯电压和输出级电流将不断增加直到发生过流或谐振电感饱和。非 ZVS 电路或波峰比电路将检测这种情形,IC 进入故障模式,两个门极驱动器输出被锁定为"低"。这样一来就会避免损坏半桥。

通常非 ZVS 保护将首先介入(因为当 VCO 达到 4.6V 时 IR2520D 通常已经工作在 谐振点之下,IR2520D 不能检测到峰值电流是由于当 LO 脚为高时它仅仅只能是读取),只要运行频率再次达到谐振频率,频率将会增加,波峰比保护就会检测故障条

International TOR Rectifier

件。输出级将出现瞬间大电流和高电压。半桥 FET 需要能够承受瞬间的大电流。通过相对于谐振频率和运行频率控制触发频率以及减小 CVCO 电容值就可以减小此瞬时时间。为了避免这种延迟,运行频率应当在高 Q 值 LC 级的谐振频率之上以便当波峰比保护作用时系统工作在谐振频率之上(运行频率低于谐振频率的情况下,由于相移的缘故波峰比保护电路检测不到峰值电流)。在正常触发期间当 CVCO 超过 4.6V,为了避免常规暂态干扰和电感饱和两个保护都起作用。图 7.1 示出了触发失败情况下电感电流和灯电压,同时还有 VCO 脚电压。在启动时 VCO 脚电压上升到 4.6V 和频率低于谐振点时,非 ZVS 电路作用频率开始增加直到它再次超过谐振频率,将会引起电感饱和。在第一个高波峰比发生时 VS 是低电压,我们将闭锁 IC。就象所了解的一样,当 VCO 充电到 4.6V 时灯电压就会很高,谐振电感的电流也很大,会引起电感饱和(在正常触发期间波峰比保护仍旧不起作用,允许一些饱和)。图 7.2 给出了在短时间内,关闭期间 LO 脚、VS 脚和谐振电感电流的详细波形。可以看出 LO 脚最后一个正脉冲比其它的脉冲窄,这是因为与为了提高抗噪音和暂态能力当 VS 达到 0V 后,在消隐期间引入一些波峰比保护时间延迟相关。

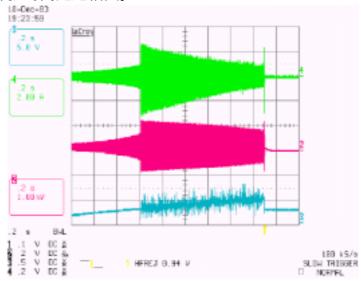


图 7.1 : 4 是谐振电感电流, 2 是灯电压, 3 是 VCO 脚电压

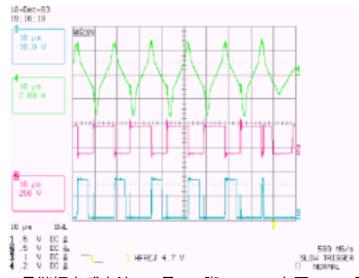


图 7.2: 4 是谐振电感电流, 2 是 VS 脚((HB 电压), 3 是 LO 脚



7.2 灯丝开路保护

灯丝开路保护是以 IR2520D 的非 ZVS 电路为基础,当 VCO 脚电压达到 4.6V 时起作用。产生灯丝开路故障和半桥硬开关时 IR2520D 内部的非 ZVS 电路将会检测这种状况,逐步增加频率当 VCO 达到 1V 时关闭 IC;两个门极驱动器将被锁定为"低"。这样一来就会避免硬开关和半桥损坏。

图 7.3 给出 了灯丝开路情况下灯电压和电感电流波形以及 VCO 脚电压波形。可以看出,启动时 VCO 脚从 0V 充电到 4.6V,在 4.6V 非 ZVS 电路起作用,频率开始增加,CVCO 放电。当 VCO 脚电压达到 1V 时 IC 被闭锁。图 7.4 示出了在短时间内关断时 VCO 脚和 VS 脚(HB 电压)波形。当 IR2520D 关断时 FMIN 脚被接地,因此 FMIN 脚能够被用做触发器。

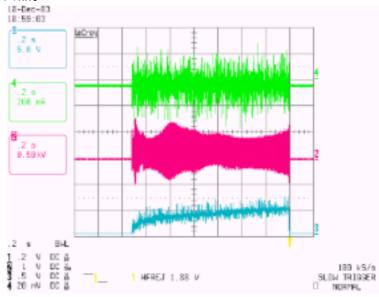


图 7.3: 2 是灯电压, 3 是 VC 脚电压, 4 是谐振电感 LRES 电流

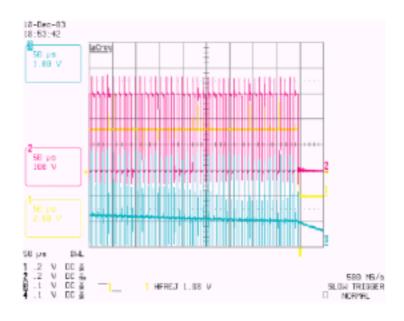


图 7.4:1 是 FMIN 脚电压, 3 是 VCO 脚电压, 2 是 VS (HB 电压)



7.3 低输入线电压保护

由图 7.3 可以看出,当线电压从 220V 到 130V 变化时, IR2520D 的 ZVMCS 电路自动增加频率以维持零电压开关。

当线电压减小时,谐振频率增加,变得接近运行频率。这将引起非 ZVS。IR2520D 将会检测非 ZVS,只要检测到非 ZVS,就会逐步增加频率。这样就会保护了 半桥 MOSFET。

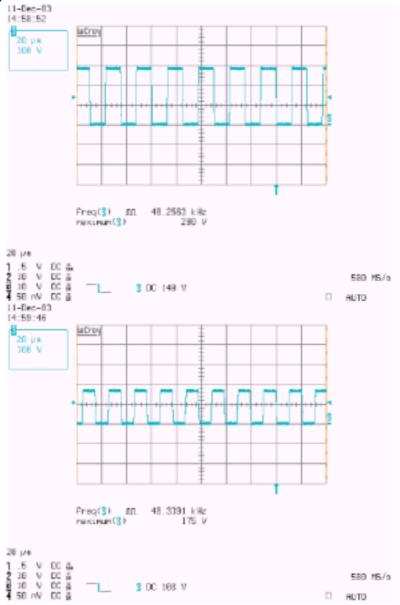


图 7.3 交流线电压为 220V 时 VS 脚波形(顶图), 交流线电压为 130V 时 VS 脚波形(底图)

8. 排版设计

排版设计参考包如图 8 所示,使用 IR2520D 后简化了排版设计。



关键元件 CVCC、CVCO、RFMIN 和 CBOOT 的放置应当尽可能的靠近 IR2520D 的管脚, CVCO、RFMIN 和 CVCC 的地端应当连接到 IR2520D 的 COM 脚,此地线应与高压地单点连接。

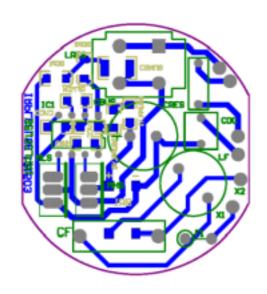


图 8:排版设计

9. 适用于设计不同类型灯的设计步骤

应用 IR2520D 进行设计是非常的简单,因为它仅有 2 个控制脚:VCO($0\sim5V$ 振荡器电压输入)和 FMIN(最小频率设置)。修改设计为一个大功率灯时需要改变 RFMIN,CVCO,LRES 和 CRES 的值。要确保 FET 和电感的额定值与新灯所需的电流相匹配,也要确保新灯的 VCC 稳定。

修改设计为一个小功率灯时需要减小 RFMIN,仅在一些情况下也需要修改 CVCO、LRES和 CRES。基本上只能使用 FET 和电感在其额定电流之下。

在典型应用中,FMIN 脚通过一个电阻连接到地,电阻(RFMIN)的值设定了 IC 的最小频率(fmin)和起始频率(fmin 的 2.5 倍)。在零电压开关情况下 IR2520D 以最小频率工作在运行模式(这有助于获得恒定频率,即使交流输入线电压在工作范围内变化),在非零电压开关情况下 IC 自动增加频率工作在尽可能接近谐振频率点上以维持 ZVS(这在需求最大效率的应用中是有益的)。通常恒频工作时需要选择最小频率在低 Q 值 R、C、L 电路的谐振点之上。在此种情况下,能够通过增加 RFMIN 值来减小频率增大灯功率,或者减小 RFMIN 值增大频率减小灯功率。

在典型应用中 VCO 脚通过一个电容和地相连接。此电容的值设定了频率从 2.5 倍 fmin 下降到 fmin 的时间。可以通过增大此电容值来增大预热时间或者减小电容值来减小预热时间。

下面是推荐的设计步骤:

1) 使用 BDA 软件计算 LRES 和 CRES。

选择无 PFC 输入结构,选择 IR2156 IC 和单灯电流模式结构,在数据库中选择新灯或者通过"高级"选项手动输入灯参数。

IRPLCFL5E



计算工作点选择合适的 L 和 C 的值使其满足:

- 1.1) 运行频率为 40KHz~45KHz (最佳工作范围)
- 1.2) C 值尽可能的小以使损耗最小(建议值 4.7nF)
- 1.3) L值灵活选择
- 2) 在 VCC 脚和 COM 脚之间加上 15V 电压调整 RFMIN 值得到合适的最小频率 (建议恒频率工作,通过 BDA 软件设置 fmin=运行频率)。增大 RFMIN 使最小频率 减小或减小 RFMIN 使最小频率增大。
 - 3) 接上交流输入检查灯的预热、触发和运行状态。
- 3.1) 如果预热期间灯触发或者预热电流太小或者灯上的起始电压太高,就增大 CRES 值来减小预热期间和启动时灯上的电压,也增大预热电流,同时需要减小 LRES 以维持相同的功率和频率。
- 3.2) 如果 IC 工作频率大于 fmin, 就增大 CRES 或 LRES 来减小谐振频率避免硬开关或者减小 CSNUBBER 值(建议最小值取为 680pF 以确保 VCC 保持在 UVLO-之上)。
 - 3.3) 如果 VCC 跌落,就增大 CSNUBBER 或 CVCC 的值。
- 4) 调整 RFMIN 的值以得到合适的灯功率(增大 RFMIN 时功率增大,减小 RFMIN 时功率减小), CVCO 设置合适的预热时间(增大 CVCO 时预热时间增大,减小 CVCO 时预热时间减小)。
- 5) 在整个电压输入范围内试验确保频率在工作范围内变化。选择 RSUPPLY 值使在合适的交流电压输入点启动,在较高交流输入电压点启动时增大 RSUPPLY 的值。

参考资料:

- 1) IR2520D 数据表
- 2) IR2520D 应用指南-AN1066