

采用同步整流技术的准谐振反激变换器

钱海¹, 于锁平², 陈乾宏¹

(1.南京航空航天大学, 江苏 南京 210016; 2.立德电子(江苏)有限公司, 江苏 镇江 212000)

摘要:反激变换器应用广泛,为提高其效率,将准谐振技术和电流型自驱动同步整流技术应用于反激变换器。详细分析了准谐振变换器的工作原理和电流型自驱动同步整流的工作原理,并在此基础上,给出了主要参数的设计方法。通过实验验证了原理分析的准确性,证明该变换器具有较高的变换效率,最高效率达 87.7%。

关键词:变换器/准谐振;谷底开通;同步整流技术

中图分类号:TM46

文献标识码:A

文章编号:1000-100X(2008)11-0040-03

Quasi-Resonant Flyback Converter using Synchronous Rectifier Technology

QIAN Hai¹, YU Suo-ping², CHEN Qian-hong¹

(1.Nanjing University of Aeronautics and Astronautics, Nanjing 210016, China;

2.Leader Electronics Co.Ltd, Zhenjiang 212000, China)

Abstract:The flyback converter is widely used in low to middle power applications.In order to improve the efficiency, the quasi-resonant technology and self-current driven synchronous rectifier technology is applied in the flyback converter.The principles of the two technologies are analyzed in detail.The design methods of the main parameters are given.The operation principle of the converter is verified by a 65 W module, with the highest efficiency of 87.7%.

Keywords:converter / quasi-resonant; valley-switching; synchronous rectifier technology

1 引言

反激变换器以其电路拓扑简洁,输入、输出电气隔离,可适应于宽范围输入或输出条件,而广泛应用于中小功率变换场合。为使变换器能够在高频条件下安全高效地运行,对多种软开关技术及其应用展开了研究,其中包括谐振软开关技术和准谐振软开关技术。后者无须额外增加电路元器件,功率器件的电压电流应力增加不多,可在提高变换器效率的同时改善变换器的 EMI 特性^[1-2]。针对准谐振技术在反激变换器应用进行了研究,发现当输出电流较大、输出电压较低时,二极管的损耗制约了变换器效率的提高。为此,提出了采用通态电阻极低的 MOSFET 取代二极管以减小损耗的同步整流技术^[3-4]。将电流型自驱动同步整流技术应用于反激变换器,提高了变换器的效率。

2 准谐振反激变换器基本工作原理

图 1a 示出准谐振反激变换器基本原理图,电容 C_d 包括开关管 VQ_1 的输出电容 C_{oss} 、变压器的层间电容以及电路中的其他一些杂散电容; R_p 包括变压器初级绕组的电阻以及线路电阻; VQ_2 为整流管。图 1b 示出准谐振变换器的主要工作波形。

(1) 开关模态 1 [t_0, t_1] t_0 时刻, VQ_1 导通, 输入电压 U_m 全部加在初级电感 L_p 上 (L_p 包括励磁电感 L_m 和漏感 L_k), 初级电流 i_p 线性增加。开关管的开通时间为:

$$t_{on} = t_1 - t_0 = \frac{i_{p, pk} L_p}{U_m} \quad (1)$$

式中: $i_{p, pk}$ 为初级峰值电流。

(2) 开关模态 2 [t_1, t_2] t_1 时刻, 开关管 VQ_1 关断。先是 L_{pk} 与 L_m 串联对 C_d 充电, 当 C_d 两端电压变为 $U_m + nU_o$ 时, VQ_2 导通, 储存在变压器中的磁场能量通过 VQ_2 释放, 为 C_r 充电, 同时给负载供电。然后 L_k 和 C_d 发生振荡, 使 VQ_1 两端产生电压尖峰。由于 R_p 的存在, 该振荡为阻尼振荡。 VQ_1 漏源极电压最大值 U_{dmax} 为:

$$U_{dmax} = I_{p, pk} \sqrt{\frac{L_k}{C_d}} + U_m + nU_o \quad (2)$$

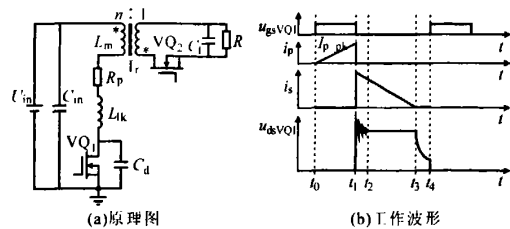


图 1 准谐振反激变换器原理图和工作波形

(3) 开关模态 3 [t_2, t_3] VQ_1 漏源极电压 $u_{dsVQ1} = U_m + nU_o$, 次级电流 i_s 线性减小, 直到 t_3 时刻, $i_s = 0$, 该阶段结束。则 i_s 下降时间 t_f 满足:

$$t_f = t_3 - t_2 = \frac{I_{s, pk} L_s}{U_o} = \frac{n I_{p, pk} L_p}{n^2 U_o} = \frac{I_{p, pk} L_p}{n U_o} \quad (3)$$

(4) 开关模态 4 [t_3, t_4] 该阶段, 变压器初级电压不再箝位在 nU_o , C_d, L_p 以及 R_p 串联谐振, u_{dsVQ1} 满足:

$$u_{dsVQ1}(t) = u_m + nU_o e^{-\alpha(t-t_3)} \cos 2\pi f_r(t-t_3) \quad (4)$$

式中: α 为振荡衰减系数, $\alpha = R_p / (2L_p)$; f_r 为谐振频率, $f_r = 1 / (2\pi \sqrt{L_p C_d})$ 。

t_4 时刻, u_{dsVQ1} 到达振荡最低点 U_{dmin} , 由于时间很

定稿日期:2008-08-11

作者简介:钱海(1985-),男,硕士研究生,研究方向为高频软开关 DC/DC 变换器。

短, $e^{-\alpha(t_4-t_3)}$ 的值近似为 1, 此时:

$$\begin{cases} \cos 2\pi f_r(t_4-t_3) = -1 \\ U_{\text{dmin}} = U_{\text{in}} - nU_o \end{cases} \quad (5)$$

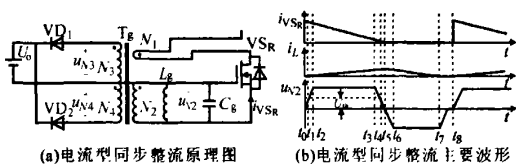
则延迟时间 t_d 为:

$$t_d = t_4 - t_3 = \pi \sqrt{L_p C_d} \quad (6)$$

由式(3)可见, 如果 $U_{\text{in}} \leq nU_o$, VQ₁ 能够实现零电压开通; 如果 $U_{\text{in}} > nU_o$, 尽管 VQ₁ 无法实现零电压开通, 但在 t_4 时刻导通仍然可以最大程度地减小 VQ₁ 开通损耗。显然, 保证 VQ₁ 在 t_4 时刻开通, 相应要求变换器工作在断续模式(DCM), 使 L_p 能与 C_d 谐振是电路设计的关键点。由式(1), (3)和(6)可见, t_{on} 和 t_f 随负载增加而变大, t_d 基本上保持不变, 变换器工作于变频状态, 其工作频率随着负载的增加而减小。

3 电流型自驱动同步整流技术

同步整流技术包括外驱动及自驱动同步整流技术。后者成本较低, 该技术又分为电压型和电流型两种。电压型自驱动同步整流技术存在轻载环流等问题^[9]。电流型自驱动同步整流技术检测同步整流管的电流, 无轻载环流, 驱动波形无死区, 驱动电压不受输入电压影响, 适应于宽范围输入电压条件^[9]。图 2 示出了同步整流管的驱动电路图以及主要工作波形。



(a) 电流型同步整流原理图

(b) 电流型同步整流主要波形

VS_R 为同步整流管; C_g 为 VS_R 的等效门极电容(近似认为恒定);

T_g 为耦合良好的四绕组变压器; L_p 为 N₂ 侧激磁电感

图 2 电流型同步整流原理图及其主要波形

(1) 开关模式 1 [t_0, t_1] 电流 i_{VSR} 流过 VS_R 的寄生二极管, 从 N₁ 的同名端流进, 由于磁通耦合作用, N₂ 电流从同名端流出, 与 L_p 和 C_g 谐振, C_g 电压 u_{Cg} 逐渐上升, VD₁, VD₂ 截止。

(2) 开关模式 2 [t_1, t_2] t_1 时刻 U_{Cg} 上升到开关管的门限电压 U_{th} , VS_R 导通, VD₁, VD₂ 仍截止, L_p 和 C_g 仍按照模式 1 的方式谐振。

(3) 开关模式 3 [t_2, t_3] t_2 时刻 u_{Cg} 上升到 $N_2 U_o / N_3$, N₃ 的电压为 $u_{\text{N3}} = U_o$, VD₁ 导通, 绕组 N₃ 的电压箝位在 U_o , $u_{\text{Cg}} = N_2 U_o / N_3$, 激磁电感电流 i_{Lg} 线性增加。

(4) 开关模式 4 [t_3, t_4] t_3 时刻, i_{VSR} 下降到 $N_2 N_1 i_{\text{Lg}}$, 这时 VD₁ 关断, L_p 与 C_g 谐振, u_{Cg} 电压下降, i_{Lg} 增加。

(5) 开关模式 5 [t_4, t_5] 当 u_{Cg} 下降到 U_{th} 时, VS_R 关断, i_{VSR} 从 VS_R 的寄生二极管流过, VD₁, VD₂ 截止, i_{Lg} 仍然增加。

(6) 开关模式 6 [t_5, t_6] t_5 时刻, $u_{\text{Cg}} = 0$, i_{Lg} 达到最大值, 此后变压器开始磁恢复, L_p 与 C_g 谐振, u_{Cg} 反向上升, i_{Lg} 下降, VD₁, VD₂ 仍截止。

(7) 开关模式 7 [t_6, t_7] t_6 时刻 u_{Cg} 反向上升到 $-(N_2 U_o) / N_4$, $u_{\text{N4}} = U_o$, VD₂ 导通, u_{N4} 被箝位在 U_o , 变压器的耦合作用使 u_{Cg} 保持在 $-N_2 U_o / N_4$, i_{Lg} 线性减小。

(8) 开关模式 8 [t_7, t_8] t_7 时刻, i_{Lg} 线性减小到 0, 变压器磁恢复完毕, VD₂ 截止, C_g 与 L_p 发生谐振, 直到下一个周期开始。

为提高驱动性能, 一般在绕组 N₂ 和 VS_R 的门极之间加一个驱动电路。当 u_{N2} 为正时, 二极管导通, NPN 管导通, 驱动同步整流管; 当 u_{N2} 为负时, 二极管关断, PNP 管导通, 关断 VS_R。最终 VS_R 的电压驱动为单极性。

4 准谐振反激变换器的参数设计

4.1 开关周期与电路参数的关系

控制芯片采用 NCP1207, 它集成了一个电流控制调节器和一个去磁检测器。去磁检测器确保开关管在漏源极电压的谷底开通, 使电路工作于准谐振模式。开关周期主要由开通时间 t_{on} , 次级电流下降时间 t_f 和延迟时间 t_d 三部分组成。

分析该变换器原理可知开关管工作频率为:

$$f_{\text{sw}} = \frac{1}{t_{\text{on}} + t_f + t_d} \quad (7)$$

变换器工作在 DCM 模式, 输入功率满足:

$$P_{\text{in}} = \frac{1}{2} L_p I_{\text{pk}}^2 f_{\text{sw}} \quad (8)$$

联立式(1), (3), (6), (7)和(8)可得:

$$f_{\text{sw}} = \frac{2f_T}{1 + \frac{f_T}{f_r} + \sqrt{1 + 2\frac{f_T}{f_r}}} \quad (9)$$

$$f_T = \frac{1}{2P_{\text{in}} L_p \left(\frac{1}{U_{\text{in}}} + \frac{1}{U_{\text{R}}} \right)^2} \quad (10)$$

由式(9)可见, 当 $f_r \rightarrow \infty$, $t_d = 0$ 时, 工作频率为 f_{r0} 。当 $f_r \ll f_r$ 时, 可用式(10)代替式(9)估算 $f_{\text{sw}} \propto f_r / f$, 越大, 式(9)与(10)的差异越大。由式(9)可知, 输入电压升高、负载减轻, 开关频率增加。因此, 参数设计时应以最低输入电压、最高负载的开关频率作为最低工作频率进行设计。

4.2 变压器的设计

因为准谐振反激变换器工作在断续模式, 故变压器按该情况设计^[7-9]。选用 ETD 型铁氧体磁芯, 其型号为 ETD29, 为减小漏感, 采用三明治绕法绕制变压器。初级电感为 370 μH, 变压器的匝比为:

$$N_p : N_s : N_{\text{aux}} = 32 : 4 : 5 \quad (11)$$

初级绕组 N_p 选用直径为 0.33 mm 的铜线 3 股并绕, 次级绕组 N_s 选用直径为 0.75 mm 的铜线 2 股并绕, 辅助绕组 N_{aux} 选用直径为 0.33 mm 的铜线单股绕制。

4.3 开关管的选取

取 $f_{\text{min}} = 42 \text{ kHz}$, 分析变换器的原理可知, 当输入

电压最大时,开关管的漏源极电压最大。由式(2)得出最大电压为 550 V;由式(8)可得出开关管的最大电流为 3.12 A。考虑到裕度,设计中采用额定电压为 650 V,额定电流为 85 A 的开关管,型号为 IRFB9N65A。

同步整流管的电压应力以及流过其最大电流为:

$$\begin{cases} U_{ds,VSr-pk} = \frac{U_{inmax}}{n} + U_o \\ I_{VSr-pk} = I_{p,pk} n \end{cases} \quad (12)$$

将数据代入式(12),(13)得到,VS_R 的电压和电流峰值分别为 60 V 和 24.96 A。考虑裕度,设计中采用额定电压为 100 V,额定电流为 57 A 的开关管,型号为 IRF3710S。

4.4 电流互感器的设计

磁环的选择需要考虑两个方面:①为了减小励磁电流的影响,应增大 L_g ,可通过选择磁导率大的材料和增大 N_2 来实现;②确保磁环没有饱和且绕组能绕得下。实际选择 $A_e=11.8 \times 10^{-6} \text{ m}^2$ 的磁环,型号为 T14/3.5/7。取 $\Delta B=0.25 \text{ T}$,绕组 N_1 由于流过的电流比较大,为减小损耗,匝数确定为 1 匝,则 $N_3=U_o T_{off}/(\Delta B A_e)=38.3$ 。

取 $N_3=40$ 匝,此时 $\Delta B=0.24$ 。确定对 VS_R 的驱动电压为 10V,则 $N_2=N_3 U_{N2}/U_o=30.7$ 。

取 $N_2=32$ 匝。绕组 N_4 为磁恢复绕组,保证 VS_R 关断期间磁恢复,则 $N_4 \leq U_o (T_{sm}-T_{off})/(\Delta B A_e)=11$ 。考虑裕量,取 $N_4=10$ 匝。VD₁,VD₂ 的电压应力分别为:

$$\begin{cases} u_{VD1} = \frac{U_o (N_3+N_4)}{N_4} = 65 \text{ V} \\ u_{VD2} = \frac{U_o (N_3+N_4)}{N_3} = 16.25 \text{ V} \end{cases} \quad (13)$$

5 实验分析与结论

图 3a 示出满载时 u_{gVQ1} , u_{dVQ1} , i_p 波形。由图可见 VQ₁ 在 u_{dVQ1} 的谷底开通,因而减小了 u_{dVQ1} 和开通损耗。图 3b 示出了半载 ($I_o=2.5 \text{ A}$) 时 u_{gVQ1} , u_{dVQ1} , i_p 波形。可见开关管不是在第一个谷底开通。只有检测到 8 μs 之后的第一个谷底,芯片才会动作。图 3c 给出了满载时 u_{gVSR} , u_{dVSR} , i_{VSR} 波形。由于 L_R 大,储能小, $-u_{N2}$ 没有被箝位,出现了振荡。图 3d 示出了轻载 ($I_o=1 \text{ A}$) 时 u_{gVSR} , u_{dVSR} , i_{VSR} 波形。

图 4a 和图 4b 分别示出了输入电压 U_{in} 、负载电流 i_R 变化与变换器工作频率 f 的关系。可见,实测 f 与理论分析基本一致, f 随着 U_{in} 的升高而增加,随着 i_R 的增加而减小。图 4c 示出了变换器的效率 η 曲线,最大 η 达到 87.7%。

详细分析了准谐振反激变换器的工作原理,证明了 f 随着 U_{in} 的升高而升高,即随 i_R 的升高而减小,实验结果与理论分析基本一致。实验结果证明,开关管在漏源极电压谐振到谷底时开通,这样既减小了开通损耗,减轻了电磁干扰,又提高了变换效率。详细分析了电流型自驱动同步整流技术的工作

原理以及电流互感器的设计,利用同步整流技术降低了整流器的损耗,变换器的效率最高达到 87.7%。

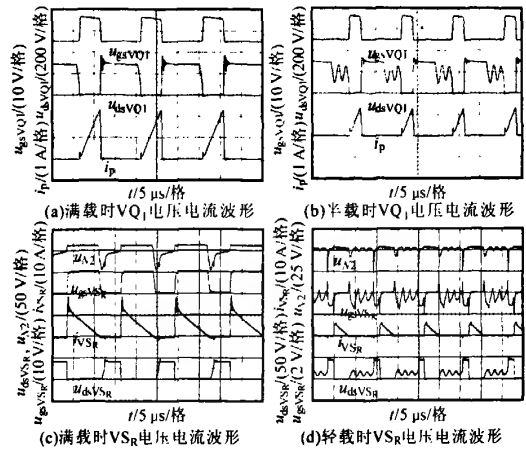


图 3 不同负载下, VQ₁ 与 VS_R 的电压电流波形

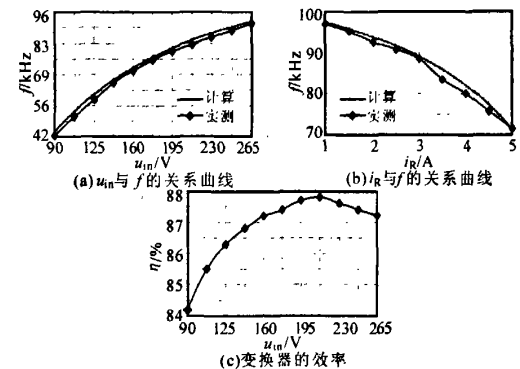


图 4 u_{in} , i_R 与 f 的关系以及变换器效率曲线

参考文献

- [1] Ba-Thunya A S, Pillai S K, Prasad D. Some Novel Topologies of Soft-switched Quasi-resonant DC-DC Converters with Minimum Voltage Stress across the Switch[A]. IEEE IECON'98[C]. 1998; 538-546.
- [2] Shiroshima H, Matsuo H, Ishizuka Y, et al. Analysis of the Noise and Efficiency Characteristics in a Quasi-resonant Converter[A]. IEEE INTELEC'07[C]. 2007; 899-903.
- [3] Jitaru I D. High Efficiency Flyback Converter using Synchronous Rectification[A]. IEEE APEC'02[C]. 2002; 867-871.
- [4] Xuefei Xie, Liu J C P, Poon F N K, et al. A novel High Frequency Current-driven Synchronous Rectifier for Low Voltage High Current Applications [A]. IEEE APEC'01[C]. 2001; 469-475.
- [5] Xuefei Xie, Liu J C P, Poon F N K, Man Hay Pong, Current-driven Synchronous Rectification Technique for Flyback topology[A]. IEEE PESC' [C]. 2001; 345-350.
- [6] Liu J C P, Poon F N K, Xuefei Xie, et al. Current Driven Synchronous Rectifier with Energy Recovery Sensor [A]. IEEE IPESC'00[C]. 2000; 375-380.

采用同步整流技术的准谐振反激变换器

作者: [钱海](#), [于锁平](#), [陈乾宏](#), [QIAN Hai](#), [YU Suo-ping](#), [CHEN Qian-hong](#)
作者单位: [钱海, 陈乾宏, QIAN Hai, CHEN Qian-hong \(南京航空航天大学, 江苏, 南京, 210016\)](#), [于锁平, YU Suo-ping \(立德电子\(江苏\)有限公司, 江苏, 镇江, 212000\)](#)
刊名: [电力电子技术](#) **ISTIC PKU**
英文刊名: [POWER ELECTRONICS](#)
年, 卷(期): 2008, 42(11)
被引用次数: 0次

参考文献(6条)

1. [Ba-Thunya A S, Pillai S K, Prasad D](#) Some Novel Topologies of Soft-switched Quasi-resonant DC-DC Converters with Minimum Voltage Stress across the Switch 1998
2. [Shiroyama H, Matsuo H, Ishizuka Y](#) Analysis of the Noise and Efficiency Characteristics in a Quasi-resonant Converter 2007
3. [Jitaru I D](#) High Efficiency Flyback Converter using Synchronous Rectification 2002
4. [Xuefei Xie, Liu J C P, Poon F N K](#) A novel High Frequency Current-driven Synchronous Rectifier for Low Voltage High Current Applications 2001
5. [Xuefei Xie, Liu J C P, Poon F N K, Man Hay Pong](#) Currentdriven Synchronous Rectification Technique for Flyback topology 2001
6. [Liu J C P, Poon F N K, Xuefei Xie](#) Current Driven Synchronous Rectifier with Energy Recovery Sensor 2000

本文链接: http://d.g.wanfangdata.com.cn/Periodical_dldzjs200811018.aspx

授权使用: 华南理工大学(hnlgdx), 授权号: 1a1a89d5-c6fd-42f5-8152-9dd500fa1695

下载时间: 2010年8月17日