

## 30W 反激电源适配器方案

### ——基于 XN1049

#### 基本特性

- Burst Mode 功能
- 低启动电流 (4uA)
- 低工作电流 (1.4mA)
- 内置前沿消隐
- 内置同步斜坡补偿
- 电流模式工作
- 外部可编程的PWM 开关频率
- 逐周期电流限制保护 (OCP)
- VDD 过压嵌位保护
- 低电压关闭功能 (UVLO)
- 栅驱动输出电压嵌位 (18V)
- 频率抖动功能
- 恒定输出功率限制
- 过载保护 (OLP)
- 工作时不产生音频噪声

#### 电路原理图和实物照片

85V-265V 交流输入电压VIN 经EMI 滤波器C1、L1 送入桥式整流器D1， 经滤波大电容C1 输出120—375VDC。保险管F1 的使用是为了防止大冲击电流损坏整流桥。整流后的高压 (120—375VDC) 一端通过变压器的原边接高压MOSFET Drain， 另一端通过电流检测电阻接高压MOSFET 的Source。

为了将高压MOSFET管的峰值Drain 电压限制在BVdss (MOSFET Drain-Source Breakdown Voltage,600V)以下， D2、 R3、 C3 构成一箝位电路， 它可以将高压MOSFET 在关断时Drain 的电压箝位在BVdss 以下。

为降低芯片的启动损耗， 在芯片启动以后由变压器的辅助绕组、 D3、 R7、 C5 构成的环路给芯片供电。

变压器的副边输出经D4 整流， C7、 L2、 C8 滤波后得到稳定的12V 输出电压。

高性能的开关电源离不开反馈环路的控制， IC2、 IC3 构成一电压反馈环路。R11、 R13 组成取样回路， 将输出电压的取样值送给U2。R12、 C9 组成一补偿网络， 为IC3 提供补偿。IC2 将取样值与参考值比较的结果耦合到控制芯片的反馈端FB。

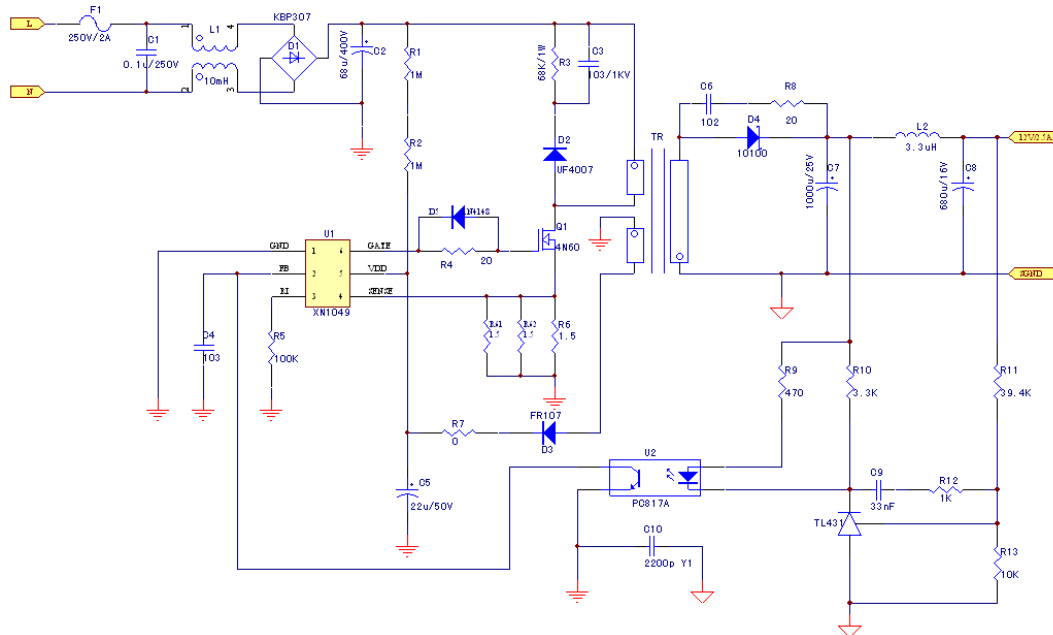


图 1：30W 电源适配器原理图

下图是适配器 Demo 板的实物照片。尺寸：86mm\*42mm\*24.3mm

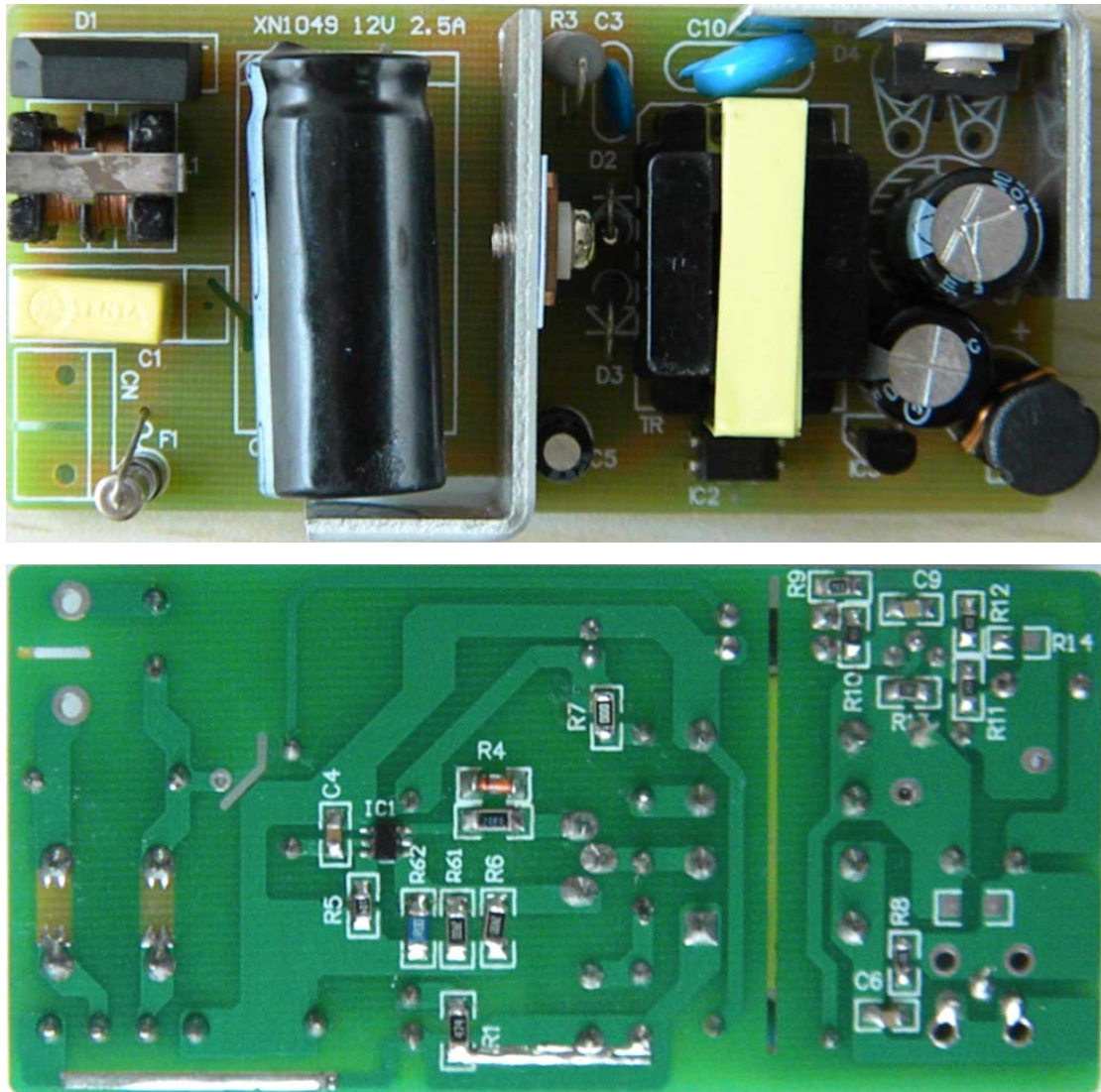


图 2：30W 电源适配器实物图

**电气参数和 BOM**

此适配器的主要电气参数如表 1，电路的元器件在成本和可靠性方面作了折中，元器件的数目已减到最低程度。表 2 是详细的材料表。

表一：电气参数表

输入电压范围	85—265VAC
输出电压	12V±5%
输出电流	2.5A
电源调整率	<±0.2%
负载调整率	<±0.2 %
输出纹波	≤50mV

输出过压保护	有
输出过流保护	85V3.1A / 265V 3.7A
短路保护	打嗝
待机功耗	<0.25W
效率	≥80%

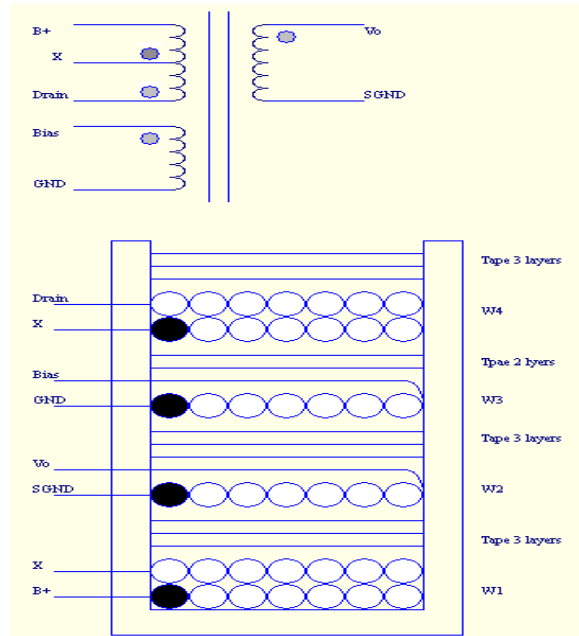
表二：30W 电源适配器 BOM

元件号	类型	型号	数量	封装
F1	Fuse	250V , 1.5A	1	直插
R1	电阻	1M	1	1206
R2	电阻	1M , 1/2W	1	直插
R3	电阻	100 K, 1W	1	1206
R4	电阻	20R	1	1206
R5	电阻	100 K	1	0805
R6 R61 R62	电阻	1.5R	3	1206
R7	电阻	0R	1	0805
R8	电阻	20R	1	0805
R9	电阻	3.3K	1	0805
R10	电阻	470	1	0805
R11	电阻	39.4K 1%	1	0805
R12	电阻	1K	1	0805
R13	电阻	10 K 1%	1	0805
C1	X 电容	0.001uF 275V	1	直插
C2	电解电容	400V 68uF	1	直插
C3	瓷片电容	10nF1000V	1	直插
C4	瓷片电容	10nF/50V	1	0805
C5	电解电容	50V,10uF	1	直插
C6	瓷片电容	1nF/50V	1	0805
C7	电解电容	25V,1000uF	1	直插
C8	电解电容	16V,680uF	1	直插
C9	瓷片电容	33nF	1	0805
C10	Y 电容	2.2nF Y1	1	直插
D1	整流桥	KBP307	1	直插
D2	二极管	UF4007	1	直插
D3	二极管	FR107	1	直插
D4	肖特基整流管	MBR10100	1	直插
D5	二极管	1N4148	1	1206
Q1	MOS 管	4N60	1	TO-220
T1	变压器	EI25	1	立式骨架
IC1	PWM	XN1049	1	SOT23-6
IC2	光电耦合器	PC817A	1	DIP4
IC3	误差放大器	TL431	1	TO92

L1	共模电感	10mH UU9.8	1	直插
L2	工字电感	3.3uH	1	直插
Q1 D4	散热片		2	

变压器结构参数

变压器结构图



绕法及参数

T5	起始	结束	线径	匝数
W1	1	X	0.36mm	25T
W2	5、6	7、8	3*0.28mm	9T
W3	4	3	2*0.36mm	12T
W4	X	2	0.36mm	25T
磁芯	EI25 PC40 或同等材料			
骨架	立式 8 针			
电感量	570uH 1、3 脚间测量 频率 100KHz			
漏感	50uH W2 短路 1、3 脚间测量			

测试数据

表三：输入输出数据

输入电压/Vac	输出电压			输入功率/W	效率(%)
	Vout_0.5A/V	Vout_1.5A/V	Vout_2.5A/V		
85	12.300	12.293	12.273	38.04	80.7%
110	12.300	12.293	12.272	37.02	82.9%
135	12.301	12.295	12.267	36.53	84.0%
180	12.301	12.294	12.266	36.01	85.2%
220	12.301	12.295	12.265	35.95	85.3%
265	12.301	12.295	12.264	35.99	85.2%

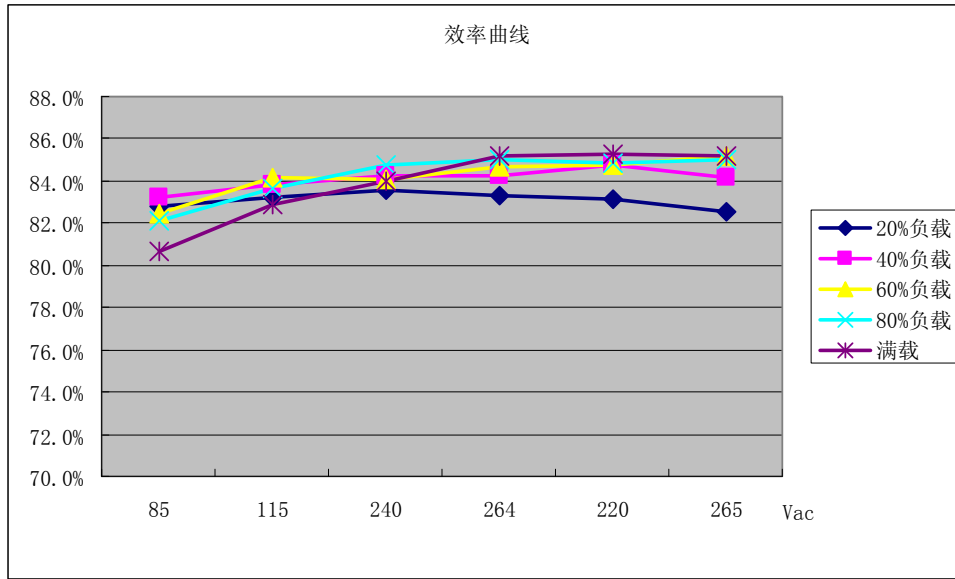


图 3: Vin=85-265Vac 效率曲线

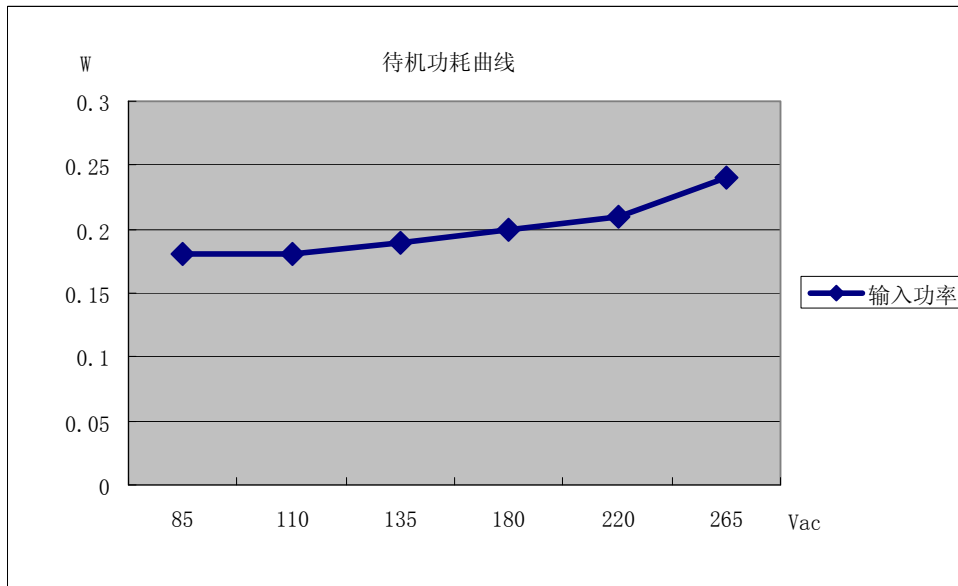


图 4: 待机功耗曲线

测试波形

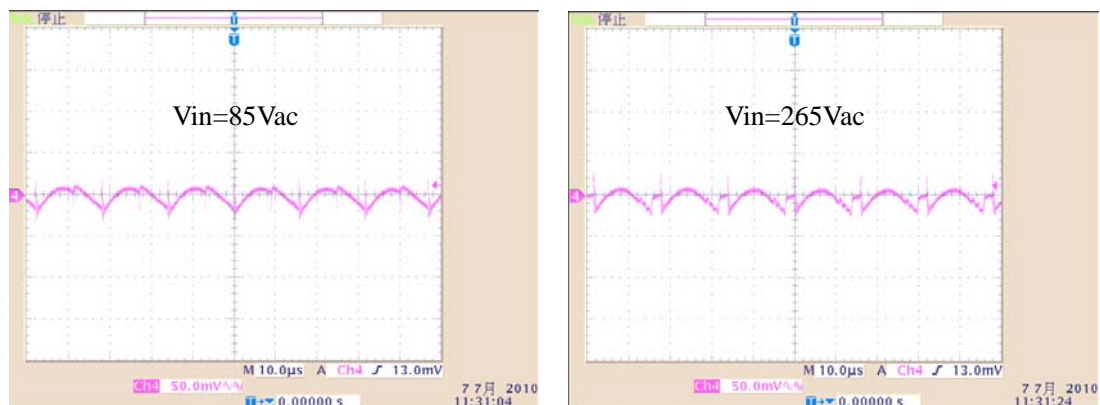


图 5: 输出电压纹波波形

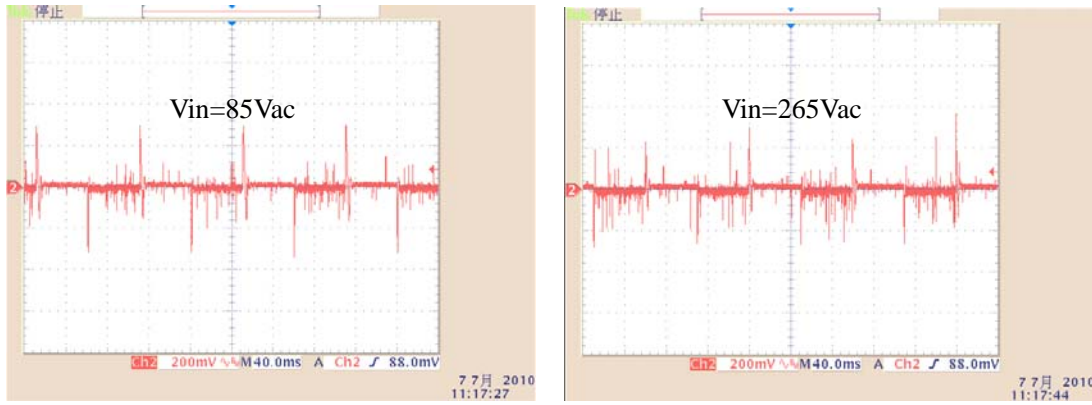


图 6: 输出电压动态响应波形

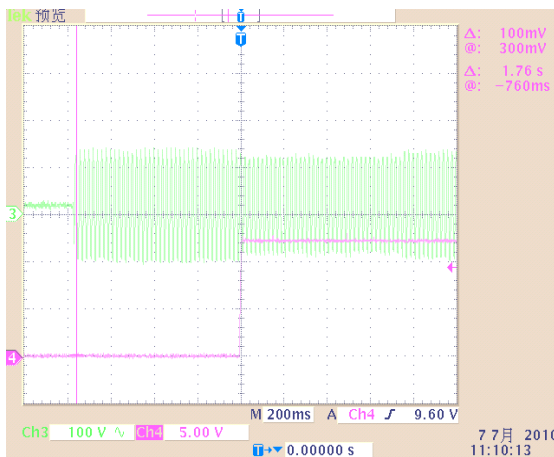


图 7: 85V 启动延时波形

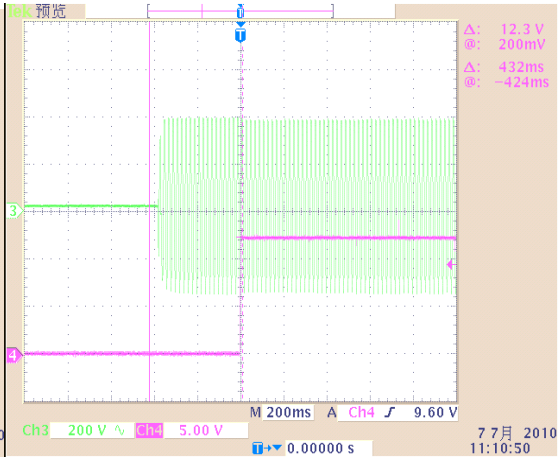


图 8: 265V 启动延时波形

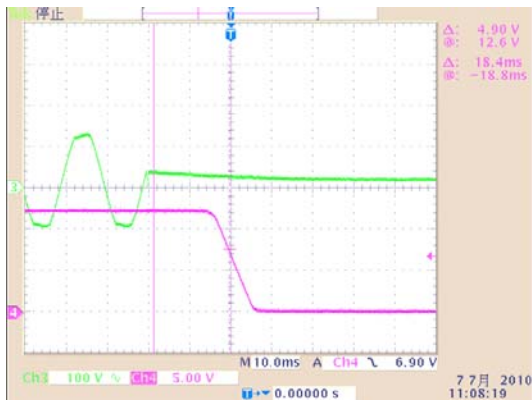


图 9: 85V 关机保持时间波形

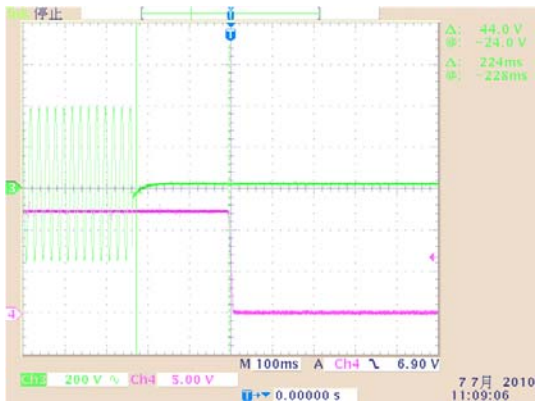


图 10: 265V 关机保持时间波形

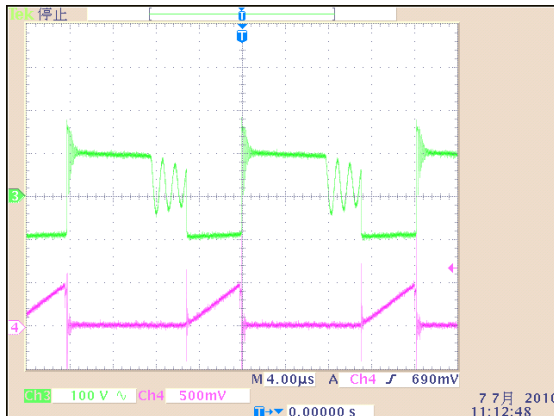


图 12: 85V Vdrain Vcs 波形 Io=1.25A

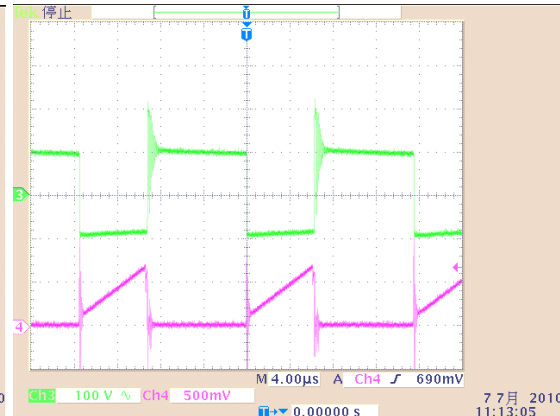


图 12: 85V Vdrain Vcs 波形 Io=2.5A

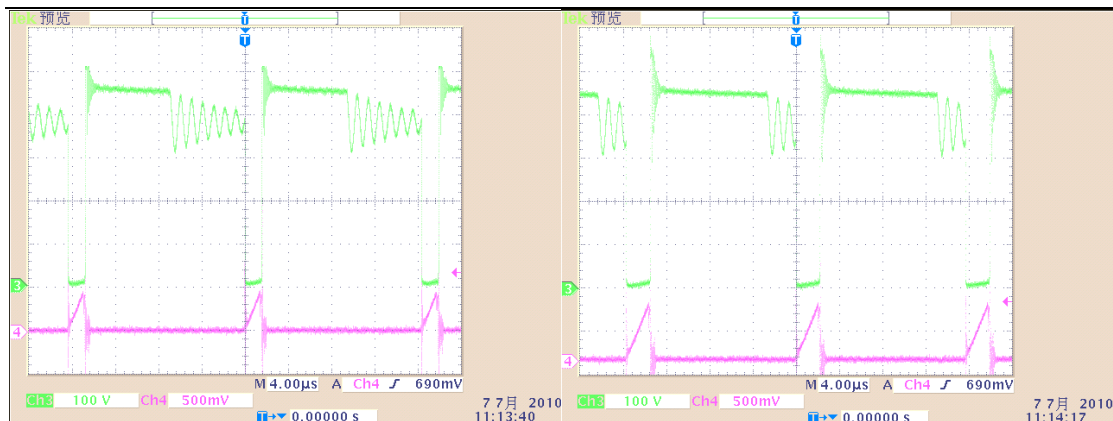


图 13: 265V Vdrain Vcs 波形 Io=0.65A

图 14: 265V Vdrain Vcs 波形 Io=1.25A

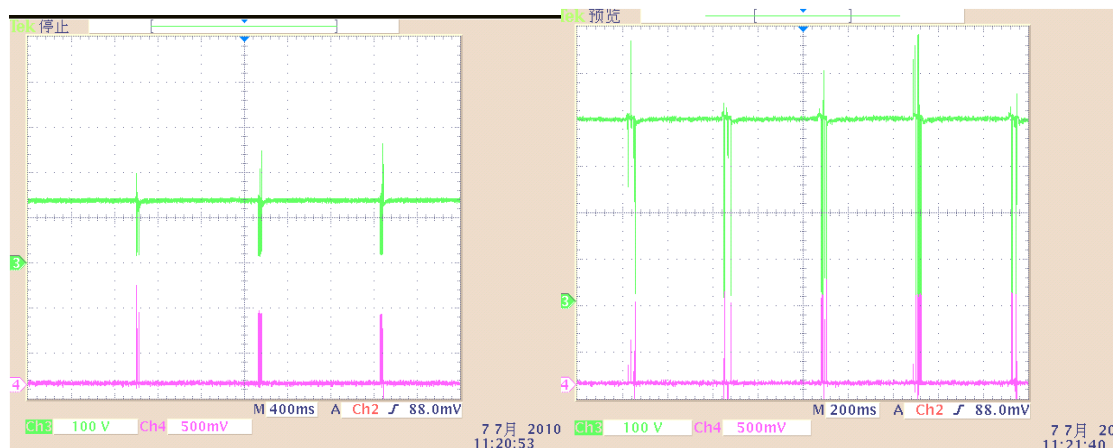


图 15: 85V Vdrain Vcs 波形 输出短路

图 16: 265V Vdrain Vcs 波形输出短路

### 注意事项

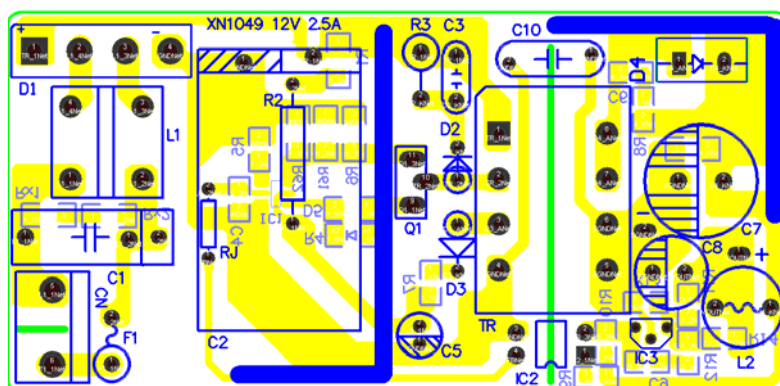
- 开关频率的设定

XN1049的开关频率可以通过RI脚外接的电阻来设定。RI 和GND 之间的电阻值决定了电流源对内部的电容的充放电时间，从而确定了PWM 的核心振荡频率。RI 和开关频率之间的关系根据以下公式决定：（通常的工作情况下，RI 取Kohm 的级别）

$$F_{osc} = \frac{6500}{RI(Kohm)} (Khz)$$

推荐将 RI 电阻选用 100K，此时对应的工作频率约为 65KHz 左右。

- PCB 布局



开关电源要得到稳定的工作和好的抗干扰能力，PCB 的合理布局非常关键。以此款适配器为例，简单介绍一下开关电源的 PCB 设计注意事项。

#### 1. 开关回路面积最小化

在一个开关电源的设计里面，我们所涉及到的开关回路主要有滤波电容 C2+极→变压器初级绕组→ MOSFET→ 电流检测电阻→ 地（即 C2-极），一般我们称其为主开关回路。另外还有一些比较重要的开关回路如 MOSFET 漏极的吸收回路 R3C3→D2-极→D2+极→变压器初级绕组→C2+极；次级开关回路 D4+极→C7+极→次级地→变压器输出绕组。

这几个开关回路在布局时一定要做到面积最小，从而使得高频的开关噪声得到较好的抑制。

#### 2. 关键器件尽量靠近芯片

针对 XN1049 的设计，我们所指的关键器件包括电流检测电阻（R6 R61 R62）、FB 脚滤波电容（C4）、MOSFET Q1 及其 Gate 驱动（R4//D5）。

这几个元件在放置的时候要尽量靠近芯片，以减少因走线造成的引线电感，提高抗干扰能力。

#### 3. 滤波电容的颈缩处理

开关电源的输出纹波要小，除了要选择高品质 Low ESR 的滤波电容外，PCB 布局也很关键，一般建议在初级滤波电容 C2 和输出第一个滤波电容 C7 的正极做颈缩的处理，这样可以保证所有的信号（包括噪声）都会进入电容做滤除，使得输出的信号更加纯净。

#### 4. Y 电容的连接

Y 电容是开关电源中一个重要的 EMI 滤波器件，它的接法直接会影响到噪声的抑制效果。一般建议 Y 电容直接与变压器的线脚相连，其间的走线不要与任何器件连接，以免造成干扰。

#### 5. 绝缘距离

由于开关电源是直接接在市电上的，所以高低压之间的绝缘距离至关重要。在布局时，只要空间允许，应该尽量将高低压、初次级走线之间的距离拉开。如果因为整体尺寸的限制导致一些走线间的距离无法满足安规上的绝缘要求，则需要 PCB 上开槽以加大绝缘距离。