

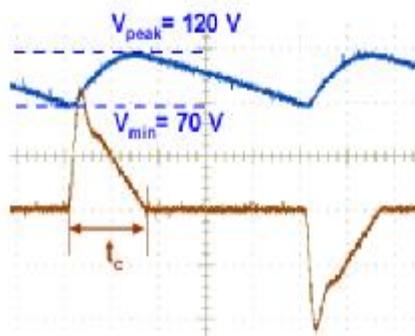
开关电源的设计及计算

1.先计算 BUCK 电容的损耗（电容的内阻为 R_{buck} 假设为 $350m\Omega$ ，输入范围为 $85VAC\sim 264VAC$,频率为 $50Hz$, $P_{OUT}=60W,V_{OUT}=60W$):

电容的损耗: $P_{buck}=R_{buck}*I_{buck,rms}^2$

$$I_{buck,rms}=I_{in,min}\sqrt{\frac{2}{3*F_{line}*t_c}-1}}$$

t_c :二极管连续导通的时间



$$t_c = \frac{1}{4 * F_{line}} - \frac{\arcsin e\left(\frac{V_{min}}{V_{peak}}\right)}{2 * \pi * F_{line}} = 3ms$$

其

中

:

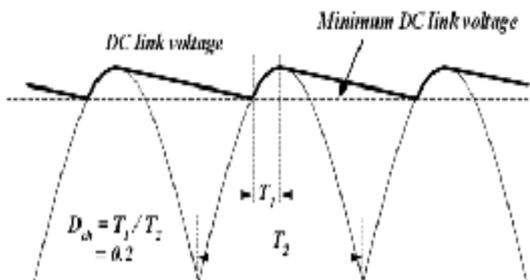


Figure 3. DC Link Voltage Waveform

$$V_{min} = \sqrt{2 * V_{in,min} * V_{in,min} - \frac{P_{in} * (1 - D_{ch})}{C_{in} * F_{line}}}$$

$$V_{peak} = \sqrt{2} * V_{in,min}$$

其图中的 T1 就是下面公式中 t_c

$$\text{或: } V_{min} = \sqrt{2 * V_{in,min} * V_{in,min} - \frac{2 * P_o * \left(\frac{1}{2 * F_{line}} - t_c\right)}{C_{in} * \eta}}$$

所以(假设最低输入电压时，输入电流=0.7A):

$$I_{\text{buck,rms}} = I_{\text{in,min}} \sqrt{\frac{2}{3 * F_{\text{line}} * t_c} - 1} = 0.7 * \sqrt{\frac{2}{3 * 50 * 3} - 1} = 1.3 \text{A}$$

$$P_{\text{buck}} = 350 \text{m} * 1.3^2 = 0.95 \text{W}$$

第一步计算电容损耗是为了使用其中的 t_c 值, 电容的容量一般通用范围选 $2 \sim 3 \mu / \text{W}$, 固定电压为 $1 \mu / \text{W}$

2. 输入交流整流桥的计算(假设 $V_{\text{TO}} = 0.7 \text{V}, R_d = 70 \text{m} \Omega$)

在同一个时间内有两个二极管同时导通, 半个周期内两个二极管连续导通

$$I_{\text{d,rms}} = \frac{I_{\text{in,min}}}{\sqrt{3 * F_{\text{line}} * t_c}} = \frac{0.7}{\sqrt{3 * 50 * 3 \text{m}}} = 1.04 \text{A}$$

$$P_{\text{diodes}} = 2 * (V_{\text{TO}} * \frac{I_{\text{in,min}}}{2} + R_d * I_{\text{d,rms}}^2) = 2 * (0.7 * \frac{0.7}{2} + 70 \text{m} * 1.04^2) = 640 \text{mW}$$

一个周期内桥堆损耗为:

$$P_{\text{BR}} = 2 * P_{\text{diodes}} = 2 * 640 \text{m} = 1.28 \text{W}$$

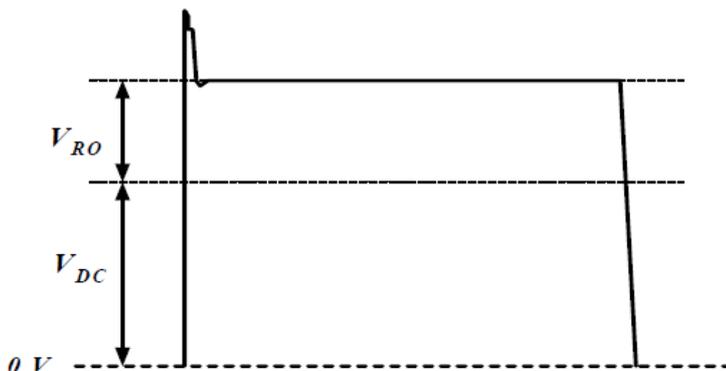
桥堆功耗超过 1.5W 时, 我个人认为应加散热器(特别是电源的使用环境温度较高时)变压器和初级开关 MOS:

反激式开关电源有两种模式 CCM 和 DCM, 各有优缺点。一般, DCM 为二极管提供更好的开关条件, 在二极管反相恢复之前, 二极管的电流刚好为零。DCM 模式的变压器要小些, 因为 DCM 储存的平均能力要比 CCM 小。DCM 高 RMS 电流, 会增加 MOS 的导通压降和输出电容的电流压力。因此, DCM 推荐使用在输出高压, 低电流的场合, CCM 使用在输出低压大电流场合。

在 CCM 反激变换器中, 设计方法是连续正向传输, 因为输入输出电压增益仅依靠占空比(the duty cycle)。而 DCM 反激变换器的输入输出电压增益不依靠占空比(the duty cycle)而是负载条件, 会致线路设计稍微复杂点。一般可以接受使用最低输入电压, 最大负载时 CCM 和 DCM 临界点来设计 DCM 变换器, 这时 MOS 导通损耗最低。综上所述我们可以使用最低输入电压, 最大负载电压增益设计 CCM 变换器。

当 MOS 关断时, MOS 承受输入电压 $V_{\text{in,dc}}$ 和次级反射初级电压 V_{OR} 之和。设定了最大 $D_{\text{max}}, V_{\text{OR}}$ 和 MOS 实际电压 $V_{\text{ds}}^{\text{nom}}$ 可以由以下公式决定:

$$V_{\text{OR}} = \frac{D_{\text{MAX}}}{1 - D_{\text{MAX}}} * V_{\text{in,min}} \quad V_{\text{ds}}^{\text{nom}} = V_{\text{OR}} + V_{\text{in,max}}$$



根据上面的公式, 减少 D_{max} , MOS 承受电压会降低, 但是同时会增加次级二极管承受电压。

如果 MOS 耐压有足够， D_{MAX} 尽可能设置大些。

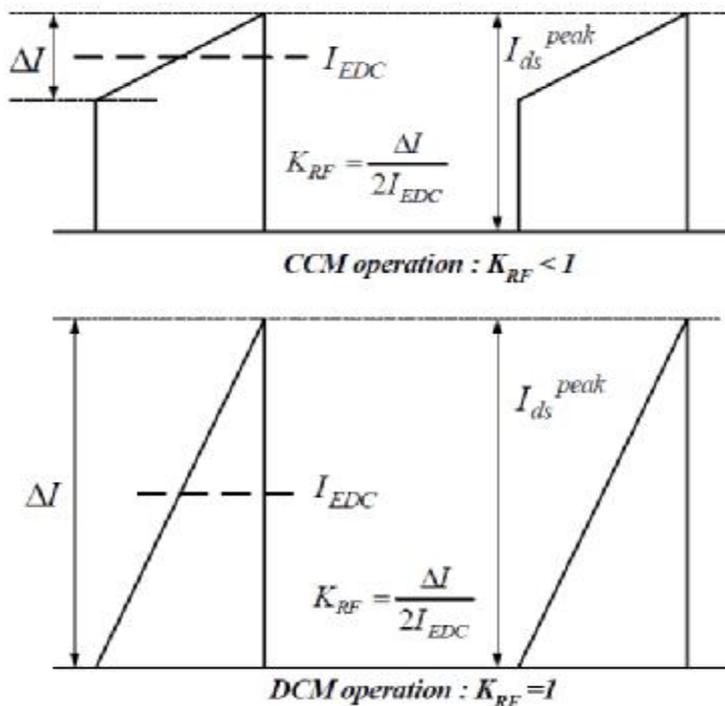
考虑到变压器漏感引起的尖峰电压，只能用 MOS 耐压的 65%~70% 来设定最大占空比 D_{MAX} ，对于通用范围的应用 D_{MAX} 一般设定为 0.45~0.5，因为大于 0.5，对于反激 CCM 模式会引起次生谐波振荡。

确定变压器的初级电感量 L_M

CCM 和 DCM 模式会随输入和负载变化而变化。最坏情况下变压器的电感量 L_M 由最大负载和最小输入电压决定。因此

$$L_M = \frac{(V_{min} * D_{MAX})^2}{2 * P_{in} * F_s * K_{RF}}$$

K_{RF} : 最大负载和最低输入电压时的纹波系数，定义如图



DCM 模式 $K_{RF}=1$

CCM 模式 $K_{RF}<1$

纹波系数跟变压器的大小和 MOS 的 RMS 值紧密相连。

尽管可以减小 K_{RF} 来降低 MOS 的导通损耗，太小的 K_{RF} 会迫使变压器尺寸增加。对于 CCM 反激模式，通用输入模式设定 $K_{RF}=0.25\sim0.5$ ，固定输入设定 $K_{RF}=0.4\sim0.8$ 是比较合理。

一旦 L_M 确定了，最大峰值电流和 MOS 的 RMS 电流就如下：

$$I_{ds}^{peak} = I_{EDC} + \frac{\Delta I}{2}$$

$$I_{ds}^{rms} = \sqrt{\left[3 * (I_{EDC})^2 + \left(\frac{\Delta I}{2} \right)^2 * \frac{D_{MAX}}{3} \right]}$$

其中：

$$I_{EDC} = \frac{P_{in}}{V_{min} * D_{MAX}}$$

$$\Delta I = \frac{V_{min} * D_{MAX}}{L_M * F_s}$$

最低输入电压，最大负载设计的 CCM 变换器可能随着输入电压的增加进入 DCM 模式。要保证最高输入电压，最大负载仍工作在 CCM 必须满足：

$$V_{DC}^{CCM} = \left(\frac{1}{\sqrt{2 * L_M * F_S * P_{in}}} - \frac{1}{V_{OR}} \right)^{-1}$$

如果计算值为负，在最高电压，最大负载变换器仍然工作在 CCM 模式。

如果使用的集成芯片需要验证饱和电流是否大于芯片最大电流：

$$I_{sat} = \frac{N_P * B_{sat} * A_e}{L_M}$$

其中：

I_{sat} 变压器饱和电流

B_{sat} 饱和磁感应强度 (一般 0.3)

A_e 有效磁面积 (m²)

变压器饱和的原因：
 变压器电感量太大
 初级圈数太少
 没有软启动
 磁芯 A_e 太小

MOS 损耗(假设 $R_{DS(120)}=1.2 \Omega$, $I_{ds}^{rms}=1.26A$):

导通损耗: $P_{on}=R_{DS(120 \text{度})} * (I_{ds}^{rms})^2=1.9W$ (下面计算散热器使用)

门极损耗: $P_G=V_G * Q_g * F_S$ V_G 为门推动电压

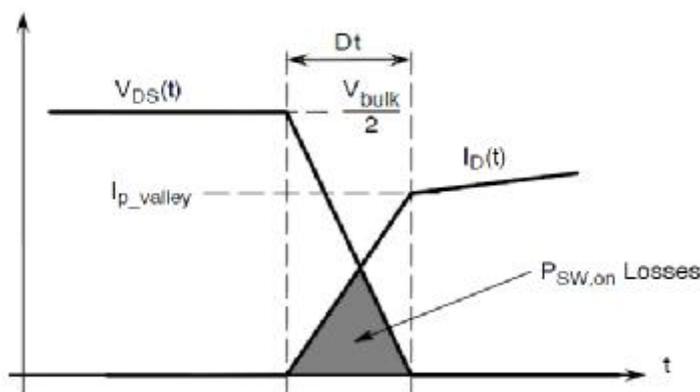


Figure 4. Turn-on Losses ($P_{SW,on}$)

开通损耗:

$$P_{SW,ON} = \frac{I_{p_valley} * V_{bulk} * \Delta t}{12} * F_W$$

$$\Delta t = \frac{Q_{GD}}{I_{DRV_pk}}$$

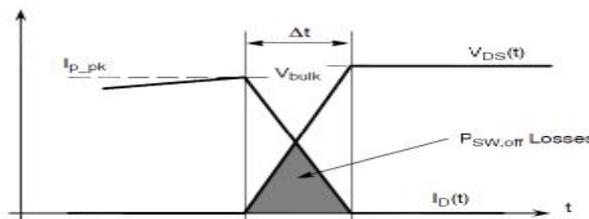


Figure 7. Turn-off Losses ($P_{SW,off}$)

关闭损耗:

$$P_{SW,off} = \frac{I_{p-pk} * V_{bulk} * \Delta t}{12} * F_W$$

$$\Delta t = \frac{Q_{GD}}{I_{p-pk}}$$

源极电阻功耗： $P_{RSEN} = I_{PRMS 20\%}^2 * R_{sen}$

启动电阻的计算（设启动时间 5S，启动电容 39 μ F，芯片启动电流 50 μ A）：

$$I_{TOTAL} = I_{STARTUP} + C * \frac{dV}{dt} = 50 + 94 \quad \text{直接取 } 150 \mu A$$

dV 芯片开启门槛，假设 12V，dt 为 5S

$$R_{STARTUP} = \frac{V_{min}}{I_{TOTAL}}$$

初级吸收回路的计算：

由于变压器存在漏感，如果不现在电压，可能导致 MOS 损坏，吸收网络实际是假设吸收电容容量足够大，其电压在开关周期内变化不明显。第一步先设定吸收电容的电压 V_{sn} （最低输入电压，最大负载），一旦这个电压确定，吸收网络的功耗计算如下：

$$P_{sn} = \frac{(V_{sn})^2}{R_{sn}} = \frac{1}{2} * F_S * L_{LK} * (I_{ds}^{peak})^2 * \frac{V_{sn}}{V_{sn} - V_{RO}}$$

其中： V_{sn} 必须大于 V_{RO} ，一般设为 2~2.5 倍 V_{RO} 值取的太小，根据上面的公式会导致吸收网路损耗过大。使用开关频率测量漏感，测试时除初级外其他全部短路。

吸收电容上的纹波电压为： $\Delta V_{sn} = \frac{V_{sn}}{C_{sn} * R_{sn} * F_S}$ 一般 5%~10% 的纹波电压是允许的

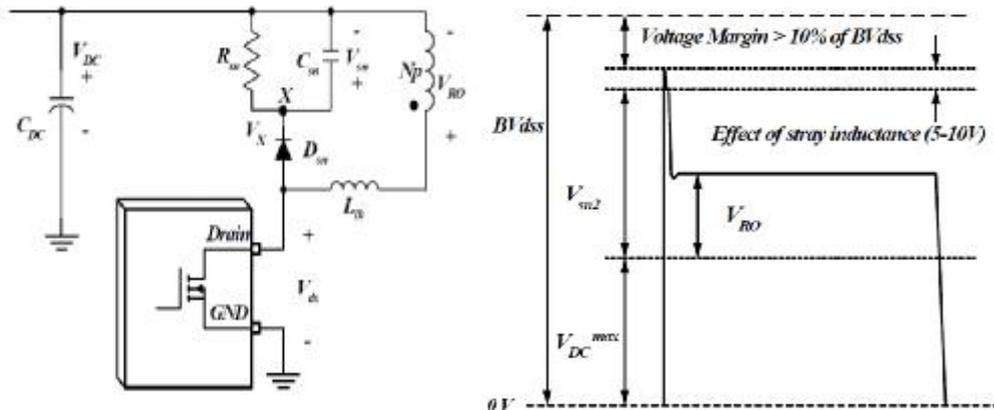
上面的电压是在最低输入，最大负载时的，在 CCM 模式中，峰值电流和吸收电压随输入电压的增加而减少。吸收电容在最高输入，最大负载时为：

$$V_{sn2} = \frac{V_{RO} + \sqrt{(V_{RO})^2 + 2 * R_{sn} * L_{LK} * F_S * (I_{ds2})^2}}{2}$$

$$I_{ds2} = \frac{P_{in} * (V_{IN,MAX} + V_{RO})}{V_{IN,MAX} * V_{RO}} + \frac{V_{IN,MAX} * V_{RO}}{2 * L_M * F_S * (V_{IN,MAX} + V_{RO})}$$

在 DCM 模式中 $I_{ds2} = \sqrt{\frac{2 * P_{in}}{F_S * L_M}}$

通过上面的计算： $V_{ds}^{max} = V_{IN,MAX} + V_{sn2}$ 验证这个值是否超过 MOS 额定耐压的 90%。吸收二极管的耐压一般选择比 MOS 要高些，一般选 1A，1000V 的二极管。



RCD:
$$P_R = \frac{1}{2} * L_{LK} * I_{ds, peak}^2 * F_W * \frac{V_{clamp}}{V_{clamp} - V_{OUT} * n}$$
 V_{clamp} 可以实际测试

二极管(P6KE)钳位:
$$P_Z = \frac{1}{2} * L_{LK} * I_{ds, peak}^2 * F_W * \frac{V_{DC} - V_Z}{V_Z - V_{OUT} * n}$$

确定变压器磁性和初级最少圈数:

磁芯的选择有很多变数，通常方法按厂家提供的表格选择，如果没有可以使用下表，下表是按通用输入范围，开关频率 65KHZ,单路输出制作的。如果是固定输入或频率更高，磁芯可以比表中小些。如果是多路输出磁芯可以比表中的磁芯大些。

Output Power	EI core	EE core	EPC core	EER core
0-10W	EI12.5 EI16 EI19	EE8 EE10 EE13 EE16	EPC10 EPC13 EPC17	
10-20W	EI22	EE19	EPC19	
20-30W	EI25	EE22	EPC25	EER25.5
30-50W	EI28 EI30	EE25	EPC30	EER28
50-70W	EI35	EE30		EER28L
70-100W	EI40	EE35		EER35
100-150W	EI50	EE40		EER40 EER42
150-200W	EI60	EE50 EE60		EER49

Table 1. Core quick selection table (For universal input range, fs=67kHz and single output)

根据选出的磁芯可以计算最少圈数:

$$N_{p \min} = \frac{L_M * I_{ds, peak}}{B_{SAT} * A_e} * 10^6$$

实际设计中，I_{ds,peak} 值要取的比计算的值大些，应考虑余量,防止变压器饱和。如果是集成芯片，一般这个值就是芯片内部的过流值。由于饱和磁通密度 B_{SAT} 随温度升高而降低，应考

考虑高温特性。如下图，TDK PC40 磁性特性图：

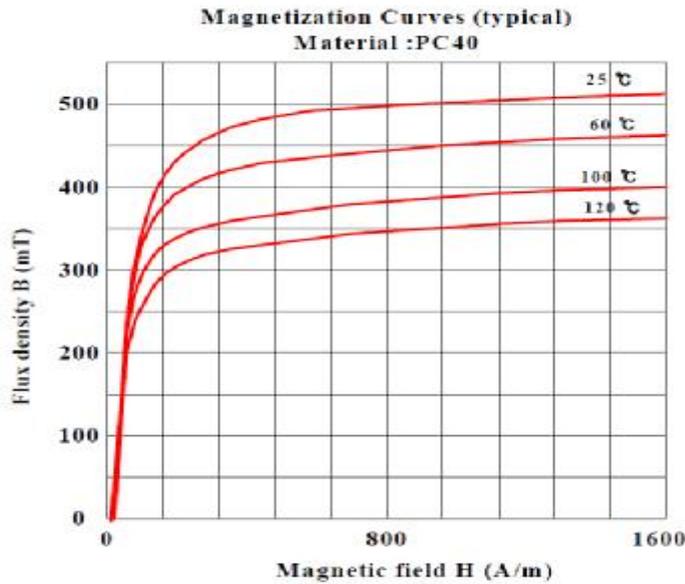


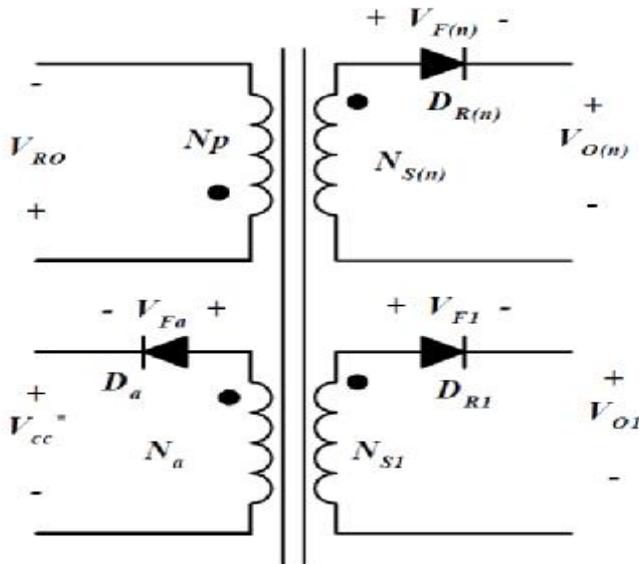
Figure 8. Typical B-H characteristics of ferrite core (TDK/PC40)

如果没有特性图，一般取 $B_{SAT}=0.3\sim 0.35T$ 。

各个绕组圈数计算：

$$n = \frac{N_P}{N_{S1}} = \frac{V_{RO}}{V_{O1} + V_{F1}} \quad V_{O1} \text{ 主输出电压} \quad V_{F1} \text{ 二极管管压降}$$

N_{S1} 取整数的同时， N_P 圈数不小于上面计算的圈数。



变压器原理图

其他输出的圈数：

$$N_{S(n)} = \frac{V_{O(n)} + V_{F(n)}}{V_{O1} + V_{F1}} * N_{S1}$$

V_{CC} 圈数：

$$N_a = \frac{V_{cc} + V_{Fa}}{V_{O1} + V_{F1}} * N_{S1}$$

V_{cc} 控制芯片正常工作的电压，一般取 12~15V。

变压器气隙长度计算：
$$G=40 * \pi * A_c * \left(\frac{N_p^2}{1000 L_M} - \frac{1}{A_L} \right) \quad (\text{mm})$$

其中： A_L 为没气隙时的值，单位 nH/圈数²

变压器次级线径的计算：
$$I_{\text{sec}(n)} = I_{\text{ds}}^{\text{rms}} * \sqrt{\frac{1-D_{\text{MAX}}}{D_{\text{MAX}}}} * \frac{V_{\text{OR}} * K_{L(n)}}{(V_{\text{O}(n)} + V_{\text{F}(n)})}$$

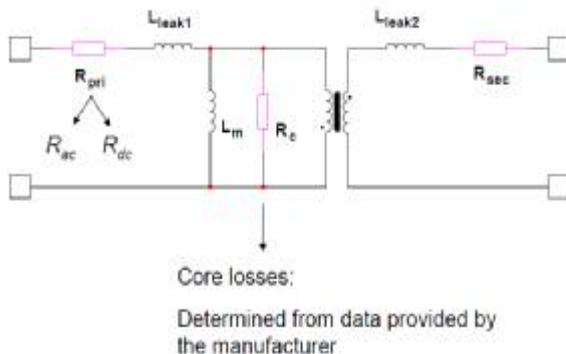
其中： $K_{L(n)} = \frac{P_{\text{O}(n)}}{P_{\text{O}}}$ $P_{\text{O}(n)}$ 为每路输出的最大功率 单路 $K_L=1$

一般大于 1M 时，电流密度取 5A/mm²，当圈数少，长度小，电流密度取 6~10A/mm² 也是可以接受的。为了绕制容易和避免严重的涡流损耗，应避免使用单根 1mm 以上的线。对于大电流输出应使用多根并联以减少趋肤效应。同时必须检查窗口面积是否能绕制的下，检查如下：

$A_{\text{wr}} = \frac{A_c}{K_F}$ A_c 导线实际面积 K_F 填充因子

一般：单路 K_F 取 0.2~0.25，多路取 0.15~0.2。如果需求窗口 A_{wr} 大于实际窗口 A_w ，需要选择大一号的磁芯，有时因为成本或尺寸不能更改磁芯。对于 CCM 变换器有时差一点，可以通过增大 K_{RF} 来减小 L_M 。这样最小圈数就会少些，以满足磁芯要求。

变压器损耗：



$P_{\text{Rpri}} = R_{\text{pri,dc}} * I_{\text{in,min}}^2 + R_{\text{pri,ac}} * I_{\text{pri,ac}}^2$

$P_{\text{Rsec}} = R_{\text{sec,dc}} * I_{\text{out}}^2 + R_{\text{sec,ac}} * I_{\text{sec,ac}}^2$

磁芯的损耗是根据厂商提供的表格估算。

次级整流二极管：

最大反向电压：
$$V_{\text{D}(n)} = V_{\text{O}(n)} + \frac{V_{\text{DC}^{\text{MAX}}} * (V_{\text{O}(n)} + V_{\text{F}(n)})}{V_{\text{RO}}}$$

RSM 电流：
$$I_{\text{D}(n)}^{\text{rms}} = I_{\text{ds}}^{\text{rms}} * \sqrt{\frac{1-D_{\text{MAX}}}{D_{\text{MAX}}}} * \frac{V_{\text{OR}} * K_{L(n)}}{(V_{\text{O}(n)} + V_{\text{F}(n)})}$$

一般直接使用下面公式快速取值：

$V_{\text{PRM}} > 1.3 V_{\text{O}(n)}$

$I_{\text{F}} > 1.5 I_{\text{O}(n)}$ V_{PRM} 和 I_{F} 是被选择二极管指标值

下面的表格供快速选择：

- N_p 初级圈数
- N_{s1} 主控回路的圈数
- K 电流控制因数

上面公式中的极点和零点如下：

$$W_Z = \frac{1}{R_{C1} * C_{O1}}$$

$$W_{IZ} = \frac{R_{CL} * (1-D)^2}{D * L_M * \left(\frac{N_{s1}}{N_p}\right)^2}$$

$$W_p = \frac{(1+D)}{R_{CL} * C_{O1}}$$

其中： R_{CL} 输出电容的 ESR

C_{O1} 为输出电容

当变换器多路输出时，全部负载等效电阻并联的值代入上面的公式而不是只有 V_{O1} 。

注意，公式中输出函数有个平面（右平面）零点。因为右平面零点使相位减少了 90 度，所以穿越频率应小于右平面零点。

下图所示 CCM 变换器不同的输入下输出电压传输函数的变化

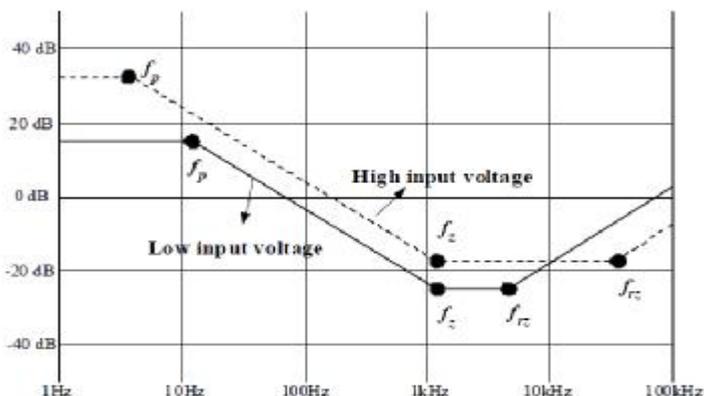


Figure 13. CCM flyback converter control-to output transfer function variation for different input voltages

图中所示，系统的极点，零点和 DC 增益均随输入变化而变化。输入电压最高时增益最高，输入最低时，零点最低。

下图所示 CCM 变换器不同的负载下输出电压传输函数的变化

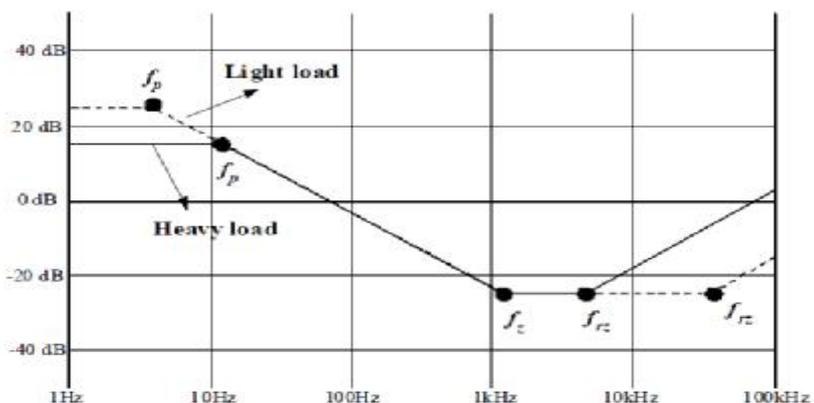


Figure 14. CCM flyback converter control-to output transfer function variation for different loads

图中所示，低频增益不随负载变化，满载时右平面零点最低。

DCM 模式输出传输函数如下：

$$G_{vc} = \frac{V_{o1}}{V_{FB}} = \frac{V_{O1}}{V_{FB}} * \frac{\left(1 + \frac{S}{W_Z}\right)}{1 + \frac{S}{W_P}}$$

其中： $W_Z = \frac{1}{R_{C1} * C_{o1}}$ $W_P = \frac{2}{R_{CL} * C_{O1}}$

下图所示 DCM 变换器不同的负载下输出电压传输函数的变化

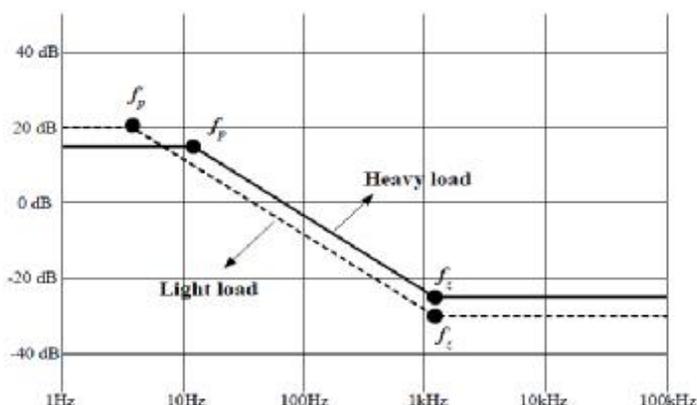


Figure 15. DCM flyback converter control-to output transfer function variation for different loads

跟 CCM 相反，右平面零点和 DC 增益不随输入变化而变化。总增益除了 DC 增益，在满载时增益都是最高的。

根据图 12 的反馈网络：

$$\frac{V_{FB}}{V_{o1}} = - \frac{W_i}{S} * \frac{1 + \frac{S}{W_{ZC}}}{1 + \frac{S}{W_{PC}}}$$

其中： $W_i = \frac{R_B}{R_1 * R_D * C_F}$ $W_{ZC} = \frac{1}{(R_F + R_1) * C_F}$ $W_{PC} = \frac{1}{R_B * C_B}$

R_B 为芯片内部的反馈偏置电阻，一般为 2.8K，其他的如图 12。

当输入电压和负载电流在很宽的范围内变化，最坏情况下反馈回路的设计是不容易的。不同条件下，极点和零点的增益是不同的。即使在最低输入，最大负载条件下设计在 CCM 或临界模式，随着负载电流减少或输入电压增加变换器进入 DCM 会改变输出传输函数。

解决这个问题的方法就是设计在最低输入电压和最大负载条件下，反馈环路具有足够的相位和增益余量。对于通用输入变换器，CCM 模式下，右平面零点在最低输入和最大负载时是最低的。工作条件从最低输入到最高输入，增益仅增加了 6dB。因此，设计反馈环路在最低输入和最大负载时超过 45 度的增益余量可以保证整个范围内变换器的稳定。

反馈回路设计步骤如下：

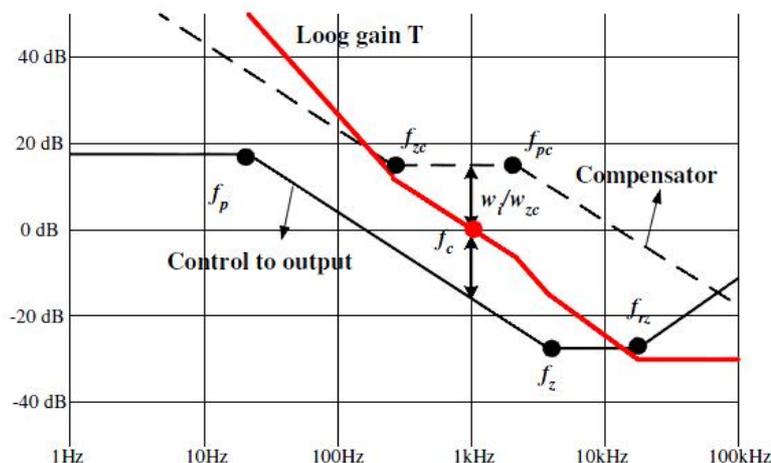
A. 确定穿越频率 f_c 。CCM 模式设定 f_c 低于三分之一右平面零点频率，以最大限度减少右平面零点的影响。DCM 因为没有右平面零点，可设定较高的 f_c 。

B. 当采用 LC 滤波时，应设定 f_c 在 LC 滤波器转折频率的三分之一处，因为它会导致 -180 度相位差。如果太靠近转折频率，那么，为了抵消滤波器的影响，应设计有 90 度以上的相位余量。

C. 确定补偿电路的直流增益 $\left(\frac{w_i}{w_{zc}}\right)$ 以抵消 f_c 频率上的输出增益。

D. 设定补偿电路的零点在 $\frac{f_c}{3}$ 附近

E. 设定补偿电路极点 f_{pc} 在 $3f_c$ 以上。



补偿电路的设计

反馈电阻简单的计算：

光耦和 431 使用的电阻 R_{bias} 和 R_D 应被设计成能够为 431 提供合适的工作电流以保证电路正常工作。一般 431 的最小阴极电压为 2.5V，电流 1mA

$$\frac{V_{O1} - V_{op} - 2.5}{R_D} > I_{FB}$$

$$\frac{V_{op}}{R_{bias}} > 1mA$$

其中： V_{op} 光耦二极管正向压降（一般 1V）

I_{FB} 为反馈电流（一般 1mA）

深入计算：

作者：电源网资深版主 ZVSZCS

V1.0 版

等级：内部密