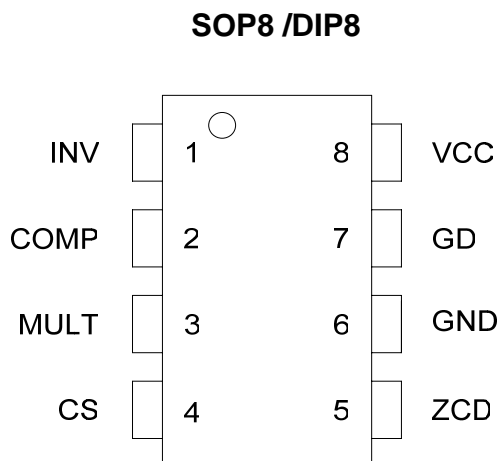


高性能功率因数校正控制器

特性

- ◆ 可精确调整的输出过压保护
- ◆ 极小的启动电流 (典型值: 50 μ A)
- ◆ 非常低的工作电流 (典型值: 4 μ A)
- ◆ 内置启动定时器
- ◆ 片上集成的电流检测滤波器
- ◆ 有使能功能
- ◆ 1.5%精度 (@ $t_j = 25^\circ\text{C}$) 的基准电压
- ◆ 临界模式工作
- ◆ 图腾柱输出电流: $\pm 400\text{mA}$
- ◆ DIP-8/SOP-8 封装

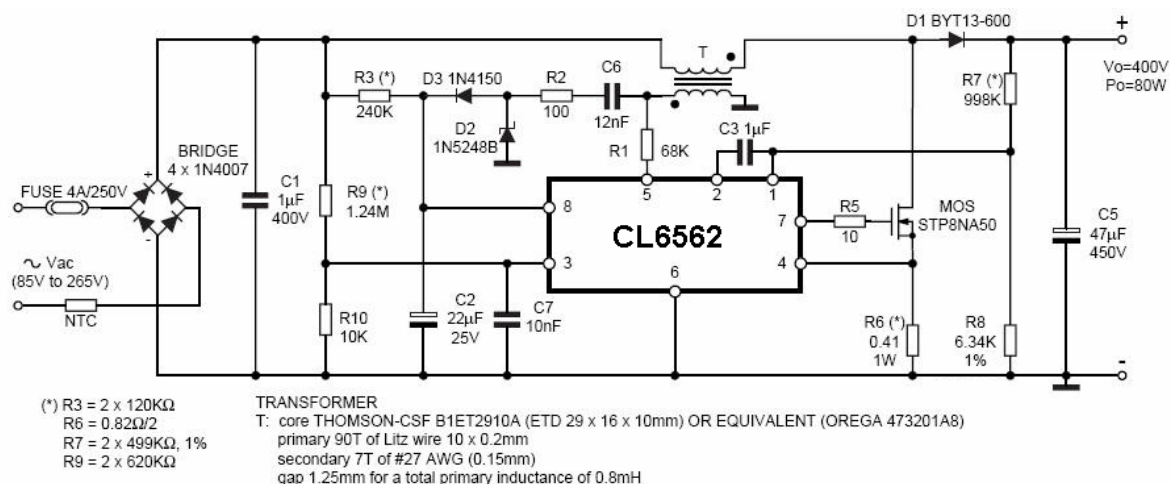
管脚分布



应用范围

- ◆ LED 照明电源
- ◆ 单级 PFC AC-DC 开关电源

典型应用



概述

CL6562 是一款标准的功率校正控制器. CL6562 拥有一个性能优异的乘法器, 使得芯片可以在宽输入电压范围内 (从 85V 到 265V) 具有出色的 THD 表现。另外 CL6562 的启动电流只有几十毫安并增加了由 ZCD 脚控制的使能功能, 确保了在待机状态下的低功耗。

CL6562 图腾柱结构的输出级可以提供±400mA 的峰值推拉电流来驱动功率 MOS 或者 IGBT。该芯片采用临界模式工作, 适用于日光灯镇流器、AC-DC 适配器和开关电源。

订购说明

型号	封装
CL6562E8	SOP8
CL6562D8	DIP8

封装额定功耗

封装	$R_{\theta JA}$ (°C/W)
SOP8	150
DIP8	90

最大额定值

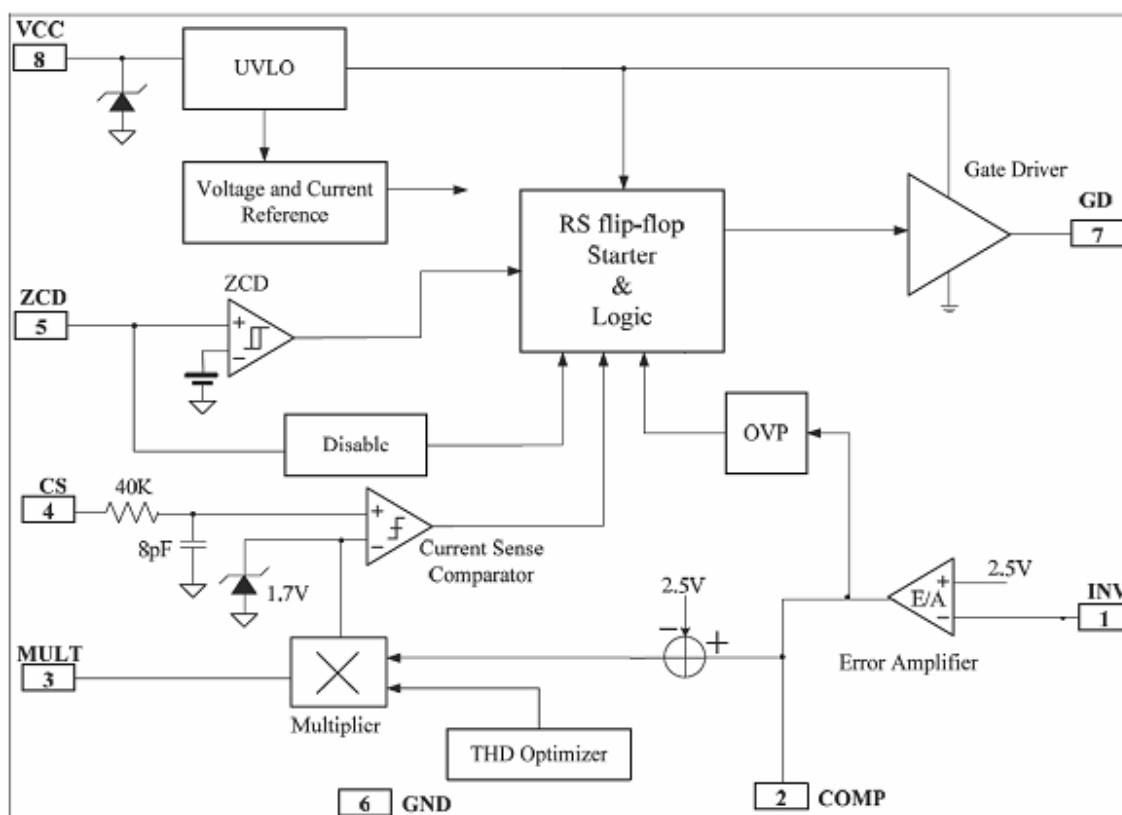
符号	参数	范围
VCC	直流供电电压	30 V
I _{ZCD}	ZCD 脚可承受最大电流	50mA(灌电流) -10mA(抽电流)
CS	模拟输入输出管脚	-0.3 到 7V
INV		
COMP		
MULT		
T _j	工作结温	-40 到 150°C
T _{stg}	存储温度	-55 到 150°C
焊接温度	(焊接, 10 秒)	260°C

注释: 超出“最大额定值”可能损毁器件。推荐工作范围内器件可以工作, 但不保证其特性。长时间运行在绝对最大额定条件下可能会影响器件的可靠性。

管脚定义

管脚序号	管脚名称	I/O	描述
1	INV	I	误差放大器的反向输入端。接从输出整流电压到地的分压电阻的抽头，提供反馈电压。
2	COMP	O	误差放大器的输出。一个反馈补偿网络置于该脚与INV脚之间。
3	MULT	I	乘法器的输入级。经过桥式整流的供电线到地的电阻分压的抽头接此脚，对电流环路提供一个正弦参考电压。
4	CS	I	电流检测脚。输入到控制环路比较器的输入端，电流流过一个电阻产生的电压呈现在此脚上。
5	ZCD	I	零电流检测脚。若接地则关断芯片。
6	GND	P	接地端。
7	GD	O	栅极驱动输出脚。推挽结构的输出级可以以±400mA的峰值推拉电流来驱动功率MOS
8	VCC	P	直流供电端。

功能框图



电气特性

(若不特别说明工作条件为环境温度 = 25°C, VDD=16V,)

符号	参数	测试条件	最小	典型	最大	单位
输入电压部分						
Vcc	工作范围	开机后	11		28	V
UVLO	开启阈值		11	12	13	V
	关断阈值		8.5	9.5	10.5	V
Hys	迟滞值			2.5		V
Vz	箝位电平	Icc=5mA	30	33	36	V
输入电流部分						
Icc-start	启动电流	Vcc=11V		35	70	uA
Iq1	静态电流, 无开关动作	Vcc=14.5V		2.9	4	mA
Icc	工作电流	CL=1nf @ 70kHz		4	5.5	mA
		在OVP状态下 Vpin1=2.7V		1.4	2.1	mA
Iq2	静态电流, 有开关动作	Vpin5≤150mV Vcc=14.5V		1.1	2.1	mA
		Vpin5≤150mV, Vcc<Vcc off		35	70	uA
误差放大器部分						
Vinv	电压反馈阈值	Vcc=14.5V	2.45	2.5	2.55	V
Vinv	电压调整能力	12V<Vcc<28V		2	5	mV
Iinv	输入电流	IDD = 10 mA		-0.1	-1	uA
Gv	电压增益	开环	60	80		dB
Gb	增益带宽			1.2		MHz
Icomp	灌电流	Vcomp=3.6V, Vinv=2.4V	-2	-6	-10	mA
	抽电流	Vcomp=3.6V, Vinv=2.6V	2	6	10	mA
Vcomp	高箝位电平	Isource=0.5mA		4.9		V
	低箝位电平	Isink=0.2mA		2.25		V
乘法器部分						
Vmult	工作电压范围	Vcomp=3.0V	0 to 3.5			V
ΔVcs/ΔVmult	输出最大斜率	Vmult=from 0 to 0.5v Vcomp=高箝位电平	1.65	1.9		V/V
K	增益	Vmult=1V, Vcomp=3.5V		0.65		1/V
电流检测部分						
Vcs	电流检测参考箝位电平	Vmult=2.5V Vcomp=高箝位电平	1.55	1.7	1.85	V
Ics	输入电流	Vcs=0			0.1	uA
Td(H-L)	输出延迟			200	450	ns
零电流检测部分						
Vzcd	上升沿输入阈值			1.9		V
	迟滞值		0.3	0.5	0.7	V
Vzcd	高箝位电平	Izcd=2.5mA	5.1	5.7	6.3	V

Vzcd	低箝位电平	Izcd=-2.5mA	0.4	0.65	0.8	V
Izcd	输入电流	1V≤Vzcd≤4.5V		2		uA
Izcd	灌电流		-3		-5	mA
Izcd	抽电流		3		10	mA
Vdis	关断阈值电平		150	250	350	mV
Izcd	关断后重启电流	Vzcd<Vdis Vcc>Vccoff	-100	-200	-400	uA
栅极驱动部分						
VoL	低输出电平	Vcc=14.5V, Io=100mA			1.5	V
VoH	高输出电平	Vcc=14.5V, Io=100mA	8			V
Tr	上升时间	CI=1000pF, 10~90%		80	150	ns
Tf	下降时间	CI=1000pF, 10~90%		30	70	ns
Voclamp	输出箝位电平	Vcc=28V		16	18	V
输出过压保护部分						
Iovp	动态 OVP 触发电流		35	40	45	uA
	静态 OVP 触发电平		2.1	2.25	2.4	V
启动定时器部分						
Tstart	重启定时器周期		70	150	300	us

功能描述

CL6562是一款高集成的功率因数校正控制器芯片。因其工作于临界模式减小了开关导通损耗，增加了转换效率提供了很高的功率因数校正的能力。

输出过电压保护

输出电压在PFC芯片正常工作时应该是接近正常的设定值的，这个设定值由外部电阻分压器R1和R2来决定（见下图），通过环路反馈控制，INV端的电压等于误差放大器的正向输入端所接的基准电压2.5V。

在静态工作状态下，流过R1和R2的电流为：

$$I_{R1sc} = \frac{V_{out} - 2.5}{R1} = I_{R2} = \frac{2.5V}{R2}$$

若外部的补偿网络仅有电容C_{comp}，则流经C_{comp}的电流为零。当输出电压突然增加时，流经R1的电流变为：

$$I_{R1} = \frac{V_{outsc} + \Delta V_{out} - 2.5}{R1} = I_{R1sc} + \Delta I_{R1}$$

因为流经R2的电流没有变化， ΔI_{R1} 必须通过电容C_{comp}并进入误差放大器。这个电流在芯片内部被监控，一旦其达到大约37uA，乘法器的输出电平就会被强制降低，因此减少了从电网抽取的能量。如果这个电流超过了40uA，动态OVP保护电路就会被触发，外部功率管会被关断，直至此电流回落到10uA之内。

如果过压情况持续存在，则内部的静态OVP比较器会确认OVP状态并关断外部的功率管。最终过压状态触发OVP的函数关系是：

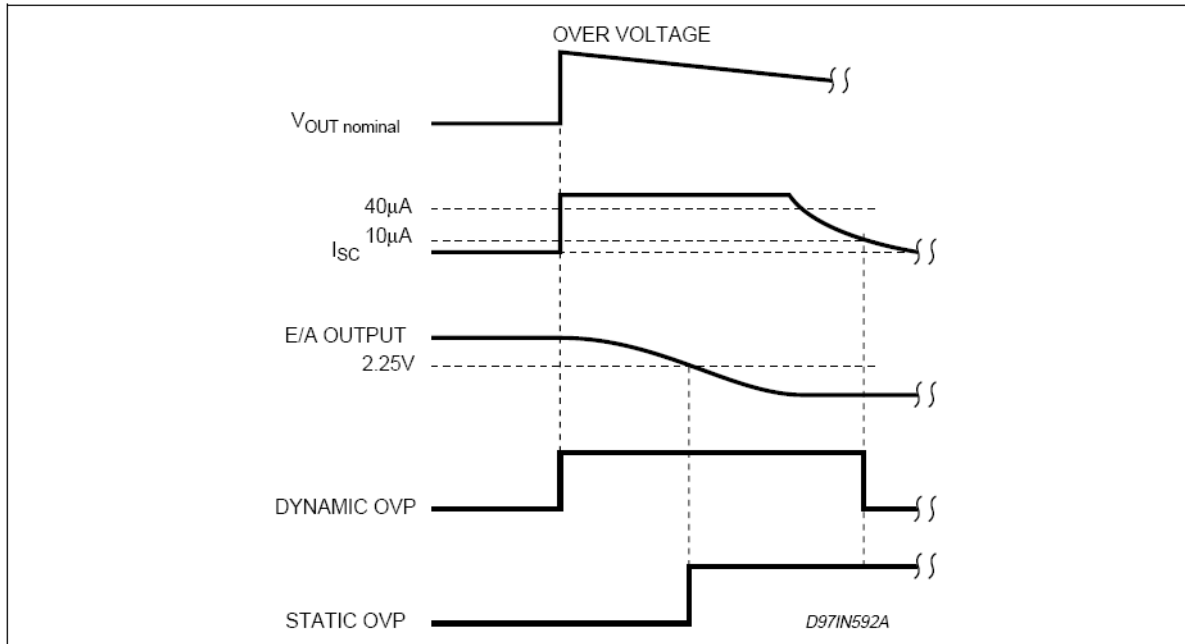
$$\Delta V_{out} = R1 \cdot 40\mu A.$$

R1, R2 和C_{comp}的典型值见应用电路图。过压值的设定可以与平均电压值分开。过压阈值值的设定精度为7%设定值（例如 $\Delta V = 60V \pm 4.2V$ ）

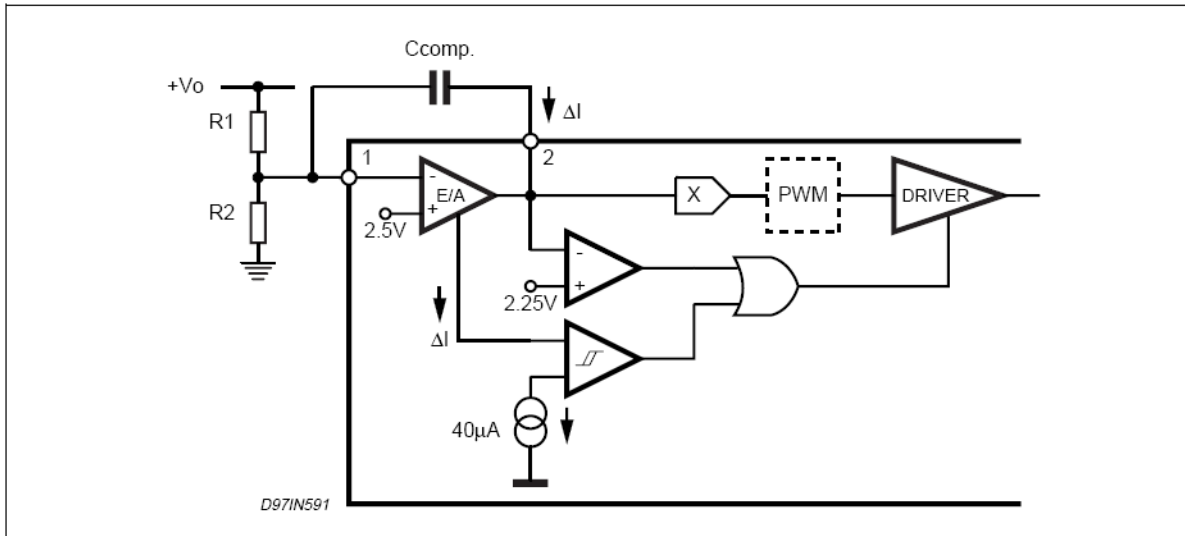
使能功能

零电流检测管脚也可以用作芯片关断端。将ZCD接地可以关断芯片，从而降低芯片供电电流到1.4mA（在14.5V电压输入）

放开ZCD系统内部的启动定时器会重启芯片。



过压保护电路



- 此处描述的信息有可能有所修改，恕不另行通知
- 芯联半导体不对由电路或图表描述引起的与的工业标准，专利或第三方权利相关的问题负有责任。应用电路图仅作为典型应用的示例用途，并不保证其对专门的大规模生产的实用性。
- 当该产品及衍生产品与瓦圣纳协议或其他国际协议冲突时，其出口可能会需相关政府的授权。
- 未经芯联半导体刊印许可的任何对此处描述信息用于其他用途的复制或拷贝都是被严厉禁止的。
- 此处描述的信息若芯联半导体无书面许可不能被用于任何与人体有关的设备，例如运动器械，医疗设备，安全系统，燃气设备，或任何安装于飞机或其他运输工具。
- 虽然芯联半导体尽力去完善产品的品质和可靠性，当半导体产品的失效和故障仍在所难免。因此采用该产品的客户必须要进行仔细的安全设计，包括冗余设计，防火设计，失效保护以防止任何次生性意外、火灾或相关损毁。