

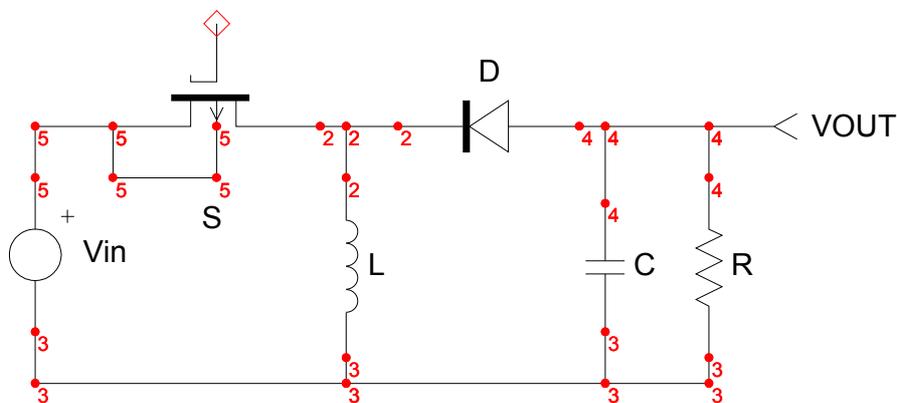
36W Green Mode AC Power Adaptor Design Guide

目錄

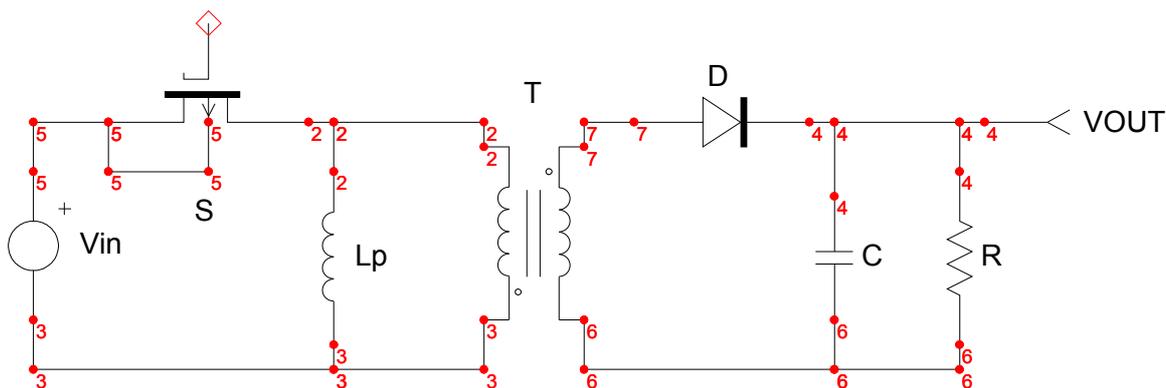
1. 隔離型返馳式轉換器簡介
2. 設計功能簡述
3. 電路設計與 IC 使用說明
 - 甲、開關元件設計
 - 乙、AC 輸入設計(整流器、輸入電容)
 - 丙、DC 輸出設計(輸出電容、輸出濾波電路)
 - 丁、啓動電路與輔助線圈電源電路設計
 - 戊、一、二次側減振電路使用及設計(Snubber)
 - 己、PWM IC 使用及週邊電路設計
 - 庚、二次側回授及保護電路設計(OLP、OVP、CV)
 - 辛、Latch 電路及其他保護應用電路設計(OVP、Brownout、OPP、OTP)
 - 壬、變壓器規格
4. 黑盒子量測
 - 甲、輸入漣波量測
 - 乙、輸出漣波量測
 - 丙、輸出暫態響應量測
 - 丁、保護功能量測(OVP、OLP、SCP)
 - 戊、圖表資料
5. 完整設計電路圖
6. PCB 佈局
7. BOM

1. 隔離型返馳式轉換器簡介

返馳式轉換器(Flyback Converter)在 DC-DC 轉換器當中相當普遍被採用，一般在非隔離型應用又被稱為 Buck-Boost Converter，其基本結構(圖一)根據理論模型的推導具有降壓(Step-down、Buck)及升壓(Step-up、Boost)的作用，此處，採用隔離型的返馳式轉換器(Insolated Flyback Converter，圖二)的主要原因有二：一為交流轉換成直流下，因安規原因必須隔離高壓(交流側)及低壓(直流側)，故以符合安規的絕緣變壓器做為兩側之間的隔離為適切；再者，該系統的設計當中屬於較小功率的電源系統，符合利用變壓器本身即構成一貯能電感的功能，故於設計上選擇採用該架構，我們也在討論上以此架構為中心進行探討。



圖一. 非隔離型返馳式轉換器開迴路架構



圖二. 隔離型返馳式轉換器開迴路架構

2. 設計功能簡述

我們希望能設計一個輸出為 36W，12V 電壓 3A 電流的 AC-DC Adaptor，並且能在 AC90V~AC240V 的範圍內操作，當然，也必須考慮到無載下的功損能降低，並提供多重保護功能，以下整理一個簡表說明之：

基本電氣規格表

參數	符號	下限值	中心值	上限值	說明
輸入電壓	V_{AC}	90V		240V	
輸出電壓	V_{OUT}	11.5V	12.0V	12.5V	線頭
漣波電壓	$V_{ripple(p-p)}$		50mV		
動態轉載	$V_{LOAD(t)}$	+/-0.5V		+/-1V	0A <-> 3A
輸出電流	I_{OUT}		3A		$V_{OUT} >$ 下限值
空載功損	$P_{(AV)}$			0.5W	平均功率
重載效率	η	77%	80%		$I_{OUT}=3A$

保護功能電氣規格表

參數	符號	下限值	中心值	上限值	說明
輸出電壓 OVP	$V_{O(OV)}$	14V	15V	16V	
輸出電流 OLP	$I_{O(OL)}$	3.5A	4.0A	4.5A	
輸出 SCP	$I_{O(SC)}$		50W		OPP 保護
過溫保護 OTP	T_C				保留
AC 電壓 OVP	$V_{AC(OV)}$				保留
AC 電壓 UVP	$V_{AC(UV)}$				保留
輸入電壓 OVP	$V_{I(OV)}$				保留
輸入電壓 UVP	$V_{I(UV)}$		7.6V		IC UVLO 保護

內部 IC 使用電氣規格表

參數	符號	下限值	中心值	上限值	說明
操作頻率	f_s	50KHz	60KHz	70KHz	+5V+/-5%
回授參考電壓	V_{REF1}		2.5V		0.5%
OLP 比較點參考電壓	V_{REF2}		1.25V		2%

3. 電路設計與 IC 使用說明

甲、開關元件設計

實際使用的隔離型返馳式轉換器電路

在電路設計之前，我們修改轉換器的架構以推 NMOS 取代圖二開關 S 的位置，主因是將 S 設計在對地上容易處理驅動級電壓信號，再者 IC 設計是以推動 NMOS 為主，另外；對地進行電流偵測也較容易，且不需處理高壓的問題，故我們設計上將轉換器變更成圖三的架構來使用，並簡單的進行 SPICE 的模擬，以確定基本轉換器設計架構正確。

圖三中必須要決定幾個零件的設計值，這裡我們可以同時先計算出變壓器的初級及次級圈數比($N_p/N_s=n$)，並先決定變壓器初級圈的電磁特性，當輸入端電壓 V_{DC} 由於 AC 電壓會從 90V 變化到 240V(不含漣波變動)，經過整流及電容穩壓後，其電壓值約從 127V 到 340V，我們可由下面公式算出不同的輸入電壓其 Duty Cycle 為多少，另可由 V_{DC} 的最大及最小值得到公式(2)：

$$\frac{1}{n} \cdot \frac{D}{1-D} = \frac{V_{OUT} + V_F}{V_{DC}} \quad \text{----- 公式(1)}$$

$$D_{MIN} = \frac{D_{MAX}}{(1-D_{MAX})K + D_{MAX}} \quad \text{----- 公式(2) 其中 K 為 VDC 的最大}$$

值與最小值相除。

在系統上我們會希望 D 的最大值是用在 50% 以內，在 Slope 補償後也比較不會造成所謂的 PWM 二次 ON state 出現，這裡的設計輸出電壓是 12V，我們假設 3A 負載下 V_F 為 0.8V，並希望 D_{MAX} 為 0.45 代入公式(1)可得 n：

當 V_{DC} 為 107V(考慮漣波電壓下)， $D_{MAX}=0.45$ 求得 n 為 6.8 (取 $n=7$)

將 $n=7$ 代回公式(1)重新獲得 $D_{MAX}=0.456$

由公式(2)求得 V_{DC} 為 340V， $D_{MIN}=0.209$

又由於此轉換器的工作頻率被決定設計在 60KHz 附近，故我們可利用下面兩個公式計算出 NMOS 的額定規格需求：

$$V_{DS} = V_{DC} + n(V_{OUT} + V_F) \quad \text{----- 公式(3)}$$

$$I_{DS} = \frac{2 \cdot P_{OUT}}{V_{DCmin} \cdot D_{MAX}} \quad \text{----- 公式(4)}$$

首先， V_{DS} 的最高值會發生在 V_{DC} 為 340V 下，故代入公式(3)得 V_{DS} 為 429.6V，故可知 NMOS 在關閉時期其 V_{DSS} 規格必須大於該值，又此處我們忽略實際變壓器初級圈漏感所產生的尖波，在設計上必須將其考量的狀況下， V_{DSS} 的耐壓值約需要 500V。

而計算最大的線圈電流時同時就在考量 NMOS 的最大電流，因輸出功率會決定該電流值，所以我們至少要計算到 OLP 保護點的功率值，這裡的 OLP 最大電流值為 4.5A，故功率上會拉高至 54W，又估算重載漣波電壓下最低電壓為 127V-30V=97V 將各數值代入公式(4)得 I_{DS} 為 2.44A，這裡，初步決定了 NMOS 的兩個重要規格：

$$V_{DSSMIN} > 500V, \quad I_{DS} > 2.44A$$

接著，我們設計二次側 Diode 的使用規格，我們知道二次側的抽載電流有幾種

狀況：

- 一. 正常的加載電流 (0A ~ 3A)：長時間。
- 二. OLP 發生的電流 (4.5A)：臨界前長時間，發生後一定時間關閉。
- 三. 短路電流 (> 10A)：瞬間，須承受短暫的衝擊時間。

在計算二次側 OLP 的電流最大值又可根據公式(5)得到：

$$I_{FP} = n \cdot I_{DSMAX} \quad \text{----- 公式(5)}$$

因一次側計算得到的 L_p 感值很小，若系統工作在 DCM 下，則 Diode 的電流最高會到 15.7A。

另外，由於二次側在 NMOS 導通週期會產生反偏電壓，在忽略二次漏感下計算可得公式(6)：

$$V_R = \frac{V_{DC}}{n} \quad \text{----- 公式(6)}$$

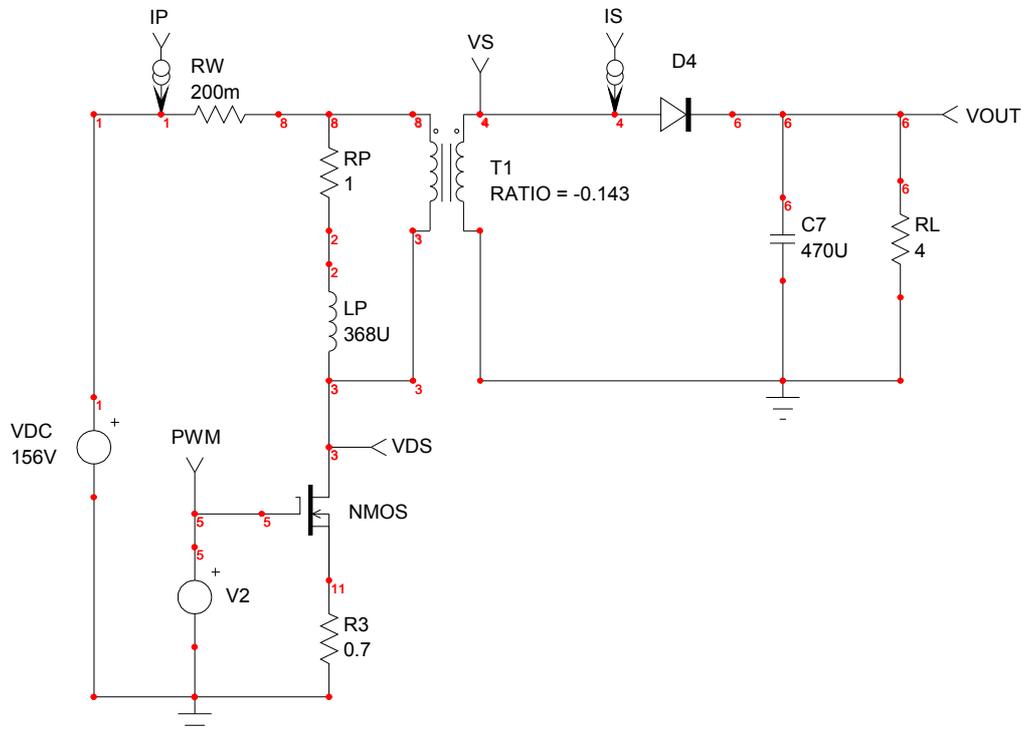
我們可以得知當 V_{DC} 電壓愈高其 V_R 電壓愈大，將數值代入公式(6)得 V_R 電壓值為 48.57V，考慮洩漏電感下 Diode 的 V_{RRM} 耐壓值約要 60V，此處得到 Diode 的兩項基本規格：

$$I_F > 5A, \quad I_{FP} > 20A, \quad V_{RRM} > 60V$$

另外，我們由公式(7)先估得變壓器初級圈感量 L_p 為 368 μ H，並假設變壓器初級繞阻為 1 Ω ，即可開始對該架構的開迴路進行設計後模擬。

$$L_p = \frac{V_{DCmin} \cdot D_{MAX}}{I_{DSMAX} \cdot f_s} \quad \text{----- 公式(7)}$$

隔離型返馳式轉換器開迴路模擬電路圖



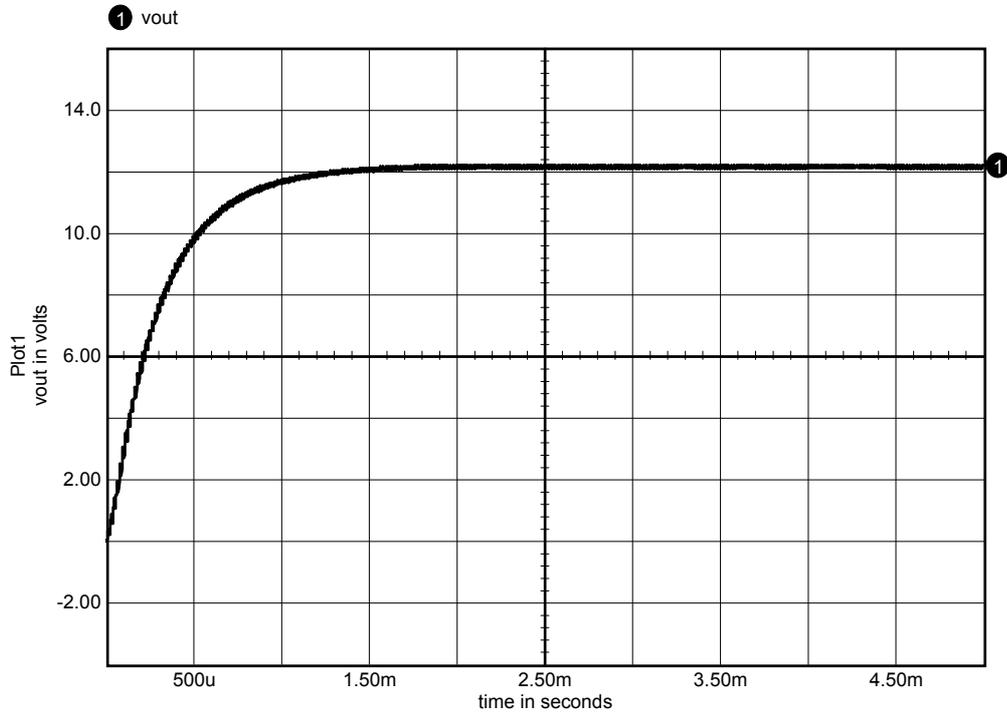
圖三. 返馳式轉換電路與探測電壓電流點

電路元件 NMOS 及 Diode 設計規格出來後，並完成變壓器簡單的特性模型，我們讓 AC110V 轉成 V_{DC} 電壓為 156V(這裡忽略漣波電壓)，並根據公式(1)得知 Duty Cycle 約為 $6.2 \mu s$ (頻率 60KHz, $T_S=16.67 \mu s$ 下，考慮 NMOS 實際的 Rise 和 Fall time, T_{ON} 會略大於該值)來產生所需要的 PWM 波形，並設定負載電阻為 4Ω (輸出電壓轉出 12V 下，表示負載電流可以抽到 3A)。

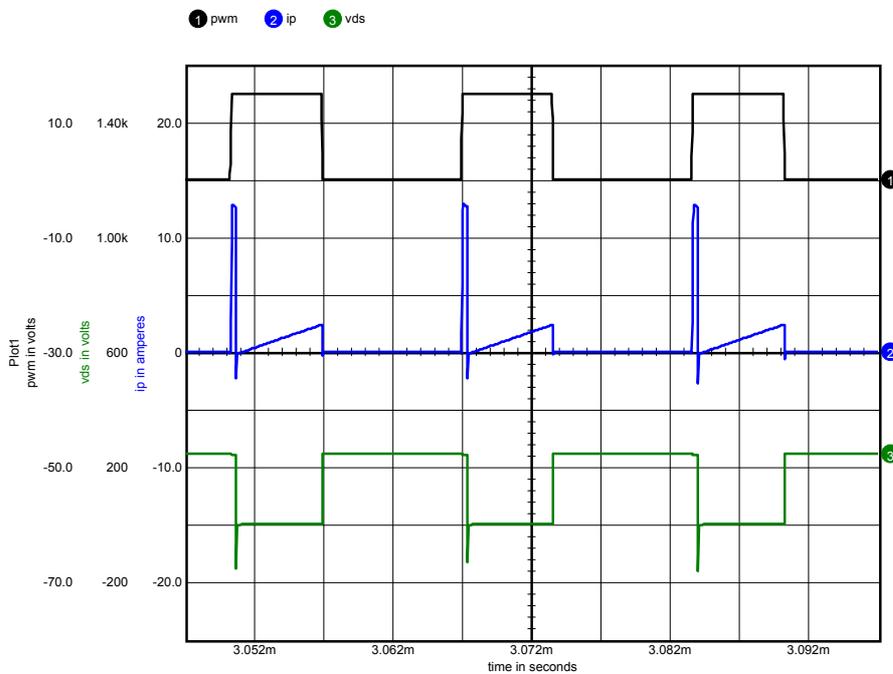
另外，探測各點電壓電流說明如下：

- IP：一次側電流(NMOS I_{DS} 電流)
- IS：二次側電流(Diode I_F 電流)
- VDS：一次側 NMOS 截止耐壓
- VS：二次側電感電壓(Diode 反向耐壓 V_R)
- VOUT：二次側輸出電壓

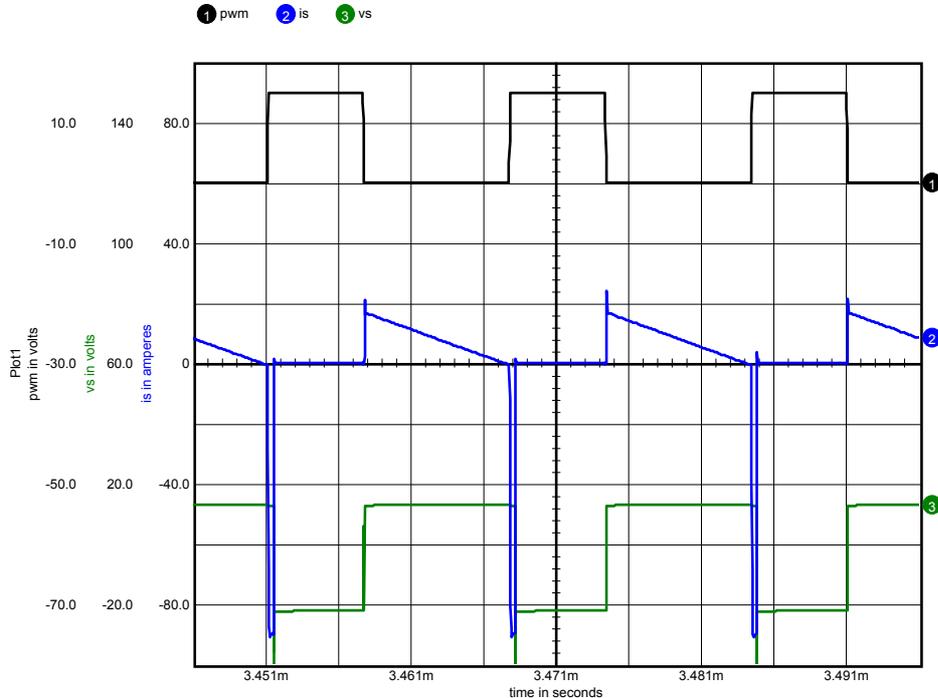
SPICE 模擬波形圖



圖四. 輸出電壓(VOUT)



圖五. 一次側電壓(VDS) vs.電流(IP)



圖六. 二次側電壓(VS) vs. 電流(IS)

使用 Cursor 功能量測的 Critical 值如下：

V_{OUT} 為 12.098V，與公式(1)結果驗證一致：

$$\frac{1}{n} \cdot \frac{D}{1-D} = \frac{V_{OUT} + V_F}{V_{DC}} \Rightarrow V_{OUT} = \frac{D \cdot V_{DC}}{n \cdot (1-D)} - V_F = \frac{0.37 \cdot 156V}{7 \cdot 0.63} - 0.8V = 12.29V$$

V_{DS} 最高值約 247.11V，符合公式(3)的理論推導為：

$$V_{DS} = V_{DC} + n(V_{OUT} + V_F) = 156V + 7 \cdot (12V + 0.8V) = 245.6V$$

IP 最高值約為 2.42A，是因為 V_{DC} 忽略了實際的漣波電壓，又按公式(7)計算得知 L_p 非常小，故其 IP 電流偏高，稍後在變壓器設計的章節我們會再探討這個問題。

VS 的順向電壓約 12.9V，扣除 V_F 即是 V_{OUT} 電壓，這裡還包括反向至 Diode 端的電壓，最高值約-22.06V，根據公式(6)可知與理論計算一致：

$$V_R = \frac{V_{DC}}{n} = \frac{156V}{7} = 22.29V$$

IS 最高值為 16.95A，根據公式(5)可知與理論值相同：

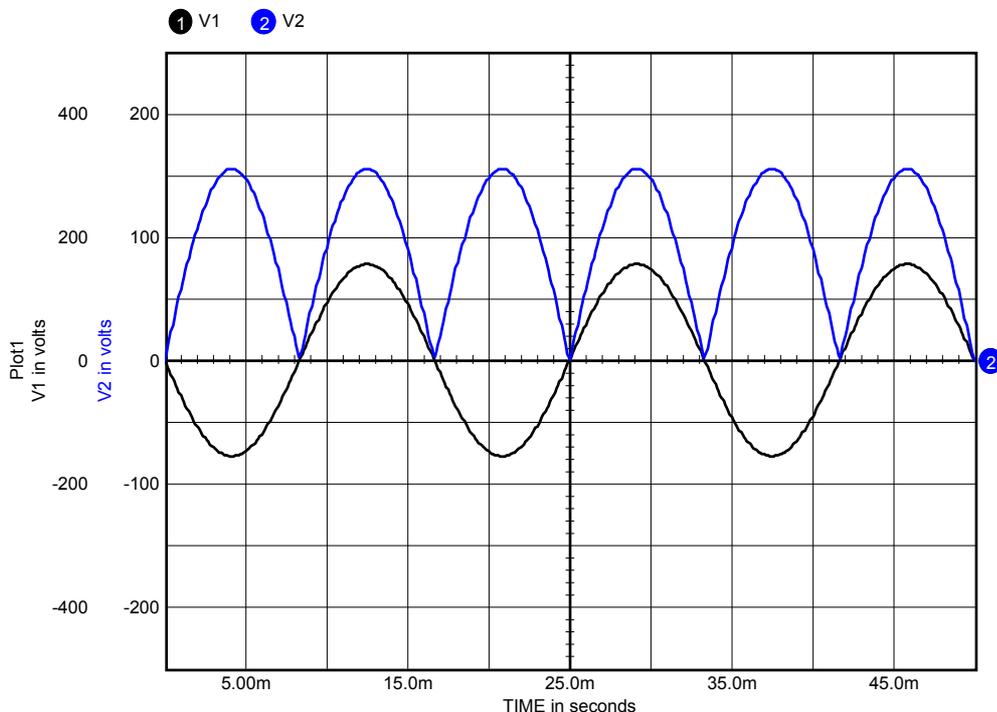
$$I_{FP} = n \cdot I_{DSMAX} = 7 \cdot 2.41A = 16.87A$$

且系統工作在 DCM(無起始電流)下。

乙、AC 輸入設計(整流器、輸入電容)

整篇 Design Guide 的重點是放在電源電路設計，針對電源的 EMI-RFI 及安規部分我們並不想花章節來說明(PCB Layout 會提到一些)，對本節我們把設計放在整流器和輸入電容，對於市電進來的 Filter 不做說明及設計公式上的推導。

首先，對前面隔離型返馳式轉換器有了基本設計概念和，我們開始考慮如何選擇適合的一次側整流器及設計輸入高壓電容，這裡簡單來說必須採用橋式整流的原因不外乎是爲了獲得較佳的漣波電壓，並使用高壓低阻抗的輸入電容擔負起穩壓的作用，我們由前面可知輸入電容的負載是變壓器(線圈)，又隨 PWM 的頻率(約 60KHz)開關產生它的負載電流，我們知道市電是屬於低頻 50/60Hz 的弦波，經過全波整流後產生 120Hz 的脈動 DC(圖七)，這電壓並沒有辦法理想的以一平穩的 DC 電壓看待，而且可以想像在 8.33ms(120Hz 的導數)當中約有 500 個周期(16.67 μ s)會對它形成電感負載，而且該負載大小又與變壓器另一側的負載有關，雖然我們可以考慮很大的輸入電容來改善漣波電壓，但你可能因爲價格被老闆砍頭，本節我們希望設計一個剛剛好的規格，來反應實際的需求。



圖七. 市電整流前後的關係圖(脈動 DC 的頻率爲 120Hz)

一般輸入電容在 SPS 設計大多採用電解電容，簡單來說電解電容使用在輸入端可做到較高的容值外，其耐壓值也可非常高，再者，電解電容的漣波電流值相當高且具備較低單價的優勢，普遍被用來當成是輸入濾波電容的不二選擇，電容值的設計及耐壓值的選擇我們在這裡做討論。

首先，我們由基本公式(8)推導 36W AC Adaptor 所需要的電容值：

$$C = \frac{It}{\Delta V} \text{ ----- 公式(8)}$$

這裡的 I 表示為返馳式轉換器一次側的平均抽載電流， t 是市電經過全波整流後的時間，為 120Hz 的導數，因為當 V_{DC} 到達峰值後，在下一個峰值前所有的電壓都小於它， ΔV 為系統設計上可被允許的漣波電壓變動值。

由公式上基本看出 I 愈大則 C 愈大，當然能允許的 ΔV 愈小同樣 C 也愈大。

現在，我們可先觀察二個問題：一.當輸出功率最大下，轉換器的效率如何？
二. 不同的市電下(AC90~AC220V)，對轉換器的效率影響又如何？

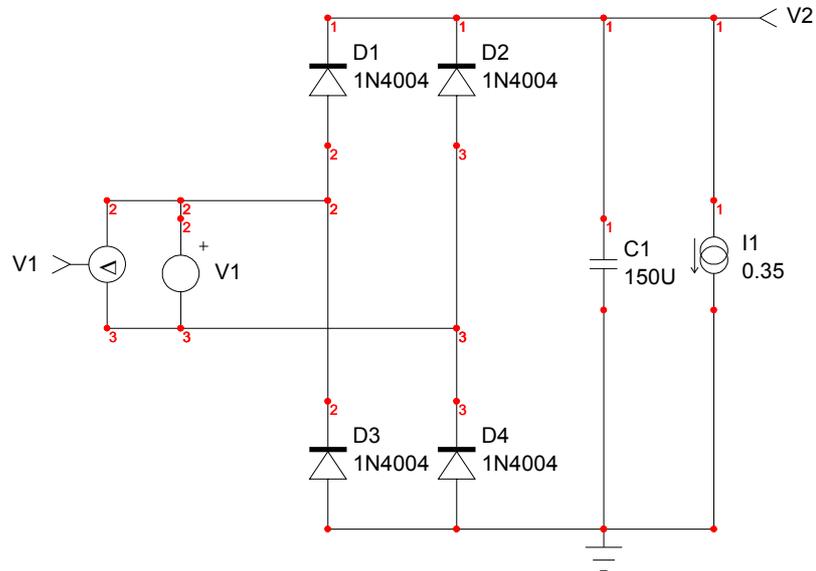
此處，我們只能先進行系統預估，因為整個轉換器尚未設計完成，效率無法精確計算(開關元件特性、被動元件功率損耗及變壓器的銅鐵損失等等)，因此我取一個平均估算值在 80%的轉換效率，那麼由 36W 的輸出功率反推可得輸入平均功率為 45W(不計算到整流器之前的其他損失)，當 AC90V 下我們知道 V_{DC} 為 127V，我們約略可以知道線電流 I 為 0.35A，在原先轉換器設計之初考慮過漣波電壓最低不低於 107V($D_{MAX}=0.45$)，將各數值代入公式(8)，求得電容值 C 為：

$$C = \frac{It}{\Delta V} = \frac{0.35A \cdot 8.33ms}{20V} = 145\mu F \text{ (C 可選用 } 150 \mu F)$$

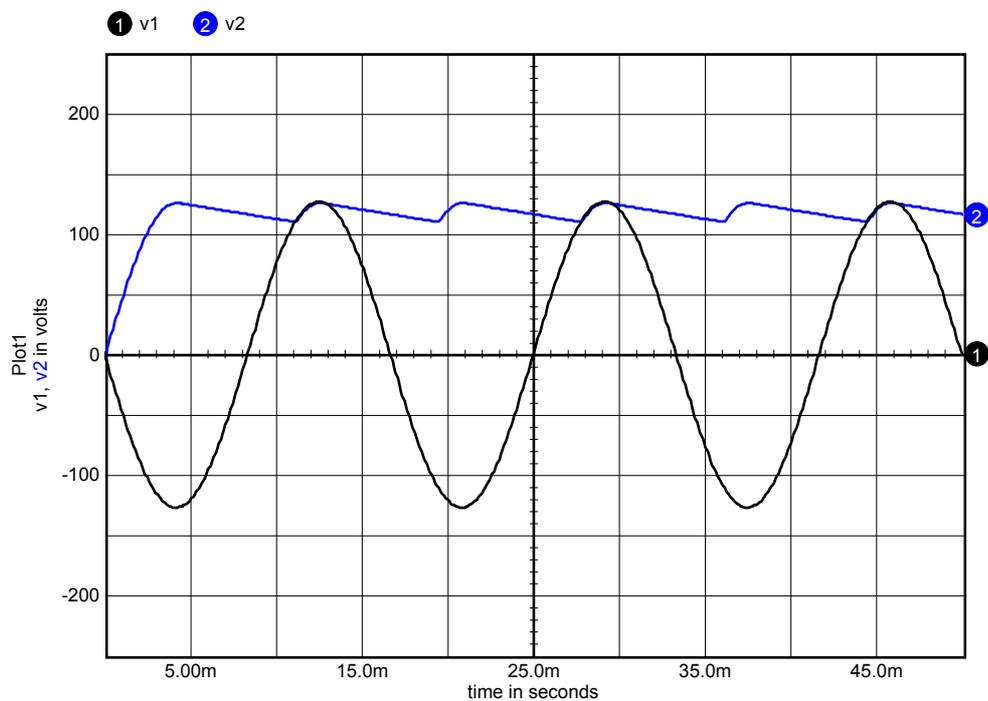
這裡，若 AC 電壓愈高，因為線電流變小而會使漣波電壓變小，另外，120Hz 的漣波電壓對變壓器一次側的 DC 電壓會產生變化，在轉換器閉迴路中雖然有 PWM 在調整輸出電壓，但漣波電壓變化過大對 PWM 的 Duty Cycle 變動影響頗巨，請注意。

電容的耐壓部份我們只需要考慮到 AC240V 下的 V_{DCMAX} 其值約為 340V，故採用 W.R.在 400V~450V 的耐壓規格為宜。

設計電路上我們先使用 1N4004(1A,400V V_{RRM})做為橋式整流器(圖八)，並假設線電流平均值在 0.35A，不可用固定電阻負載模擬，因為漣波電壓低時代表負載電流也變低，這樣會無法反應真正的漣波電壓狀況。



圖八. 1N4004 橋式整流電路及輸入濾波電容 C1



圖九. 輸入電容漣波電壓(V2)

V2 的漣波變動電壓由圖九波形量測上約在 16V 左右。

接著，我們考慮橋式整流器的設計，在每變換 60Hz 當中會有兩相差 180 相位的弦波進來，電路的接法會在其中任一相導通兩個 Diode，以圖八來說為 D1-D4 或 D2-D3，故實際 V_{DC} 會減去兩個 V_F 電壓到 C1，從轉換器特性得知當 V_{DC} 電壓降低時，輸入線電流會變大(輸出功率固定下)，因為 PWM IC 本身對一次側過流有限制的效果，我們在設計上先考慮到二次側過流點 OLP 發動時的輸入線電流值為多少，做為整流 Diode 的平均電流設計依據，依前幾例我們可知 OLP 下輸出功率約佔到 50W，以 80% 的轉換效率並計算 V_{DCMIN} 為 107V 時的平均線電流為 0.58A(實際值會略低於該值)，我們知道 Diode 的平均電流 I_F 使用要大於該值，故以一般採用 1A~1.5A 的平均電流做為設計規格較為安全，另外，整流 Diode 的耐壓規格也非常重要，我們必須考慮 AC240V 的最高輸入市電壓下單顆 Diode 的反向電壓根據圖八可以發現為弦波的峰值 340V，故 Diode 的 V_{RRM} 必須大於 340V(或 V_{RMS} 電壓大於 240V)，這裡因 1N4004 V_{RRM} 電壓為 400V，對線電壓的變動來說足夠，但對雷擊下能否承受瞬間的逆向高壓(如發生在峰值)而功能正常，必須在設計的同時考慮到，如擔心就必須對策 MOV 類的突波吸收器，並加大 Diode 的 V_{RRM} 的承受規格。

由於該 AC Adaptor 的非大功率系統，有關突波電流限制(Inrush Current Limit)部分我們簡單的用一顆 NTC 電阻處理，在後面完整電路圖上可以看到，這裡就不多探討主動式啟動突波限流電路的設計，留待未來我們在大功率系統設計時再做討論和說明。

丙、DC 輸出設計(輸出電容、輸出濾波電路)

輸出電容很重要的與輸出電壓的漣波有關，這裡我們經推導後用公式(9)來表示輸出電壓的漣波大比：

$$\frac{\Delta V_{OUT}}{V_{OUT}} = \frac{D \cdot T_s}{R \cdot C} = \frac{D}{R \cdot C \cdot f_s} \quad \text{----- 公式(9)}$$

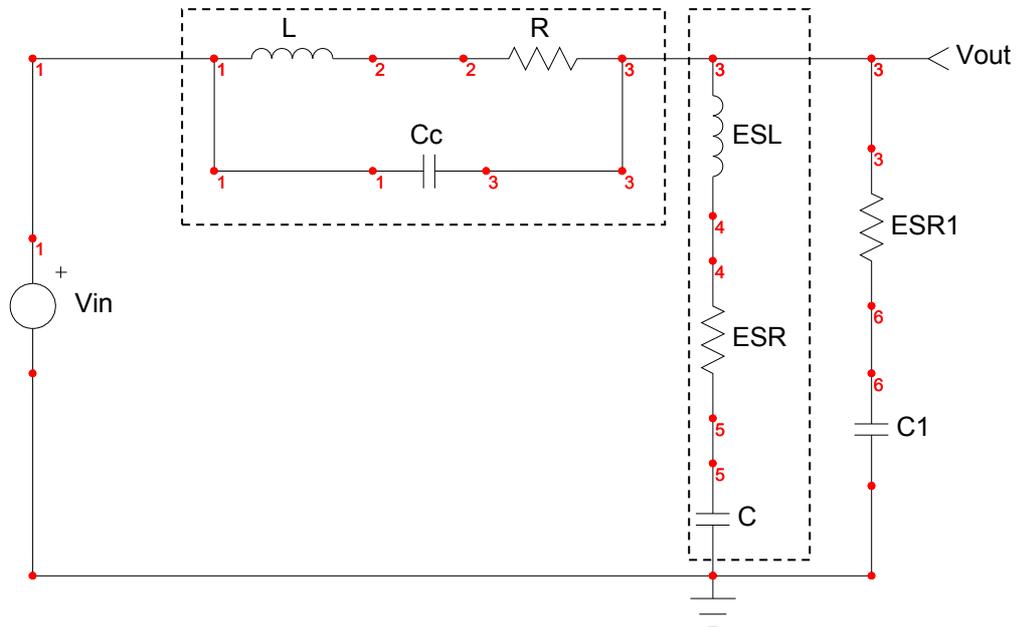
其中，D 表示 NMOS on 時間，R 為負載電阻， f_s 為系統 PWM 振盪頻率，在設計規格中我們提到要將輸出漣波電壓壓低至 50mV_{p-p}，這裡我們直接求漣波比為 50mV 除以 12V 得到 0.42%，在 3A 負載下得知 R 為 4Ω，轉換 on 時間約 6.2 μs 代入公式(9)得 C 值為 370 μF(選 470 μF)，得到圖三 C7 的電容容值，因電容本身 ESR 對輸出漣波會產生影響，可視為變壓器二次側的動態輸出電流與 ESR 乘積所形成的漣波，故建議輸出電容的 ESR

儘可能小(電解電容一般製作上同等級的規格容值大者其 ESR 相對低)。
在返馳式轉換器輸出電容設計上若考慮後級 LC 濾波電路使用的話，其容值的作用遠較 ESR 考量大，但如該電容已是輸出最後的電容器，則 ESR 必須同時考慮在內，而採用 LC 濾波電路的第二級輸出電容 ESR 就非常重要。

輸出電容的耐壓值在這邊探討時必須非常小心，因為輸出電壓是 12V，線端估算為 12.5V 最大，又有 OVP 過壓保護機制(不能說 OVP 動作幾次電容就炸開吧)，而電解電容 W.R.規格等級差異頗大，一般 16V 上去為 25V，此處保險的設計在電容 W.R.為 16V 是足夠，但對於可能的 Power ON over-shoot 問題及 OVP 發生及異常回授模擬，也不可以讓電容電壓超過 W.R.的安全值，這裡要用 25V 的 W.R.電壓規格為宜，但考慮高耐壓規格同時要思考電解電容器的漣波電流規格(Ripple current rating)，我們知道耐壓增高會使漣波電流規格變差(同容值下)，而漣波電流又有溫度系數，電解電容在長時間的使用後由於壽命問題會使得內部功損開始增加(或說 ESR 是一個損耗值)，在設計上必須考慮溫度、時間對電容的影響，並經過量測得到實際的 True RMS 漣波電流，再做 MTBF 壽命實驗評估，以決定最後的電容規格。

輸出濾波電路的使用通常有幾個目的：一. 利用 L 在 NMOS 關閉其間(變壓器 Choke 釋能)，與 LC 的輸入電容成為輸出端平滑漣波電壓的提供來源，二. 利用 LC 形成一高頻衰減網路，可將轉換器輸出的高頻成份如 Damping 信號或 PWM 頻率成份的切換峰對峰電壓給予衰減，另外，對暫態響應上，LC 的加入對閉回路的回授可以有較佳的穩定性(LC 產生 -2 斜率的波德圖，對閉迴路的相位邊限很有幫助)，一般而言又因回授點不在實際的 LC 輸出側，L 上的壓降(不論靜態或暫態)都會讓輸出電壓略低於輸入端，故設計上的 L 通常不希望太大，另外，如果回授點取在 LC 輸出端，這樣 LC 就無法衰減 PWM 頻率成份的峰值電壓，這部分我們在二次側回授設計時再做補充。

輸出濾波 LC 等效電路可被表示成圖十電路，其中我們要的是低通濾波的效果(L-C)，但高頻成份會因 L 的 Interwinding 電容而形成高通部分的效果(Cc-ESR)，會造成高頻濾波效果打折，我們會建議利用 MLCC(積層陶質電容)在輸出端進行高頻旁路，利用其高頻低阻抗(Low ESR)特性來改善該 LC 濾波電路處理高頻成份的部分。



圖十. L-C 濾波電路等效圖(虛線為 L 及 C 等效電路)

衰減 PWM 頻率漣波電壓計算公式如下考量：假設輸入端漣波電壓為 V1，輸出電容 C 的漣波電壓衰減比為：

$$\frac{VC}{V1} = \frac{ESR}{X_L + ESR} \quad \text{----- 公式(10)}$$

若輸出電容的 ESR 為 50mΩ，衰減比為 1/100，可知 X_L 為 4.95Ω，代入 PWM 頻率使用 60KHz 可得 L 為 13.1 μH。

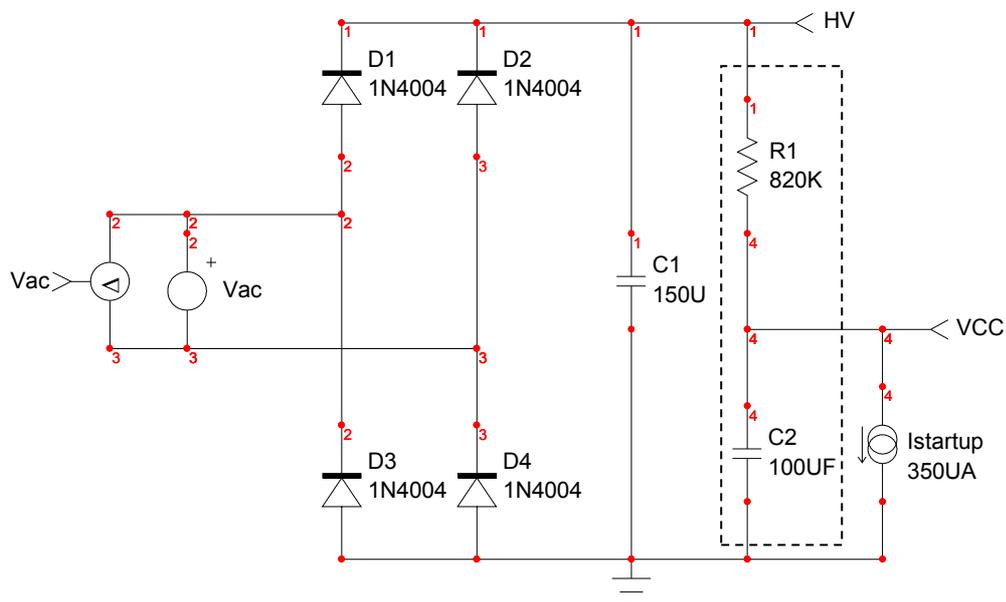
輸出電容容值可用公式(11)推得：

$$C = \frac{\Delta I_L \cdot t}{\Delta V_{OUT}} \quad \text{----- 公式(11)}，其中 t 為 Off state 時間，\Delta I_L 為 L$$

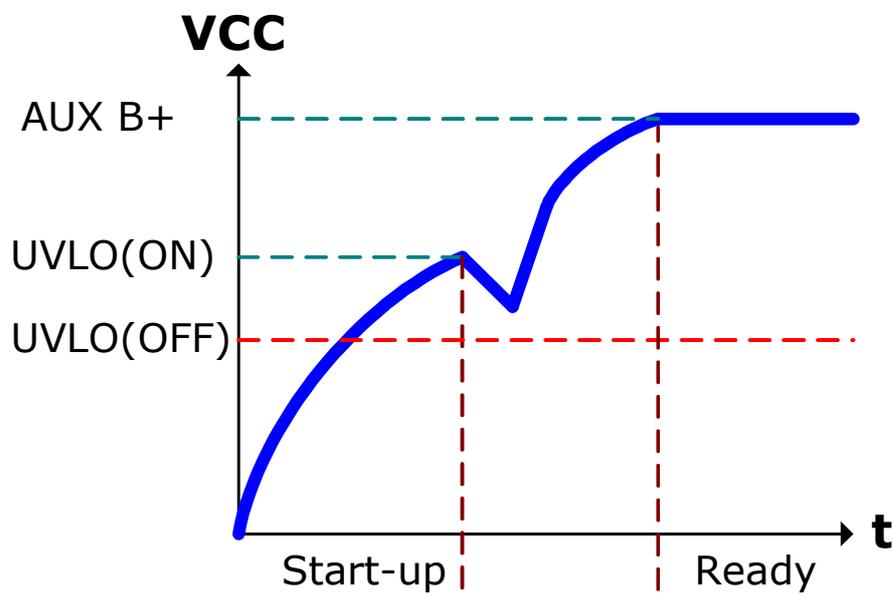
的 ON-OFF 電流， ΔV_{OUT} 為輸出漣波電壓。

丁、啓動電路與輔助線圈電源電路設計

啓動電路是爲了讓 IC 於市電進來後，藉由 RC 充電方式將 DC 電壓拉高至 IC 啓動電壓後，開始進入工作(見圖十一、圖十二)。



圖十一. 電阻啓動電路(虛線爲 RC 啓動電路)



圖十二. 啓動電壓與輔助電壓建立關係圖

此種啓動電路爲傳統 RC 充電方式做爲 IC 啓壓，我們假設 IC 的啓動電流爲 $350 \mu A$ ，UVLO(ON)爲 8.4V，如此可以求得市電建立後的啓動時間，而系統建立轉換電壓後會在 VCC 端建立電壓(此電壓隨輸出負載而變動)，那麼 HV 到 VCC 間就會存在一電壓於 R1 上，我們知道輕載 HV 的漣波電壓低，可由公式(12)求得 R1 功損，此功損在系統無載下恐怕會成爲不可抹去的多餘損耗，必須要想辦法克服。

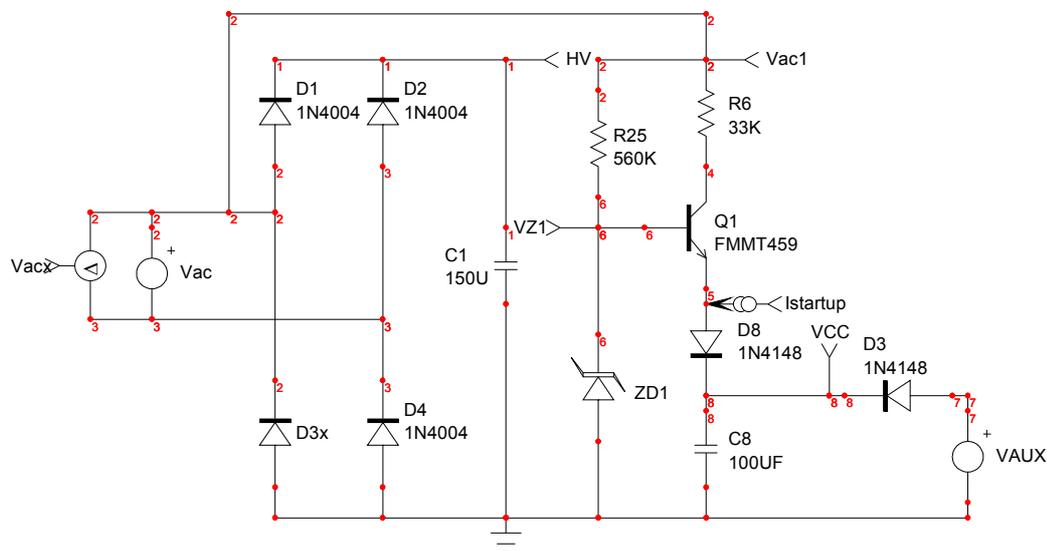
當然，因啓動電流小 R1 可以使用更大的電阻，但啓動時間又會太長(改 C2 但 C2 若太小無法保持 VCC 暫態電壓如圖十二在 Power-ON 瞬間或輸出重載轉輕載的變化)，我們可用一簡單的公式表示 R1 的功損：

$$P_{R1} = \frac{(HV - VCC)^2}{R1} \quad \text{-----公式(12)}$$

舉例在 AC220V 空載下，因無載 VCC 約在 10V(輔助電壓不能低於 UVLO(OFF)，否則 IC 不會工作)，我們忽略漣波電壓，R1 若使用 470K Ω 可知 R1 在無載損耗將有 0.232W，光這顆電阻就已損失如此多的功耗，如何能夠在 AC90V~AC240V 讓無載整體系統功耗低於 0.3W 呢？

所以，我們不再費心討論圖十一這種 RC 啓動電路，因爲它達不到空載損耗低的要求，我們改用主動開關電路(圖十三)來做爲啓動電路，而該電路的優點是採用 AC 半波做爲啓動電壓，所以有半週根本沒有高壓，只要 VCC 的電壓建立後大於 ZD1 電壓(因 D8 及 Q1 E-B 逆偏)即可完全關閉啓動電晶體 Q1，讓啓動電阻沒有功率損耗，如此一來，啓動電路將不會造成系統重載或輕載的多餘功損，可以讓無載下被忽略之，也可提高重載的效率，缺點是電路較複雜，也會增加成本，而 Q1 選用必須有足夠的耐壓(>400V)，這些都必須在設計之初考慮才是。

我們將啓動電路設計完成後進行電路模擬，其波形結果呈現在圖十四到圖十五，動作如預期完成關閉 Q1，整體電路功耗在 AC240V 非常低。

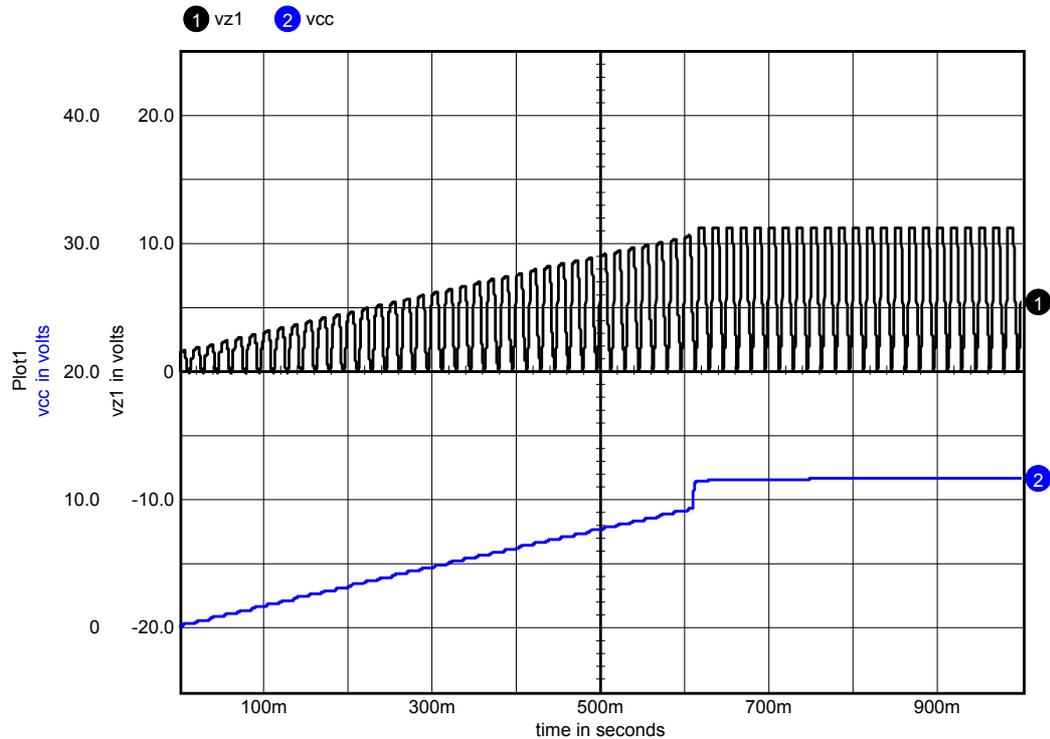


圖十三. 電晶體啟動電路

設計圖十三的啟動電路我們保留原先的橋式整流及輸入電容電路，其 HV 接到返馳式轉換器的輸入端，這裡我們由 AC 側直接取半相信號做為啟動電壓，原因是 AC 有半相不會提供在 Vac1，對功率的損耗可以更低，但缺點是啟動時間較長(因為只有半相)，故 R6 設計上會比傳統電阻啟動電路的阻值稍低，ZD1 每 60Hz 會 Clamp 在 11V，此時 Q1 會產生 Base 電流使 Q1 導通，同樣地，半相的 Vac1 電壓提供的電流會經過 R6 及 C8 形成充電電路，在關閉的下半相當中 C8 要保持前次充到的電位(IC 啟動電流愈小愈好)，這裡我們假設 VCC 在 9V 附近開始工作，並將輔助電壓建立出來 (VAUX)，並經 D3 提供到 VCC，因 VAUX 電壓正常建立，電位大於 ZD1 對 VBE 及 D8 的順偏，故使得 Q1 進入 Cut-off，Q1 的 Collector 接近高壓，關閉後的 Q1 使 R6 無啟動電流並降低本身損耗。

這裡因 SPICE 內沒有高壓 400~500V 的 NPN 電晶體模型，我們由 ZETEX 網站上找到 FM459 ($V_{CE0}=500V$ ， $I_C=150mA$ ，SOT-23)的 SPICE 模型及規格可進行設計模擬，故將 Q1 暫以該電晶體規格做後續使用分析。

這裡的 R25 會是啟動後該電路較大的損耗來源，但 R25 決定 Q1 的 Base 電流(設計上請考慮不同的 VAC 電壓下)，Q1 的靜態直流增益可以改變 R25 大小，從實務上我們希望 R25 可以用到 1M~2MΩ 更佳。

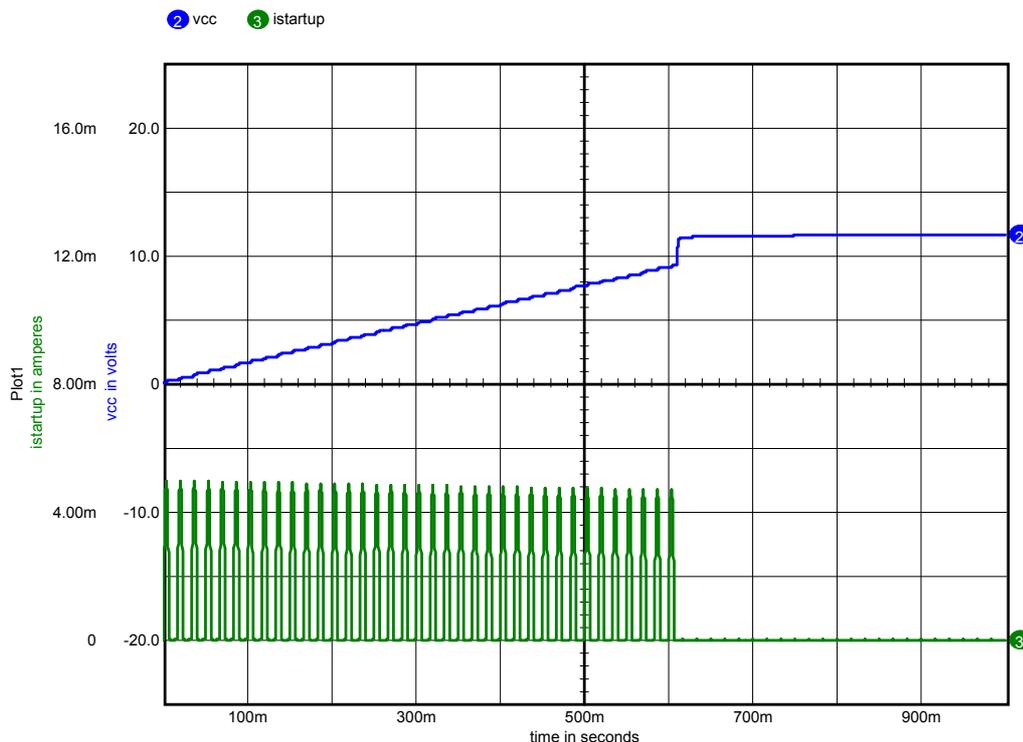


圖十四. VZ1 與 VCC 波形關係圖(AC110V)

圖十四發現 VZ1 在 60Hz 半相內開始提供 Q1 導通電流對 C8 充電，故 VCC 慢慢建立(約 600ms)到 VCC 為 9V 時我們假設 PWM IC 工作開始並使轉換器開始轉輸輔助線圈電壓(VAUX)，因該電壓經過 D3 提供給 VCC，故 VCC 電壓拉高，VZ1 被 ZD1 穩壓在 11V 附近(我們採用 11V 的 ZD1)，因此時 Q1 不導通了，ZD1 的功損由 R25 及 AC 電壓決定。

這裡的 VCC 爬升時間(Start-up time)不容易用理論式直接表示是因為啓動電流是隨 60Hz 頻率對 C8 電容充電，在 AC110V 下約 600ms 可以達到 IC UVLO(ON)電壓，符合設計的啓動時間要求。

礙於篇幅有限，我們無法將 AC90V 及 AC240V 的條件一併進行模擬並附在本設計說明中，有興趣想要瞭解的人可以與我們討論，但啓動時間與電阻電路一樣 AC90V Startup 時間最長，AC240V 則最短。



圖十五. 啟動電流(Istartup)與 VCC 波形關係圖(AC110V)

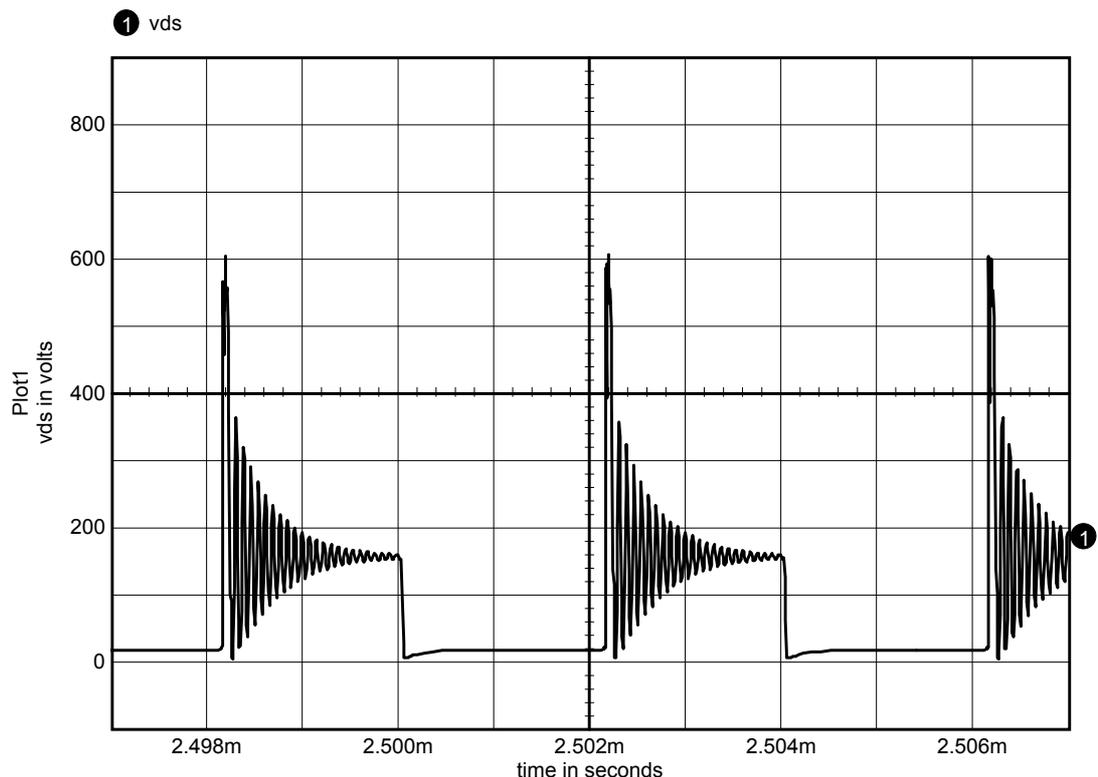
圖十五是 AC110V 建立後的 Start-up 電流波形，以 60Hz 對 C8 充電，當 VCC 到達 UVLO(ON)後 PWM IC 工作使轉換器輸出 VAUX 電壓，我們可以發現充電電流因 Q1 關閉而消失(600ms 附近)，這就是我們要的結果。

輔助電壓可視為轉換器中變壓器的另一組繞線圈組，目的是當轉換器正常工作下，PWM IC 及回授電路的工作電壓由該組電壓提供，由於它與二次側同相輸出(Off state)，故用一 Diode(D3，實際使用為 Fast Recovery Diode)做交換頻率半相整流用即可，這組電壓與開關周期有關，又因本身提供的輸出電流小(PWM IC ICC 並不高)，故會使 VCC 電壓容易做高低漂動，而 NMOS 的 Gate 電壓來自 PWM IC 的 VCC，設計輔助電源要注意不同的負載下其漂動狀況如何，過高的漂動就必須對 NMOS gate 做 Zener clamp 電路或 IC Regulator，過低會造成 IC 低於 UVLO(OFF)使電源當掉，而一次側各保護的最直接作法也跟該電壓有關，我們必須先瞭解一次側控制電路端的總電流平均值(包括無載及重載甚至過載下)，這樣，才能決定輔助線圈圈數比，稍後各章節包括變壓器設計都會一再強調這組電壓，這裡我們先說明到此。

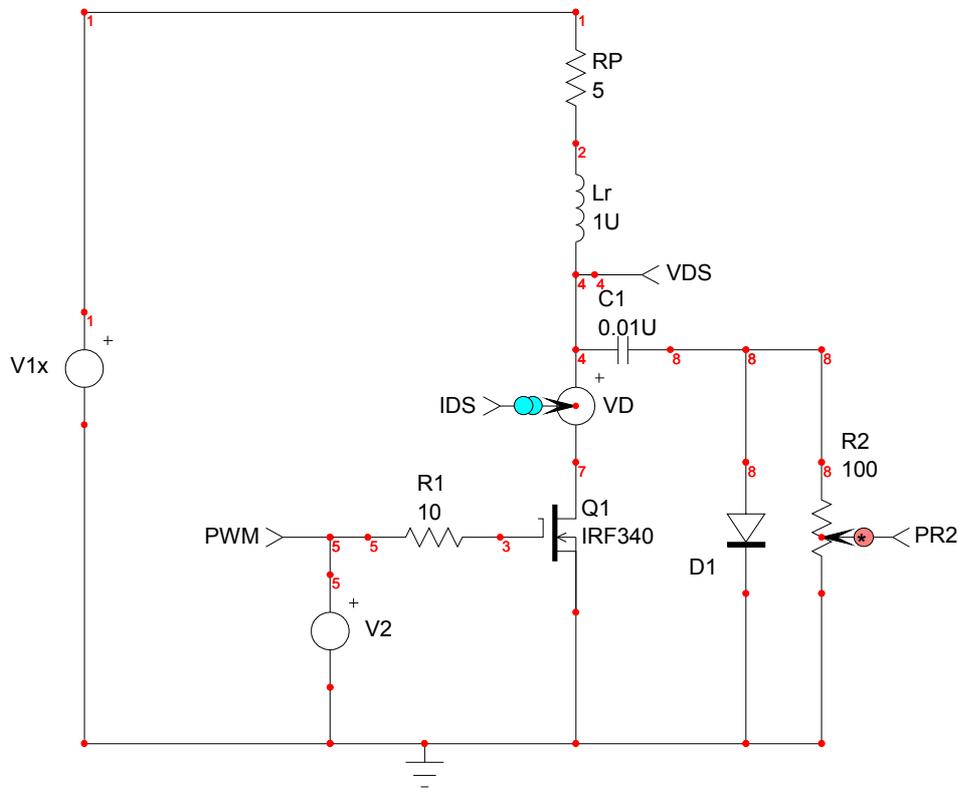
戊、一、二次側減振電路使用及設計(R、C、D Snubber Circuits)

減振電路在交換式電源供應器系統中一定要列入設計討論，畢竟我們的開關元件(MOS、Diode)是開關電感(變壓器)，特別是非理想的變壓器會存在有漏感的問題，漏感與元件的寄生電容或雜散電容就會形成高頻振鈴(ring)信號，這種 Ring 電壓通常第一週的振幅最大(圖十六)，如果不處理它，該電壓若超過開關元件的耐壓規格，對元件產生永久性的破壞是可預期的，故不可不慎防。

針對一次側減振電路的使用架構，基本電路分為對地型減振 RCD 電路(圖十七)及對高壓 B+型減振 RCD 電路(圖十八)，另外還有變壓器減振電路及 LCD 無損型減振電路，或直接採用 TVS Diode 直接 clamp 高於限制規格的電壓都為一般工程師所設計使用，目前坊間已有一些電源書籍就這方面進行研究，我們並不花太多時間做設計上的描述，不過對於重載效率要求較高而 Cost 可被允許的情況下，未來設計的 SPS 應多朝無損型的減振電路進行研究。

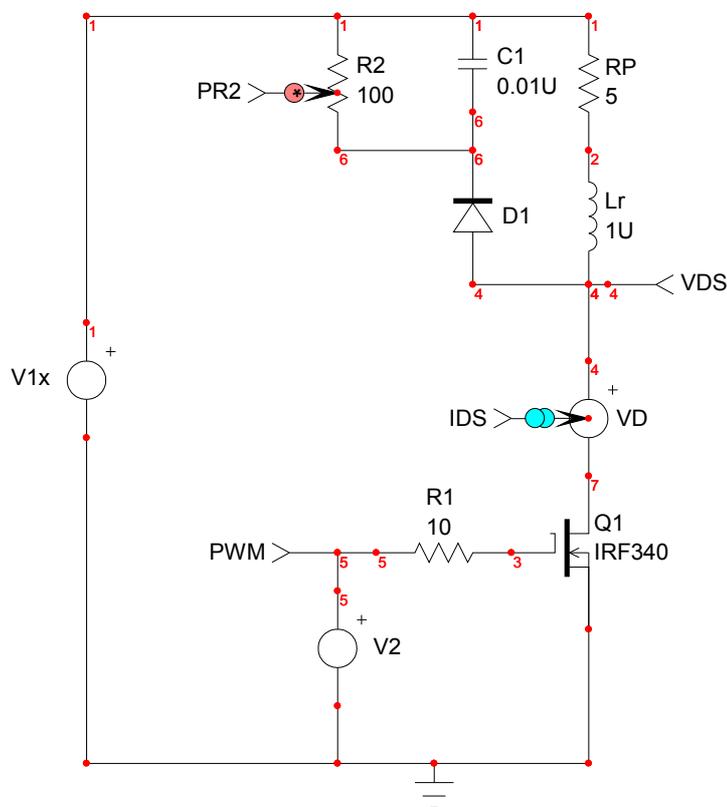


圖十六. NMOS 關閉由變壓器漏感及雜散電容引起的鈴振電壓



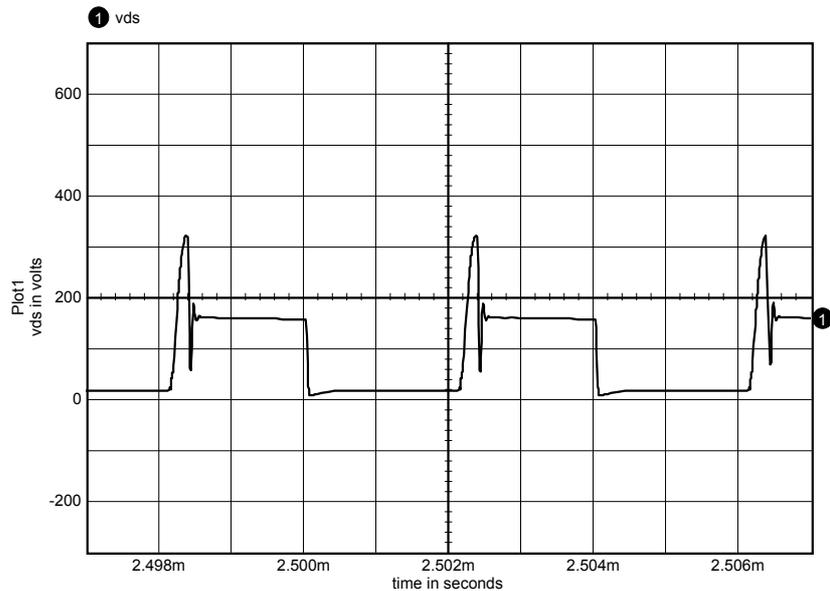
圖十七. 對地型減振 RCD 電路

爲了方便討論，我們用一開關元件電路及漏感來產生一個鈴振電壓(圖十六)，爲了方便模擬取消變壓器形式的互感電壓，其對地減振電路的動作原理爲當 NMOS Q1 關閉的瞬間對漏感產生的尖波透過 C1-D1 進行充放電路徑，減低 Q1 端看到的高壓使 NMOS 發生高壓破壞，在 Q1 導通時除了正常的導通電流外，我們也希望能將 C1 的電荷做放電處理(才能讓 C1 在下一個週期重新產生作用)，利用 R2 來限制電容放電所產生的瞬間電流，R2 電阻愈小雖然減振效果愈佳，但同時在 NMOS 導通瞬間的電流將非常大，亦有可能因爲突波電流造成 NMOS 超過 SOA 而損壞，而且必須考慮 R2 的功率損失，這都是影響系統效率的地方，C1 同樣需要考慮容值，太小對突波電壓無法進行抑制，太大又會使放電時間變長，讓 R2 平均功耗增加，設計上請根據變壓器漏感特性來決定 RCD 使用的零件及設計值，以實際應用而言，ON 週期較小會較適合採用這種電路來使用，另外，此架構消除 Ring 的效果頗佳，對 EMI 對策上也較有幫助(見圖十九波形)。

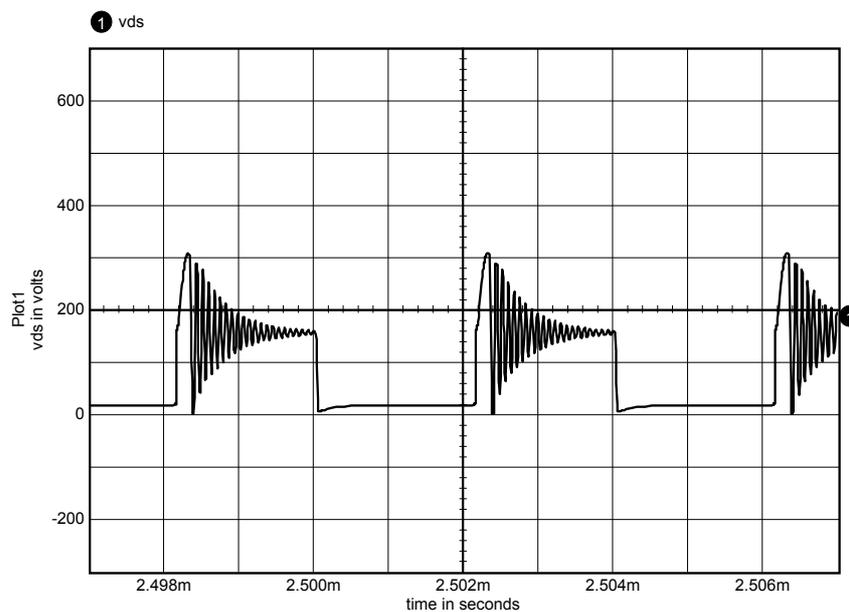


圖十八. 對 HV B+型減振 RCD 電路

對高壓 RCD 減振電路動作而言，當 NMOS Q1 關閉的瞬間對漏感產生的尖波透過 C1-D1 進行充電路徑傳遞到 HV B+端，我們可視為瞬間 C1 短路故 Q1 的 Drain 端被限制在 HV 電位，又 C1 充電為突波到 HV 端，其電荷相較對地型減低許多，故應用上可以採用小的 C1 電容，但實際應用上因為負載為變壓器，故 C1 在 Q1 導通前的貯能電壓與變壓器 n 及輸出電壓有關，這點同時影響 D1 的耐壓(HV 與 $n \cdot V_{OUT}$)，另外，Q1 導通下的 C1 洩放路徑 $n \cdot V_{OUT}$ 是經 R2 到 HV，此放電時間設計上必須小於 Q1 的導通時間，否則 C1 釋放未盡，對抑制突波效果會打折(見圖二十波形)。



圖十九. 對地型減振的 VDS 電壓波形



圖二十. 對 HV B+型減振電路的 VDS 電壓波形

在二次側 Diode 關閉的瞬間，由 Diode 接面電容、變壓器二次漏感及輸出迴路的線感造成逆壓的振鈴(Ring)現象，此電壓若太高同樣會因為超過 Diode 的 VRRM 電壓容許規格而造成 Diode 破壞，因 Diode 在逆壓承受下有變壓器的電壓及輸出電容電壓，故 VRRM 必須大於二倍以上的 VOUT。

我們利用 RC 箝制電路(圖二十一)將此電壓抑制在 VRRM 的安全值內，此處要特別注意是該電阻的計算及電容的溫度特性，同樣地，較小的 R 值其箝制效果較好，但功損較大，而電容的容值對溫度變化不可過大，若呈負溫度變化會使高溫箝制功能打折，造成振鈴電壓超過 VRRM 規格而破壞 Diode，公式(13)表示為箝位電阻的決定值，與變壓器漏感(L_{SL})、Diode 的接面電容(C_J)和變壓器圈數比(n)有關。

$$R_{21} = \frac{\sqrt{L_{SL}/C_J}}{n} \text{ ----- 公式(13)}$$

己、PWM IC 使用及週邊電路設計

一次側 PWM IC 採用傳統 FP3843 架構，IC 內建一個 Burst Mode/Current Mode Swap 比較器，IC 各接腳功能說明見下表一：

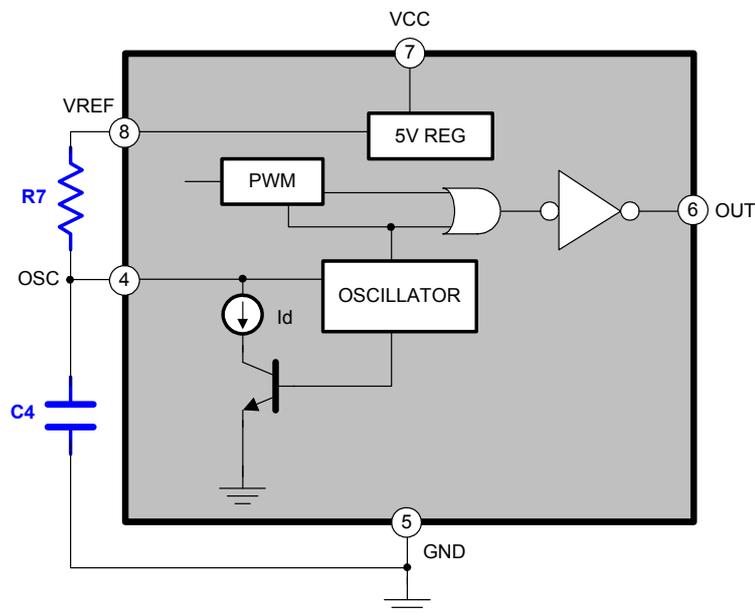
PIN	接腳符號	狀態	描述
1	COMP	O/I	FP38G43 誤差放大器輸出接腳，經過 1.4V 及 1/3 分壓後與 Pin3 點電壓比較，另外，與內部電壓 2.6V 決定 Burst Mode 工作與否。
2	FB	I	誤差放大器反相端輸入接腳，其電壓與內部 2.5V 比較做直流增益輸出至 COMP 接腳。
3	CS	I	一次側變壓器線圈電流回授輸入。
4	OSC	I	IC 鋸齒波形輸入，由外接 RC 充放電產生。
5	GND	P	IC 接地腳
6	OUT	O	IC PWM 輸出接腳，外推 NMOS Gate 端
7	VCC	P	IC 電源接腳
8	VREF	O	參考電壓 5.0V 輸出可做為提供外接 RC 與 OSC 接腳的電源。



振盪迴路

要提供定頻的 PWM 信號由 IC OUT 輸出, FP38G43 必須先產生振盪基頻, 我們將 IC 的參考電壓輸出(+5.0V)經過 R-C 產生充電波形(圖二十一), 再由 R-C 波形的臨界電壓值做為電容放電的動作, 如此反覆充放電, 可以隨 RC 值產生一個類鋸齒的振盪波形, 根據 Data Sheet 有簡單的 RC 公式計算出振盪頻率, 本例中我們將 PWM 頻率定在 60KHz, 代入公式(15), 來求出 R 及 C 值(這裡我們假設採用 R 大 C 方式決定頻率值, 故對影響較小的 t_d 公式忽略不計:

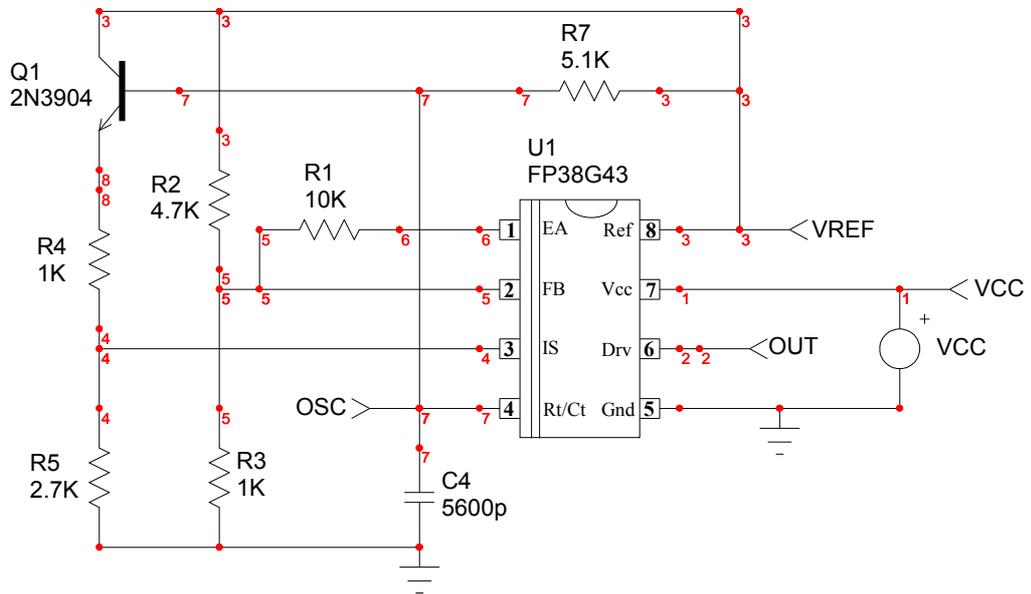
$$t_c = R7 \cdot C4 \ln \left(\frac{V_{REF} - V_{LOW}}{V_{REF} - V_{HIGH}} \right) \text{ ----- 公式(15)}$$



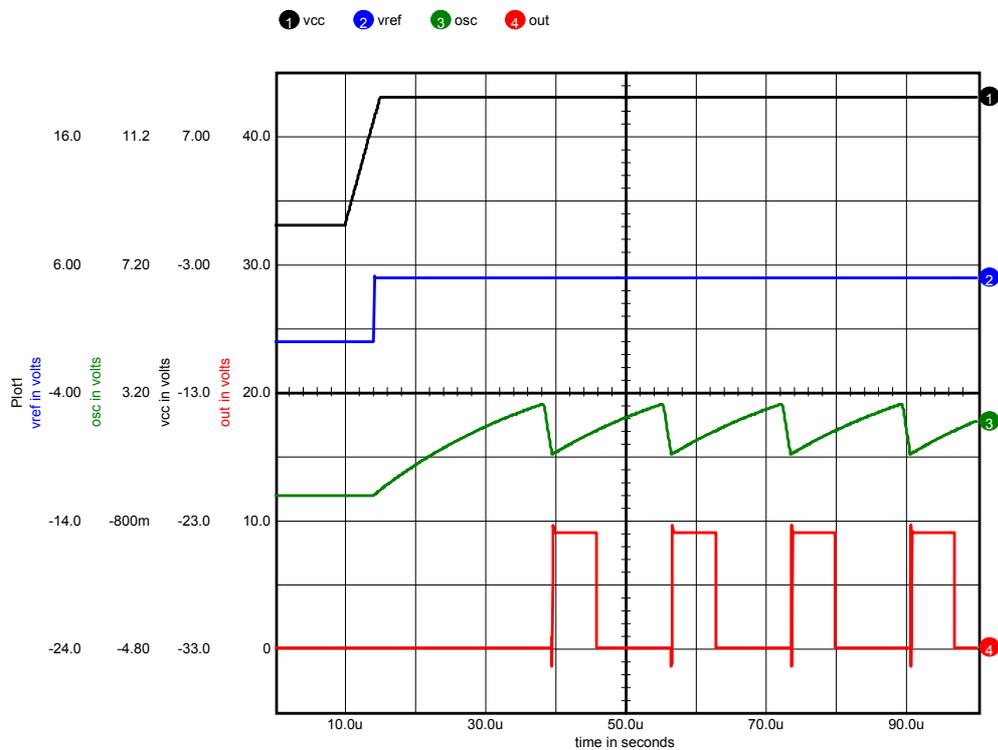
圖二十一. FP38G43 RC 振盪電路

根據 FP38G43 Data Sheet 得到 V_{REF} 、 V_{LOW} 及 V_{HIGH} 各為 5.0V、1.0V 及 2.7V, 並取 t_c 為 $16 \mu s$ 及 R7 為 $5.1K\Omega$, 可得 C4 為 $5669pF$ (選用 $5600pF$)。

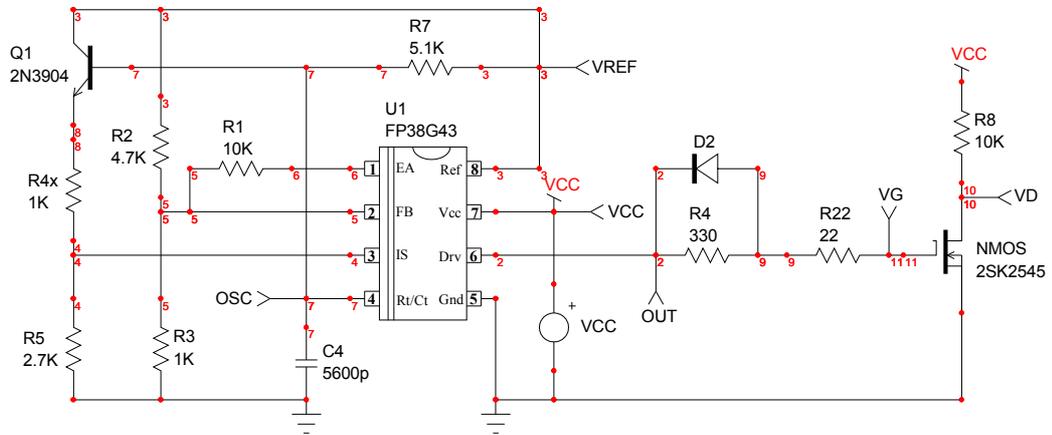
圖二十二為 FP38G43 IC 測試電路, 並量測 IC 的參考電壓輸出 V_{REF} 、OSC 信號及 PWM 輸出(見圖二十三波形)。



圖二十二. FP38G43 IC 測試電路圖



圖二十三. FP38G43 參考電壓、OSC 及 OUT 波形圖

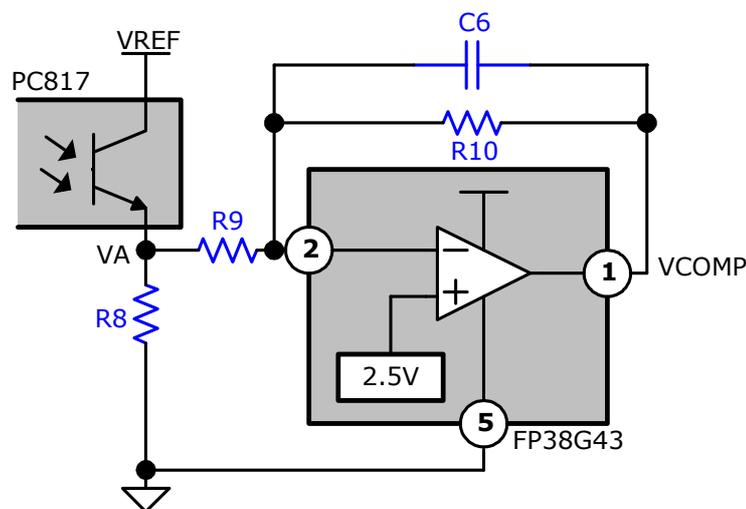


圖二十六. 應用上驅動電路範例

註：由於沒有 NMOS 2SK2545 的 SPICE Model，我們無法將 OUT、VG 波形呈現在模擬結果當中，但我們建議設計者在設計之初即分析 PWM IC 與 NMOS 間的驅動差異，並評估設計的系統效率，以決定是否需要外掛推動級方式如圖二十四或二十五使用，或僅採用圖二十六驅動電路即可。

誤差放大器補償電路

我們將 FP38G43 內部的誤差放大器及回授電路取出討論(圖二十七)，誤差放大器的輸入是來自於光耦合器(PC817)，當輸出輕載時，在每一個 PWM 周期的平均回授 CTR 電流會變高，故可以發現 VA 點平均電壓會拉高，這裡很重要的是該誤差放大器是必須將 DC 增益轉移至輸出，故輸出電壓 VCOMP 與誤差放大器內部參考電壓和 VA 點形成一個理論關係，利用放大器虛地及輸入阻抗極大可以得到公式(16)，該關係式說明：如果 VA 點愈低，則 VCOMP 會愈高，反之；VA 點愈高則 VCOMP 愈低。



圖二十七. 誤差放大器補償電路

$$V_{COMP} = 2.5V + \frac{R_{10}}{R_9} \cdot (2.5V - V_A) \quad \text{----- 公式(16)}$$

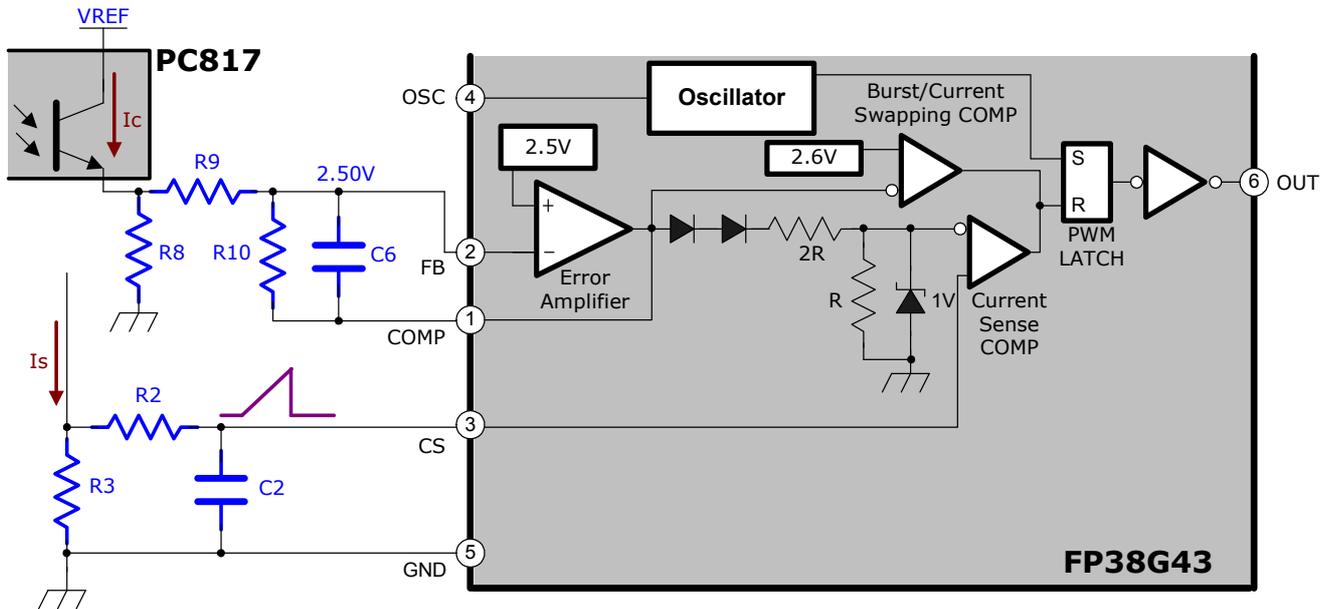
這裡我們先討論補償電路的設計，至於 VCOMP 的 DC 電壓位準因與電流回授有關且會決定 PWM 周期，我們將在後面說明。

由公式(16)可以知道我們利用 R10 與 R9 可以決定 VA 和 VCOMP 的關係，如果 R9 與 R10 都用 10KΩ，若 VA 為 2.0V，則 VCOMP 為 3.0V。R8 與回授電流有關，亦回授 CTR 電流乘上 R8 會得到 VA 電壓，故 R8 與光耦合器必須一起匹配設計，將二次側的二極體順向電流、光耦合的 CTR，及 R8 設計到在該狀況下得到我們要的 VA 電壓，在經過誤差放大器轉移得到 VCOMP。

C6 是補償電容，與 R10 構成一個極點，動態響應反應與其有關。

電流回授電路

從誤差放大器的輸出在 IC 內部會經過 1.4V 的壓差後除三後與 IC 的電流回授值 CS 相比較(圖二十八)，其關係可整理成公式(17)，而每個振盪起始周期 PWM 輸出(Pin6)會出現 High State，並持續到 CS 電壓大於處理後的回授電壓才回到 Low State，此即是 PWM 的周期變化依據，另外；若誤差放大器的輸出電壓低於 2.6V，表示處於輕載狀況，FP38G43 提供 Burst Mode/Current Mode 切換功能，當 VCOMP 低於 2.6V 會進入 Burst Mode，反之則為 Current Mode。



圖二十八. 電流回授與誤差放大器補償電路

$$I_s \cdot R3 = VCS = \frac{V_{COMP} - 1.4}{3} \leq 1.0V \quad \text{----- 公式(17)}$$

在公式(17)中 I_s 代表的實際值是變壓器初級圈的電流，而 $R3$ 大小可以決定(限制) VCS 電壓，即表示當變壓器設計完畢後，其 PWM 周期(或最大電感電流)可被 $R3$ 限制，我們也可由圖中得知當 V_{COMP} 大於 4.4V 後其 CS 電壓被箝制在 1.0V，若 $R3$ 使用 0.5Ω ，可知 I_s 的最大值會被限制在約 2A。

此處，我們僅討論跟 FP38G43 主要的幾個週邊設計考量問題，關於 IC 細部特性問題，請詳讀 Data Sheet 說明。

二次側回授及保護電路設計(CV、OLP、OVP)

二次側為 Adaptor 的低壓輸出級，二次側的電路主要負責兩個部分：

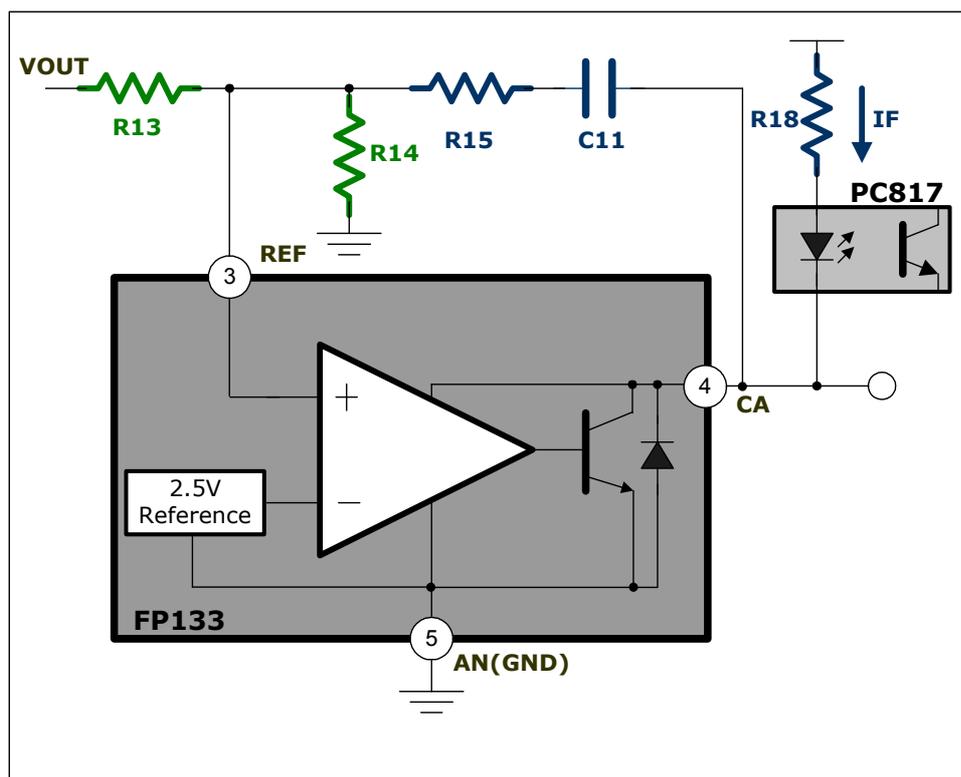
1. 輸出電壓隔離回授到輸入 PWM 控制器進行穩壓控制。
2. 輸出的保護：如過載(OL)、過壓(OV)、短路(SC)、欠壓(UV)等。

我們在二次側採用 FP133 做為電壓回授用途及過載保護用，其 IC 各接腳功能說明見下表二：

PIN	接腳符號	狀態	描述
1	VIP	I	FP133 的比流放大器正端輸入接腳，經過倍率電阻 RG 接到電流偵測電阻。
2	CSO	O	比流放大器輸出端接腳，經過倍率電阻 RL 接到地，並將比流值以 VCSO 電壓形式輸入到內部比較器。
3	REF	I	FP431 2.5V 參考電壓輸入，用於將輸出分壓回授。
4	CA	I	FP431 陰極端接腳，驅動光耦合器。
5	GND	P	IC 接地腳。
6	FPO	O	IC 出接腳，當 CSO 電壓大於 1.25V 內部電壓後會將該腳電壓拉 Low。
7	VCC	P	IC 電源接腳
8	VIN	I	FP133 的比流放大器負端輸入接腳，經過倍率電阻 RG 接到電流偵測電阻。

二次側輸出電壓回授電路(CV)

電壓回授利用一個簡單的電壓分配穩壓電路即可做到(Voltage Shunt Regulator)，一般業界多用 431(TO-92)，這裡 FP133 將 431 整合其內，由於 AN 接腳共用於 IC GND，故實際使用下只用到 CA 與 REF 接腳(圖二十九)，計算輸出電壓為公式(18)。



圖二十九. FP133 輸出電壓回授電路

$$V_{OUT} = \left(1 + \frac{R_{13}}{R_{14}}\right) \cdot 2.5V \quad \text{----- 公式(18)}$$

本例中 R13 使用 390KΩ 1%而 R14 使用 100KΩ 1%代入公式(18)可得 VOUT 為 12.25V(因線損考量故設計電壓稍高)。

此處，R18 會限制光耦合器的 Diode 電流 IF，而 CTR 為 IC/IF，在設計上 IF 又與 VOUT、VF 及 VCA 有關，可以簡單表示如下公式：

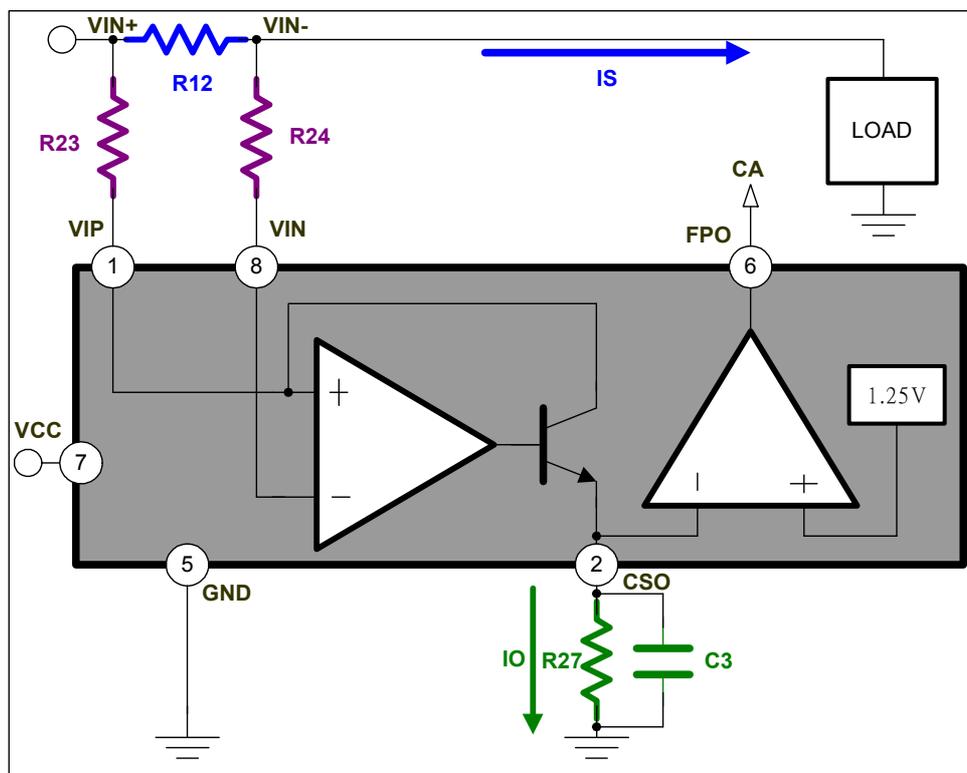
$$IF = \frac{V_{OUT} - V_F - V_{CA}}{R_{18}} \quad \text{----- 公式(19)}$$

該電流必須能讓輕載及重載狀況都足夠，否則回授量不夠，會造成輸出電壓異常。

C11 與 R15 是補償內部穩壓電路用，其形式為 Type II 負回授型，暫態響應可透過此兩者調整。

二次側過流保護電路(OLP)

FP133 本身提供有對 Main Rail 電壓偵測及保護功能(圖三十)，我們可先決定 OLP 保護點電流，若我們希望 Sense 電阻 R12 造成的熱損不希望太大，盡可能使用毫歐姆電阻(mΩ)，這邊 Adaptor 的正常工作電流為 3A 以下，我們希望保護點約在接近 4A 附近，我們在 R12 使用 5mΩ 的偵測電阻，並由公式(20)來求得 R23=R24 及 R27。



圖三十. 二次側 OLP 保護電路

$$1.25V = IS \cdot R12 \cdot G \quad G = \frac{R27}{R23} \quad \text{----- 公式(20)}$$

設計 OLP 電流 IS 為 3.7A，代入公式(20)得 G 必須為 67.57 倍，我們取 R23=R24=2.2KΩ，R27 為 150KΩ，得到 IS 約 3.67A，使用上建議電阻誤差為 1%，C3 為反應電容，減緩瞬間負載變動下的反應時間，避免 OLP 功能誤動作，設計上約採用 0.1 μF 以上電容。

延時保護時間推導：

用 KCL 解 t >= 0 時 CSO Node 關係可得以下微分方程式：



$$C3 \frac{dv_{CSO}}{dt} + \frac{v_{CSO}}{R27} = I_O$$

解得該方程式得到公式(21)：

$$V_{CSO} = I_O \times R27 \cdot \left(1 - e^{-\frac{t}{R27C3}} \right) \text{ ----- 公式(21)}$$

舉例：

R12=5mΩ，假設 t<0 時 VCSO 為零，VCSO OLP 動作點為 1.25V (FP133 規格)，OLP 保護電流設 3.7A。

設計 R23=R24=2.2KΩ，R27=150KΩ，C3=0.1 μF

問(1). 在 3A Loading 下到達 0.5V 的電壓值需要多少時間?

問(2). 開機瞬間為 6A 不得超過多少時間可避免 OLP 動作

答(1): 0.0167 μs 會到達 0.5V

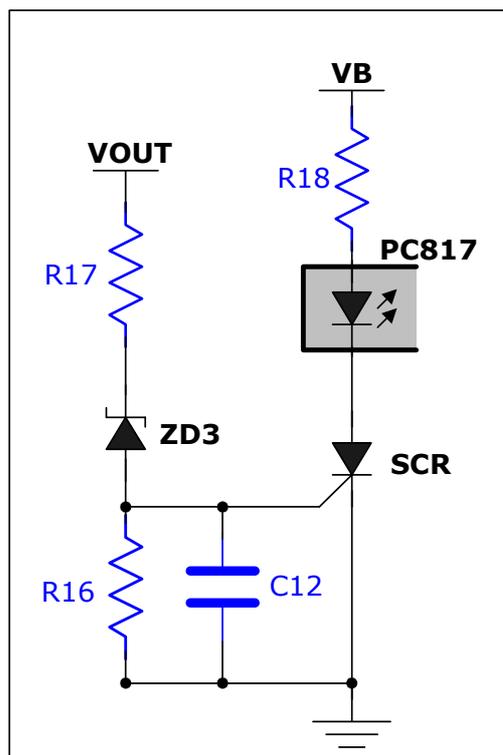
答(2): 6A 不可以超過 0.021 μs，否則 OLP 會動作。

(註：按公式可知 IS 電流愈大會愈快發生 OLP，若希望延長瞬間重載時間，則加大 C3 電容值即可。)

整組 OLP 的動作是當 VCSO 大於內部 1.25V 的參考電壓後，FPO 會被拉 Low，此時 IF 電流變大，經 CTR 轉換到一次側的 VA 點電壓被拉高，使 VCOMP 電壓降低，系統進入到 Burst Mode，這瞬間輔助線圈的電壓無法持續，故會低於 IC UVLO(Off)點電位使 IC 當掉，並關閉 PWM 輸出使保護動作完成。

過壓保護電路

輸出電壓主要在兩種情況下會發生過壓：一是當輸出電壓端被硬接上高於正常輸出電壓下，通常是被回灌電壓所影響，此時正常的回授會被誤判為輕載，故須另藉由額外保護電路(圖三十一)做保護；另一是當回授異常下(例如 R14 短路)，會讓回授電壓變小，造成 PWM 周期變大，惡化輸出電壓使之衝高，也需要靠該組電路保護。



圖三十一. OVP 保護電路

由 ZD3 決定 OV 點，當超過設計值時，R16-C12 形成 SCR 延時驅動電路，當 SCR 的閘端到達臨界觸發位準，SCR 進入栓鎖性導通，其動作與 OLP 電路 FPO 信號作用一樣，最終拉掉輔助電源至 UVLO(Off)點以下。

庚、Latch 電路及其他保護應用電路設計(OVP、Brownout、OPP、OTP)這裡將討論幾個一次測保護電路，現行已有 IC 內含部分或全部功能，但以 FP38G43 而言就必須外加電路，以下我們逐一討論。

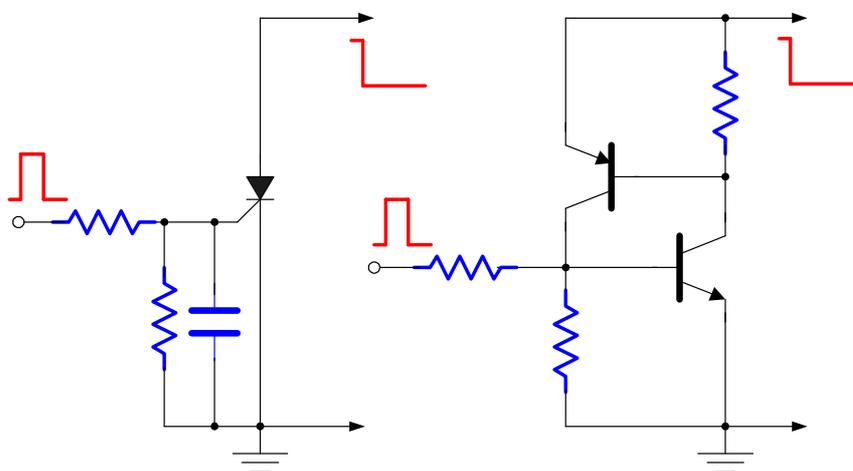
Latch 電路

在一次側的保護過程中，有些狀況會因保護電路動作後馬上解除原先的異常狀況，如此，電路動作會像蹺蹺板一樣不停發生動作，故設計上會希望有栓鎖(Latch)電路，可以將異常發生後立即進入鎖住狀態直到系統電源重置，這裡我們提供兩種電路兩種接法，得到的結果會不一樣。

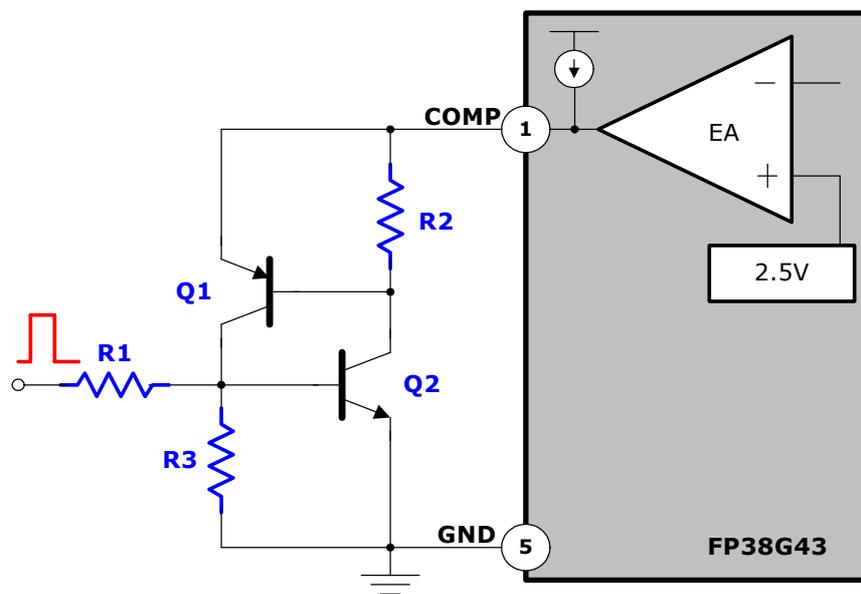
圖三十二是採用 SCR 電路或 PNP-NPN 電晶體形成的 Latch 電路，我們將電路輸出接至 FP38G43 的 COMP 接腳(圖三十三)，當外面觸發信號進來，SCR 或 PNP-NPN 電路會導通而栓鎖住，此導通電壓根據 SCR 的規格約在

1.6V，而 PNP-NPN 為 $V_{BE(Q1)}$ 加上 $V_{CE(sat.,Q2)}$ 約在 1.0V，由先前說明可知 VCOMP 電壓經過 1.4V 與三分之一分壓後與 CS 比較得到 PWM 輸出，但 FP38G43 有 Burst Mode 功能，1.6V 的 VCOMP 電壓會強制進入 Burst Mode，此時要注意輸出電壓的負載，因為輸出負載加重下輔助線圈電壓會較高，使得該電壓拉低至 UVLO(Off)時間會較長，不過，由於電路鎖住在較低的能量供應模式，使得輔助電壓不足而達到關閉 PWM IC。

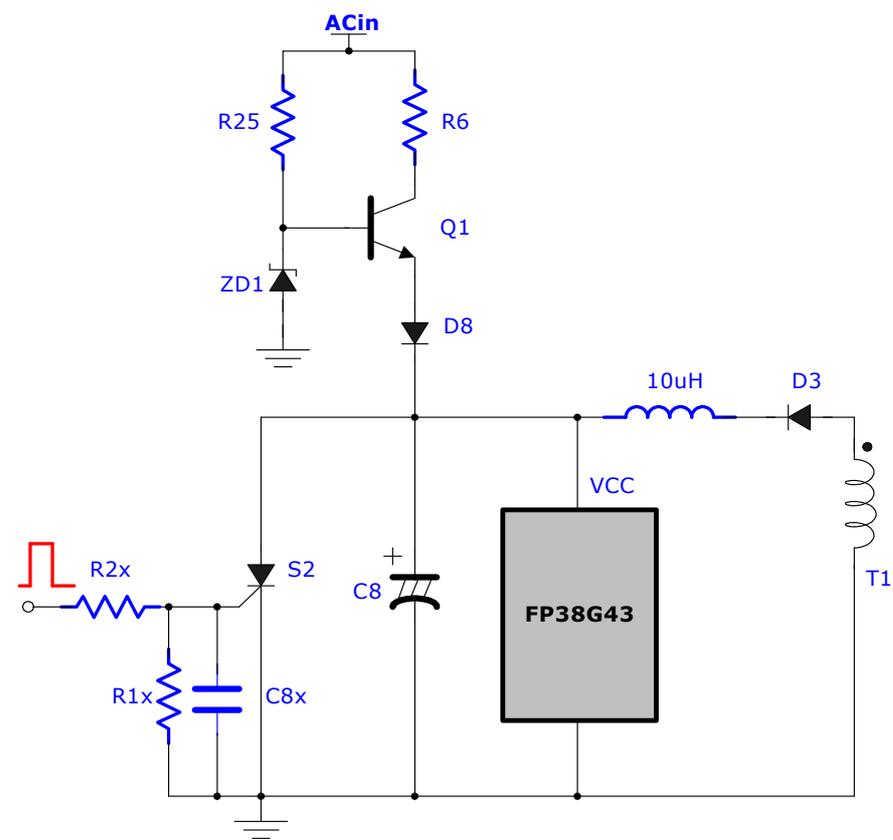
電路輸出接至輔助電壓則是強制拉掉電源讓 IC VCC 端低於 UVLO(Off)而關閉(圖三十四)，若保護信號持續在，這種接法的好處是在重置過程中無法拉起電源至 UVLO(On)，IC 就不會工作直到信號解除。



圖三十二. 兩種 Latch 電路



圖三十三. 接 COMP 做 Latch 電路

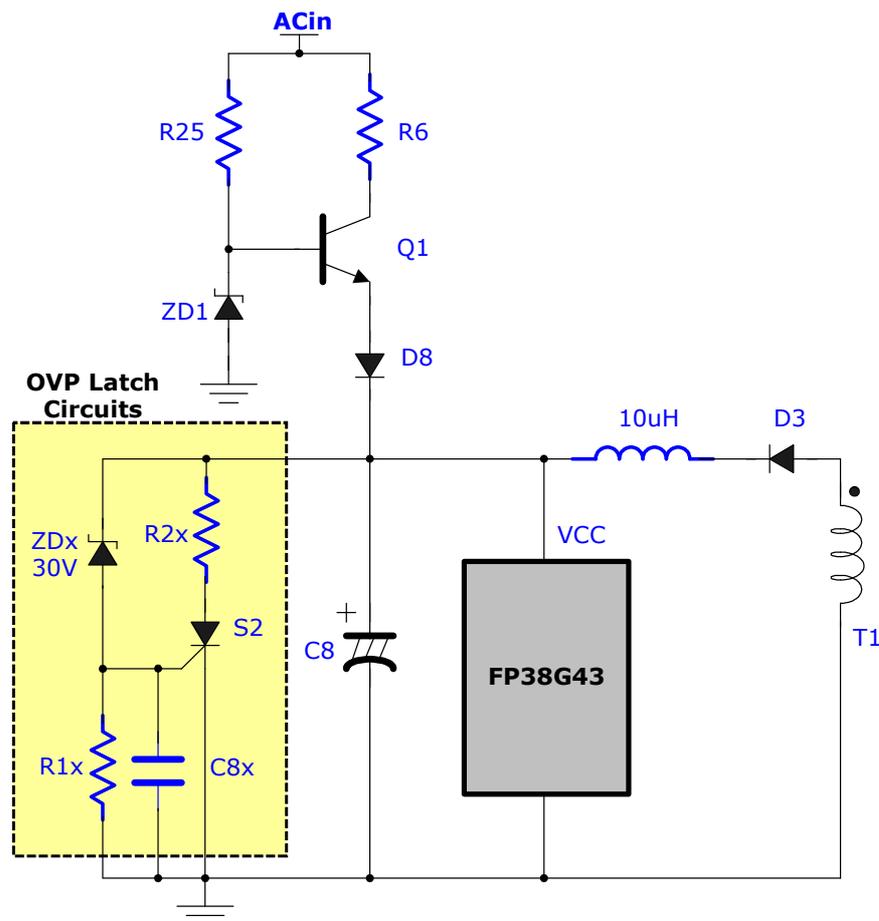


圖三十四. 接輔助電壓做 Latch 電路



IC OVP 保護電路

如果輔助電壓異常(高壓)，會破壞 IC 及 NMOS，一般我們採用的高壓 NMOS 其 V_{gss} 電壓為 $\pm 30V$ ，電路設計上(圖三十五)使用一個 Zener 做 OV 偵測，並於 OV 發生下產生旁路電流使輔助電壓被抽掉，達到 OVP 保護功能。

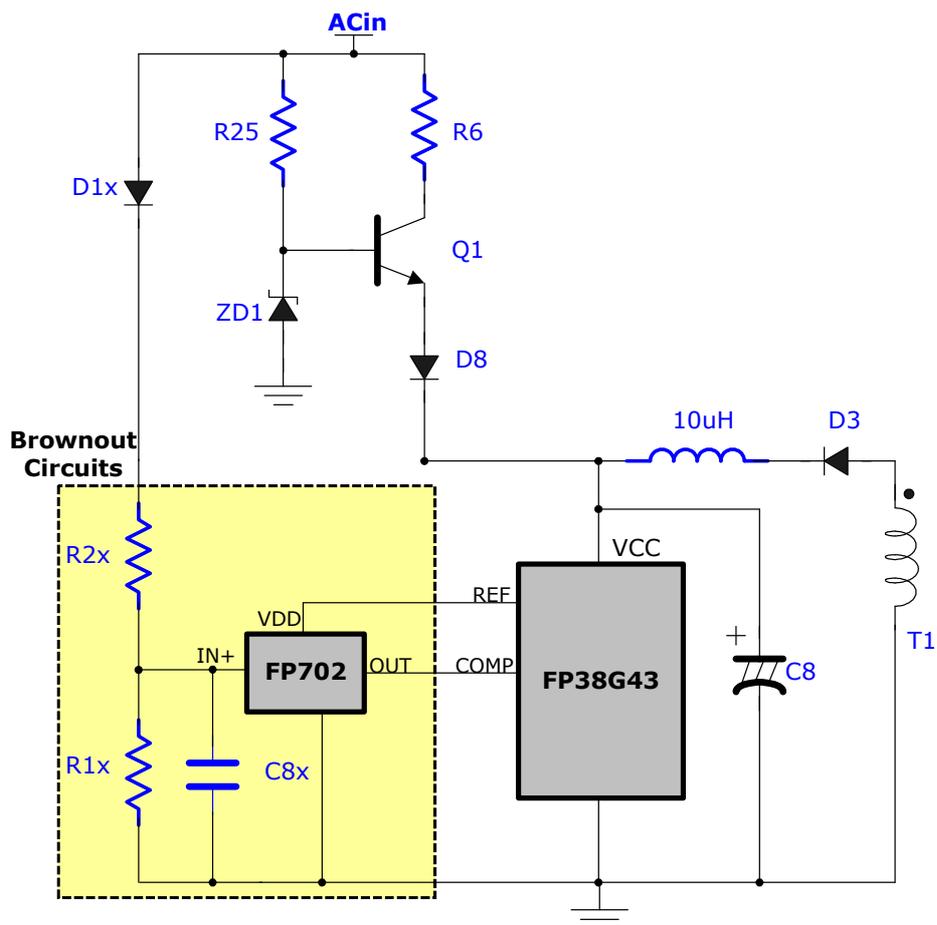


圖三十五. IC 過壓保護電路

AC Line Brownout 電路

AC Line Brownout 電路最好不要用到 Latch 電路，設計不好萬一栓鎖電壓很低才能解除，就非得要進行 ON/OFF 電源(且確認輸入電壓被放電完成)，我們將 AC Line 電壓經過半波整流(取全波輸出端也可以，但要注意漣波變動狀況不要使 Low Line 下(AC90V)的漣波觸動到該電路)及取到電阻分壓後給比較器 FP702(圖三十六)，因為 AC Line 建立的過程若給比較器電源會造成 ON 過程觸動比較器的輸出(因為 $IN+$ 小於 $IN-$)，故我們設計

成待 PWM IC 工作後，由 PWM IC FP38G43 的參考電壓 5.0V 做為比較器的偏壓(甚至可做一簡單的延時電路)，在 IC 動作的週期當中，若 AC Line 電壓低於設計點，比較器輸出為導通(OC 型態)，使 VCOMP 為 Low，讓 PWM 周期迅速縮短，而同二次側 OLP、OVP 方法讓 PWM IC 關閉，PWM 關閉後高壓啓動電路會重置，一直到 AC Line 電壓解除 Under Voltage。



圖三十六. AC Brownout 電路

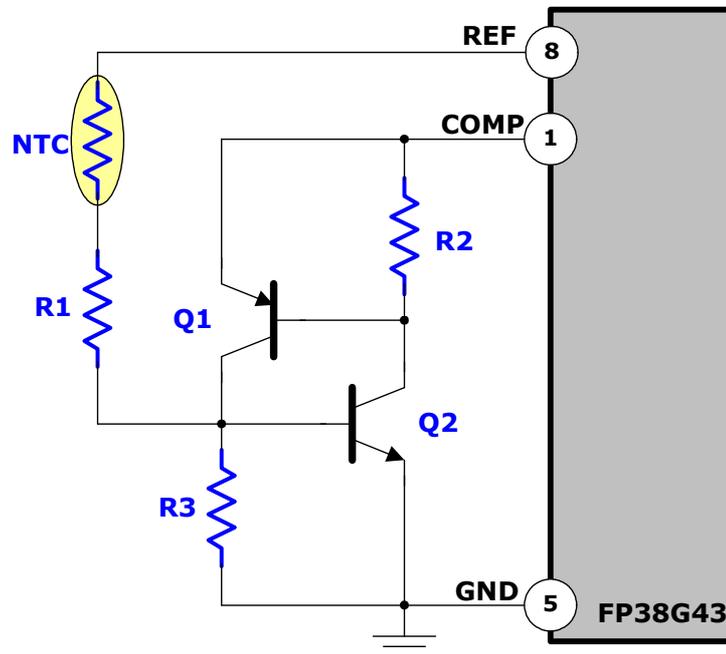
OPP 保護電路

FP38G43 本身有 Current Sense 電阻限制電感電流，利用高低 HV B+ 補償後可由 SCP 狀態下測試得到 OPP 保護功能。

OTP 保護電路

利用之前 Latch 電路，由 PWM IC 的參考電壓輸出+5V 做為電阻偏壓給 Latch 電路，NTC 為負溫度系數變化電阻，黏接於散熱片上，當溫度上升

至限制點時，NTC 阻值下降使分壓落於 R3 的點電壓對 Q2 產生導通，完成過溫保護動作(圖三十七)。



圖三十七. 過溫保護電路

辛、變壓器設計與規格

根據我們設計需求，可以知道設計的變壓器特性如下：

- (1). 返馳式的變壓器：初級與次級為反相。
- (2). 有輔助繞阻產生輔助電壓用。
- (3). 操作頻率為 60KHz~70KHz。
- (4). 輸入電壓為 AC90V~AC240V。
- (5). 輸出電壓為 DC12V。
- (6). 輸出承受功率為 48W (保護點功率)。
- (7). DCM 轉移模式

設計步驟：

- (1). 計算變壓器初級峰值電流：

公式(22)會決定該電流值，在後面決定繞線線徑及匝數時會參考到該計算值。

$$I_{pp} = \frac{2 \cdot P_{OUT}}{V_{DC(MIN)} \cdot D_{MAX}} \quad \text{----- 公式(22)}$$

我們知道當輸入電容電壓愈低其 Duty Cycle 愈大，這裡在考率漣波電壓估算 $V_{DC(MIN)}$ 為：

$$V_{DC(MIN)} = 90V \cdot 1.414 - 30V = 97.26V$$

並取 $D_{MAX}=0.45$ ， $P_{OUT}=48W$ 代入公式(22)求出 I_{PP} 為：

$$I_{pp} = \frac{2 \cdot P_{OUT}}{V_{DC(MIN)} \cdot D_{MAX}} = \frac{2 \cdot 48W}{97.26V \cdot 0.45} = 2.19A$$

該電流為 NMOS 導通及變壓器初級圈繞線必須能承受的最大電流。

(2). 計算變壓器初級電感值：

公式(23)可以求出該感值大小，感量大小會決定工作在 DCM 還是 CCM 中，代入各值可得 L_p 為 $285.5 \mu H$ 。

$$L_p = \frac{V_{DC(MIN)} \cdot D_{MAX}}{I_{pp} \cdot f} \text{ ----- 公式(23)}$$

(3). 選擇鐵芯尺寸：

此處我們先假設線架(Bobbin)的初級有效可繞線面積佔 30%，那麼次級佔剩下的 70%，在計算鐵芯尺寸上先要計算出鐵芯有效面積(A_e)與繞組面積的乘積，在根據廠商提供的資料即可決定鐵芯尺寸。

在公式(25)中為初級繞組的乘積關係，但考量到必須包括次級繞組佔 70% 的部分，故 k 值必須為 4(安全邊限考量)，接著，我們要先求出初級繞線的圓密爾公式(24)，再查表決定初級繞線的線規 AWG 尺寸，這裡我們以 TDK PC44 的 E-E 鐵芯材得知當溫度 $100^\circ C$ 時，飽和的磁通密度 B 為 3900G，以此決定變壓器最大磁通密度為該值的一半 1950G，代入公式(25)求得乘積值並查表找出鐵芯尺寸與所需線架。

(註 1：本設計中線架在初級需要四接腳，即高壓 B+、NMOS 汲極接腳、輔助電源輸出接腳及其地，在次級需要兩接腳，即輸出電源接腳。

註 2：Ferrite 材料比較常用在高頻功率變壓器使用，其 Core loss 一般頗低，但其飽和磁通密度 B 較低，客戶在設計要注意。

註 3：公式(24)中對高頻交換電流其密度取 $300 \sim 500 c.m/A$ ，經驗值通常取 $400 c.m/A$ ，若考慮補滿線架情況可做適當調整。)

$$400 c.m/A \cdot I_{pp} = 400 c.m/A \cdot 2.19A = 876 c.m \text{ ----- 公式(24)}$$

查表得 1020c.m 為 AWG#20，其含蓋絕緣直徑為 0.0351(英寸)

$$AeAw = k \cdot \frac{(6.33L_p \cdot I_{PP}d^2) \cdot 10^8}{B_{MAX}} \quad \text{----- 公式(25)}$$

代公式(25)得到：

$$AeAw = k \cdot \frac{(6.33L_p \cdot I_{PP}d^2) \cdot 10^8}{B_{MAX}} = \frac{25.32 \cdot 285.5 \times 10^{-6} \cdot 2.19 \cdot 0.0351^2 \times 10^8}{1950} = 1.000cm^4$$

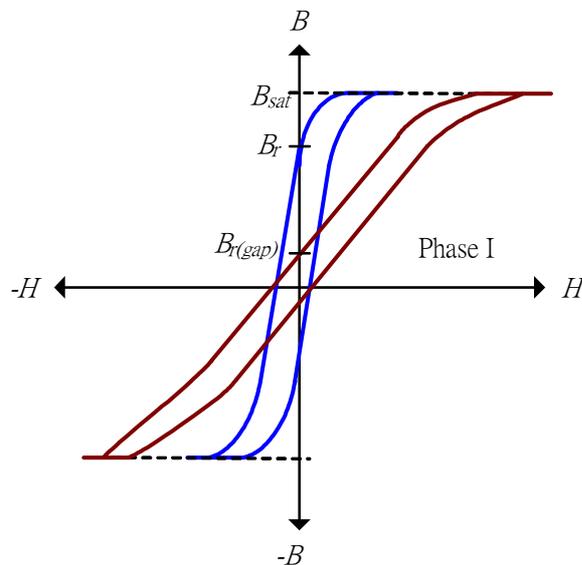
(4). 計算鐵芯氣隙：

返馳式轉換器的能量轉移是靠耦合電感，並不是以變壓器為之，採用飽和磁通密度較低的 Ferrite 材料必須有適當的氣隙以防止磁飽和並平衡直流成份，我們可以在 E-E 鐵芯的中央柱接合處製造氣隙或可用外柱間隔方法於外側製造氣隙都可以達到增大磁阻使磁滯回路較平坦，圖三十八表示為無氣隙及有氣隙的 B-H 曲線。

我們可由公式(26)計求出氣隙的長度 lg：

$$lg = \frac{4 \cdot \pi \cdot L_p \cdot I_{PP}^2 \cdot 10^7}{Ae \cdot B_{max}^2} \quad \text{----- 公式(26)}$$

其中 Ae 可由鐵芯規格中查得代入(26)式即可，其單位是公分(cm)。



圖三十八. 有無氣隙的磁滯 B-H 曲線

(5). 計算變壓器初級圈數：

知道 Ae 或已計算求得 lg ，就可代入下面公式(27)或(28)求初級圈數：

$$N_p = \frac{L_p \cdot I_{pp} \cdot 10^8}{Ae \cdot B_{max}} \quad \text{----- 公式(27)}$$

$$N_p = \frac{B_{max} \cdot lg}{0.4 \cdot \pi \cdot I_{pp}} \quad \text{----- 公式(28)}$$

(6). 計算變壓器次級圈數：

我們在公式(1)當中已求出圈數比 n ，可由公式(29)求次級圈數 N_s ：

$$N_s = \frac{N_p}{n} \quad \text{----- 公式(29)}$$

(7). 計算次級線圈線徑：

簡單的計算方法同初級線徑計算，設計次級線徑不可直接以輸出電流為考量，應評估初級電流最大值經圈數比轉移後經 RMS 計算所得的電流為主，電流密度仍採用 400c.m/A，公式(30)可得到圓密爾，考慮集膚效應及生產作業方便，可以改採 AWG# 18 做雙線並聯使用。

$$400\text{c.m/A} \cdot n \cdot \sqrt{\frac{1-D}{3}} \cdot I_{pp} = 2625 \text{ (c.m)} \quad \text{----- 公式(30)}$$

(8). 計算輔助電壓：

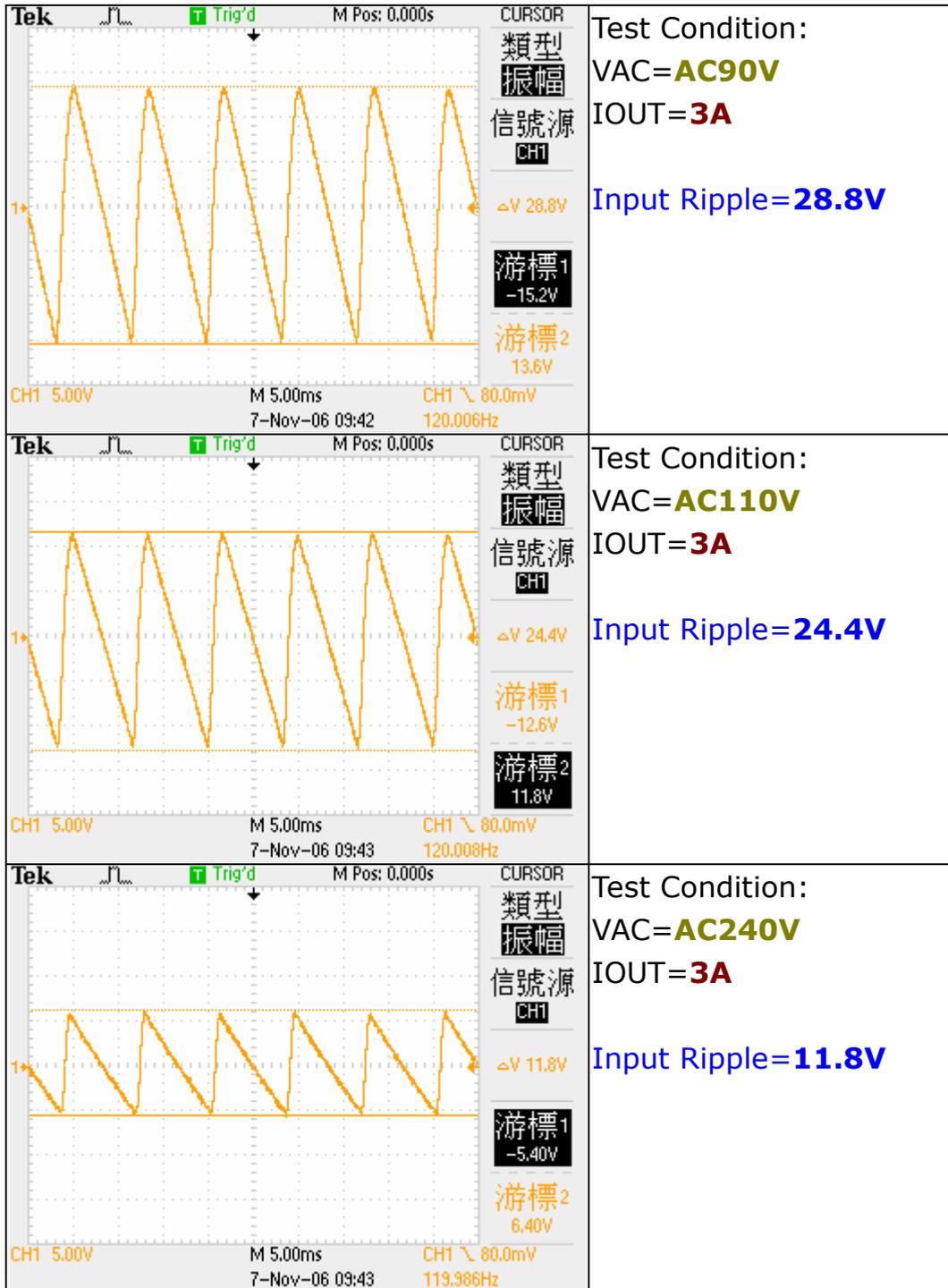
輔助電壓可視為同二次級轉壓，設計上考量重點為 PWM IC 在 Burst Mode 操作下該電壓的保持能力要夠(不能低於 UVLO(Off))，反之，當抽重載下該點電壓漂高至 OLP 保護動作後又要能拉低至 UVLO(Off)以下，另外，由於該電壓幾乎是一次側 PWM IC 及週邊零件所用，故其吃載電流變化並不大(增加者為回授 CTR 電流及 MOS 轉態的斜率電流變化等等)，我們可以先以二次側輸出的電壓/匝為基礎，若設計電壓為 VAUX，將該電壓除以電壓/匝可求得輔助電壓的圈數。

另外，由於輔助輸出電流不大，其繞線組線徑討論可根據實際狀況考慮再決定。

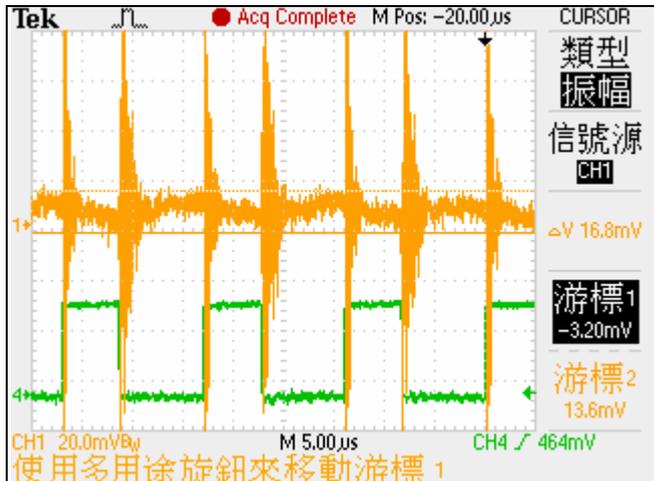
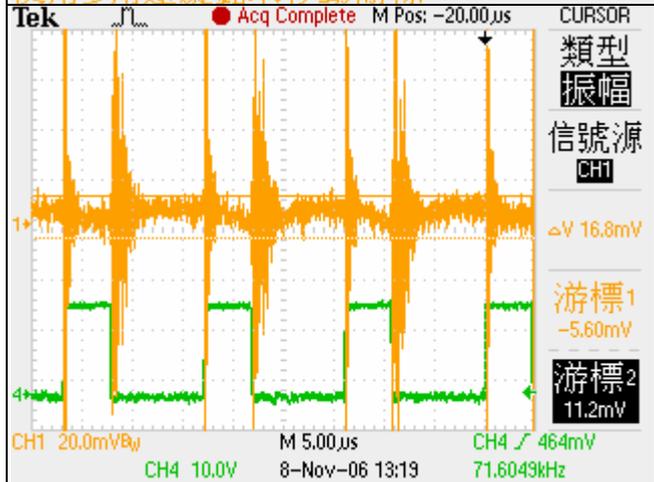
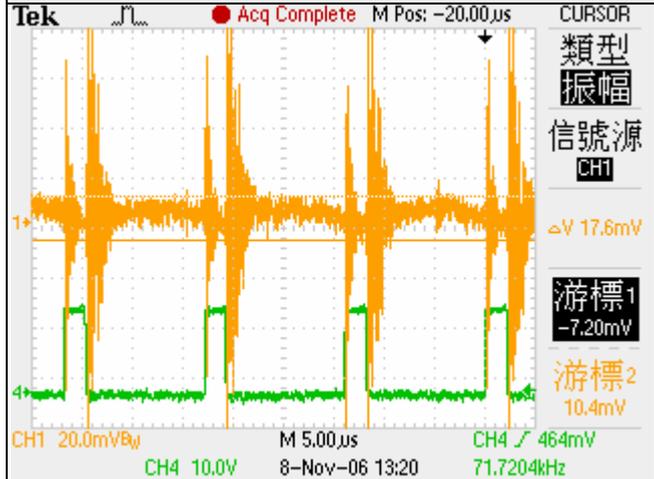
變壓器的設計還可以採用另外一種方式，也是目前 SPICE 提供的設計流程，此處我們就不多提，有興趣的人可以參考相關文件或書籍。

4. 黑盒子量測

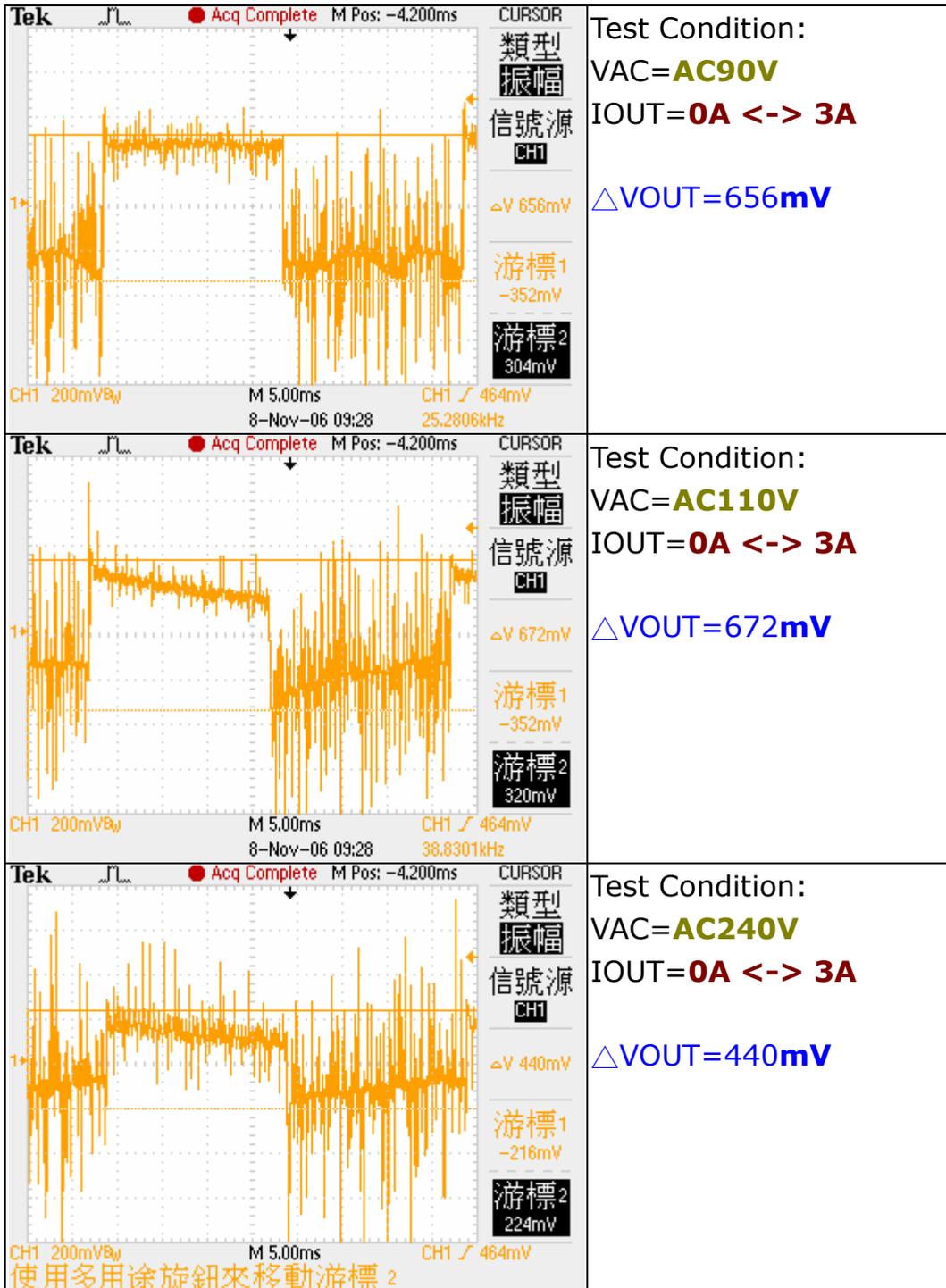
甲、輸入漣波量測(C1 電容漣波電壓)



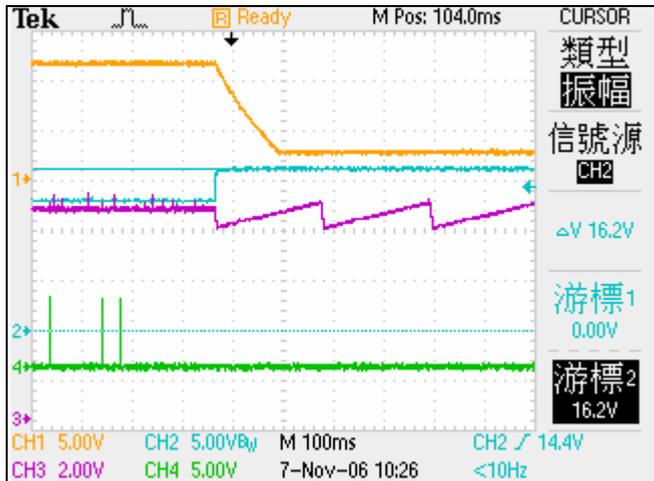
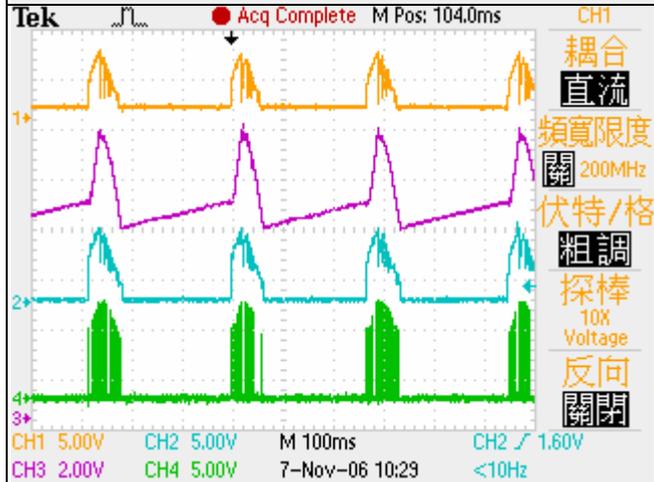
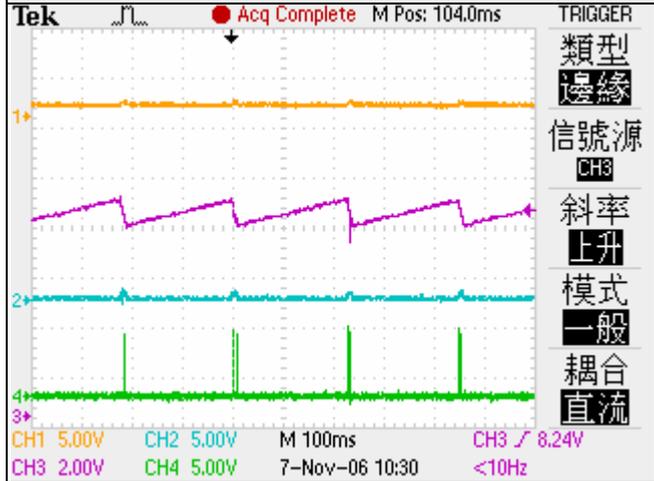
乙、輸出漣波量測

 <p>使用多用途旋鈕來移動游標 1</p>	<p>Test Condition: VAC=AC90V IOUT=3A VOUT=16.8mV</p>
	<p>Test Condition: VAC=AC110V IOUT=3A VOUT=16.8mV</p>
	<p>Test Condition: VAC=AC240V IOUT=3A VOUT=17.6mV</p>

丙、輸出暫態響應量測



丁、保護功能量測(OVP、OLP、SCP)

 <p>Cursor: Ready, M Pos: 104.0ms</p> <p>CH1: 5.00V, CH2: 5.00V, M: 100ms, CH2 / 14.4V</p> <p>CH3: 2.00V, CH4: 5.00V, 7-Nov-06 10:26, <10Hz</p>	<p>Test Condition: VOUT > 15V</p> <p>OVP Test</p> <p>CH1: CA CH2: VOUT CH3: VAUX CH4: PWM</p>
 <p>Cursor: Acq Complete, M Pos: 104.0ms</p> <p>CH1: 5.00V, CH2: 5.00V, M: 100ms, CH2 / 1.60V</p> <p>CH3: 2.00V, CH4: 5.00V, 7-Nov-06 10:29, <10Hz</p>	<p>Test Condition: IOOUT > 3.8A</p> <p>OLP Test</p> <p>CH1: CA CH2: VOUT CH3: VAUX CH4: PWM</p>
 <p>Cursor: Acq Complete, M Pos: 104.0ms</p> <p>CH1: 5.00V, CH2: 5.00V, M: 100ms, CH3 / 8.24V</p> <p>CH3: 2.00V, CH4: 5.00V, 7-Nov-06 10:30, <10Hz</p>	<p>Test Condition: IOOUT Short-GND</p> <p>SCP Test</p> <p>CH1: CA CH2: VOUT CH3: VAUX CH4: PWM</p>



戊、圖表資料

測試條件：**AC90V**

參數	符號	下限值	中心值	上限值	說明
輸出電壓	V_{OUT}	11.91V		12.33V	線頭
		3A		0A	
漣波電壓	$V_{ripple(p-p)}$		42.4mV		
動態轉載	$V_{LOAD(t)}$		1.06V		0A <-> 3A
OVP 電壓	$V_{O(OV)}$		15.43V		
OLP 輸出電流	$I_{O(OL)}$		3.8A		
短路電流	$I_{O(SC)}$		48.7W		
			6.4A		
空載功損	$P_{(AV)}$		0.2W		平均功率
重載效率	η		77.8%		$I_{out}=3A$
短路開機保護	SCP		PASS		
啓動時間	ON Time	4.522s		4.526s	
		0A		3A	
復置時間	Recovery Time	0.83s	0.84s	1.02s	
		SCP	OLP	SCP	

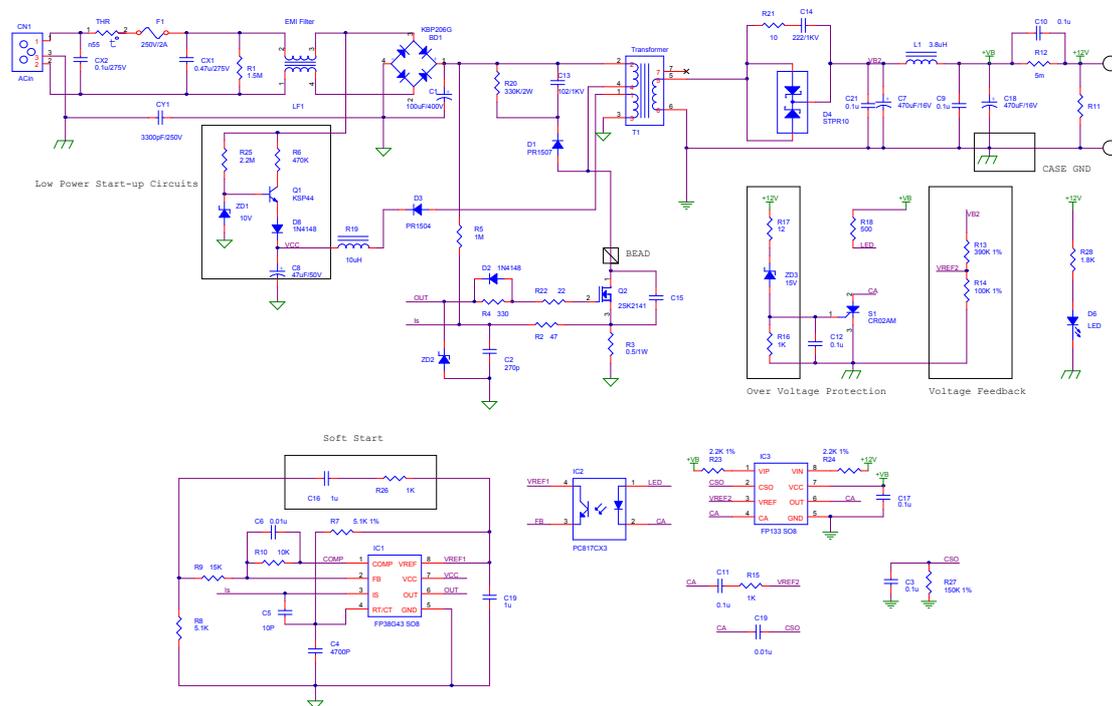
測試條件：**AC110V**

參數	符號	下限值	中心值	上限值	說明
輸出電壓	V_{OUT}	11.92V		12.33V	線頭
		3A		0A	
漣波電壓	$V_{ripple(p-p)}$		40mV		
動態轉載	$V_{LOAD(t)}$		1.0V		0A <-> 3A
OVP 電壓	$V_{O(OV)}$		15.43V		
OLP 輸出電流	$I_{O(OL)}$		3.8A		
短路電流	$I_{O(SC)}$		49.9W		
			6.6A		
空載功損	$P_{(AV)}$		0.22W		平均功率
重載效率	η		79.4%		$I_{out}=3A$
短路開機保護	SCP		PASS		
啓動時間	ON Time	3.682s		3.685s	
		0A		3A	
復置時間	Recovery Time	0.56s	0.58s	3.685s	
		SCP	OLP	SCP	

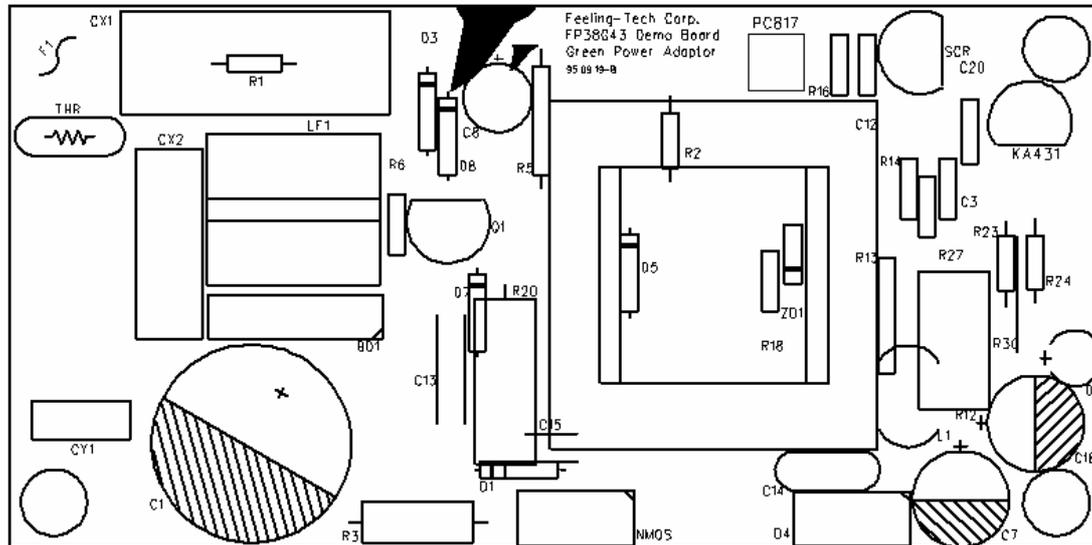
測試條件：AC220V

參數	符號	下限值	中心值	上限值	說明
輸出電壓	V_{OUT}	11.94V		12.33V	線頭
		3A		0A	
漣波電壓	$V_{ripple(p-p)}$		44.8mV		
動態轉載	$V_{LOAD(t)}$		0.848V		0A <-> 3A
OVP 電壓	$V_{O(OV)}$		15.43V		
OLP 輸出電流	$I_{O(OL)}$		3.7A		
短路電流	$I_{O(SC)}$		53.7W		
			6.4A		
空載功損	$P_{(AV)}$		0.38W		平均功率
重載效率	η		80.46%		$I_{out}=3A$
短路開機保護	SCP		PASS		
啓動時間	ON Time	1.482s		1.484s	
		0A		3A	
復置時間	Recovery Time	0.19s	0.24s	0.4s	
		SCP	OLP	SCP	

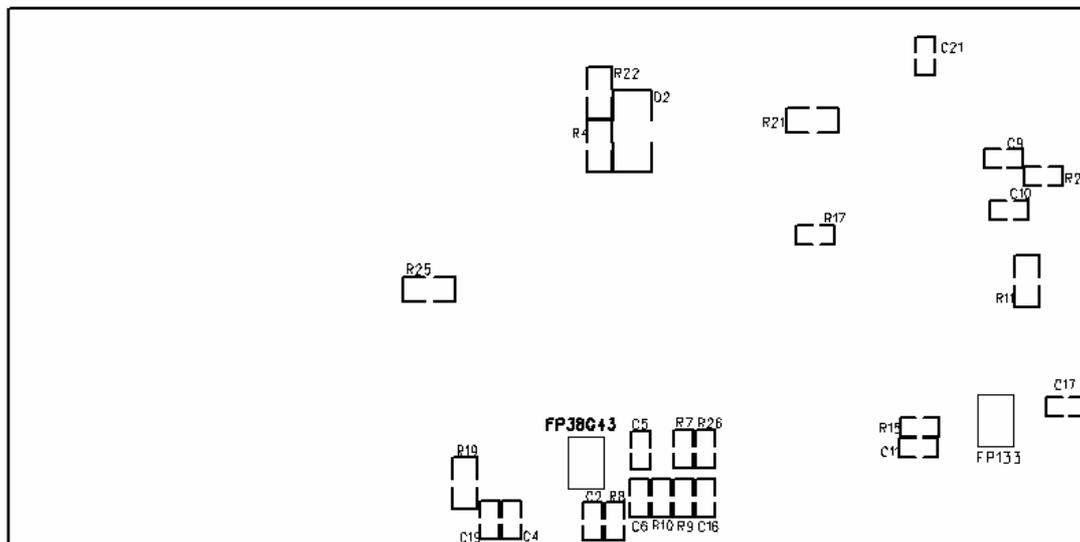
5. 完整設計電路圖



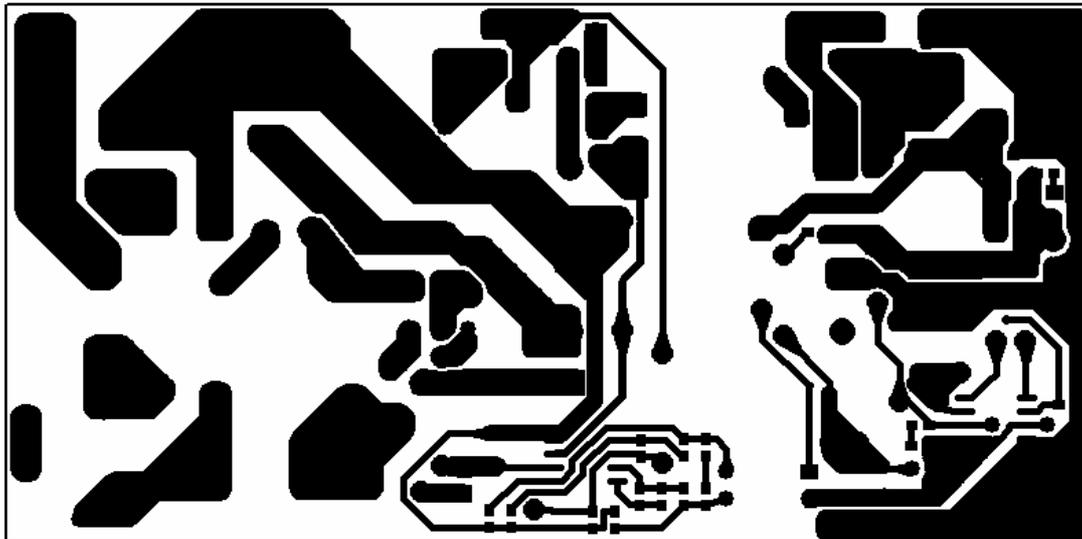
6. PCB 佈局



Top side 零件圖



Bottom side SMD 零件圖



Bottom side PCB 佈線圖

7. BOM

Item List 1

ITEM	Quantity	Reference	Part	Cost
1	1	BD1	KBP206G	
2	1	CX1	0.47 μ F/275V	
3	1	CX2	0.1 μ F/275V	
4	1	CY1	3300pF/250V	
5	1	C1	100 μ F/400V	
6	1	C2	270pF/50V	
7	6	C3 、 C9 、 C11 、 C12 、 C17 、 C21	0.1 μ F/25V	
8	1	C4	4700pF/2%	
9	1	C5	10pF	
10	2	C6 、 C19	0.01 μ F	
11	2	C7 、 C18	470 μ F/25V	
12	1	C8	47 μ F/50V	
13	1	C10	0.1 μ F	
14	1	C13	1000pF/1KV	
15	1	C14	2200pF/1KV	
16	1	C15	Reserved	
17	2	C16 、 C19	1 μ F/50V	
18	1	D1	PR1507	
19	1	D2	1N4148	
20	1	D3	PR1504	
21	1	D4	STPR10	
22	1	D6	LED (Green)	
23	1	D8	1N4148	
24	1	IC3	FP133D (SOP8)	
25	1	IC1	FP38G43D (SOP8)	
26	1	F1	2A/250V (Fuse)	

Item List 2

ITEM	Quantity	Reference	Part	Cost
27	1	T1	Transformer	
28	1	L1	3.8 μ H	
29	1	Q2	2SK2141 (NMOS)	
30	1	IC2	PC817 (DIP4)	
31	1	Q1	KSP44	
32	1	R1	1.5M Ω	
33	1	R2	47 Ω	
34	1	R3	0.5 Ω /1W	
35	1	R4	330 Ω	
36	1	R5	1M Ω	
37	1	R6	470K Ω	
38	2	R7、R8	5.1K Ω /1%	
39	1	R9	15K Ω	
40	1	R10	10K Ω	
41	1	R11	2K Ω	
42	1	R12	5.1m Ω /5%	
43	1	R13	390K Ω /1%	
44	1	R14	100K Ω /1%	
45	3	R15、R16、 R26	1K Ω	
46	1	R17	12 Ω	
47	1	R18	500 Ω	
48	1	R19	10 μ H (Inductor)	
49	1	R20	330K Ω /2W	
50	1	R21	10 Ω	
51	1	R22	22 Ω	
52	2	R23、R24	2.2K Ω /1%	

Item List 3

ITEM	Quantity	Reference	Part	Cost
53	1	R25	2.2M Ω	
54	1	R27	150K Ω /1%	
55	1	R28	1.8K Ω	
56	1	S1	CR02AM (SCR)	
57	1	THR	0.45 Ω	
58	1	LF1	EMI Filter	
59	1	CN1	AC CON	
60	1	ZD1	10V/0.125W	
61	1	ZD2	Reserved	
62	1	ZD3	15V/0.125W	
Total BOM Cost				