

L6561 功因校正相关原理

(1) 功率因子的定义

将一弦波电压 $V_{s(t)} = \sqrt{2} V_{rms} \cos \omega t$ 加于一负载, 则所得到之电流为 $i_{s(t)} = \sqrt{2} I_{rms} \cos(\omega t - \psi_1)$, 其中 ψ_1 为电流与电压之相角差。其中功率因子为:

$$PF = \frac{P}{S} = \cos \psi_1$$

若电流为非弦波时(如输入电压经全波整流后之电流)则含有谐波成份, 此电流之谐波成份亦为影响功率因子之因子。

$$i_{s(t)} = \sqrt{2} I_1 \cos(\omega t - \psi_1) + \sum I_n \cos(n \omega t - \psi_n)$$

I_1 : Fundamental 电流

I_n : n 次谐波之电流

I_{rms} : $(I_0^2 + I_1^2 + I_2^2 + \dots + I_n^2)^{1/2}$

I_0 : 电流之 DC 成分, 若在纯 AC 电源中则 $I_0=0$

重新定义 PF:

$$PF = [I_1 / I_{rms}] \times \cos \psi_1 = [I_1 / (I_0^2 + I_1^2 + I_2^2 + \dots + I_n^2)^{1/2}] \times \cos \psi_1$$

其中 $\cos \psi_1$: Displacement Power factor (DPF)

电流失真成份 $I_{dis} = [I_{rms}^2 - I_1^2]^{1/2}$

又可将电流谐波失真的程度表示为 (%THD) = $(I_{dis} / I_1) \times 100\%$

(2) 升压型高功因直流转换器

传统的转换器, 为获得较小的涟波的电压, 通常于全桥整流完后加入一个大电容; 但大电容意味着在大部分的时间里, 线电压都是低于电容电压, 也就是整流二极管的导通时间减小, 导通时电流增大, 进而造成线电压的失真。

现今则于整流器与输出间插入一级功因校正器电路, 以使输入电流近似 SIN 波形, 同时保持与电压同相 (In Phase)。理论上任何的拓朴结构都可以达到高功因的要求, 实际上则使用升压型结构来实现, 其理由如下:

1. 使用较少的零件, 可以降低成本。

- Boost 电感的 $\frac{di}{dt}$ 较小，噪声的产生较小，EMI 滤波器可以较小。
- 开关晶体因为共源级，所以较易驱动。

其缺点为：

- 输出直流电压一定要高于输入峰值电压。
- 由于输出没有隔离，所以输入突波易在输出端出现。

目前采用二种方法来作 PFC 控制：

- 固定频率平均电流法：需复杂的控制。Uc3854
- 固定导通时间、但频率可变的瞬时模式法（L6561 采用此法）。

操作原理：

图 1 是本文所采用的电路架构，其转换器部份乃由功率二极管 D1、D2、D3、D4 所组成的桥式整流电路，串接一升压电感 L ，经由适当的控制功率开关 Q，以调整输出直流电压 V_{dc} 的大小，并使输入电流自动追随输入电压成为同相位，进而达到高功因的要求。

由功率开关 Q 之切换控制，可使得升压电感上的电流操作于边界导通模式；其工作原理可以下列 I、II 两个操作模式来说明：

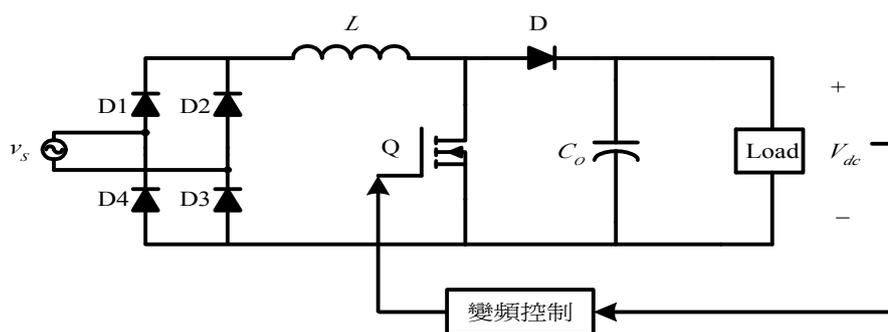


图 1 升压型转换器电路架构图

模式 I：

功率开关 Q 导通时，构成的等效电路如图 2 所示，转换器将形成两个独立的回路。回路 1 是输入电源 v_s 对升压电感 L 储能；回路 2 则是由输出电容 C_o 与负载所组成，

此时输出电容将原先所储存之能量提供给负载以维持输出电压 V_{dc} 。

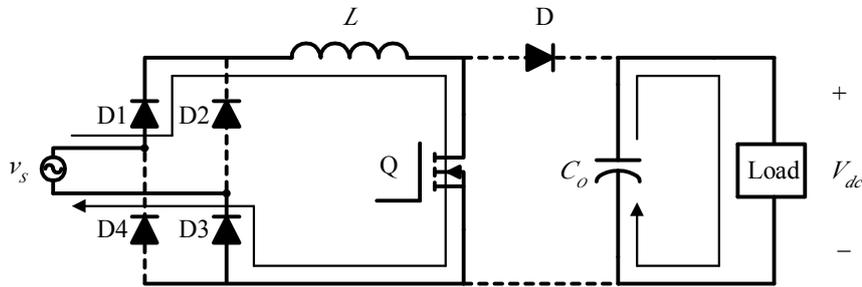


图 2 功率开关 Q 导通之等效电路

模式 II：

当功率开关 Q 截止，且升压电感 L 之电流大于零时，其等效电路如图 3 所示，此时输入电源 v_s 及储存于升压电感 L 之能量，一起对输出电容 C_o 充电并提供能量给负载。

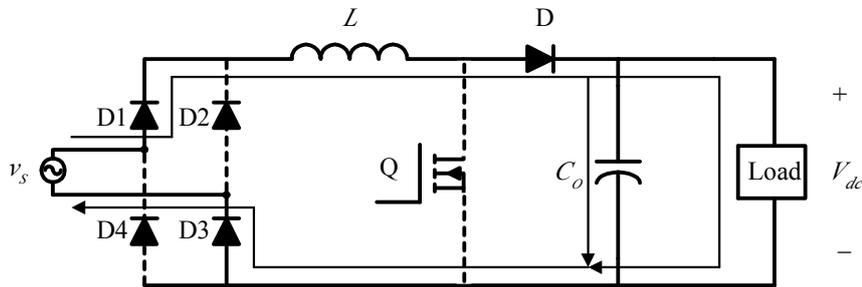


图 3 功率开关 Q 截止之等效电路

若输入交流电源电压为 $v_s(t) = V_m \sin \omega t$ ，则由图 2 可得到电感电流的峰值为：

$$I_{pk}(t) = \frac{v_s(t) \cdot T_{on}}{L} = \frac{V_m \cdot D \cdot T_s}{L} \sin \omega t$$

其中 T_s 为功率开关 Q 之切换周期(Switching period)， D 为责任周期(Duty cycle)。

由上式可以得知，在一输入电压周期内，若功率开关之导通时间保持一定，则电感峰

值电流的联机将会成为一个 $I_p \cdot \sin \omega t$ 的波包，如下页图 4 所示，使得输入电流与输入电压为同相位，达到高功因的要求。由上式可得电感峰值电流之最大值 I_p 为：

$$I_p = \frac{V_m \cdot T_{on}}{L} \sin\left(\frac{\pi}{2}\right) = \frac{V_m \cdot T_{on}}{L} \quad (1-2)$$

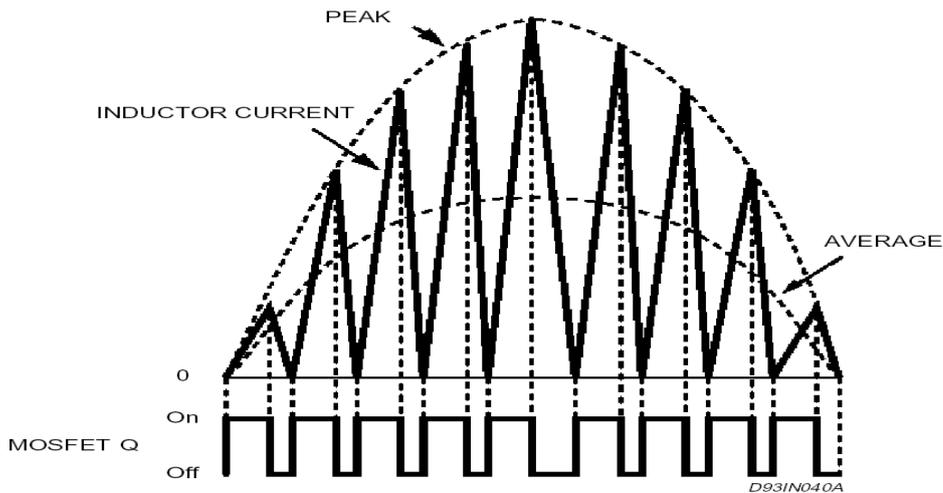


图 4 电感电流波形

基于上述之原理，为了使功率开关的导通时间保持一定，以避免输入电流产生失真，故整个系统回路的交越频率必须远小于输入电压之频率。

(3) L6561 特点、方块图介绍

L6561 是 L6560 的改良版，具有优越的乘法器，在 universal 输入电压时能获得较佳的 THD 值；同时启动电流亦减低至几十个 μA ，而 ZCD(零电流侦测)也具有除能 (Disable) 的功能。此外还具备精准的内部参考电压 (1%误差)、输入电流感测端的内部 RC 滤波器、输出 400mA 能力等等。

此 IC 操作在瞬时模式(即边界导通模式)，可用在电子式安定器、AC-DC 转换器及切换式电源供应器。

L6561 主要特点：

1. 具磁滞的欠电压锁住功能。

2. 低启动电流（典型值：50uA；保证 90uA 以下），可减低功率损失。
3. 内部参考电压于 25℃时只有 1% 以内的误差率。
4. 除能（Disable）功能，可将系统关闭，降低损耗。
5. 两级的过电压保护。
6. 内部启动及零电流侦测功能。
7. 具乘法器，对于宽范围的输入电压，有较佳的 THD 值。
8. 在电流侦测输入端，具备内部 RC 滤波器。
9. 高容量的图腾级输出，可以直接驱动 MOSFET。

其脚位图如下页图 5 所示。

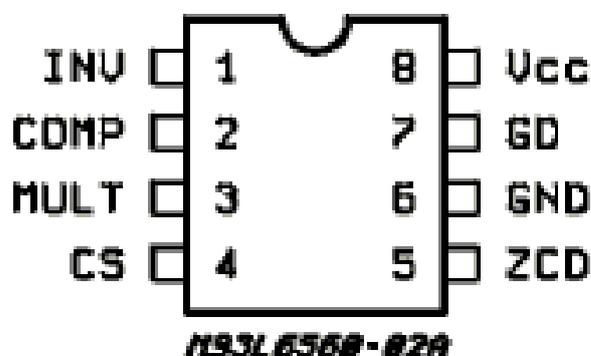


图 5 L6561 脚位图

L6561 接脚功能如下：

PIN 脚	名称	功能
1	INV	误差放大器反相端输入
2	COMP	误差放大器输出
3	MULT	乘法器输入
4	CS	利用电流侦测电阻 R_s ，将电流转成电压输入
5	ZCD	零电流侦测
6	GND	接地
7	GD	为 MOSFET 闸极驱动输入

8	V_{CC}	L6561 的输入工作电压
---	----------	---------------

方块图描述:

1. 电源供应方块图:

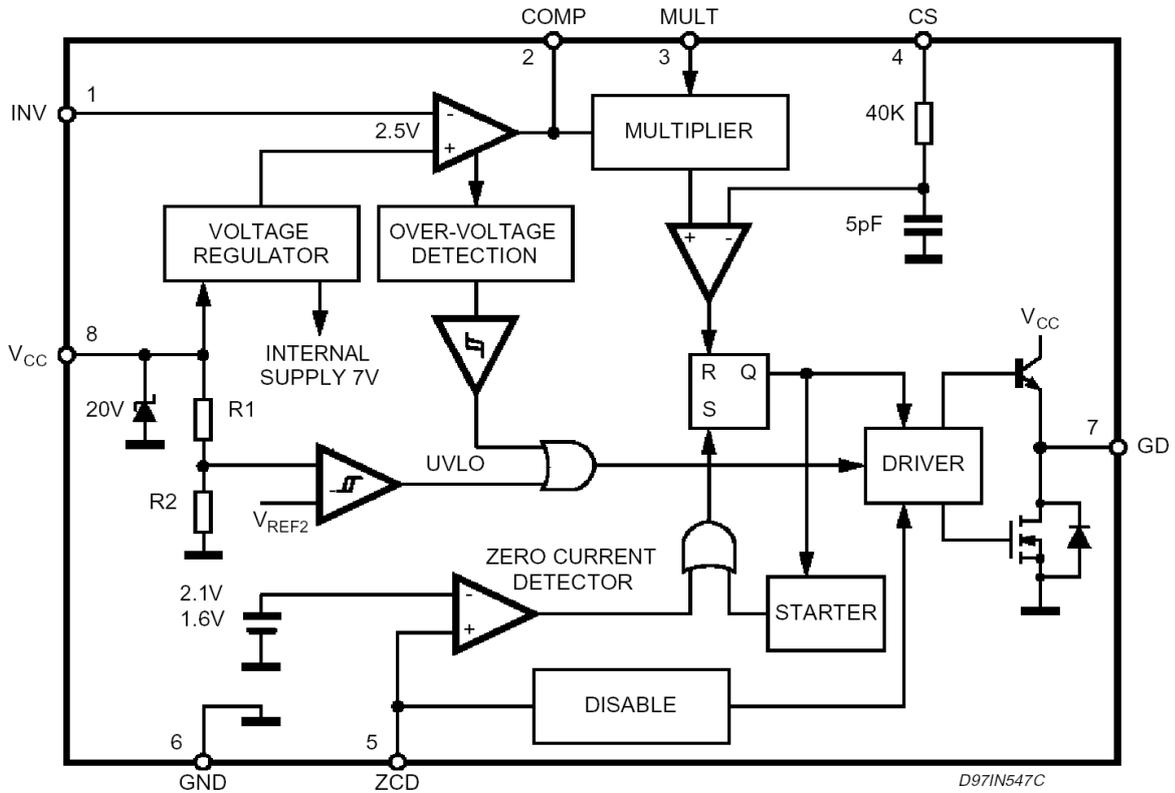


图 6 电源供应方块图

如图 6 由 Vcc 供应电源给'线性电压调整器', 产生 7V 的内部电压, 以供给 IC 使用, 但输出级则直接由 Vcc 供应。另外 BandGap 电路产生一个精准的内部 2.5V 参考电压, 可用于控制, 以达到良好的输出调整率。

如图 7 所示, 具备磁滞功能的欠电压锁住 (UVLO) 比较器, 用以确认只有 Vcc 电压足够高时, IC 才会致能, 已获得较佳的信赖性。

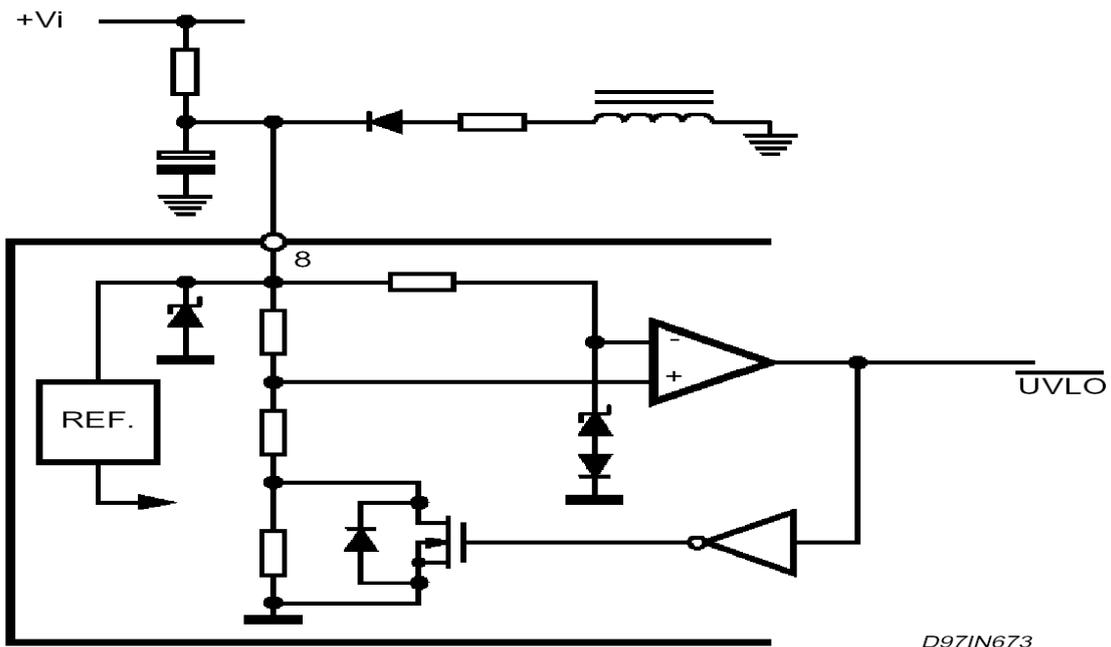


图 7 欠电压锁住方块图

2. 误差比较器及过电压保护方块图:

如图 8 所示，误差放大器的反向输入端，经由外部串联分压电阻与输出端连接，以取得一部分的输出电压，并与内部参考电压做比较，以获得固定的直流调整电压。

误差放大器通常在输出端与反向输入端之间，使用一个回授电容以作为频率补偿，因为在半周期内，误差放大器输出必须维持定值已获的高的 PF 值，所以需要很低的频宽。

为了误差放大器在过电压造成的低饱和，或过电流造成的高饱和之后能快速回复，误差放大器的动态输出电压被内部箝位电路限制在 2V 到 5.8V 间。

此 IC 提供二级的过电压保护；于过电压时，误差放大器的输出趋向低饱和，但误差放大器响应很慢，所以它会维持一段时间才进入饱和区。但另一方面，一个过电压必须被立即修正，因此一个基于不同观念的快速过电压保护是必要的。

因为电容并不允许直流电流流过，于稳态时流过 R1 与 R2 电阻的电流是一样的。

$$I_{R1,R2} = \frac{V_o - 2.5}{R1} = \frac{2.5}{R2}$$

当输出电压因一个负载步阶改变而上升，R1 电流亦跟着上升，但 R2 电流则因电压固定于 2.5V（因误差放大器反应较慢）而不改变，增加部分的电流则流经补偿电容，进入误差放大器的输出端，当感测到此情况时，两阶段处理程序将发生（如图 9 所示）：

‘Soft Braking’：当电流超过达 37uA 时，乘法器的输出电压将强迫下降，如

此从电源端汲取的能量将会降低，也降低输出电压的上升额度。如此能避免输出电压超出默认值太多，而达到保护功能。

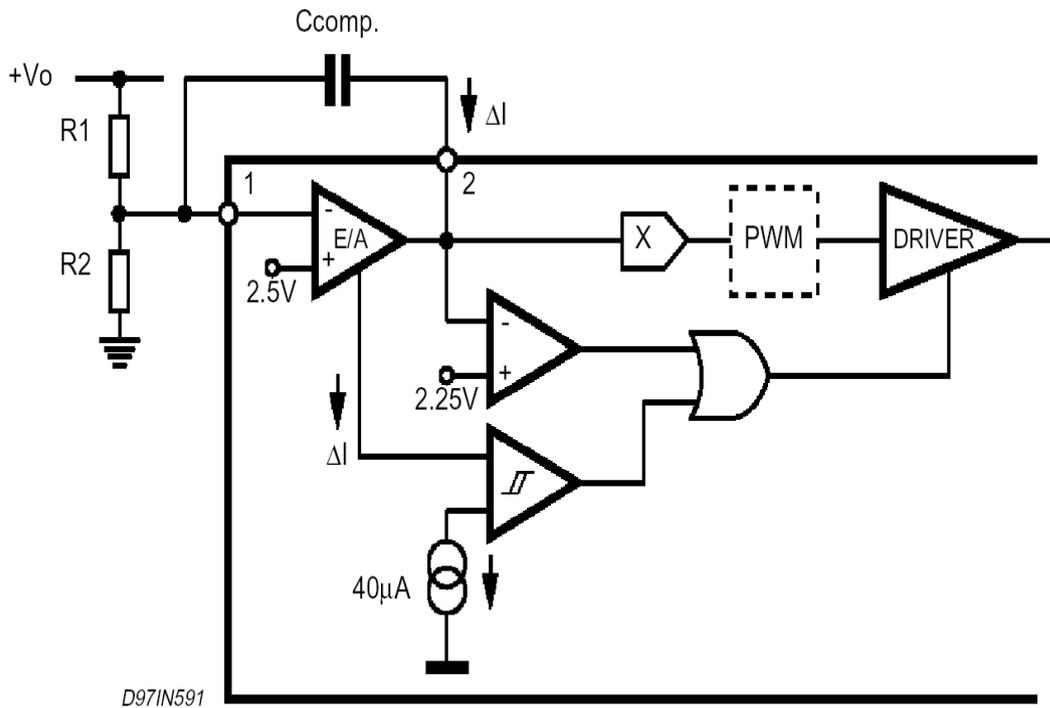


图 8 误差比较器及过电压保护方块图

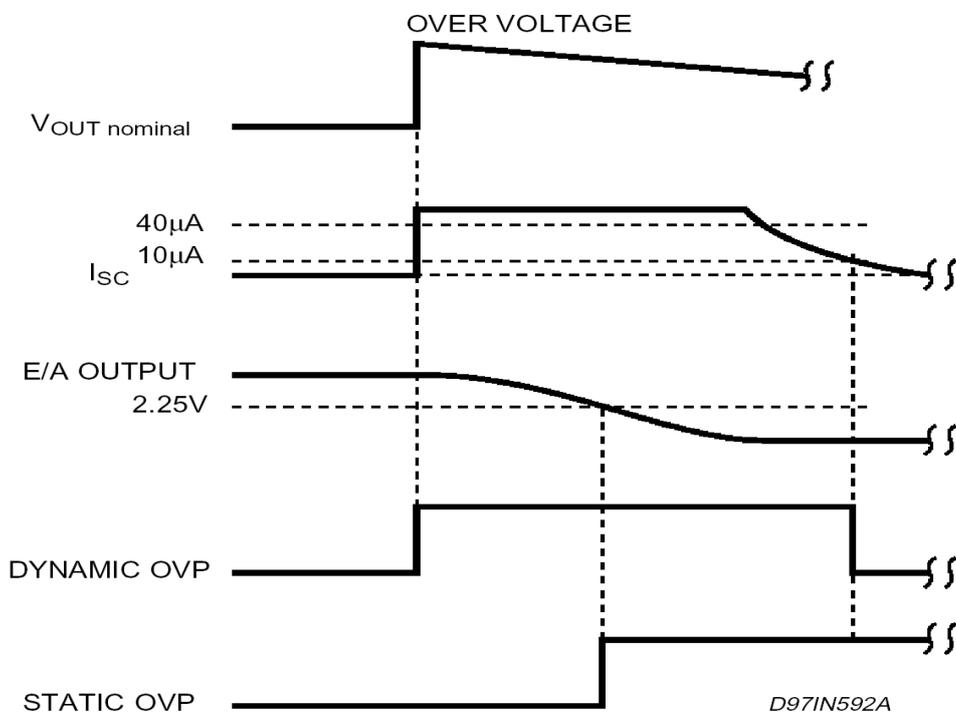


图 9 过电压动作保护图

假使输出电压忽略了'Soft Braking'的作用而持续增加，导致进入 E/A 的电流

达 40uA，系统将进行‘Sharp Braking’：乘法器的输出端将被拉到低准位，MOSFET 输出级关闭，同时内部启动器也将关闭。当 E/A 的输入电流降低至 10uA，因内部电流比较器提供磁滞的功能，因此输出级将从低准位被释放，而再一次致能。以上‘Soft Braking’及‘Sharp Braking’称为动态过电压保护，他们大部分（非全部）皆能有效防止因负载突变而生的问题；事实上，他们对输出电压的变化较为敏感。但对于像负载移除而产生的稳态过电压，则无法提供好的保护。

当过电压持续一段时间（E/A 的输出电压低于 2.25V），稳态过电压保护将被执行：除了将输出级及外部 MOSFET 除能外，亦将内部一些方块功能除能，静态电流降至 1.4mA；当 E/A 的输出电压回到线性区时，系统将再次致能。

3. 零电流侦测及触发方块图：

如图 10 所示，当电感电流减小到零后，ZCD 方块功能将会使 MOSEFT 致能，使跨于电感上的电压反转。当电路于运作状态时，ZCD 的讯号乃是藉由 Boost 电感的辅助绕组而来；ZCD 没有讯号时，可由内部启动器（Inter Sarter）藉由强制驱动器（Driver）送出一脉冲讯号给 MOSFET 闸级以将外部 MOSFET 启动。内部启动器的重复率大于 70ms(大约 14KHz)，所以在设计时，最大频率必须被考虑。

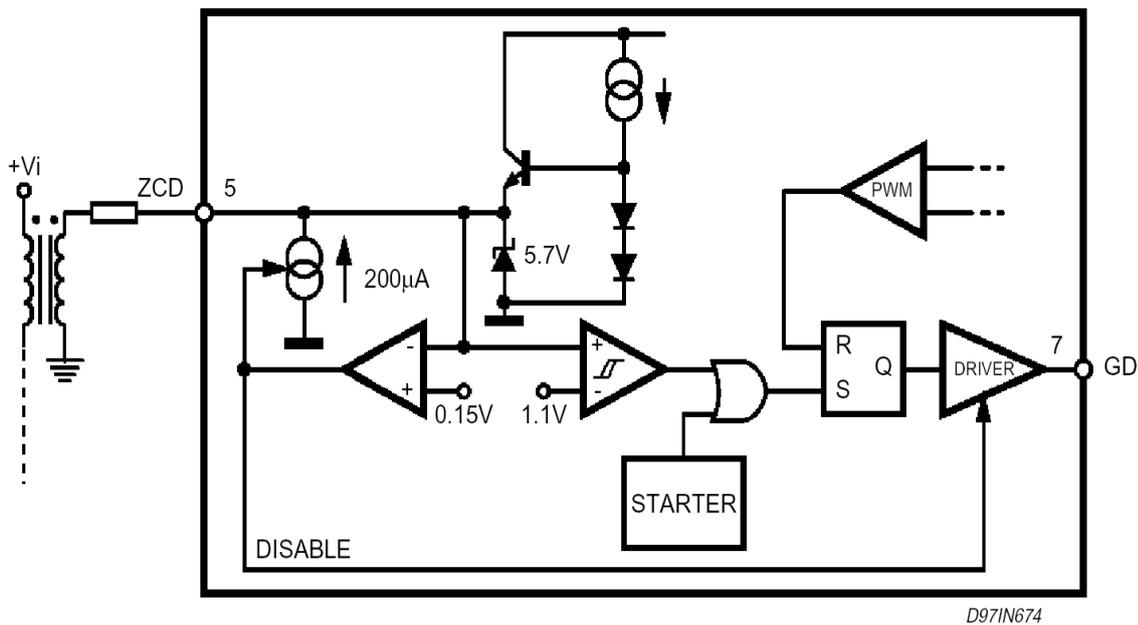


图 10 零电流侦测及触发方块图

4. 除能方块图：

如图 10 所示，ZCD 脚亦可同时致能除能方块；当此脚的电压低于 150mV，系统将被卸载，消耗将降低。欲重新致能系统，则需将此脚的低电位移除。

5. 乘法器方块图：

如图 11 所示，乘法器具有两个输入端：第一个为与输入整流电压成一比例的取样电压，另一个为 E/A 的输出电压；假若 E/A 的输出电压在半个周期内为定值，则乘法器的输出亦将会是整流后的 SIN 波形，并将此信号作为电流比较器的参考讯

号。而在各周期内，电流比较器限定了 MOSFET 的峰值电流。

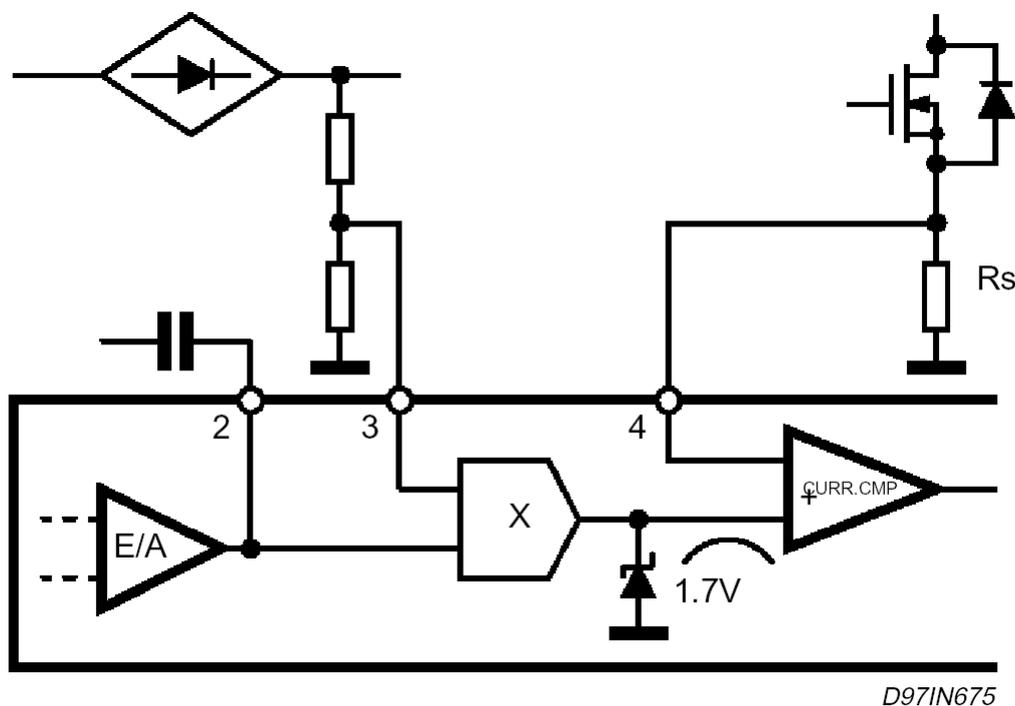


图 11 乘法器方块图

6. 电流比较器方块图：

如图 12 所示，电流比较器感测到跨于电流侦测电阻 (R_s) 上的电压，并拿此讯号与乘法器输出的规划讯号做比较，以决定 MOSEFT 真正关闭的时间。另 PWM 栓锁则可避免因噪声而造成 MOSEFT 误切换。乘法器的输出被内部箱位器限制于 1.7V；当 R_s 上的电压到达此值，则电流的极限值亦跟着出现。

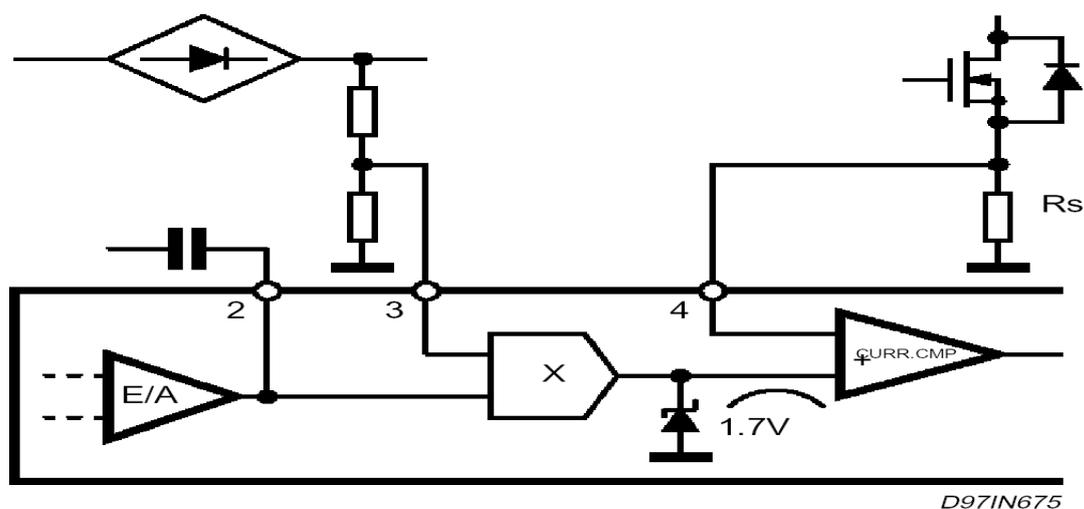


图 12 电流比较器方块图

7. 驱动器方块图：

如图 13 所示，具有 400mA 供应/沉入能力的图腾级输出，能够驱动外部 MOSFET。当系统发生欠电压锁住（UVLO）情况，内部 Pull-Down 电路将输出固定在低准位，以确保外部的 MOSFET 不会意外地被触发。

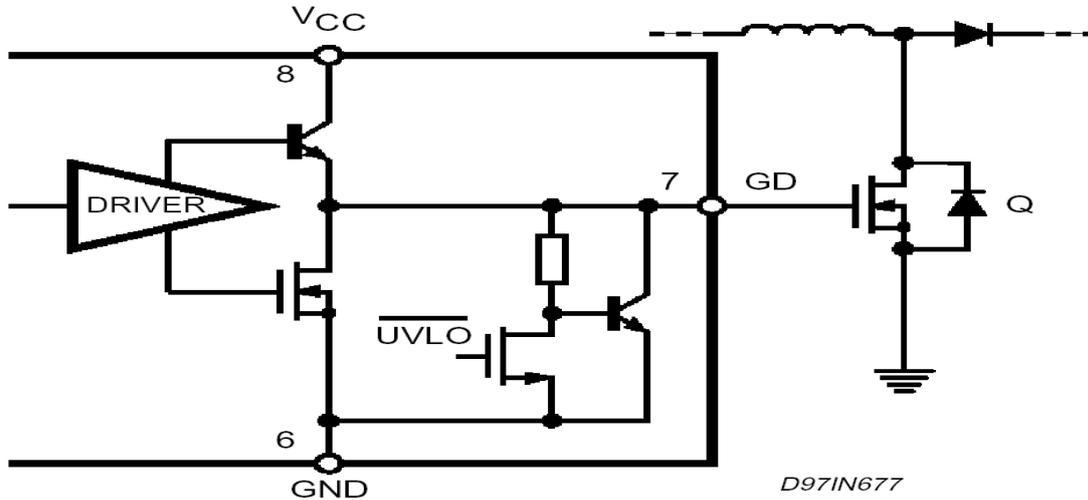


图 13 驱动器方块图：

瞬时功因校正器（T.M. PFC）操作：

交流主电源经过桥式整流后送入升压型转换器；使用切换技术的升压型转换器，可将输入电压转换到我们需求的输出电压值。电路结构如下图所示：

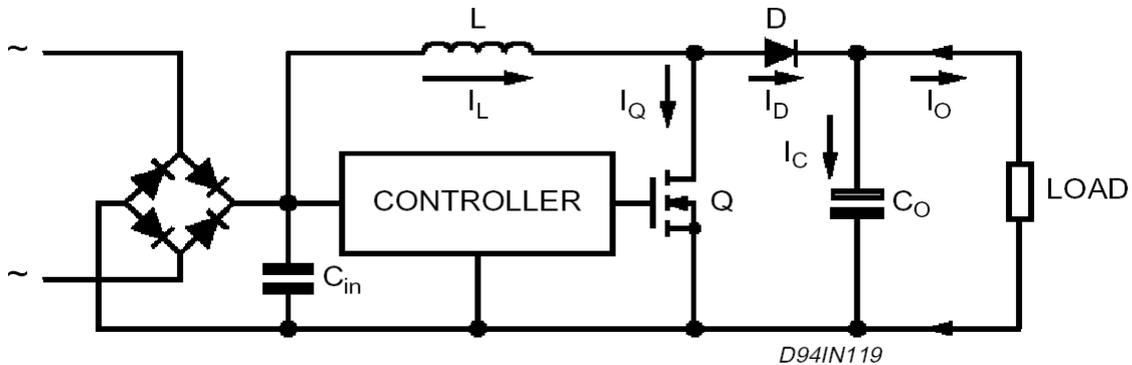


图 14 电路结构图

L6561 使用所谓的瞬时模式技术（Transition Mode Technique）来达到使输入电流为 Sin 波形、及电流与电压同相位的目的。

误差放大器将升压转换器输出的取样电压与内部参考电压做比较，并产生正比于两者差的讯号；若误差放大器的频宽足够小的话（低于 20Hz），则此误差讯号于半周内可视为一直流值；

此误差讯号将被送入乘法器，并与整流后的输入取样电压做乘积，乘积结果为一整流过后的 Sin 波形，其峰值大小与主电压峰值及误差讯号量有关。

乘法器的输出送入电流比较器的 '+' 端，为 PWM 之 Sin 波形的参考讯号；事实上，当 CS（即 pin4）的电压（为电感电流与电阻的乘积）与电流比较器 '+' 端的电压

相等时，MOSFET 的导通动作就被截止。若依此推论，则电感电流的封包将是整流过后的 Sin 波形。在每一个半周的操作过程，证明系统有固定的导通时间是可能的。从 MOSFET 截止到电感电流为零时，电感对负载做放电释能动作；当电感电流为零，电感上无储能，而泄极 (Drain) 处于浮接状态，此时电感与泄极的总电容产生共振；泄极的电压快速掉落到实时线电压之下，而 ZCD 讯号又再次触发 MOSFET 导通，另一转换周期也跟着开始。

跨越 MOSFET 上的这个小电压，在导通时可以减小切换损失及储存于泄极等效电容的能量 (损失于 MOSFET 内部) 的损失。

如图 15 所示为电感电流与 MOSFET 于时间区间之结果；藉由几何学的关系可证得，从主线路撷取的输入平均电流，恰好是电感峰值电流波形的一半。

系统操作介于连续与不连续的临界模式 (虽非正确但已接近)，这也就是为何称系统为瞬时模式的功因校正器 (TM PFC) 的原因。

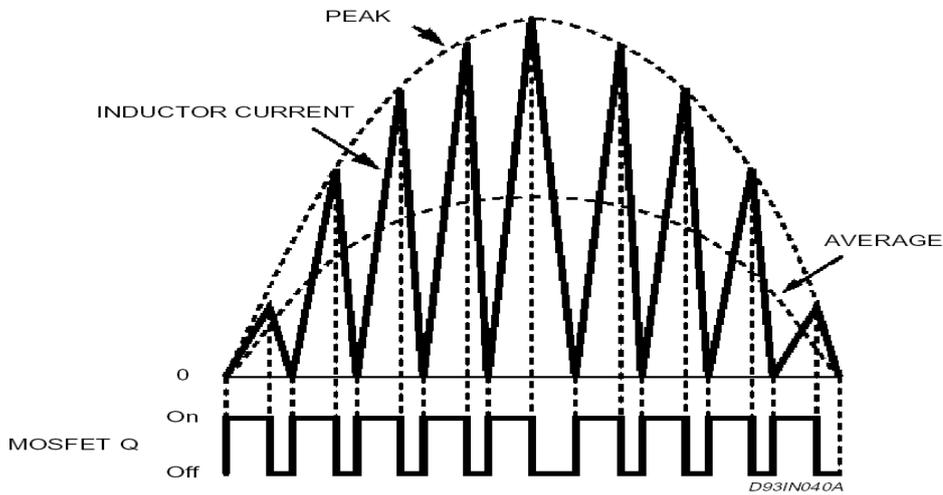


图 15 电感电流与输入平均电流图

除了简单、外部零件少、及电感体积小 (因小电感值) 外；因在电感上有高涟波电流 (意味着在整流完后的主回路上拥有高有效值及高噪声之电流)，所以需要有一个 EMI 滤波器来抵制噪声；这个缺点限制了瞬时模式功因校正器，应用于低功率范围。

应用电路：

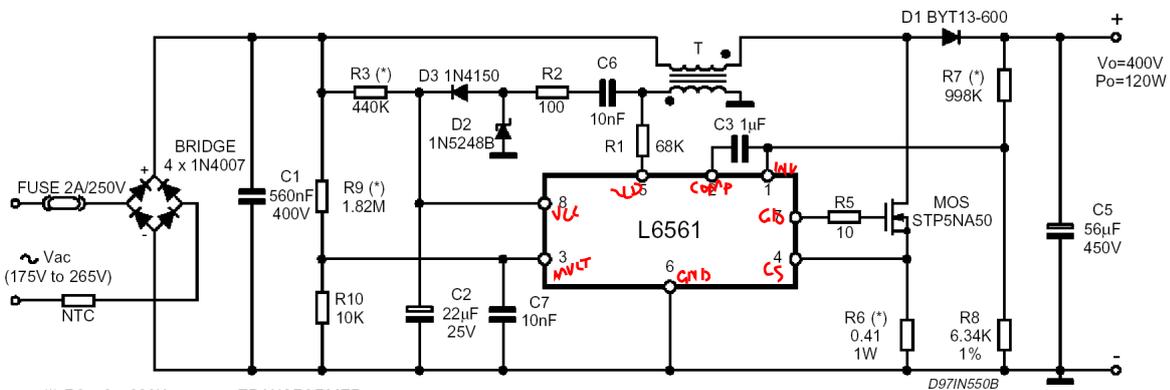


图 16 应用电路图

输出电压经 R7、R8 分压后，可于 pin1 得出正比于输出电压之回授电压，此电压与 IC 内部 2.5V 之参考电位做比较后，再经 pin1 与 pin2 两端之补偿网络输出，以作为内部的乘法器输入之一；同时 60Hz 电源电压经 R9、R10 分压，于 pin3 得到一弦波电压 $V_{s(t)}$ ，亦为乘法器的另一输入源，这两个电压经乘法器乘积后，可得一比例之弦波参考电压 $V_{r(t)}$ ，此弦波参考电压 $V_{r(t)}$ 乃做为功率开关截止时机之依据。当 pin7 闸极驱动信号使 MOSFET 导通时，电感电流依 d_i/d_t 斜率上升，流经 sense resistor R6，取电阻 R6 之跨压 V_4 经 pin4 与参考电压 $V_{r(t)}$ 做比较，当 $V_4 > V_{r(t)}$ 时，pin7 pull down，使 MOSFET 截止。choke 中，另一组辅助线圈的目的除了提供 L6561 稳定电源外，另提供 switch 导通之控制。当 MOSFET 截止时，主线圈极性反转，辅助线圈此时 dot 为正电位，提供 pin8(V_{cc}) 电源与 pin5(ZCD : zero current detector) 之参考电位。当主线圈之能量释放完毕时(因工作于 continuous and discontinuous boundary，此时电流为 0)，辅助线圈之电位亦下降，所以 pin5 之参考电位随之下降，由于 ZCD 内部电路为负缘触发，在下降至 1.8V 以下时则触发内部之 RS flip-flop 使 pin7 pull high 而使 MOSFET 导通。因此可看出经由主动式 PFC 所得之平均电流波形为一完整之弦波，且其相位与 AC 电源同相。经由主动式功率因子校正所得之 PF 值可达 0.98 以上。

设计准则:

以下描述一些设计准则, 基本的设计规范考虑以下数据:

- 主输入电压范围: $V_{rms(min)} \sim V_{rms(max)}$
- 输出直流电压值: V_o
- 额定输出功率: P_o
- 最小切换频率: f_{sw}
- 最小输出电压涟波: ΔV_o
- 最大公认超越电压: ΔV_{ovp}
- 期望效率: η
- 输入功率: $P_i (= P_o/\eta)$
- 最大主有效值电流: $I_{rms} (= P_i/V_{rms(min)})$
- 额定输出电流: $I_o (= P_o/V_o)$

电源部分设计:

输入桥式二极管:

输入桥式整流: 使用标准慢速、低价的二极管即可。必须考虑最大输入电流 (I_{rms}), 最大峰值电压及二极管相关的热资料。

输入电容:

输入高频率波电容 (C_{in}) 可减少来自高频电感电流涟波的切换噪声。最差的情况将发生于最小额定输入电压的峰值时, 最大高频涟波电压通常被抑制于最小输入额定电压的1%到10%之间, 可藉由一系数表示 ($r=0.01$ 到 0.1)。但实际则需将EMI滤波器也考虑进去。

$$C_{in} = \frac{I_{rms}}{2\pi \cdot f_{sw} \cdot r \cdot V_{rms(min)}}$$

输出电容:

输出电容与直流公认突波输出电压值、输出功率和期望的电压涟波有关。当选择一个低ESR值的电容, 其值为

$$C_o \geq \frac{I_o}{4\pi \cdot f \cdot \Delta V_o} = \frac{P_o}{4\pi \cdot f \cdot V_o \cdot \Delta V_o}$$

其中 f 为主电源频率; ΔV_o 通常为输出电压的1%到5%。
假若考虑系统的保持时间, 则采用下列公式

$$C_o = \frac{2 \cdot P_o \cdot t_{Hold}}{V_{o_min}^2 - V_{op_min}^2}$$

V_{o_min} 是考虑负载调整及输出涟波电压值的最小输出电压; V_{op_min} 则是系统侦测出藉由PFC 所供应的电源失败 (Power Fail) 之前, 最小输出操作电压。

升压电感:

设计电感包含许多的参数, 也有不同的方法可以使用。首先电感值必须先定义, 使系统最小的切换频率大于内部启动器的最大频率, 以确保系统于正确的TM操作。假设为单位功因, 则

$$T_{on} = \frac{L \cdot I_{Lpk} \cdot \sin(\theta)}{\sqrt{2} \cdot V_{irms} \cdot \sin(\theta)} = \frac{L \cdot I_{Lpk}}{\sqrt{2} \cdot V_{irms}} \quad T_{off} = \frac{L \cdot I_{Lpk} \cdot \sin(\theta)}{V_o - \sqrt{2} \cdot V_{irms} \cdot \sin(\theta)}$$

其中 I_{Lpk} : 为电感电流的最大值; T_{on} 、 T_{off} : 为开关的ON、OFF时间。而 I_{Lpk} 为线频峰值电流 (与输入功率及线电压有关) 的两倍, 即

$$I_{Lpk} = 2 \cdot \sqrt{2} \cdot \frac{P_i}{V_{irms}}$$

将上述的关系式, 用 T_{on} 、 T_{off} 表示, 经过代数运算, 可以算出在一周期内的实时切换频率为

$$f_{sw}(\theta) = \frac{1}{T_{on} + T_{off}} = \frac{1}{2 \cdot L \cdot P_i} \cdot \frac{V_{irms}^2 \cdot (V_o - \sqrt{2} \cdot V_{irms} \cdot \sin(\theta))}{V_o}$$

f_{sw} 最小值发生于线电压顶端时 ($\theta=90^\circ$), 最大值发生于线电压零交越时 ($\theta=0^\circ$); 最小系统切换频率可能发生于最大或最小线电压。者电感值定义如下

$$L = \frac{V_{irms}^2 \cdot (V_o - \sqrt{2} \cdot V_{irms})}{2 \cdot f_{sw}(\min) \cdot P_i \cdot V_o}$$

式中的 V_{irms} 可以为 $V_{irms}(\min)$ 或 $V_{irms}(\max)$, 不论何者都给电感较小的值。最小的切换频率建议为15KHz, 以不干扰内部启动器。电感值已定义完成, 则实际的设计可以开始:

考虑磁性材料、几何形状 (因高电压造成需要隔离)、操作频率范围, 选择高频亚铁盐 (Ferrite) 材料、具空气心、绕线架的铁心组。由于供应厂商制作的型式有很多变化, 最终选择以技术及经济上的考虑为主。

铁心尺寸的大小, 采用以下的经验公式:

$$\text{Volume} \geq 4 \cdot L \cdot I_{rms}^2$$

其中体积单位为 cm^3 ; 电感单位为mH。

接着绕组必须被定义, 线圈数与绕线面积须被量化; 储存于电感的最大实时能量为 $1/2 \cdot L \cdot I_{Lpk}^2$ 可储存于磁场内 (可由最大能量密度与铁心有效体积【 V_e 】的乘积表

示之), 即

$$\frac{1}{2} \cdot L \cdot I_{Lpk}^2 = \frac{1}{2} \cdot \Delta H \cdot \Delta B \cdot V_e \approx \frac{1}{2} \cdot \Delta H \cdot \Delta B \cdot A_e \cdot l_e$$

式中的 A_e 为铁心有效截面积, l_e 为有效磁通路径的长度(两者皆可由铁心的数据中找到), ΔH 为磁场强度的变化量, ΔB 为磁通密度的变化量。

未避免因高导磁率而造成铁心饱和, 及允许足够的磁场强度变化量, 使用一个气隙是必要的。尽管气隙长度 l_{gap} 为 l_e 的很小百分比值, 亚铁盐(Ferrite)铁心的导磁率是很高(典型值为 $\mu_r = 2500$), 假定所有的磁场皆集中于气隙是可能的, 且有良好的近似值($\Delta H \approx \Delta H_{gap}$); 例如1%的 l_{gap}/l_e (为最小的建议值)约与假设值有4%的误差; 假若 l_{gap}/l_e 值越大, 则误差将会减少。

忽略气隙区域边缘的漏磁, 能量平衡重新写成

$$L \cdot I_{Lpk}^2 \approx \Delta H_{gap} \cdot \Delta B \cdot A_e \cdot l_{gap}$$

通过铁心及气隙的 ΔB 为磁通密度是一样的, 且与气隙中的磁场强度有以下的关系:

$$\Delta B = \mu_0 \cdot \Delta H_{gap}$$

于气隙区域使用安培定律, 可得

$$l_{gap} \cdot \Delta H_{gap} \approx N \cdot I_{Lpk}$$

从能量平衡关系式可以得出

$$L \approx \mu_0 \cdot \frac{N^2 \cdot A_e}{l_{gap}} \Rightarrow N \approx \sqrt{\frac{L \cdot l_{gap}}{\mu_0 \cdot A_e}}$$

式中的 N 是绕组的圈数。

N 若决定了, 建议确认铁心是否饱和; 若是结果太接近临界值, 则需增加气隙的距离, 并从新计算一遍。绕线之选择则需考虑铜损大小能在可接受的范围:

$$P_{CU} = \frac{4}{3} \cdot I_{rms}^2 \cdot R_{CU};$$

R_{CU} 由于受到高频涟波影响, 使集肤及邻近效应变明显, 造成损失增加; 所以建议使用Litz线或多股线。最后绕线的面积需要被考虑; 若是使绕线架的绕线面积不符, 则考虑使用一个更大的铁心组, 并重新计算绕组。

为了使ZCD脚能辨别电感电流流到零, 增加一辅助绕组是必须的; 采用低售价及细薄的绕线组。绕线的圈数是唯一需要被定义的参数。

功率MOSFET:

MOSFET的选择主要考虑与输出功率相关的 R_{DSon} ；由于输出电压将晶体的反向偏压电压给固定住了，故考虑耐压时就需加上最大突波电压及安全余裕度等因素。

导通损失（Conduction Loss）如下式所示：

$$P_{ON} = I_{Qrms}^2 \cdot R_{DSon}$$

其中

$$I_{Qrms} = 2 \cdot \sqrt{2} \cdot I_{rms} \cdot \sqrt{\frac{1}{6} - \frac{4\sqrt{2}}{9\pi} \cdot \frac{V_{irms}}{V_O}}$$

切换损失（Switching Loss）是因于TM操作下，在晶体关闭（Turn-off）时电流电压面积交叉所造成

$$P_{CROSS} = V_O \cdot I_{rms} \cdot t_{fall} \cdot f_{sw}$$

式中的 t_{fall} 是晶体关闭时的交越时间（Crossover time）。

而晶体导通时（Turn-on）的损失则导因于MOSFET内部的泄极总电容放电，其值如下式：

$$P_{CAP} = \left(3.3 \cdot C_{oss} \cdot V_{DRAIN}^{1.5} + \frac{1}{2} \cdot C_d \cdot V_{DRAIN}^2 \right) \cdot f_{sw}$$

式中的 C_{oss} 是MOSFET的泄极内部电容； C_d 是外部寄生总电容； V_{DRAIN} 是MOSFET

于导通时泄极的电压。因为 f_{sw} 和 V_{DRAIN} 是沿着每半周期输入电压在改变的，特别是 V_{DRAIN} ，不仅受到输入SIN电压波形变化而改变，还受到升压电感与泄极总电容造成谐振而产生的电压降影响（如图17）。在经验上对总切换损失做一粗略的估算是可行的。因此于在低电压输入时， V_{DRAIN} 在每半周期的特定部分，将会为零。

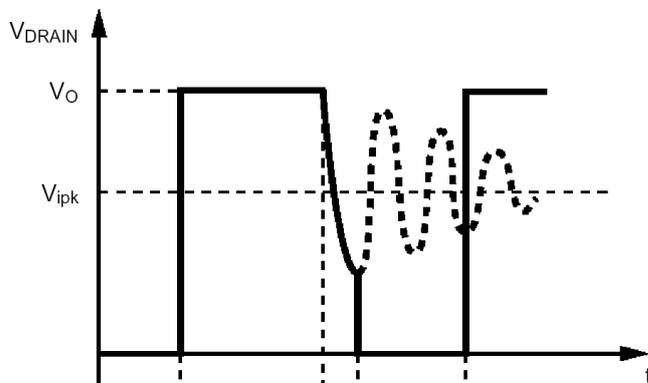


图17 泄极电压图

升压二极管：

此飞轮二极管需采用快速型的；直流（DC）电流值和有效值（RMS）电流值对于损失的计算是非常有用的，表示如下

$$I_{D0} = I_o$$

$$I_{Drms} = 2 \cdot \sqrt{2} \cdot I_{rms} \cdot \sqrt{\frac{4 \sqrt{2}}{9\pi} \cdot \frac{V_{irms}}{V_o}}$$

导通损失可以用下是估计：

$$P_{DON} = V_{to} \cdot I_{D0} + R_d \cdot I_{Drms}^2$$

式中 V_{to} （临界电压Threshold Voltage）和 R_d （差动电阻Differential Resistance）皆是二极管的参数。至于反向偏压和MOSFT一样。

偏压电路

第一脚（INV）：

与E/A的反向输入端及OVP电路相连接，一个分压电阻串于输出电压端与此脚之间。内部E/A之非反向输入端有2.5V的参考电压。内部OVP警告电流为40uA；R7、R8的选择方法如下：

$$\frac{R7}{R8} = \frac{V_o}{2.5V} - 1 \quad R7 = \frac{\Delta V_{OVP}}{40 \mu A}$$

第二脚（COMP）：

为E/A输出端，同时亦为乘法器的两个输入之一；一个回授网络置于此脚与第一脚之间，此补偿网络借着减小频宽以避免系统的干扰，以便控制输出电压的涟波（100~120Hz）。

最简单的情况为一颗电容当成补偿网络，它提供了低频率极点和高的直流增益；一个简单的标准可以定义此电容值：即设定频宽为20~30Hz之间。

$$BW = \frac{1}{2 \pi \cdot (R7 // R8) \cdot C3}$$

$$C3 = \frac{1}{2 \pi \cdot (R7 // R8) \cdot BW}$$

第三脚（MULT）：

为乘法器的第二输入脚；经由分压电阻，取得SIN输入波形的一部份电压，来当成参考信号。乘法器可由以下关系描述：

$$V_{CS} = k \cdot (V_{COMP} - 2.5V) \cdot V_{MULT}$$

V_{cs} (乘法器输出) 为电流感测的参考讯号; K 为乘法器的增益。一个完整的描述如图18所示; 它显示了乘法器的特性曲线族; V_{MULT} 从0到3V、 V_{cs} 从0到1.6V可以保证乘法器操作于线性区域; 而在特性曲线族中, $\Delta V_{CS}/\Delta V_{COMP}$ 的最大斜率值至少有1.65。基于这个考虑, 可以依以下的方法, 来设定乘法器的适当工作点:

首先选择 V_{MULT} 的最大值 $V_{MULT PKX}$ (发生在最大输入电压时)。所以在宽范围输入时, 此值应该在3V或其附近在; 而在单输入电压时, 此值应该要少一点。最小的峰值发生于最小输入电压时, 表示如下

$$V_{MULTpkmin} = V_{MULTpkx} \cdot \frac{V_{irms(min)}}{V_{irms(max)}}$$

此值乘以 $\Delta V_{CS}/\Delta V_{COMP}$ 的最小保证值, 将得到乘法器的最大峰值输出电压

V_{XCSPk}

$$V_{XCSPk} = 1.65 \cdot V_{MULTpkmin}$$

如果 V_{XCSPk} 超过电流感测1.6V的线性区域, 则必须取一个较小的 $V_{MULT PKX}$, 并从新计算。则

$$\frac{R_{10}}{R_9 + R_{10}} = \frac{V_{MULTpkx}}{\sqrt{2} \cdot V_{irms(max)}}$$

R_{10} 的选择: 以流过此电阻的电流为数百uA为基准, 以降低功率损失。

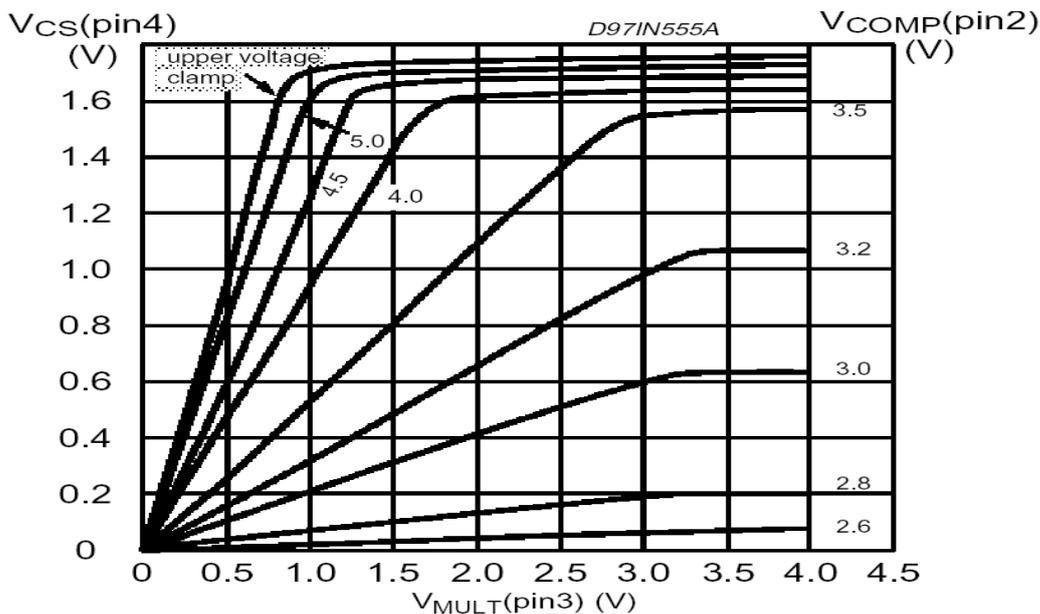


图18 乘法器的特性曲线族图

第四脚 (CS):

为电流比较器的反向输入端，经由此脚L6561可以知道实时的电感电流，并藉一外部感测电阻 R_s 将之转换为一定比例的电压；当此脚的讯号超过由乘法器输出所设定的临界电压，PWM的栓锁就被重置、MOSFET就被关闭；在PWM栓锁还未被ZCD讯号设定之前，MOSFET都会在关闭的状态。另有一内部电路作以下动作确认：在第四脚讯号消失前，PWM栓锁不能被设定。

感测电阻值由下是计算：

$$R_s \leq \frac{V_{XCSpk}}{I_{Rspk}}$$

$$\text{其中 } I_{Rspk} = 2\sqrt{2} \cdot I_{rms}$$

R_s 上所消耗的功率（如下式）不要超过额定功率的1%。

$$P_{R_s} = \frac{4}{3} \cdot R_s \cdot I_{rms}^2$$

内部1.8V（最大）稽纳二极管将PWM比较器的非反向输入端做限制，已设定临界电流值，所以流经电阻的最大电流值为

$$I_{Rspkmax} = \frac{1.8}{R_s}$$

此值也是可以流过电感的最大电流，我们可以使用这个值来确认铁心是否饱和。

第五脚 (ZCD):

此脚为零电流侦测电路的输入脚，经由一限流电阻连接到升压电感的辅助绕组。零电流侦测电路为负缘触发：当这脚的电压低于1.6V时PWM栓锁电路设定、MOSFET导通；然而，在此之前，电路需先被防护：亦即在此脚电压下降到1.6V之前，此脚需先有一个由MOSFET关闭所造成的2.1V正缘触发才可以。

最大主/辅助线圈匝数比 m ，必须确定在MOSFET关闭时，能够传送足够的电压以防护零电流侦测电路。

$$m \leq \frac{V_o - \sqrt{2} \cdot V_{irms(max.)}}{2.1}$$

假若绕组也有供应IC电源，在 V_{cc} 电压范围内上述的原则可能不会兼容。为解决此一不兼容的问题，图16的自供应网络可以被使用；限流电阻的最小值为，在跨于辅助绕组最大电压时，有3mA的电流流进此脚。

可以采用微调的方法，使MOSFET导通的时间，恰好发生在泄极震荡电压谷底时

(完全释能的电感与泄极电容产生震荡, 参考图19), 来得到实际的值, 如此可使在导通时的损耗减为最小。

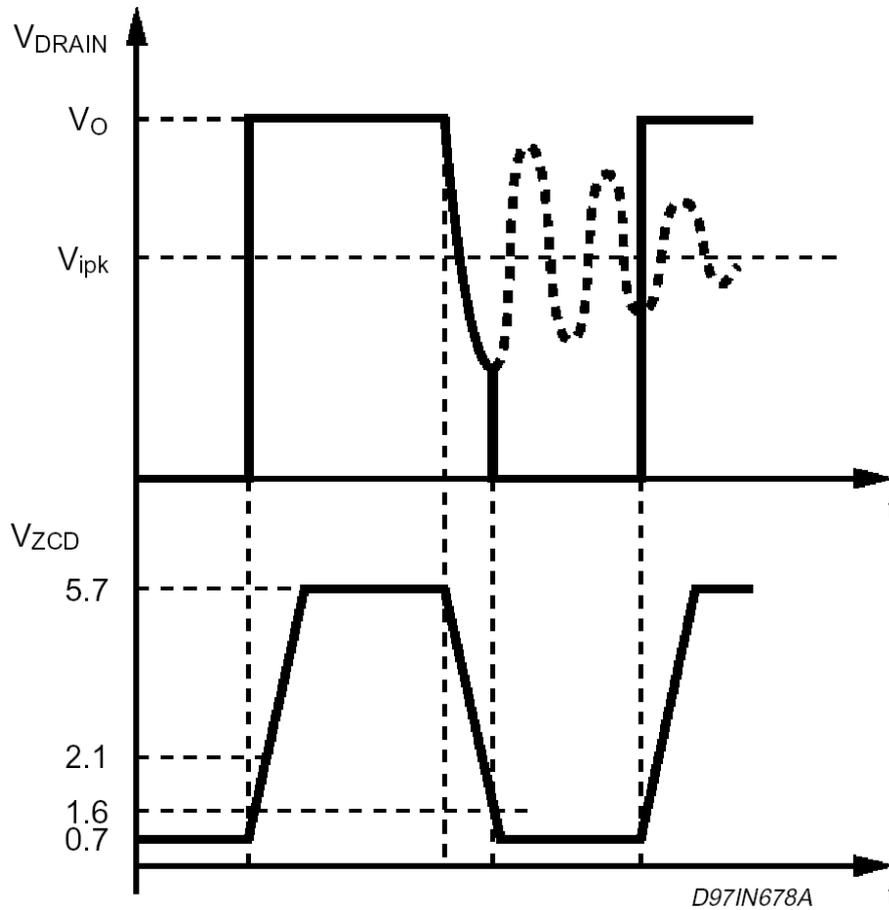


图19 泄极谐振时的电压图

若是此脚直接由外部驱动讯号驱动, 则L6561将于此信号(的负缘)同步。若是此脚空接, L6561将以内部启动器频率工作; 在此情况下, 很明显的并非在TM模式操作、亦不会有高的PF值。但此特性可以在其它应用场合使用。

此脚亦包含了除能(Disable)功能; 若是此脚的电压低于150mV时, 系统就会关闭。为了如此, 从此脚沉入的电流需10mA以上。IC的静态电流大约将减至1.4mA。当外部Pull-down被移除, 由于内部150uA产生器将拉高(Pull-up)此脚, 系统将会重新启动。

第六脚(GND):

此脚做为讯号内部电路电流、与门驱动电流的返回路径。当在Layout PCB板时, 此两条路径应要分开。

第七脚(GD):

为驱动器的输出, 具有提供/沉入400mA的驱动能力。为了避免当供应芯片的电压低于UVLO临界准位时所造成的泄漏电流, 而造成外部MOSFET多余的导通, 内部的Pull-down电路将使此脚保持为低准位。此电路保证在当V_{cc}>3V时, 此脚的最大电压为0.3V(I_{sink}=10mA); 如此可以允许忘记于闸极与源极间加电阻(为了达同样目的)。

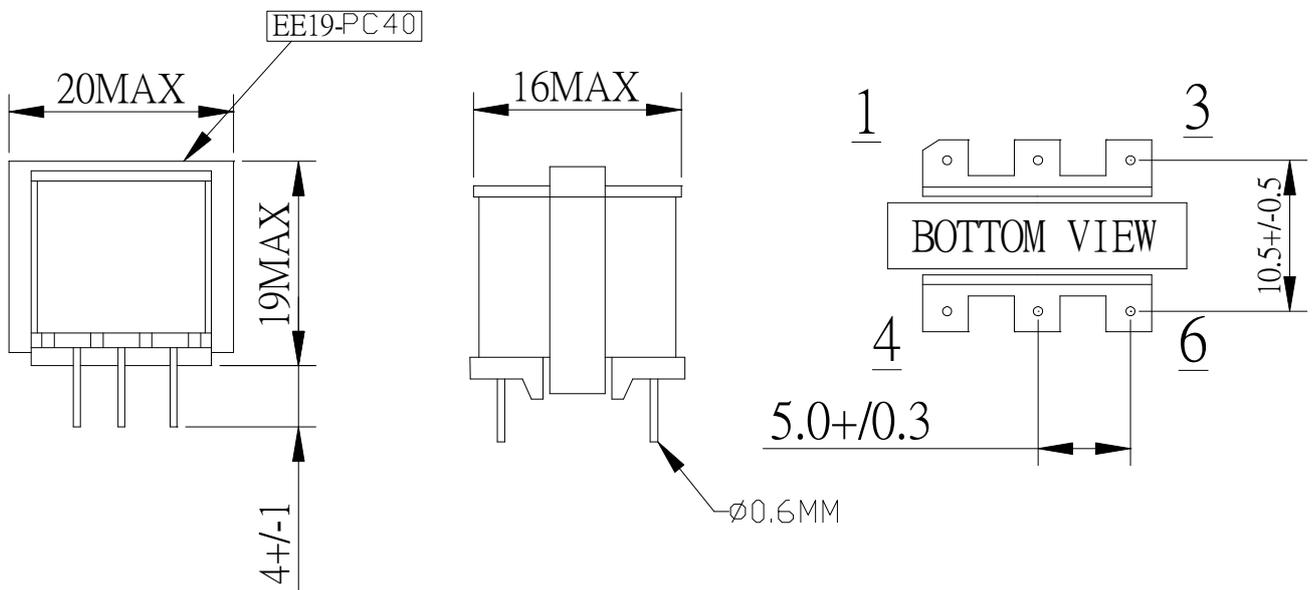
第八脚 (Vcc):

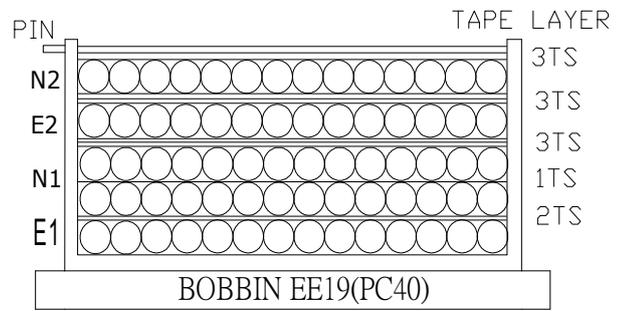
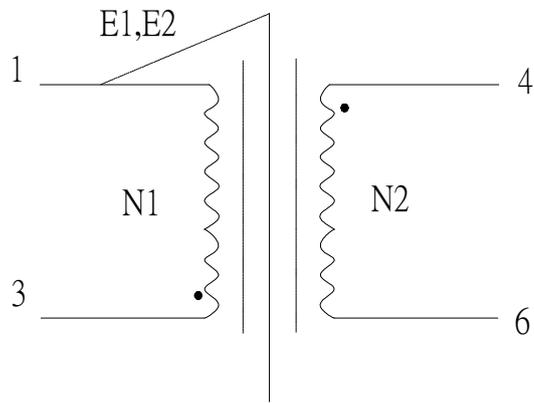
为系统电源的供应脚，此脚与外部的启动电路（经由一个电阻连接到主电源上）和自供应电路连接。不论自供应系统的架构为何，一定有一个电容连接于此脚与地端。

为了启动L6561，**此脚的电压必须超过13V（最大值）**；若低于此值则IC并不会工作，同时从Vcc消耗的电流将小于90uA；**并允许使用高启动电阻（数百KΩ）**，以在低负载时，降低功率损失和提高系统效率（特别是宽输入范围的应用场合）。

当系统在操作情况时，损耗的电流（不包含闸极驱动）与操作情况关联，但最大不超过4.5mA。

IC只有于供应电压在欠电压锁住临界电压（最大10.3V）之上时，才能持续工作；若是Vcc电压超过内部稽纳二极管18V（额定电流30mA），二极管便会动作，做电压箝住；于此情况下功率损耗会有相当的程度增加。





$L_p = 700 \mu H (132KHz)$