

鼎韵科技简介

深圳市鼎韵科技有限公司是一家由国内外知名专家组成，专业致力于研发管理及工程技术服务为主的高科技咨询公司。

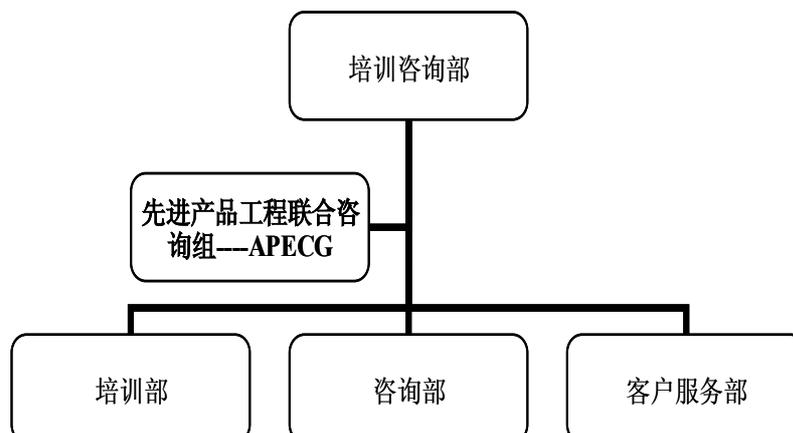
企业产品从立项开始到研发管理--系统工程--硬件工程--软件工程--质量工程--工艺工程--制造工程--测试工程--可靠性工程等一系列的过程技术的提升是我公司关注的焦点。

公司在业界强大的专家资源和多方位多层次的服务体系将为企业提供高附加值的咨询服务。

公司的发展理念：以高新技术为主导，以尽善尽美的服务为己任

公司的服务理念：为客户提供全方位最满意的解决方案

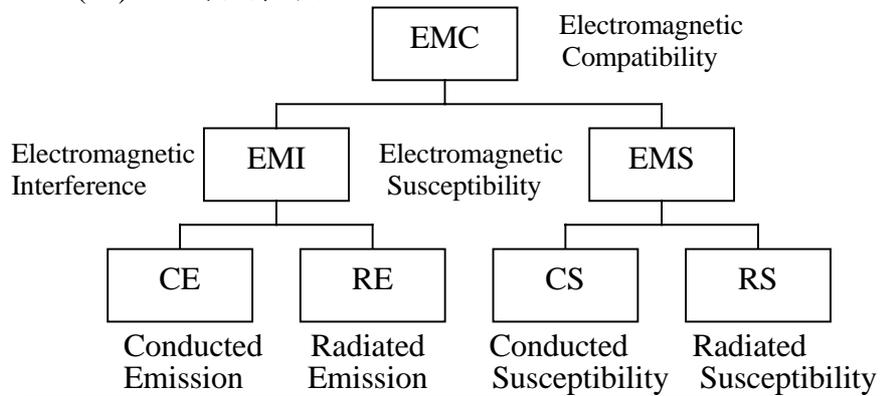
公司的管理理念：诚信做人，认真做事，以求共同发展



电磁兼容基本概念

电磁兼容基本概念 EMC/EMI 简介

(一) EMC 的技术分类



电磁兼容基本概念

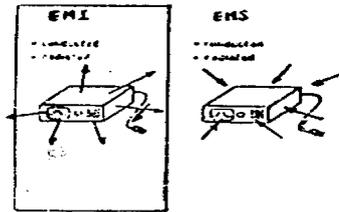
1. EMC/EMI/EMS 定义:

EMC: 一个电子设备或系统和其它设备或系统同时操作时不会因EMI问题而有功能受影响的情况发生。

EMI: 一个电子设备或系统在执行过程中有不利功能的信号出现, 此信号是不想要且没有意义的, 它可能来自外界也可能来自自身。

EMS: 电子设备或系统在操作过程中不受周遭电磁环境影响的能力。

2. EMI的发生: 电磁场伴随电压, 电流的作用而产生。



电磁兼容基本概念

◆ EMC就是电磁兼容性, 它包含:

- ◆ 干扰性 (Emission): 来自于电子电气操作的产品或设备。
- ◆ 抗干扰性 (Immunity): 产品或设备对于电磁干扰的抗干扰能力。
- ◆ 自然的EMI-电击, 静电放电, 宇宙噪声等。
- ◆ 人为的EMI-开关切换产生的噪声或突波, 无线电波等。

◆ 电子电气设备或系统在操作时, 会辐射出可能干扰到其它电子电气设备或系统操作的电磁波 (EMI), 而其本身也需具有经受电磁波干扰的能力 (EMS), 所谓的电磁兼容性 (EMC) 即是规范电子电气设备或系统的电磁干扰波不会影响其它的电子电气设备或系统运作, 同时具备足够抵抗外界干扰的能力。

电磁兼容术语

电磁兼容术语

发射部分:

1. 电磁发射 (Electromagnetic Emission): 从源向外发射电磁能的现象。
2. 发射限值 (Emission Limit): 规定电磁骚扰源的最大发射电压。
3. 发射裕量 (Emission Margin): 电子电气设备或系统的电磁发射电平与发射限值之间的差值。

电磁兼容术语

电磁信号部分:

1. 电磁环境 (Electromagnetic Environment): 存在于固定场所的所有电磁现象的总和。
2. 电磁噪声 (Electromagnetic Noise): 一种明显不传送信息的时变电磁现象, 它可能与有用信号迭加或组合。
3. 无用信号 (Unwanted signal/Undesired signal): 可能损害有用信号接收的信号。
4. 干扰信号 (Interfering signal): 损害有用信号接收的信号。

电磁兼容术语

抗干扰部分:

1. 电磁骚扰 (Electromagnetic Disturbance): 任何可能引起电子电气设备或系统性能降低或对生命或无生命物质产生损害作用的电磁现象。
2. 抗扰度 (Immunity): 电子电气设备或系统面临电磁骚扰不降低运行性能的能力。
3. 抗扰度电平 (Immunity Level): 将某给定的电磁骚扰施加于电子电气设备或系统而其仍能正常工作并保持所需性能等级时的最大骚扰电平。
4. 抗扰度限值 (Immunity Limit): 规定的最小抗扰度电平。
5. 性能降低 (Degradation of Performance): 电子电气设备或系统的工作性能与正常性能的非期望偏离。

电磁干扰概述

电磁干扰概述

电磁骚扰包括电磁噪声、无用信号及传播媒介自身的变化

电磁骚扰的分类:

1. 按来源分类, 可分为: 自然骚扰和人为骚扰两类。

◆ 自然骚扰以其发生源不可控制为特点。

如: 电子噪声(约翰逊噪声)、天电噪声、
地球外噪声、沉积静电等。

◆ 人为骚扰以其发生源可知且可控为特点。

如: 各种发射机产生的杂散辐射等无线电骚扰、
工业、科学、医疗设备产生的非无线电骚扰。

电磁干扰概述

电磁骚扰的分类:

2. 按电磁骚扰的性质分类。
可分为脉冲骚扰和平滑骚扰两类。
3. 按电磁骚扰的作用时间分类。
可分为连续骚扰、间歇骚扰、瞬变骚扰。
 - ◆ 连续骚扰是长期起作用的电磁骚扰。
 - ◆ 间歇骚扰是短期起作用的电磁骚扰。
 - ◆ 瞬变骚扰为作用时间很短，且为非长期性的电磁骚扰

电磁干扰概述

电磁骚扰的特性说明:

自然骚扰源:

- ◆ 自然骚扰源根据其不同的起因和物理性质可分为电子噪声、天电噪声、地球外噪声、沉积静电、其它噪声等。
- ◆ 它们产生的电磁骚扰，其统计特性变化很大，有时呈频谱平坦的高斯分布，有时又呈偶尔发生的脉冲干扰等。
- ◆ 这类骚扰是客观存在，只有掌握其分布及变化规律，才能提供电磁环境电平。

电磁干扰概述

自然骚扰源:

1. 电子噪声: 电子噪声源主要来自设备内部的元器件, 是决定接收机噪声系数的重要因素, 常见的电子噪声源包括热噪声, 散弹噪声, 分配噪声和天线噪声等。
2. 天电噪声: 天电噪声是大气层中发生的各种自然现象, 包括雷电等所产生的无线电噪声能引起电磁骚扰, 对无线电通讯影响很大。
3. 地球外噪声: 来自地球外层空间的噪声, 主要噪声源包括太阳、天空背景辐射和分布在银河系的宇宙源。
4. 沉积静电等其它自然噪声: 由飞行器放出的静电所造成的电磁骚扰称为沉积静电, 是一个重要的自然骚扰源。飞行器表面静电荷累计和由此引起的电罩放电和流光放电所产生的骚扰, 其频谱分布在几赫至吉赫的范围内, 严重影响HF, VHF, UHF的无线电通信和导航。大自然中还存在着一些其它的自然噪声也应引起关注。

电磁干扰概述

人为骚扰源:

人为骚扰源分为连续波骚扰(无线电)和瞬态(非无线电)骚扰。

1. 连续波骚扰源: 连续波骚扰源产生的电磁骚扰主要呈纯的或窄带信号调制的正弦波, 和高重复频率的周期性信号, 这类骚扰源有以下几种:
 - ◆发射机: 所产生的电磁骚扰包含有意发射信号。
 - ◆本机振荡器: 接收机本振所产生的基波和谐波可经过电源线传导, 从机壳或天线直接辐射。
 - ◆交流声: 由进入系统的周期性低频信号所引起的连续波骚扰。

电磁干扰概述

人为骚扰源:

2. 瞬态骚扰源: 工科医 (ISM) 设备、车辆、机动船和火花点火发动机装置、家用电器、便携式电动工具和类似电器、荧光灯和照明装置、以及信息技术设备是主要的瞬态骚扰源。

◆ 开关切换动作: 开关设备开断时, 在开关两触点之间的距离由零过渡到断开的瞬间, 产生火花放电而形成骚扰, 因电流迅速从一定值减少到零, di/dt 很大, 在带有电感线圈的开关设备中产生幅值, 有很高的瞬时电压脉冲。

◆ 马达电机: 含有整流器和电刷的旋转电机所产生的骚扰很大。

◆ 点火装置: 车辆、船舶等采用内燃机驱动的设备内, 装有火花点火装置, 当所储存电荷通过火花放电时, 放电电流的峰值约 200 安, 放电时间在微秒以内, 峰值电压高达 10 千伏以上。

◆ 输电线: 产生的辐射骚扰有两种型, 间隙击穿和电晕放电。

电磁干扰概述

非线性现象:

* 几乎所有电磁骚扰都与非线性有关。

1. 非线性失真: 当不同电平的输入信号被不相等放大时, 使出现非线性失真, 当输入信号幅度超过动态范围时, 放大器进入饱和或截止区, 引起大量谐波出现, 形成电磁骚扰。
2. 开关瞬态: 整流滤波器、检波器、可控硅电路和晶体脉冲电路都利用开关工作状态, 输出信号具有电平突变的特点, 能产生与机械开关类似的特性。
3. 调制: 由于非线性元件的存在, 射频信号常常会被一些无用信号调制形成电磁骚扰。
4. 互调: 两个以上频率集中作用于非线性器件时, 能通过互调产生许多新的频率而产生的骚扰。

电磁干扰概述

电磁骚扰传播途径表现有传导骚扰和辐射骚扰。

1. 传导骚扰: 在音频和低频时, 由于电源线、接地导体电缆呈低阻抗, 故骚扰源注入这些导体时易传播, 当噪声传导到其它敏感电路时, 就可能产生骚扰作用。在高频时导体的电感和电容将不可忽略。在无线电频率内, 长电缆上的骚扰传播, 应按传输线特性来考虑。

2. 辐射骚扰: 辐射骚扰是指源通过介质(包括自由空间)以电磁波的特性和规律传播, 除了有意辐射之外还有无意辐射, 如有天线作用(小于 $\lambda/4$)的线路和电缆或小环天线作用的线路和电缆, 都产生辐射骚扰。

近场: $D < \lambda$, 感应场, 以电场或磁场为主。

远场: $D > \lambda$, 电场与磁场同时存在。

D : 短偶极子的长度, m;

λ : 波长, m; $\lambda = 3 \times 10^8 \text{m/s} / f$

* 自由空间波阻: 377Ω

电磁抗干扰概述

电磁抗干扰概述

电磁骚扰以辐射和传导方式侵害电子电气设备，表现为：

- ◆ 电骚扰
- ◆ 磁骚扰
- ◆ 静电骚扰
- ◆ 电磁骚扰

以及低频骚扰(DC-20KHz)，高频骚扰(几百MHz-几GHz)，由诸多因素引起的瞬态(持续时间从几毫秒到几纳秒)。

抗干扰的目的：是对处于电磁骚扰影响下的电子电气设备运行情况性能的检查。

注：测试时，设备总处于供电状态并正常运行。

电磁抗干扰概述

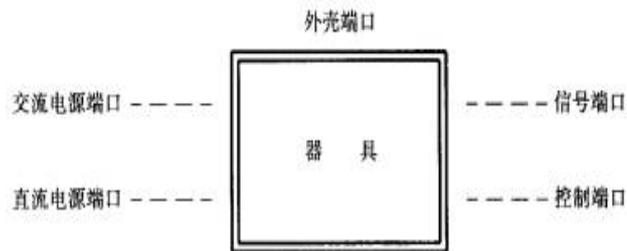
信号种类：

1. 低频骚扰：低压供电网络中传导低频骚扰有谐波、电压波动、电压暂降和短时中断、工频变化、交流网络中的直流分量。
2. 传导瞬态和高频骚扰有电压浪涌、电流浪涌、快速瞬态电压脉冲群、振铃波阻尼振荡波、传导发射骚扰。
3. 静电放电。
4. 磁骚扰有工频磁场、脉冲磁场、阻尼振荡磁场。
5. 电磁骚扰有辐射电磁场。

电磁抗干扰概述

端口的概念:

辐射型骚扰和静电出现在设备的外壳和相连的导线上,传导型骚扰出现在各种金属媒体上。端口的概念可以对各种媒体加以区分,有5种端口分类,如下:

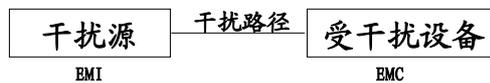


电磁兼容三要素

电磁兼容原理说明

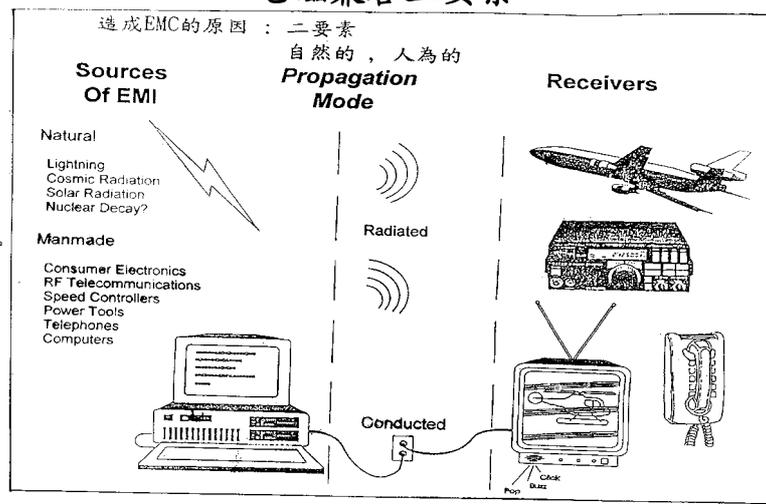
电磁兼容三要素

- ◆ 电磁环境来自空间、时间、频谱三个要素组成。
- ◆ 造成电磁干扰的三要素：
 - ◆ 干扰源 (Source of EMI) : 自然的、人为的。
 - ◆ 干扰路径 (Propagation Mode): 辐射、传导等。
 - ◆ 受干扰设备 (Receivers) : 电视机、收音机、电话、飞机、医疗设备、人体组织细胞、模拟电路、数字电路...



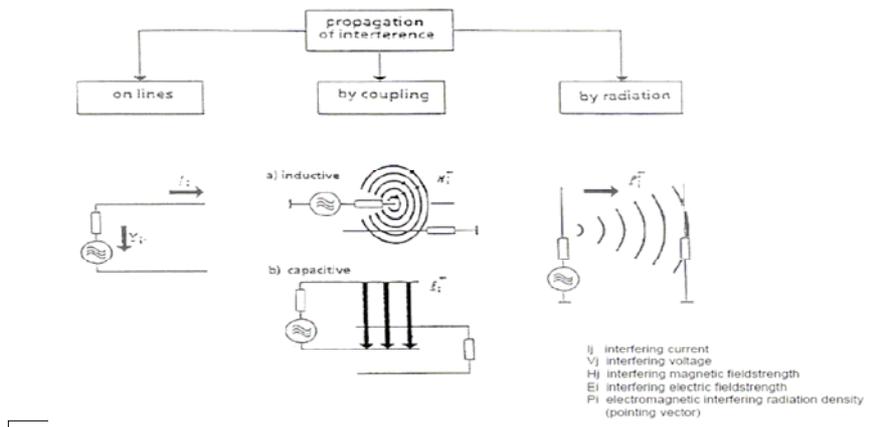
电磁兼容原理说明

电磁兼容三要素



电磁兼容原理说明

电磁兼容三要素 EMI的传播路径



电磁兼容测量基础

EMI测量,设备介绍

◆传导发射测量设备

✓ EMI接收机（或EMC频谱分析仪）

作用：测量电子电器设备工作时产生的连续波骚扰或脉冲骚扰等骚扰源的频谱很宽的电磁骚扰信号。

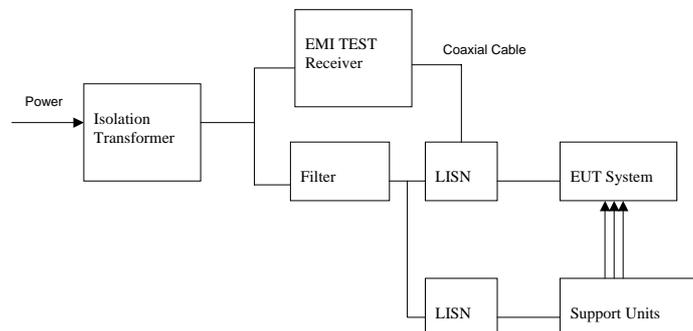
✓ 线性阻抗稳定网络（LISN）

作用：提供稳定阻抗；提供待测设备产生的电磁信号给接收机，隔离电网电源干扰信号。

✓ 瞬态限幅器

作用：消除瞬态高电平信号，保护接收机。

◆传导发射测量



用LISN测量传导发射设置图

电磁兼容测量基础

◆ 辐射发射测量设备

✓ 半电波暗室（或开阔场）

作用：以电磁波的发射和接受完全是空间直射波与地面反射波在接收点相互叠加的理论为基础的测试场地，地面是金属并可产生反射。

✓ 宽带天线

作用：获取电磁波信号。

✓ EMI接收机（或频谱分析仪）

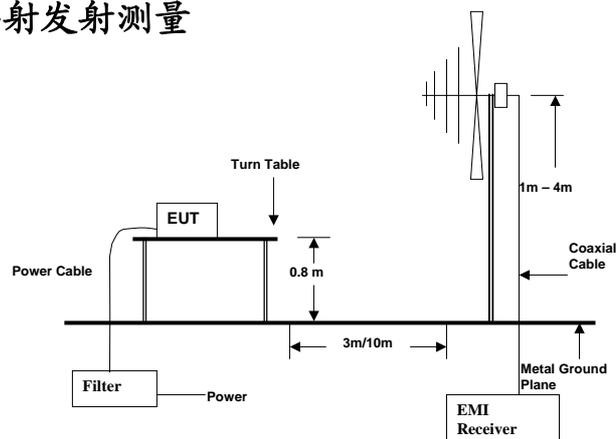
作用：测量电器设备工作时产生的连续波骚扰或脉冲骚扰等骚扰源的频谱很宽的电磁骚扰。

✓ 信号放大器

作用：对小信号进行放大，分离背景噪声。

电磁兼容测量基础

◆ 辐射发射测量



◆辐射发射测量



EMS测量,设备介绍

静电放电抗扰度试验

Electromagnetic Discharge Immunity Test

- ✓ IEC61000-4-2
- ✓ EN61000-4-2
- ✓ GB/T17626.2

静电放电抗扰性试验

◆ 试验目的

模拟操作人员或物体在接触设备时放电及人或物体对邻近物体的放电，以考察被试设备抵抗静电放电干扰能力。前者是通过导体直接耦合，属于直接放电影响。后者是通过空间辐射耦合，属于间接放电影响。

◆ 试验设备

- ✓ 静电脉冲发生器

作用：产生符合标准要求的静电电压和电流波形。

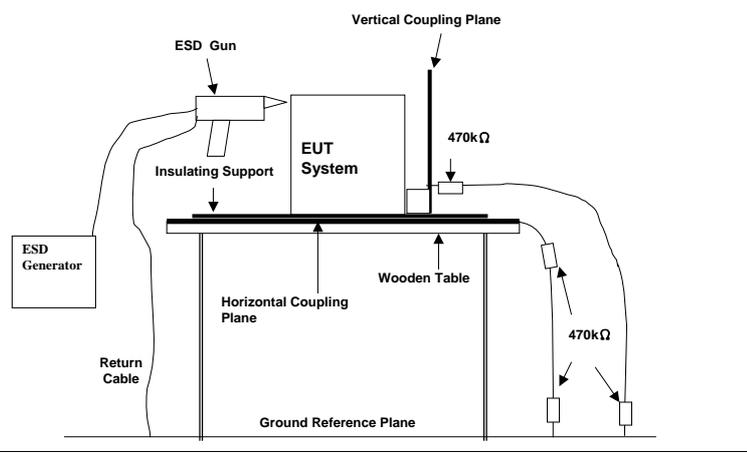
静电放电抗扰性试验

◆ 试验等级 (严酷度等级)

1a — 接触放电		1b — 空气放电	
等级	试验电压, kV	等级	试验电压, kV
1	2	1	2
2	4	2	4
3	6	3	8
4	8	4	15
×	特定	×	特定

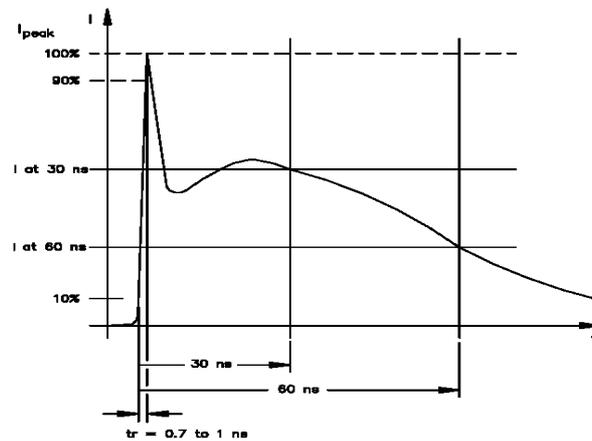
说明：“×”是开放等级，该等级必须在专用设备的规范中加以规定，如果规定了高于表格中的电压，则可能需要专用的试验设备。

静电放电抗扰性试验



电磁兼容测量基础

◆ 静电放电电流的典型波形



电磁兼容测量基础

静电放电抗扰性试验

◆ 静电放电电流波形参数

等级	电压 kV	放电的第一个 峰值电流(±10 %) A	上升时间 tr ns	在30ns时的 电流(±30 %) A	在60ns时的 电流(±30 %) A
1	2	7.5	0.7~1	4	2
2	4	15	0.7~1	8	4
3	6	22.5	0.7~1	12	6
4	8	30	0.7~1	16	8

静电放电抗扰性试验

◆ 试验环境条件

- ✓ 环境温度: 15 - 35 °C
- ✓ 相对湿度: 30 - 60 %
- ✓ 大气压力: 86 - 106 kPa

静电放电抗扰性试验

◆ 试验的实施

- ✓ 接触放电使用尖形放电电极。空气放电使用圆形放电电极。
- ✓ 优先采用接触放电。
- ✓ 直接放电试验，放电电极直接对被试设备进行放电试验。试验对象包括用户在使用中可能触及到的任何地方以及在带电维护和校正时可能触及的地方。如：金属簧片、机壳、机框、按键、螺丝、指示灯、开关等。
- ✓ 间接放电试验可对水平耦合板和垂直耦合板进行放电。
- ✓ 试验速率1次/s，每个放电点至少在正负极性各放电10次。

静电放电抗扰性试验

◆ 试验结果判定:

- a. 在试验过程中, 设备的工作完全正常。
- b. 在试验中, 设备受干扰影响产生了暂时性的功能降低, 但撤消干扰后, 设备的功能可以自动恢复正常。
- c. 在试验中, 设备受干扰影响产生了暂时性的功能降低, 但干扰撤消后, 设备的功能需要人工复位后方能恢复。
- d. 在试验中, 受干扰的设备产生了不可逆转的损伤, 包括元器件的损伤、软件或数据丢失等。

◆ 测试评估:

对于情形a, 判为合格。对于情形d, 判为不合格。情形b、c视标准要求情况而定。

射频电磁场辐射抗扰性试验

Radiated, radio-frequency, electromagnetic field immunity test

✓ IEC61000-4-3

✓ EN61000-4-3

✓ GB/T17626.3

射频电磁场辐射抗扰性试验

◆ 试验目的

评定电子设备或系统受到电磁辐射骚扰时的性能

射频电磁场辐射抗扰性试验

◆ 试验设备

✓ 全电波暗室

作用: 模拟自由空间, 电磁波无反射的试验场地, 地面是吸波材料, 无反射产生。

✓ 功率放大器

作用: 放大信号达到试验要求的场强。

✓ 信号发生器

作用: 产生试验信号。

✓ 天线

作用: 发射试验信号。

✓ 配套计算机及软件

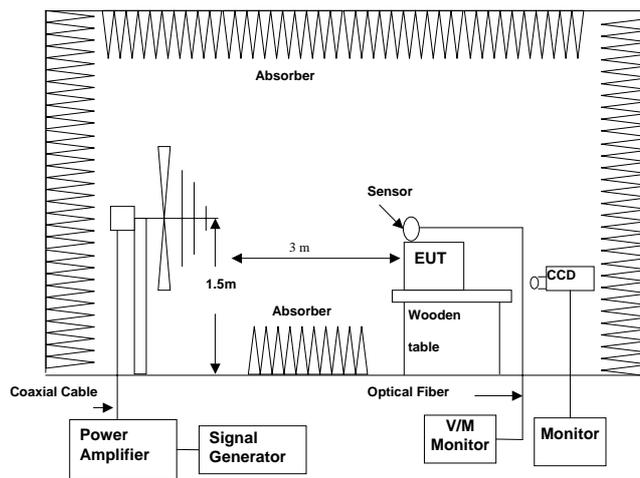
作用: 控制信号发生器输出信号频率, 电平和时间等。

射频电磁场辐射抗扰性试验

◆ 试验等级 (严酷度等级)

频率范围: 80 ~ 1000MHz	
等级	试验场强 V/m
1	1
2	3
3	10
x	特定
说明: “x”是一个开放等级	

射频电磁场辐射抗扰性试验



射频电磁场辐射抗扰性试验

◆ 试验的实施

✓用1kHz的正弦波对信号进行80%的幅度调制后，在80~1000MHz频率范围内进行扫频测量，扫描步长为前一频率的1%，这一部分都通过计算机及软件控制实现。

✓每一频点上扫描停留时间不应短于受试设备操作和反应所需的时间，一般设为一秒钟，如果对产品有特别要求，可以延长停留时间。

✓受试设备应在发射天线的水平和垂直极化下进行试验。

◆ 试验结果判定

与静电放电抗扰性试验相同

电快速瞬变脉冲群抗扰度试验

Electrical Fast Transient / Burst Immunity Test

✓ IEC61000-4-4

✓ EN61000-4-4

✓ GB/T17626.4

电快速瞬变脉冲群抗扰度试验

◆ 试验目的

评估电子设备的供电电源端口、信号和控制端口在受到重复的快速瞬变脉冲群干扰时的性能，验证电子设备对来自操作暂态过程（如开断感性负荷、继电器触头弹跳等）中的各种类型瞬变扰动的抗扰性。

电快速瞬变脉冲群抗扰度试验

◆ 试验设备

✓ 瞬变脉冲群发生器

作用：产生试验要求的瞬变信号。

✓ 耦合去耦网络

作用：藕合瞬变信号到待测设备的电源端口，阻挡瞬变信号到电源输入端。

✓ 容性耦合钳

作用：藕合瞬变信号到待测设备的信号端口。

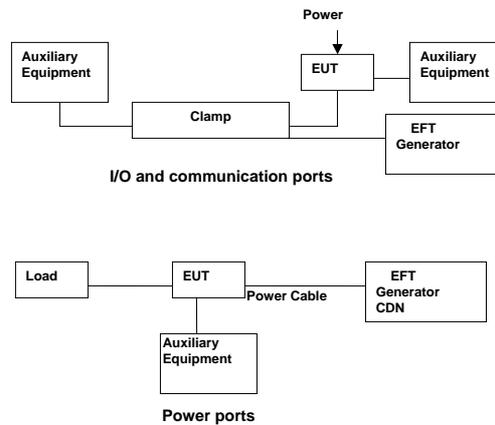
电快速瞬变脉冲群抗扰度试验

◆ 试验等级 (严酷度等级)

开路输出试验电压(±10%)和脉冲重复频率(±20%)				
等级	电源端口、保护地		I/O、数据、控制端口	
	电压峰值 kV	重复频率 kHz	电压峰值 kV	重复频率 kHz
1	0.5	5	0.25	5
2	1	5	0.5	5
3	2	5	1	5
4	4	2.5	2	5
X	特定	特定	特定	特定

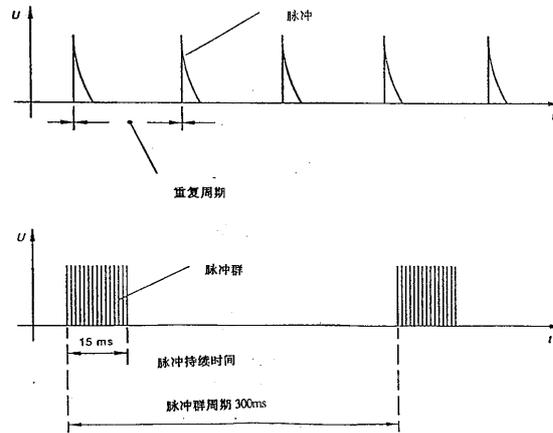
说明：“X”是开放等级，该等级必须在专用设备的规范中加以规定

电快速瞬变脉冲群抗扰度试验



电快速瞬变脉冲群抗扰度试验

◆ 快速瞬变脉冲群图示



电快速瞬变脉冲群抗扰度试验

◆ 试验的实施

对交/直流电源端口的试验一般采用耦合、去耦网络。如不能使用耦合/去耦网络时，可以使用容性耦合夹。试验电压应该通过耦合/去耦网络施加到保护地上对 I/O 端口及通信端口的试验，采用容性耦合夹。

◆ 试验结果判定

与静电放电抗扰性试验相同。

雷击浪涌抗扰性试验

Surge Immunity Test

- ✓ IEC61000-4-5
 - ✓ EN61000-4-5
 - ✓ GB/T17626.5
-

雷击浪涌抗扰性试验

◆ 试验目的

评价被测设备遭受电力线路和互联线路上大能量骚扰的性能。此试验一般用来模拟被测设备在不同环境下遇到的间接雷击，或开关切换过程中所造成的电压和电流浪涌。

雷击浪涌抗扰性试验

◆ 试验设备

✓ 雷击浪涌信号发生器

作用: 产生试验要求的雷击信号。

✓ 耦合去耦网络

作用: 藕合试验要求信号到待测设备的电源端口或信号端口, 阻挡雷击浪涌到电源输入端或辅助设备。

雷击浪涌抗扰性试验

◆ 试验等级 (严酷度等级)

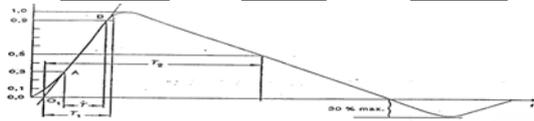
等级	开路试验电压 ($\pm 10\%$) kV
1	0.5
2	1.0
3	2.0
4	4.0
x	特定

说明: “x”是开放等级, 可在产品要求中规定

雷击浪涌抗扰性试验



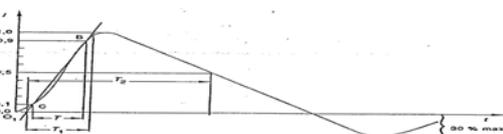
◆ 组合波波形



脉冲时间: $T_1 = 1.67 \mu s \pm 30\%$

半峰值时间: $T_2 = 30 \mu s \pm 20\%$

开路电压波形 (1.2/50 μs)
(按 IEC 60-1 规定的波形)



脉冲时间: $T_1 = 1.25 \mu s \pm 30\%$

半峰值时间: $T_2 = 20 \mu s \pm 20\%$

短路电流波形 (8/20 μs)
(按 IEC 60-1 规定的波形)

雷击浪涌抗扰性试验

◆ 试验的实施

- ✓选择与被试端口相应的耦合网络。电源端口、无屏蔽通信线路端口、无屏蔽互联线路端口都有相应不同的耦合网络。
- ✓在端口上，正负极性的干扰至少要各加5次，每次间隔1min。
- ✓浪涌冲击必须施加到线-线和线-地，进行线-地试验时。

◆ 试验结果判定

与静电放电抗扰性试验相同

射频场感应的传导骚扰抗扰度

Immunity to conducted disturbances, induced by radio-frequency field

- ✓ IEC61000-4-6
 - ✓ EN61000-4-6
 - ✓ GB/T17626.6
-

射频场感应的传导骚扰抗扰度

◆ 试验目的

评估电子设备的供电电源端口、信号和控制端口在受到射频电磁场感应的传导骚扰信号干扰时的性能。

射频场感应的传导骚扰抗扰度

◆ 试验设备

✓ 信号发生器

作用: 产生试验信号.

✓ 耦合去耦网络 (CDN)

作用: 藕合信号到待测设备的电源端口, 阻挡试验信号到电源输入端.

✓ 衰减器

作用: 避免信号反射, 保护放大器.

✓ 电磁钳

作用: 藕合试验信号到待测设备的信号线端口.

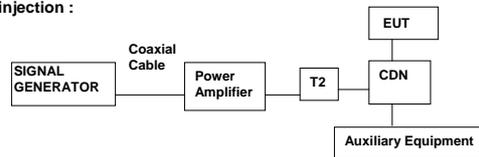
射频场感应的传导骚扰抗扰度

◆ 试验等级 (严酷度等级)

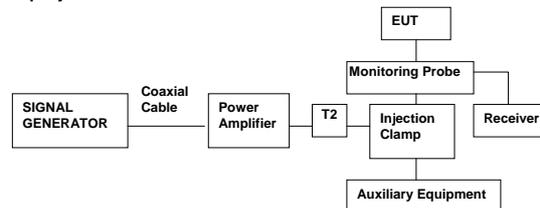
频率范围: 0.15 ~ 80MHz	
等级	试验电压 V
1	1
2	3
3	10
×	特定
说明: “×”是一个开放等级	

射频场感应的传导骚扰抗扰度

For CDN injection :



For Clamp injection :



射频场感应的传导骚扰抗扰度

◆ 试验的实施

✓ 试验过程中，EUT放置在高于地参考面0.1m的绝缘支架上，应对EUT的每一个端口进行测试。

✓ 用1kHz的正弦波对信号进行80%的幅度调制后，在0.15~80MHz频率范围内进行扫频测量，扫描步长为前一频率的1%，这一部分都通过计算机及软件控制实现。

✓ 每一频点上扫描停留时间不应短于受试设备操作和反应所需的时间，一般设为一秒钟，如果对产品有特别要求，可以延长停留时间。

◆ 试验结果判定

与静电放电抗扰性试验相同

电压暂降、短时中断和电压变化 抗扰性试验

Voltage dips, short interruptions and voltage variations

Immunity test

- ✓ IEC61000-4-11
- ✓ EN61000-4-11
- ✓ GB/T17626.11

电压暂降、短时中断和电压变化抗扰性试验

◆ 试验目的:

模拟由于供电电网、变电设备发生故障或负荷突然发生大的变动或负荷连续变化引起的电网电压瞬时跌落和短时中断，测试待测设备对上述情况的抗扰性。

◆ 试验设备:

- ✓ 试验信号发生器

作用: 产生试验要求的信号。

电压暂降、短时中断和电压变化抗扰性试验

表 1 电压暂降和短时中断试验优先采用的试验等级和持续时间

试验等级, % U_T	电压暂降和短时中断, % U_T	持续时间, (周期)
0	100	0.5*
		1
		5
40	60	10
		25
		50
70	30	X

* 对 0.5 个周期, 应在正极性和负极性下进行试验, 即分别在 0° 和 180° 开始试验。

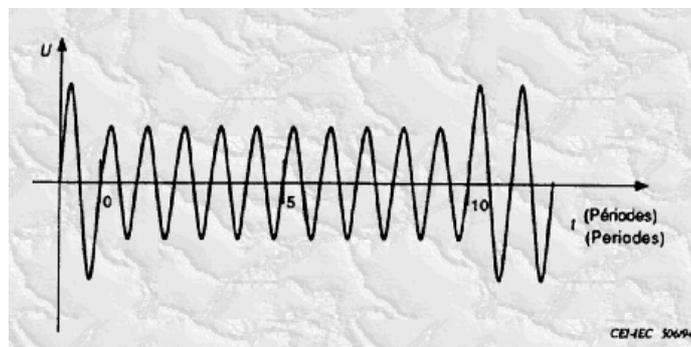
注

- 1 可以选择上述一个或多个试验等级和持续时间。
- 2 如果对 EUT 进行 100% 的电压暂降试验, 一般不必在相同的持续时间进行其他等级的试验。然而, 有些情况 (保安系统或电动装置) 除外, 产品规范或有关的标准化技术委员会应给出本注解的应用说明。
- 3 “X” 表示一个未定的持续时间, 这个时间可以由产品规范给出, 一些欧洲的机构已经对持续时间从 1/2 个周期到 3 000 个周期之间的电压暂降和短时中断进行测量, 但最普遍的是持续时间少于 50 个周期。
- 4 任何持续时间可用于任意试验等级。

电压暂降、短时中断和电压变化抗扰性试验



◆ 电压暂降示意图 (70% U_T , 10 个周期, 0 位相处跃变)



电磁兼容测量基础

电压暂降、短时中断和电压变化抗扰性试验

◆ 试验的实施

✓ 电压暂降和短时中断

EUT试验等级和持续时间按标准或产品技术条件要求进行选定，经过组合后按交次序排列并依次进行试验。每种组合状态的试验次数规定为3秒，二次试验之间的间隔为10秒，试验时电源电压突变发生在电压过零处和产品技术条件规定的关键相位处。对于三相电源供电设备，一般逐相进行试验。

✓ 电压变化

对EUT进行的每一种规定的电压变化，都必须进行三次试验，每二次试验之间的间隔为10秒。

◆ 试验结果判定

与静电放电抗扰性试验相同。

电磁兼容测量基础

频谱分析仪测量电磁场强探讨

频谱分析仪是一种应用广泛的信号分析仪器。它可用来测量信号的频率、电平、波形失真、噪声电平、频谱特性等，加上标准天线还可用来测量场强。它的主要特点是：能宽频带连续扫描，并将测得的信号在显示屏上直观地显示出来。在整个频段内，电平显示范围大于70dB，在无线电电波测量中可以很方便地看出频谱占用和信号活动情况，所以在很多场合，频谱仪正在替代场强仪成为电波测量中一种新的被广泛应用的仪器。

1. 频谱仪电平刻度的转换和阻抗匹配问题：

频谱仪的显示刻度单位是dBm，场强测量和有关电波传播问题讨论中，用dB μ v/m为单位，需单位转换。实际上场强测量就是标准天线端感应电压的测量，将频谱仪的读数换算成电压单位，加上天线的天线系数即可求得待测场强。

$$50\Omega\text{系统 } V_{dB\mu V} = P_{dBm} + 107dB, \quad 75\Omega\text{系统 } V_{dB\mu V} = P_{dBm} + 108.8dB$$

天线阻抗与测试系统的匹配问题，避免产生失配误差。频谱仪在使用中是进行宽带扫描，所以所用天线要求也都是宽带天线，宽带天线的VSWR一般都较大，如果与频谱仪联接的不是匹配天线，则要对所用天线的天线系数重新校对。输入衰减器不宜放在0dB的位置，如果衰减器置0，输入信号直接接到混频器上，则阻抗特性变差，造成较大的失配误差。

频谱分析仪测量电磁场强探讨

2. 防止频谱分析仪过载:

对输入信号电平的选择有如下三个规定:

(1). 最佳输入信号电平. 在频谱仪输入混频器上输入信号时, 使所产生的失真电平小于某个规定电平时的输入信号电平叫最佳输入电平. 它随混频器的构造不同而有所不同, 通常频谱仪的最佳输入电平是-30dBm.

(2). 线性输入信号电平, 使输入混频器的特性保持线性的最大输入信号电平叫线性输入电平. 频谱仪的线性输入电平是-5dBm到-10dBm.

(3). 最大输入电平 频谱仪输入回的烧毁电平叫频谱仪的最大输入电平. 它由输入衰减器和混频器的特性决定. 输入混频器的烧毁电平的典型值是+10dBm, 输入衰减器的烧毁电平是+30dBm.

3. 选择合适的中频带宽:

由于频谱仪的连续扫描特性, 它的滤波器是高斯型的矩形系数较大, 噪声系数较大, 因此在频带宽相同的情况下, 频谱仪的噪声电平比测试接收机高. 如要测量间隔25KHz的两相邻信号, 若它们的电平相差不大, 则用10KHz的中频带宽就可以区分两信号. 如果电平相差较大, 则必须用3kHz或1kHz的中频带宽才能区分两信号. 如果要测量较弱信号, 就要减小中频带宽, 使频谱仪的噪声电平低于被测信号.

频谱分析仪测量电磁场强探讨

4. 怎样保证测量精度

频谱仪都装有标准信号源, 以便在测量状态, 如频率、衰减器、中频带宽改变时随时可进行校准. 测量时, 如能保持与校准时的仪器设置状态一样, 就可使误差减至最小. 也可用一台校准信号发生器的相同频率来替代被测信号进行标定, 那样测出的精度会更高.

5. 对各种工业干扰场强的测量

频谱仪所显示的是被测信号的瞬时峰值(PK), 而EMC标准对信号测试扰要求使用准峰值测量(QP), 准峰值检波器可以模拟人耳对各种脉冲干扰信号的主观特性, 具有规定的充放电时间常数. 标准规定准峰值检波器的充、放电时间常数是: 在150KHz~30MHz, 为1ms和160ms; 在30~1000MHz, 则是1ms和550ms. 峰值检波器的时间常数没有明确的规定, 其充电时间常数又远远小于准峰值检波器, 一般充电时间常数在微秒级, 而放电时间常数则在毫秒级以上. 严格讲来, 按照CISPR对准峰值测量的规定, 频谱仪不完全适合准峰值测量, 但为了扩展应用范围, 频谱仪上增加了CISPR测量(准峰值测量)一档, 作为选件配置(定货时要说明). 测试时先用峰值档快速全频段扫描, 找出干扰最大的几个频率点, 而后用准峰值在这几个频点附近慢慢地扫描, 以判定是否合格.

EMC测试场地介绍

EMC测试场地介绍

◆ 电子电气产品需符合EMC标准(即EMI&EMS), 因此一个EMC实验室必须具备下列场地设施:

1. 屏蔽室(Shielded Room)用来进行EMI的传导测试, EMS静电测试(ESD)、传导抗干扰(Conducted Immunity, 简称CS), 电快速脉冲(EFT/B)、浪涌(Surge)、工频磁场抗干扰(Power Frequency Magnetic Field Immunity)、电压瞬降(Voltage Dips)。
2. 3m/10m 测试法的半电波暗室(Semi-Anechoic Chamber)用来进行辐射测试, 全电波暗室(Fully-Anechoic Chamber)用来进行辐射抗干扰(Radiated Immunity 简称RS)测试。
3. 10m 测试法的开阔测试场(Open Area Test Site)用来进行辐射测试。

EMC测试场地介绍

◆屏蔽室:

屏蔽室的效用是为了提供一个隔绝外界电磁环境的内部测试空间。环境中的电磁频谱是来自电视或广播电台、个人通讯设备、制造设备噪声等信号所组成，而屏蔽室的功能则在减少待测物 (EUT) 在暗室中所产生的“场”的干扰因素。屏蔽室的建造方法：“组合式”与“焊接式”两种。

◆组合式

组合式的外壳是由嵌板及框架所构成并由夹具将嵌板夹在一起。嵌板是由较大的夹板外覆薄的镀锌铁板或钢板，而夹具是将嵌板固定再一起并保证每一嵌板间的电气连续性 (Electrical Continuity)，金属垫或高频吸收材料有时会被用来加强屏蔽效果。

◆焊接式

焊接式的屏蔽室是将许多大面积的钢片或铜片完全地焊接以达到一紧密的射频屏蔽，这事一项劳动力非常密集的工程，但这种全焊接的框体的优点是耐久且因接缝处没有泄漏而能有非常高的屏蔽效果，
缺点则是价钱贵！

EMC测试场地介绍

◆屏蔽室屏蔽效能:

屏蔽室的效能是用屏蔽系数 (SE: Shielding Effectiveness) 来评估，它代表衰减的情形，一般是用 NSA 65-6 的标准来评价，此标准中的衰减幅度已可符合多数的应用，甚至超过一般商用的电磁兼容 (EMC) 测试所需，对于 EMC 的应用，SE 只需定义在一两个特殊的频率点上，如 1GHz，组合式的屏蔽室约超过 100dB，而全焊接式的甚至可达到 120dB。在未安装吸波材料前，一般来说需对屏蔽室进行测试以了解其屏蔽效能，在 NSA 65-6 说明，MIL-STD-285 & IEEE 299-1997 是两个被广泛使用的标准来陈述屏蔽测试方法，而 IEEE 299-1997 更被认为是较 1956 年版的 MIL-STD-285 来得更具说服力。两个标准都描述了一些临界测试点如接缝、屏蔽门或其它贯穿孔等。屏蔽效能在贯穿孔是最难达到的，所以在建造的过程中此处是要特别注意的。

EMC测试场地介绍

◆半/全电波暗室:

因为外界电磁干扰的因数越来越多，也越来越难以掌握！因此，选择在室内用屏蔽室加上电磁波吸收材料而建成的EMC测试场是愈来愈受欢迎，它比开阔场(OATS)显著的优点是其固有的效率及对外来噪声与天气的抗干扰性。暗室是在一个屏蔽框体内仿真OATS的测试环境，来自屏蔽框体的墙面的反射现象需被有效的抑制和吸收。由于FCC和欧洲标准对非故意发射源的辐射测试频率低至30MHz，所以电波暗室也必须在相同的频率范围内提供可接受的测试准确性。IEC也对电子电气设备在实施辐射抗干扰测试时定义了由26MHz至几GHz的频率范围内场的均一性要求。

EMC测试场地介绍

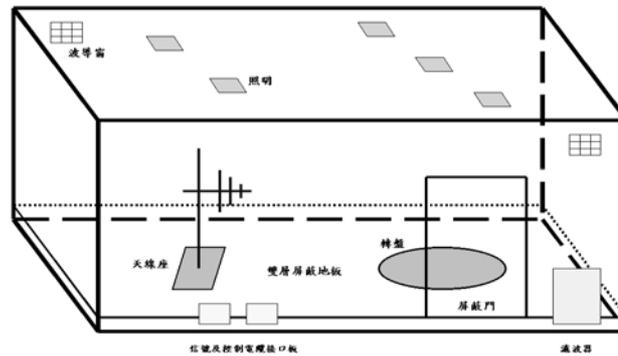
◆半/全电波暗室:

- ◆屏蔽框体(屏蔽室)
- ◆电磁吸波材料: 铁氧体/海绵吸收体
- ◆电动转台
- ◆垂直/水平可调电动升降天线架
- ◆天线/转台自动控制器
- ◆屏蔽门
- ◆通风导波窗
- ◆端子接线盘(接线板)
- ◆电源系统(变压器, 变频器, 稳压器)

EMC测试场地介绍

◆半电波暗室:

电波暗室内部设施示意图



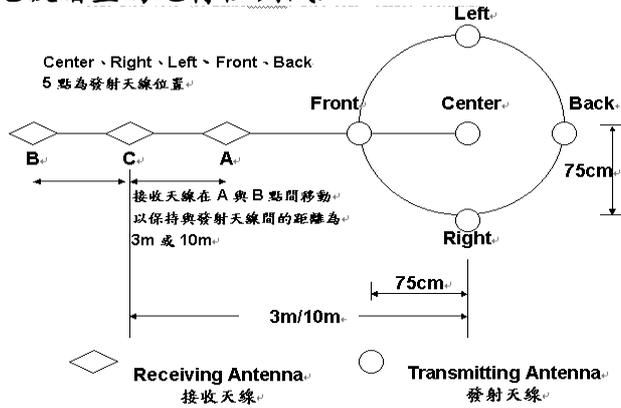
EMC测试场地介绍

◆半电波暗室场地特性:

项目	频率范围	规格
场地衰减	30MHz-1GHz	根据美国标准ANSI C63.4, 要求在理论值的+4dB之内.
<ol style="list-style-type: none"> 1. 使用根据ANSI C 63.5标准在开阔场地的宽带天线系数. 2. 发射天线应位于转台中心半径1.5米区域内. 3. 测试距离3米或10米. 		

EMC测试场地介绍

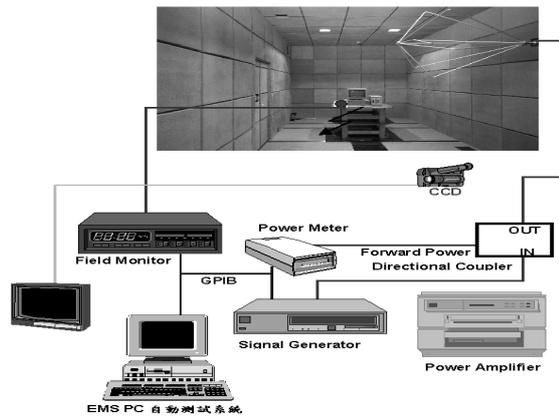
◆半电波暗室场地特性测试:



ANSI C63.4/1992 場衰減特性測試圖

EMC测试场地介绍

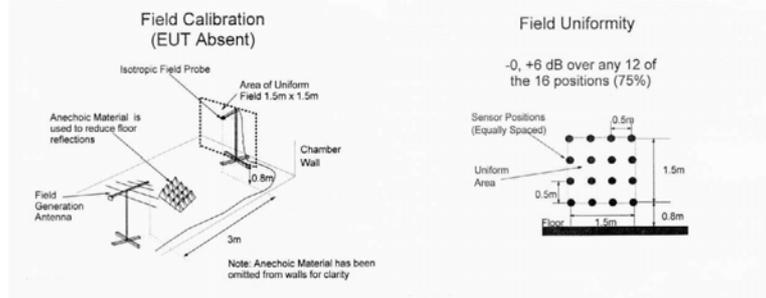
◆全电波暗室:



EMC测试场地介绍

◆全电波暗室场地特性及测试:

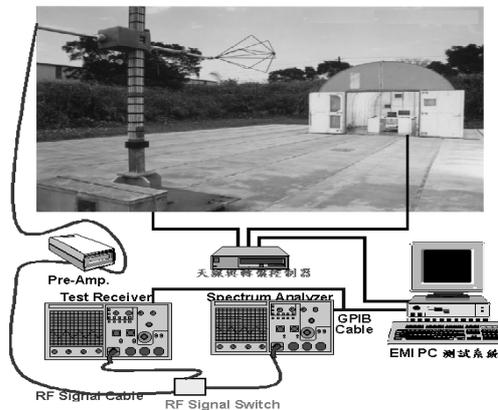
项目	频率范围	规格
电场均匀性 Field Uniformity	80MHz-1GHz	根据IEC61000-4-3, 75% 在0-6dB之内.



EMC测试场地介绍

◆开阔测试场地

10m 法开阔测试场 (Open Area Test Site)



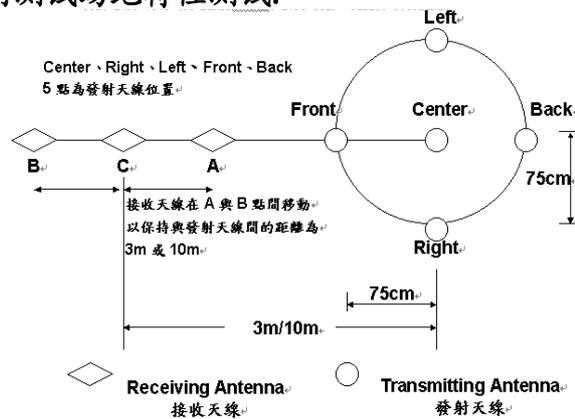
EMC测试场地介绍

◆ 开阔测试场地特性:

项目	频率范围	规格
场地衰减	30MHz-1GHz	根据美国标准ANSI C63.4, 要求在理论值的+4dB之内.
1. 使用根据ANSI C63.5标准在开阔场地的宽带天线系数. 2. 发射天线应位于转台中心半径1.5米区域内. 3. 测试距离3米或10米.		

EMC测试场地介绍

◆ 开阔测试场地特性测试:



ANSI C63.4/1992 場衰減特性測試圖

电磁兼容设计目的

电磁兼容设计目的

设计原由:

- ◆电磁骚扰引起设备、传输信道或系统性能的下降
- ◆干扰正常的工作和生活, 污染电磁环境
- ◆严重时造成通信中断、导航失灵、电力设备自动跳闸、设备毁坏、人物伤害等
- ◆设备或系统的可靠性要求
- ◆国内外技术壁垒、法规等的EMC符合性强制要求

电磁兼容设计目的

设计目的:

- ◆ 电子设备或系统在预期环境中实现电磁兼容对该电磁环境不是一个污染源能在预期的电磁环境中正常工作,无性能降低或故障。
 - ◆ 实现设备或系统规定的功能,使系统效能得以充分发挥的重要保证。
 - ◆ 符合法规,消除技术壁垒。
 - ◆ 提高产品的市场竞争力。
-

电磁兼容设计基本原理

电磁兼容设计基本原理

◆ 实现电磁兼容，主要研究五个问题：

1. 电磁骚扰源的研究
电磁骚扰源频域和时域特性，产生机理和抑制措施。
2. 传播特性的研究
即骚扰源如何由通过媒介传播到敏感设备。
3. 对敏感设备抗干扰能力的研究
抗干扰能力常以抗扰度的表征，敏感性电平越小，抗扰度越低，抗干扰能力越差。
4. 对测量设备，测量方法与数据处理方法的研究
电磁骚扰现象十分复杂，测量与评价有特殊要求。
5. 对于系统内，系统间的研究
系统是指给定系统内部的分系统，设备及部件之间的电磁兼容性，与其它系统间即系统间的电磁兼容。

电磁兼容设计基本原理

◆ 系统间电磁兼容设计：

对骚扰源的控制

◆ 对有用信号的控制：

频谱管理和规定发射功率，信号类型（调制和宽带）
天线的方向性和极化，减小镜像频率响应，谐波频谱
电平，乱真发射和乱真响应。

电磁兼容设计基本原理

◆系统间电磁兼容设计:

对骚扰源的控制

◆ 人为骚扰的控制:

主要是其它系统地发射机谐波和乱真发射，高压输电线，工科医设备的骚扰发射，需按有关EMC标准控制。

◆ 自然骚扰的控制

通常无法控制，系统性能设计时应考虑。

电磁兼容设计基本原理

◆传输特性（路径）的控制:

◆ 传导型骚扰，沿着导体传输电磁骚扰，减少以导体为路径对外传输。

◆ 辐射型骚扰，由元器件，连接线，电缆，天线以空气为媒介传输，避免发射条件的产生。

电磁兼容设计基本原理

◆设备电磁敏感度提高:

- ◆ 通过导体传输的骚扰，在端口处有效的衰减或滤波

- ◆ 通过连接线，电缆，天线传输的骚扰，应避免接受条件的产生

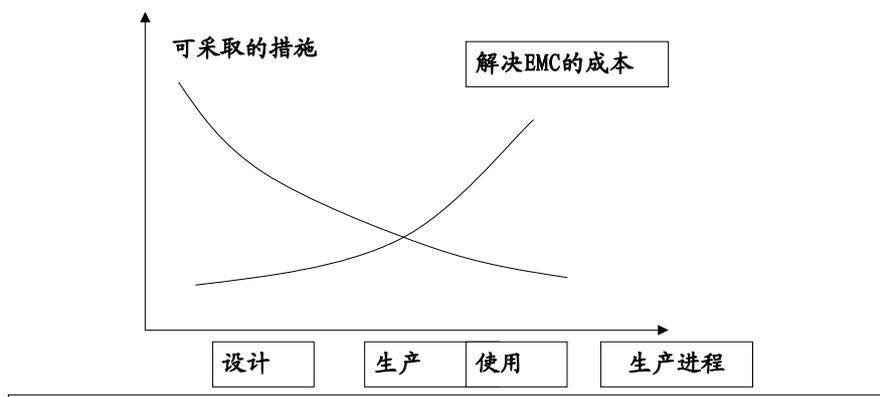
电磁兼容设计基本原理

◆系统内电磁兼容设计:

- ◆滤波
电源线，信号线，铁氧化组件，反射式，吸收式
- ◆屏蔽
材料，厚度，机箱，衬垫，通风板，显示窗，输入/输出端口
- ◆接地
建筑室，机箱，信号地，电源地，搭接
- ◆布线
控制板，电缆，互连线，连接器等
- ◆有元器件的选用
电机，电器，芯片，晶振器，开关管等

电磁兼容设计基本原理

◆设计的效费比:



电磁兼容对策基本原理

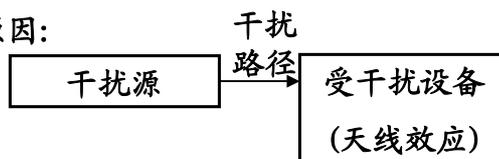
电磁兼容对策基本原理

- ◆ EMI形成原因
- ◆ EMI对策成本: 费效比
- ◆ EMI的诊断方式
 - ◆初步诊断
 - ◆细步诊断
- ◆ 电子设备的对策处理
- ◆ 常用的对策方式

电磁兼容对策基本原理

EMI形成原因

◆ 原因:



干扰源: 如时钟信号 (方波) 或高频信号 (几个MHz以上)

干扰路径: 空间, 导体

天线效应: 导线 (PCB板上Trace, 内部和外部的连接线), 金属外壳缝

隙

◆ EMI对策考虑点:

- (1) 辐射能量的减低
- (2) 辐射路径的改变
- (3) 天线效应的破坏

电磁兼容对策基本原理

◆ EMI的诊断方式:

◆ 初步诊断 (电波暗室中测试方法)

步骤一:

转动转台,找出辐射最大方向调整天线位置,确认待测物最大辐射点

步骤二:

移除外围设备的电缆线

步骤三:

电源线辐射的判断

步骤四:

检查上下盖,接地螺丝及连接器接头之接地点

电磁兼容对策基本原理

◆ EMI的诊断方式:

◆ 细步诊断

步骤一:

用电场探头探测电路板上各个组件的信号频率和电平

步骤二:

以电场探棒或探针探测各个线路,连接器及组件接脚的信号频率和电平

电磁兼容对策基本原理

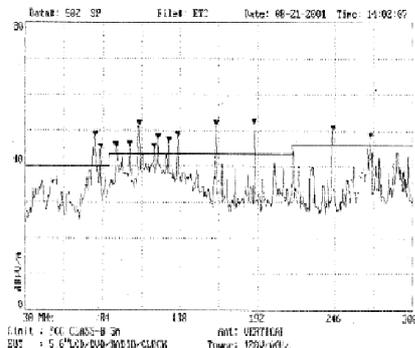
- ◆ 电子设备的对策处理:
 - ◆ 机器外壳屏蔽的处理
 - ◆ 机器外部的电缆线的处理
 - ◆ 机器内部的电缆线的处理
 - ◆ 电路板上组件的摆设及布线
 - ◆ 设备内部的振荡线路
 - ◆ 组件的选用

电磁兼容对策基本原理

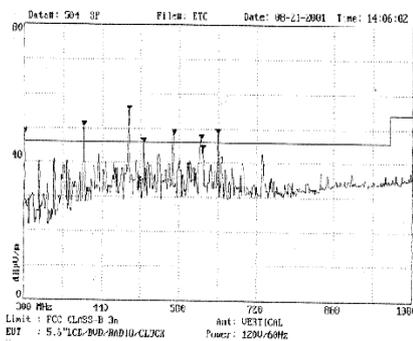
- ◆ 常用的对策方式:
 - ◆ 加电阻
 - ◆ 加电容
 - ◆ 加Core
 - ◆ 加LC或RC滤波器
 - ◆ 加粗地线
 - ◆ 加大接地面积
 - ◆ 改变接地点位置
 - ◆ 加电感
 - ◆ 加Bead
 - ◆ 加Choke
 - ◆ 加 π 型滤波器
 - ◆ 加T型滤波器
 - ◆ 缩小回路面积
 - ◆ 加Shielding 或 Coating

以上组件的值的的大小及对策位置,需经过多次的测试,决定最佳的值

DVD Player辐射对策



实例图一说明：DVD Player是在DVD PLAY状态下作测试，测试天线为垂直方向，LIMIT LINE 为 FCC CLASS-B，作360度旋转所作出的数据，此时测试频率30-300MHZ间发现有13点频率超出规格。



实例图二说明：DVD Player是在DVD PLAY状态下作测试，测试天线为垂直方向，LIMIT LINE 为 FCC CLASS-B，作360度旋转所作出的数据，此时测试频率300-1GHZ间发现有7点频率超出。

DVD Player辐射对策

◆更改对策说明：

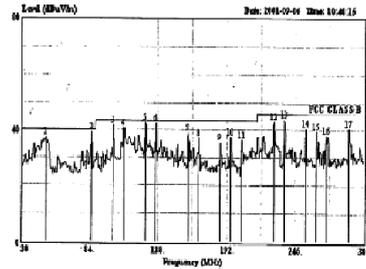
1. DVD控制板加铜箔接地；可改善高频部份。
2. 27MHz振荡器串100Ω电阻降低振荡输出，作此对策必须不能影响其正常功能运作；可改善倍频超出部份。
3. DVD排线夹CORE；降低高频部份。
4. DVD电源线加CORE；降低低频78.3MHz。
5. TUNER GND连接电源GND至外部铁板；将BASE下压。
6. AV IN并电容220pF对地；消减因外部引线所带出干扰信号。
7. AC电源线加CORD；降低84MHz之前的低频及传导部份。
8. IC 74HC04 (PIN 5、6、7)加68pF电容，VCC至GND并1uF电容对地；降低IC噪

声输出。

DVD Player辐射对策

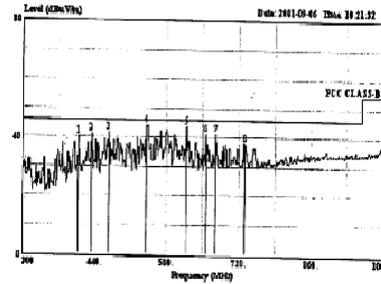
对策结果:

Data#: 38 File#: C:\Program Files\etc\eni



Site : Chamber
Condition : FCC CLASS-B 3m VERTICAL
EUT : KTY-10563
Power : AC120V/60HZ
Memo : DVD PLAY

Data#: 35 File#: C:\Program Files\etc\eni



Site : Chamber
Condition : FCC CLASS-B 3m VERTICAL
EUT : KTY-10563
Power : AC120V/60HZ

开关电源电磁干扰对策

◆开关电源电磁干扰的产生机理:

开关电源产生的干扰,按噪声干扰源种类来分,可分为尖峰干扰和谐波干扰两种;若按耦合通路来分,可分为传导干扰和辐射干扰两种。现在按噪声干扰源来分别说明:

1、二极管的反向恢复时间引起的干扰

高频整流回路中的整流二极管正向导通时有较大的正向电流流过,在其受反偏电压而转向截止时,由于PN结中有较多的载流子积累,因而在载流子消失之前的一段时间里,电流会反向流动,致使载流子消失的反向恢复电流急剧减少而发生很大的电流变化(dI/dt)。

2、开关管工作时产生的谐波干扰

功率开关管在导通时流过较大的脉冲电流,例如正激型、推挽型和桥式变换器的输入电流波形在阻性负载时近似为矩形波,其中含有丰富的次谐波分量。当采用零电流、零电压开关时,这种谐波干扰将会很小。另外,功率开关管在截止期间,高频变压器绕组漏感引起的电流突变,也会产生尖峰干扰。

3、交流输入回路产生的干扰

工频变压器的开关电源输入端整流管在反向恢复期间会引起高频衰减振荡产生干扰。开关电源产生的尖峰干扰和谐波干扰能量,通过开关电源的输入输出线传播出去,形成的干扰称为传导干扰;而谐波和寄生振荡的能量,通过输入输出线传播时,都会在空中产生电场和磁场。这种通过电磁辐射产生的干扰称为辐射干扰。

4、其他原因

元器件的寄生参数,开关电源的原理图设计不够完美,PCB布线通常采用手工布置,具有很大的随意性,PCB的近场干扰大,并且印刷板上器件的安装、放置,以及方位的不合理都会造成EMI干扰。

开关电源电磁干扰对策

◆开关电源EMI的特点:

作为工作于开关状态的能量转换装置,开关电源的电压、电流变化率很高,产生的干扰强度较大;干扰源主要集中在功率开关期间以及与之相连的散热器和高平变压器,相对于数字电路干扰源的位置较为清楚;开关频率不高(从几十千赫和数兆赫兹),主要的干扰形式是传导干扰和近场干扰;而PCB布线通常采用手工布线,具有更大的随意性,这增加了PCB分布参数的提取和近场干扰估计的难度。

◆目前抑制干扰的几种措施:

形成电磁干扰有三要素。先应该抑制干扰源,直接消除干扰原因;其次是消除干扰源和受扰设备之间的耦合和辐射,切断电磁干扰的传播途径;三是提高受扰设备的抗扰能力,减低其对噪声的敏感度。目前抑制干扰的几种措施基本上都是用切断电磁干扰源和受扰设备之间的耦合通道,它们确是行之有效的办法。常用的方法是屏蔽、接地和滤波。

1). 屏蔽技术可以有效地抑制开关电源的电磁辐射干扰。功率开关管和输出二极管通常有较大的功率损耗,为了散热往往需要安装散热器或直接安装在电源底板上,安装时需要导热性能好的绝缘片进行绝缘,这就使器件与底板和散热器之间产生了分布电容,开关电源的底板是交流电源的地线,因而通过器件与底板之间的分布电容将电磁干扰耦合到交流输入端产生共模干扰,解决的办法是采用两层绝缘片之间夹一层屏蔽片,并把屏蔽片接到直流地上,割断了射频干扰向输入电网传播的途径。为了抑制开关电源产生的辐射,电磁干扰对其他电子设备的影响,可完全按照对磁场屏蔽的方法来加工屏蔽罩,然后将整个屏蔽罩与系统的机壳和地连接为一体,就能对电磁场进行有效的屏蔽。电源某些部分与大地相连可以起到抑制干扰的作用。如静电屏蔽层接地可以抑制变化电场的干扰;电磁屏蔽用的导体原则上可以不接地,但不接地的屏蔽导体时常增强静电耦合而产生所谓“负静电屏蔽”效应,所以仍以接地为好,这样使电磁屏蔽能同时发挥静电屏蔽的作用。因此,系统中的安全保护地线、屏蔽接地线和公共参考地线各自形成接地母线后,最终都与大地相连。

开关电源电磁干扰对策

2). 在电路系统设计中应遵循“一点接地”的原则,如果形成多点接地,会出现闭合的接地环路,当磁力线穿过该回路时将产生磁感应噪声,实际上很难实现“一点接地”。因此,为降低接地阻抗,消除分布电容的影响而采取平面式或多点接地,利用一个导电平面(底板或多层印制板电路的导电平面层等)作为参考地,需要接地的各部分就近接到该参考地上。为进一步减小接地回路的压降,可用旁路电容减少返回电流的幅值。在低频和高频共存的电路系统中,应分别将低频电路、高频电路、功率电路的地线单独连接后,再连接到公共参考点上。

3). 滤波是抑制传导干扰的一种很好的办法。在电源输入端接上滤波器,可以抑制开关电源产生并向电网反馈的干扰,也可以抑制来自电网的噪声对电源本身的侵害。在滤波电路中,还采用很多专用的滤波元件,如穿心电容器、三端电容器、铁氧体磁环,它们能够改善电路的滤波特性。恰当地设计或选择滤波器,并正确地安装和使用滤波器,是抗干扰技术的重要组成部分。EMI滤波技术是一种抑制尖脉冲干扰的有效措施,可以滤除多种原因产生的传导干扰。一种由电容、电感组成的EMI滤波器,接在开关电源的输入端。高频旁路电容,用于滤除两输入电源线间的差模干扰;共模电感和电容组成共模干扰滤波环节,用于滤除电源线与地之间非对称的共模干扰。测试表明,只要适当选择元器件的参数,便可较好地抑制开关电源产生的传导干扰。

开关电源电磁干扰对策

◆目前开关电源EMI抑制措施的不足之处:

现有的抑制措施大多从消除干扰源和受扰设备之间的耦合和辐射,切断电磁干扰的传播途径出发,这确是抑制干扰的一种行之有效的办法,但很少涉及直接控制干扰源,消除干扰,或提高受扰设备的抗扰能力。

◆改进措施的建议:

目前从电磁干扰的传播途径出发来抑制干扰,已渐趋成熟。现要回到开关电源器件本身来。从多年的实践来看,在电路方面要注意以下几点:

(1) PCB要将模拟电路区和数字电路区合理地分开,电源和地线单独引出,电源供给处汇集到一点;PCB布线时,高频数字信号线要用短线,主要信号线最好集中在PCB板中心,同时电源线尽可能远离高频数字信号线或用地线隔开。其次可以根据耦合系数来布线,尽量减少干扰耦合。

(2) PCB的电源线和地线印制条尽可能宽,以减小线阻抗,从而减小公共阻抗引起的干扰噪声。

(3) 器件多选用贴片元件和尽可能缩短元件的引脚长度,以减小元件分布电感的影响。

(4) 在Vdd及Vcc电源端尽可能靠近器件接入滤波电容,以缩短开关电流的流通途径,如用10 μ F铝电解和0.1 μ F电容并联接在电源脚上。对于高速数字IC的电源端可以用钽电解电容代替铝电解电容,因为钽电解的对地阻抗比铝电解小得多。

接地设计技术

主要内容

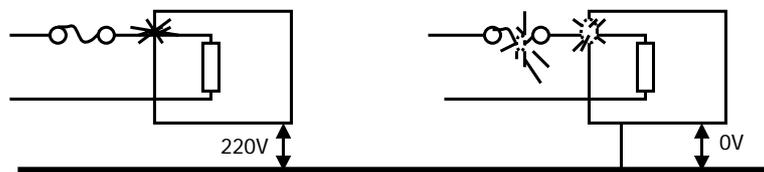
-  地的分类
 -  地干扰问题
 -  地的拓扑结构
 -  实用接地技术
 -  地的搭接
-

什么是地？

- 电子工程师：地是电路的基准电压
 - 结构工程师：地是设备的金属外壳
 - 电工：地是大地，即地球
-

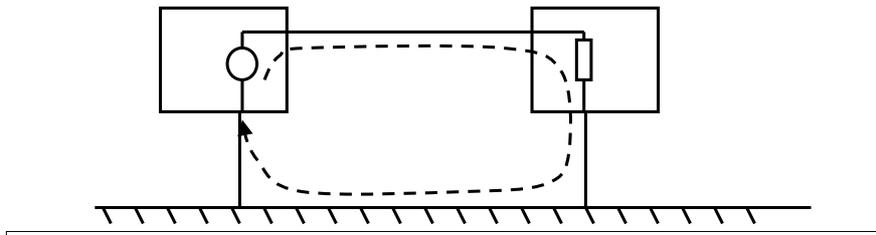
安全地

大地——电子设备的金属外壳与大地相连接，其目的是防止当事故状态时金属外壳上出现过高的对地电压而危及操作人员的安全



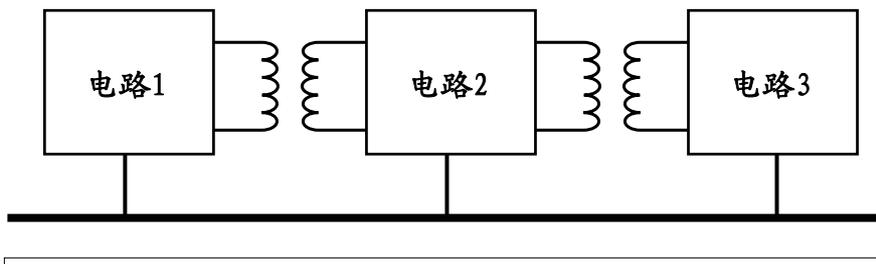
信号地

信号电流流回信号源的低阻抗路径



电位基准点

设备内各电路的电压参考点

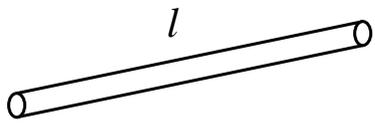


二个概念

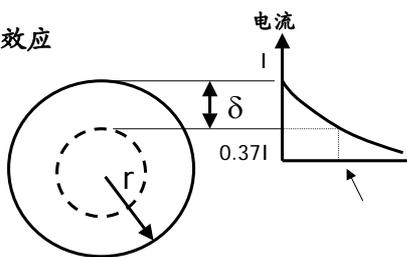
- ☞ 实际的地（线或平面）一般并不是等电位的
- ☞ 电路中的回流总是走最小阻抗的路径

鼎韵科技
www.weay.com
电磁兼容设计对策分析

导线的阻抗



趋肤效应



$\delta = 1 / (\pi f \mu \sigma)^{1/2}$

$$Z = R_{AC} + j\omega L$$

$$R_{AC} = \frac{l}{\sigma \cdot S_{AC}}$$

$$R_{AC} = 0.076r f^{1/2} R_{DC}$$

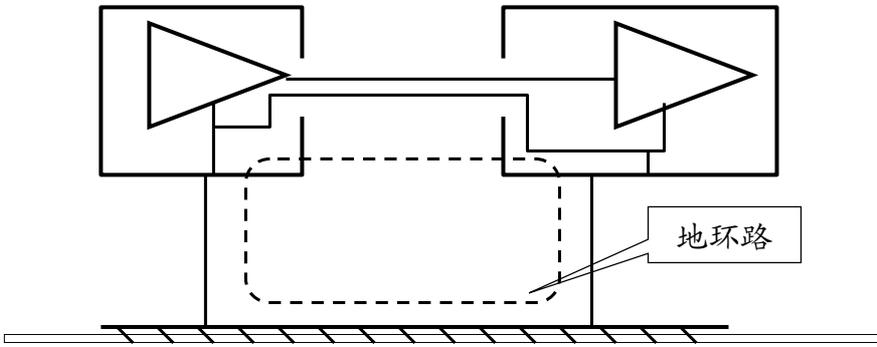
$$L = 0.2 \cdot l \cdot \ln(2.3 \frac{4l}{d} - 0.75) (\mu H)$$

导线越短、截面积越大，其阻抗越小

www.weay.com 鼎韵科技版权所有

鼎韵科技
www.weay.com
电磁兼容设计对策分析

地线问题 - 地环路

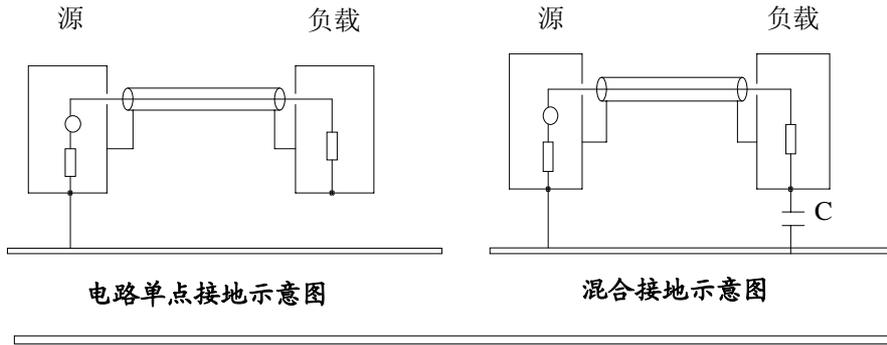


地环路

www.weay.com 鼎韵科技版权所有

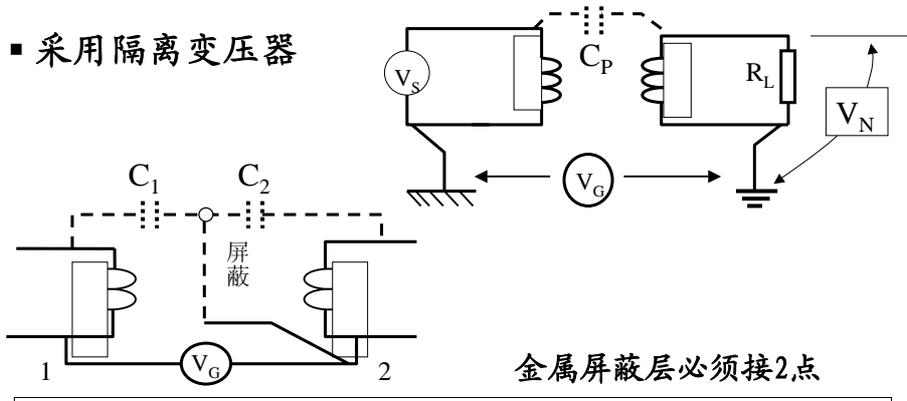
如何减小地环路的影响？

■ 改变接地方式



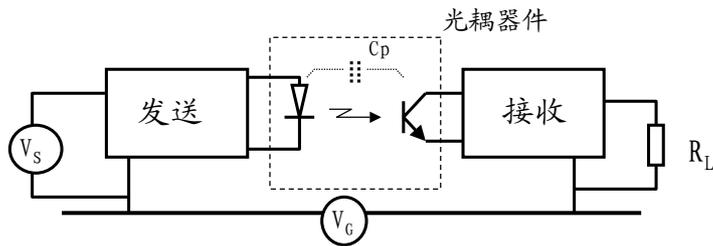
如何减小地环路的影响？

■ 采用隔离变压器



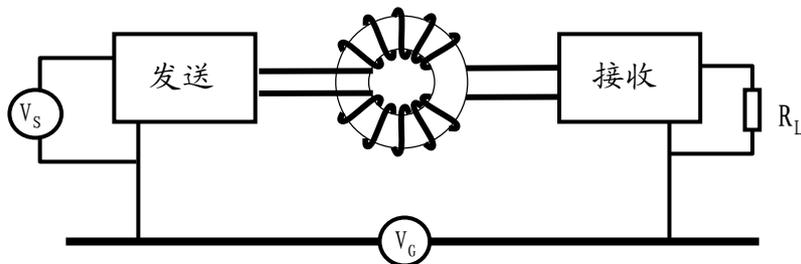
如何减小地环路的影响？

- 采用光耦器件



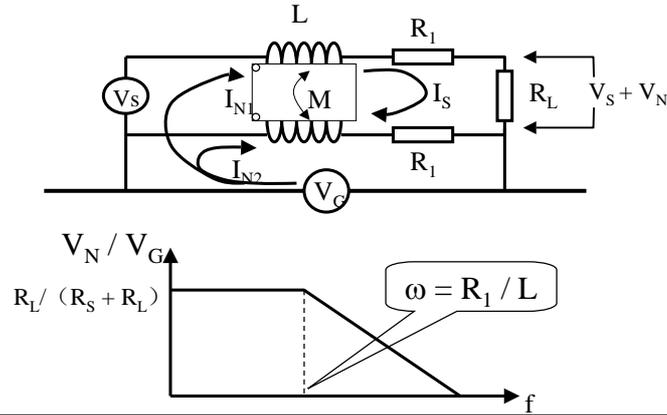
如何减小地环路的影响？

- 采用共模扼流圈



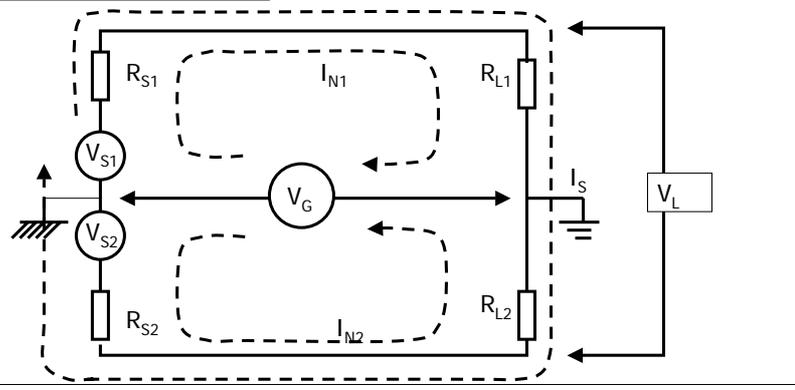
如何减小地环路的影响？

■ 采用共模扼流圈



如何减小地环路的影响？

■ 采用平衡电路



地的拓扑结构

- 浮地
- 单点接地
- 多点接地
- 混合接地

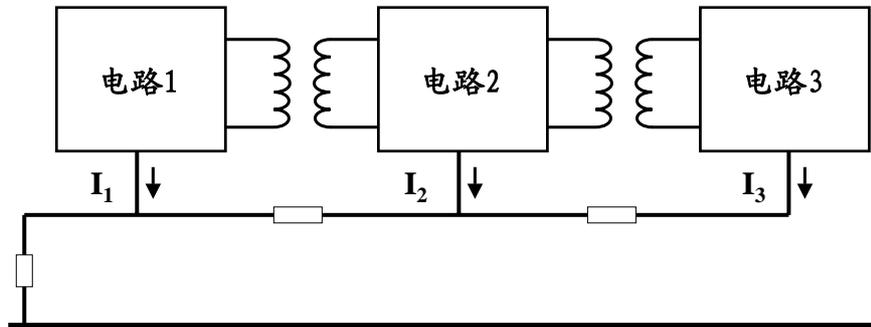
浮地



优点：电路与外部的地系统有良好的隔离，不易受外部地系统上干扰的影响

缺点：电路上易积累静电从而产生静电干扰，有可能产生危险电压

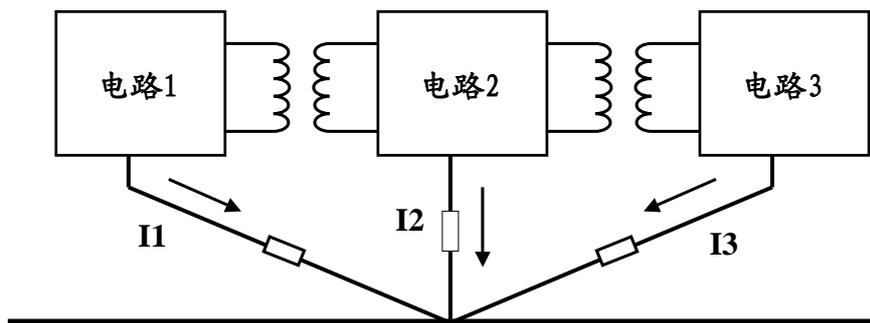
单点接地（串联）



优点：简单

缺点：存在共阻抗耦合

单点接地（并联）



优点：没有共阻抗耦合

缺点：接地线过多

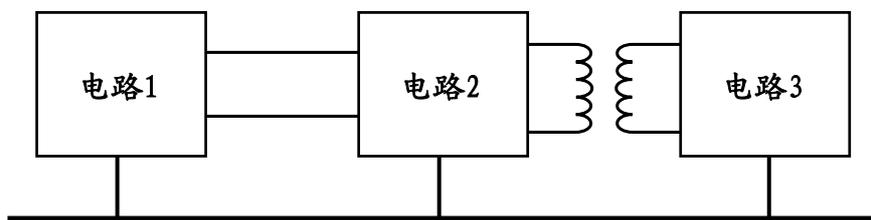
单点接地

- 高频下接地导线的特性



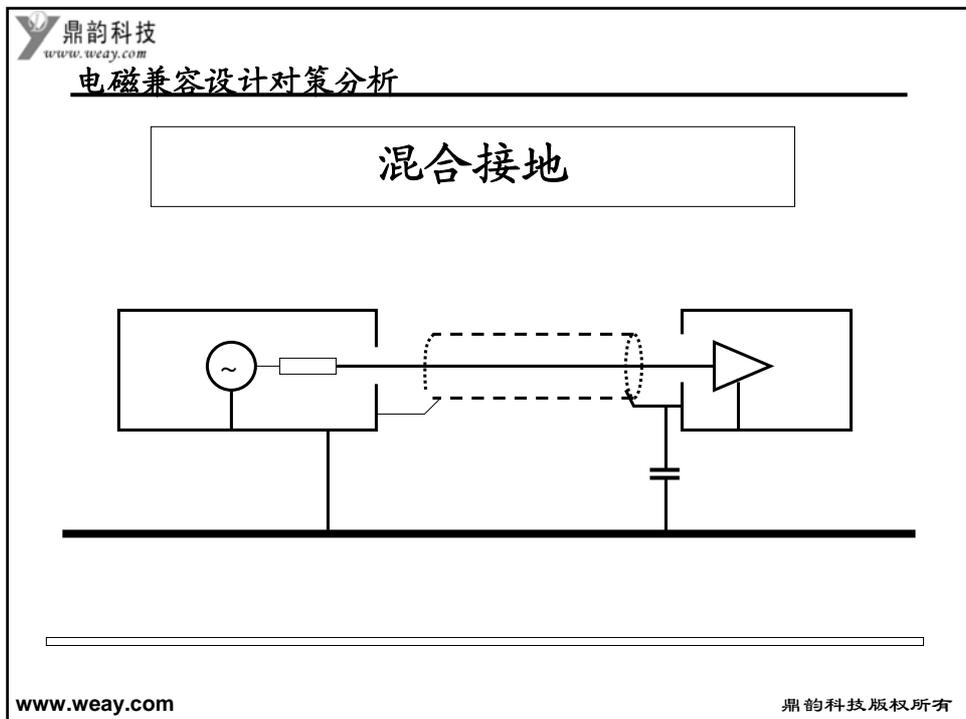
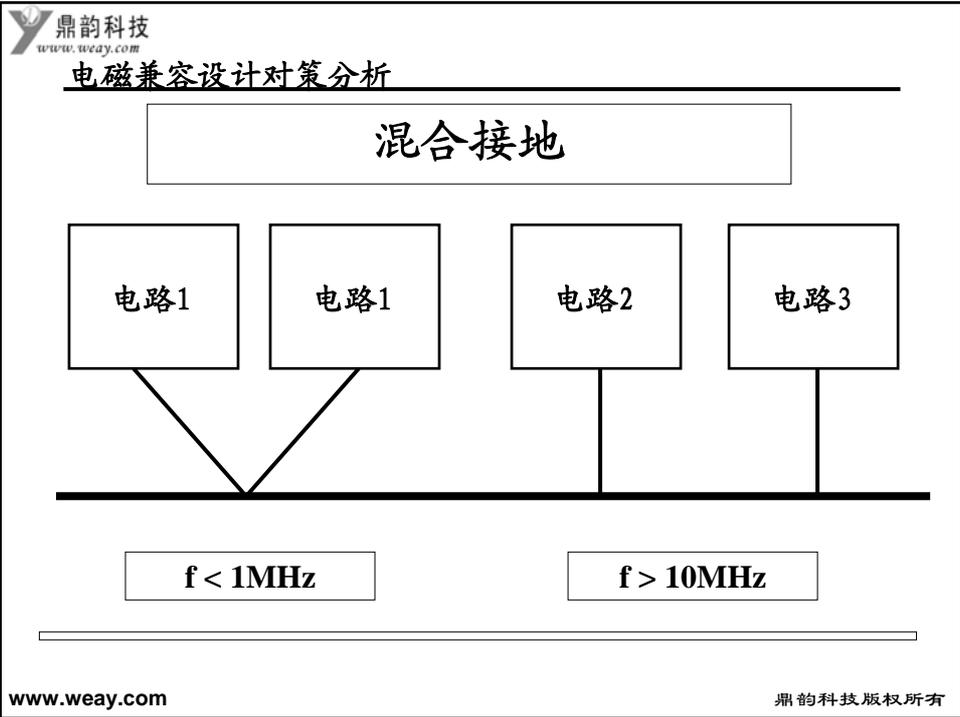
高频情况下接地导线与地系统须考虑传输线效应

多点接地



优点：尽可能少的高频干扰问题

缺点：有地环路问题

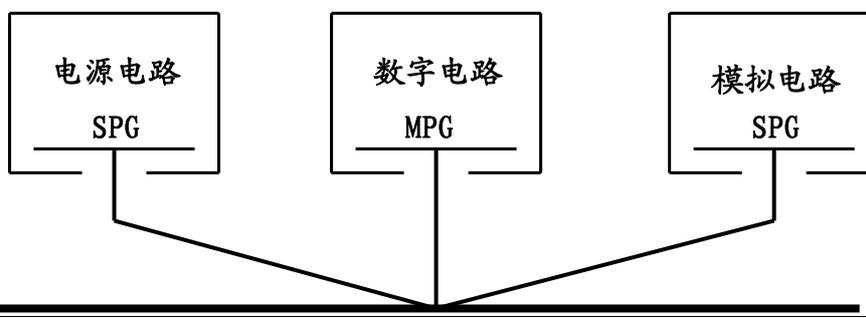


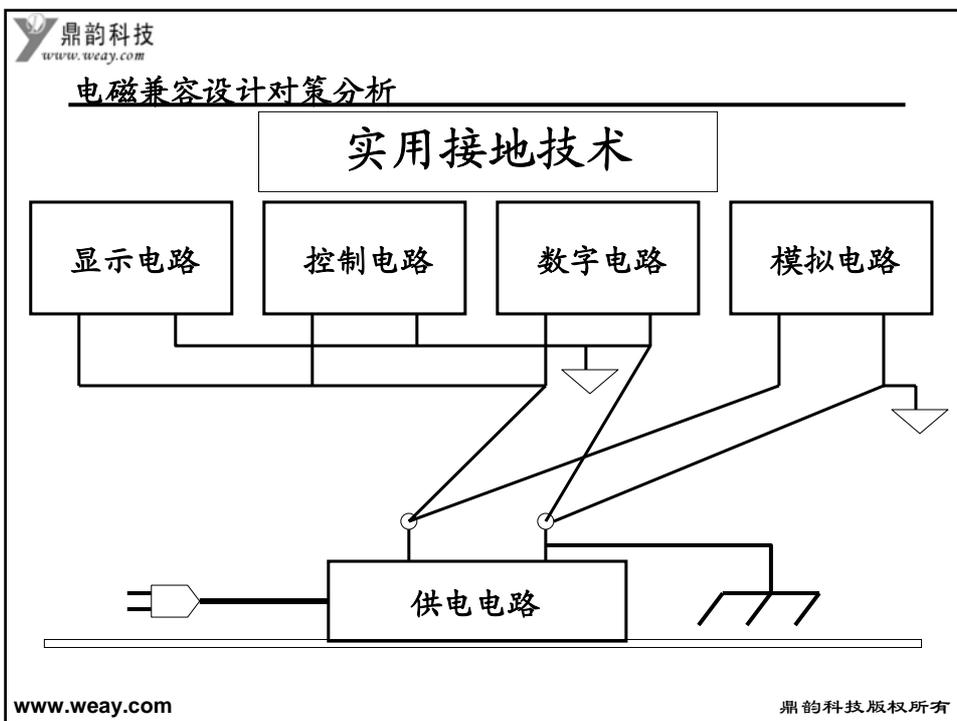
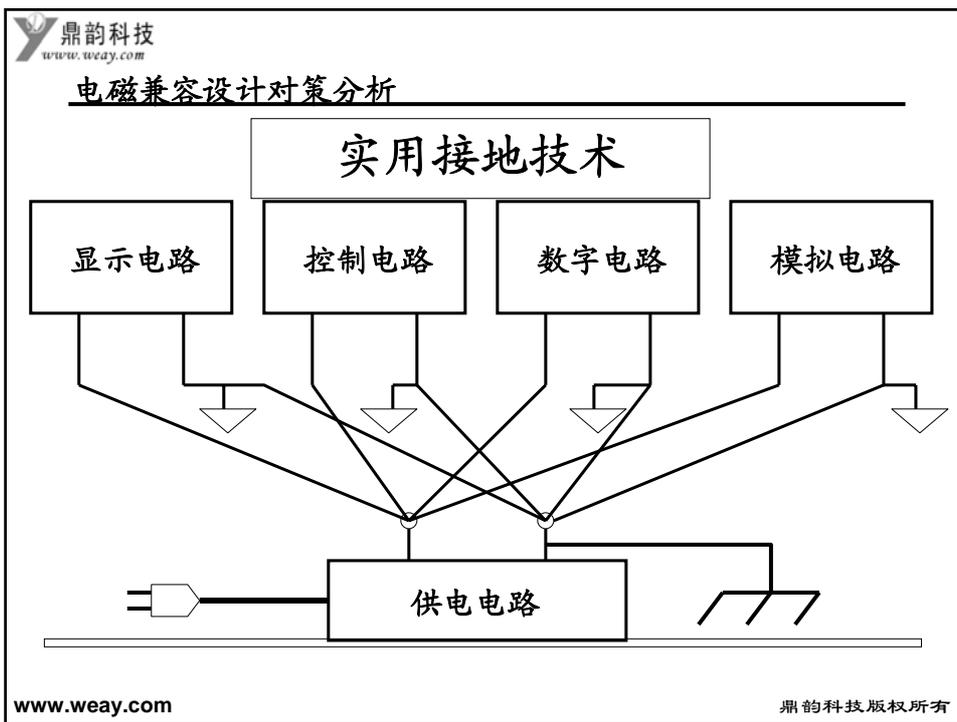
□ 电路的分类

- 模拟电路
 - 窄带
 - 有增益
 - 低电平 (uV, mV)
- 噪声电路 (电源或控制电路)
 - 宽带
 - 高电平 (kV)
- 数字电路
 - 宽带
 - 无增益
 - 中电平 (V)

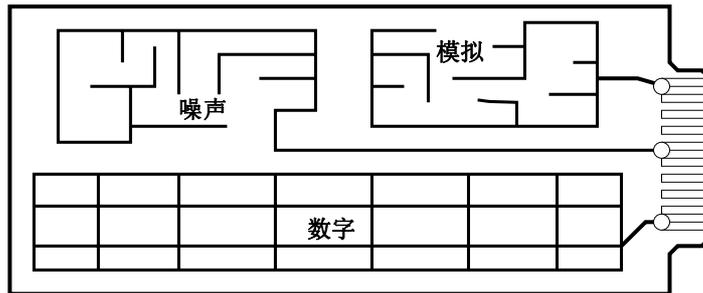
实用接地技术

□ 应根据电路的分类及特性来设计设备的地系统

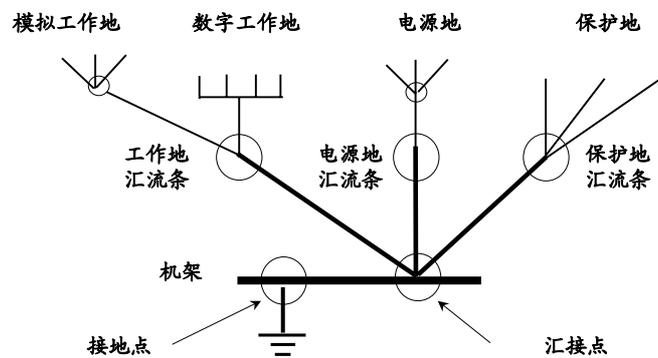




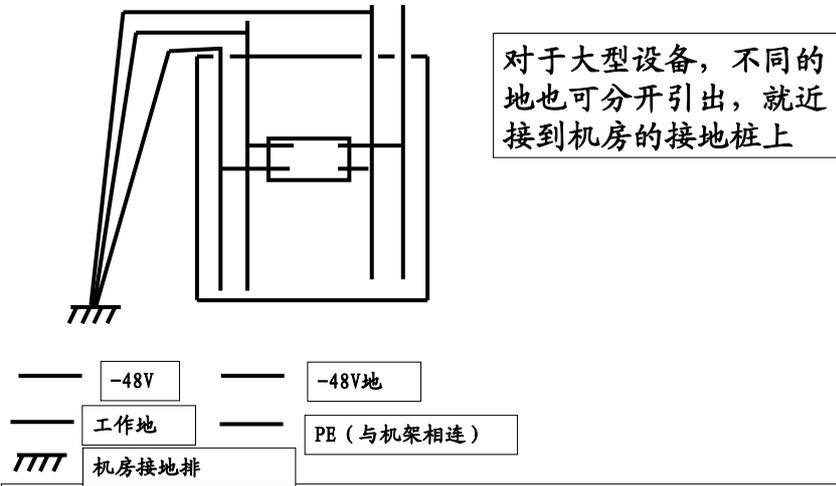
PCB上的地



实用接地技术



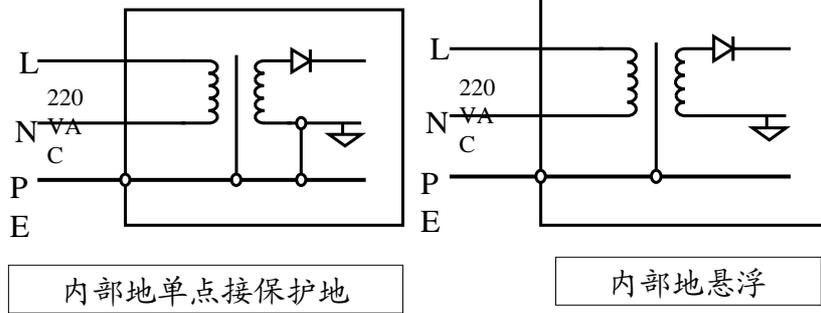
实用接地技术



实用接地技术

- 机架设备的接地点与外部接地桩之间要保证可靠的电气连接
- 接地线材料应采用多股铜线
- 铜线的截面积应满足相关标准要求
- 小型低速(频率小于1MHz)设备可以采用工作地浮地(或工作地单点接金属外壳)、金属外壳单点接大地

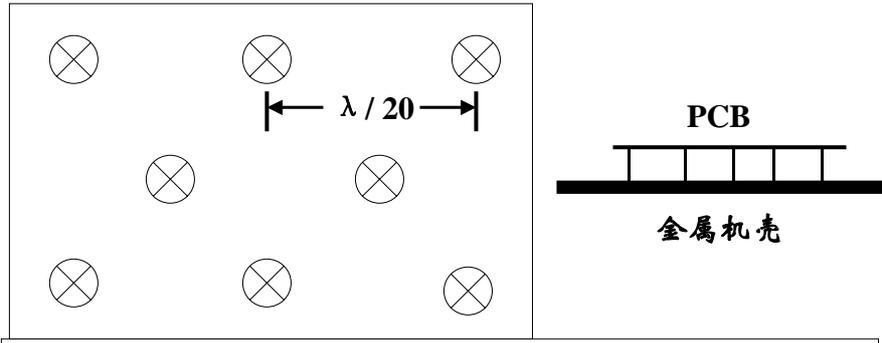
实用接地技术



实用接地技术

- 小型高速(频率大于10MHz)设备的工作地应与其金属机壳实现多点接地,接地点的间距应小于最高工作频率波长的1/20,且金属外壳单点接大地

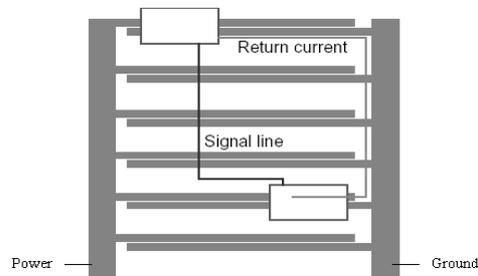
实用接地技术



实用接地技术

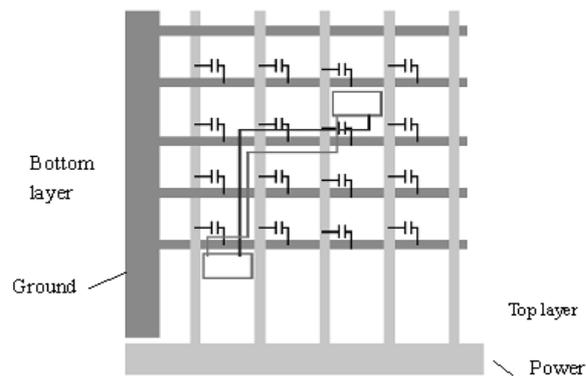
- 对于无法接大地的设备，如果其机身
为金属壳体，则将工作地、保护地直接
接到其金属壳体上

❑ 梳形电源、地结构（双面板）



- 任何电路都不宜直接采用梳形的地结构，回路面积大
- 对较重要的信号加以地保护，布线完成之后将空的地方都敷上地铜皮，用多个过孔将两层的地连接在一起，可以改善回路面积大的问题
- 只适用于低速电路，PCB上信号的走向较单一，而且走线密度较低的情况

❑ 栅格形地结构（双面板）

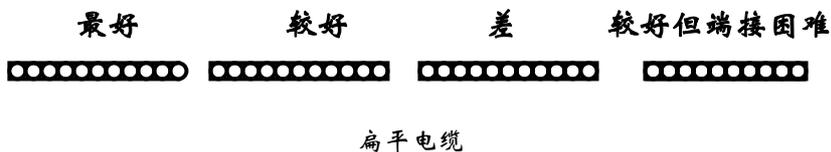


适用于低速的CMOS和普通的TTL电路，但应该注意对较高速的信号加足够的地保护

保护器件接地设计

在印制板上，1000V以上级别的雷击浪涌保护器件必须单独设立保护地。保护器件应尽可能靠近插座或印制板的边缘，保护地线应尽可能粗、短且均匀。一般地，保护地除了与保护器件相连以外不能与其它元器件和其它地线相连，保护地与其它焊盘、走线应隔离足够距离。保护地线应独立引出单板，接到后背板的保护地层上。

扁平电缆接地的使用



线缆接地设计

64kbit/s信号传输采用屏蔽双绞线时，其屏蔽层收发两端均要接地。

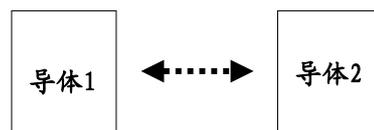
2048 kbit/s信号传输时应采用屏蔽双绞线或同轴电缆。双绞线的屏蔽层收发两端均要接地；同轴电缆的外导体收发两端均要接地。为了避免地电位差的不良影响，同轴电缆收端可通过一电容器（0.1 μ F陶瓷电容）接地。

8448 kbit/s、34368 kbit/s、139264 kbit/s、155520 kbit/s信号传输时不宜采用双绞线，可采用同轴电缆，同轴电缆的外导体收发两端均要接地。

搭接设计

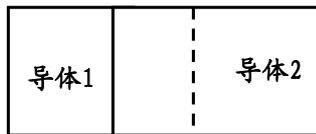
■ 搭接的目的

在两金属之间建立低阻抗通路



搭接方式

▪ 直接搭接



▪ 间接搭接



搭接方法

▪ 焊接

- ✓ 搭接电阻极小
- ✓ 搭接性能稳定
- ✓ 永久性，不能变化

搭接方法

■ 压力搭接

- ✓ 存在一定的搭接电阻
- ✓ 搭接性能不稳定
- ✓ 灵活，可分开

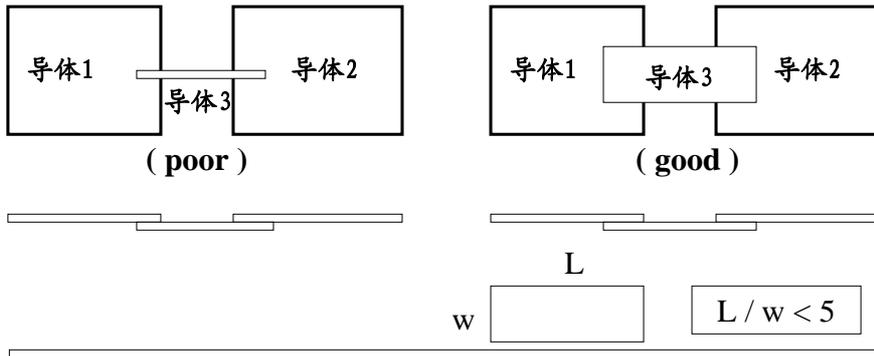
搭接方法

■ 导电胶粘接

- ✓ 简单
- ✓ 环境适应能力较差
- ✓ 机械性能、导电性能较差

搭接要求

- 间接搭接的金属导体应采用宽的导体条或编织铜带，不要使用细的导线。



搭接要求

- 射频搭接应优先采用焊接，不允许用螺栓或螺钉来完成射频搭接
- 压力搭接应保证有足够的压力将搭接处夹紧
- 搭接面尽可能大，避免点接触

搭接要求

■ 搭接的表面处理

搭接前，金属面应予以修整、清洁，清除不导电的膜层，应保证相互接触的金属面是导电的，严禁搭接面上有漆等绝缘物

金属铝应采取导电氧化措施

搭接完成后，采取防潮和防腐蚀措施

搭接要求

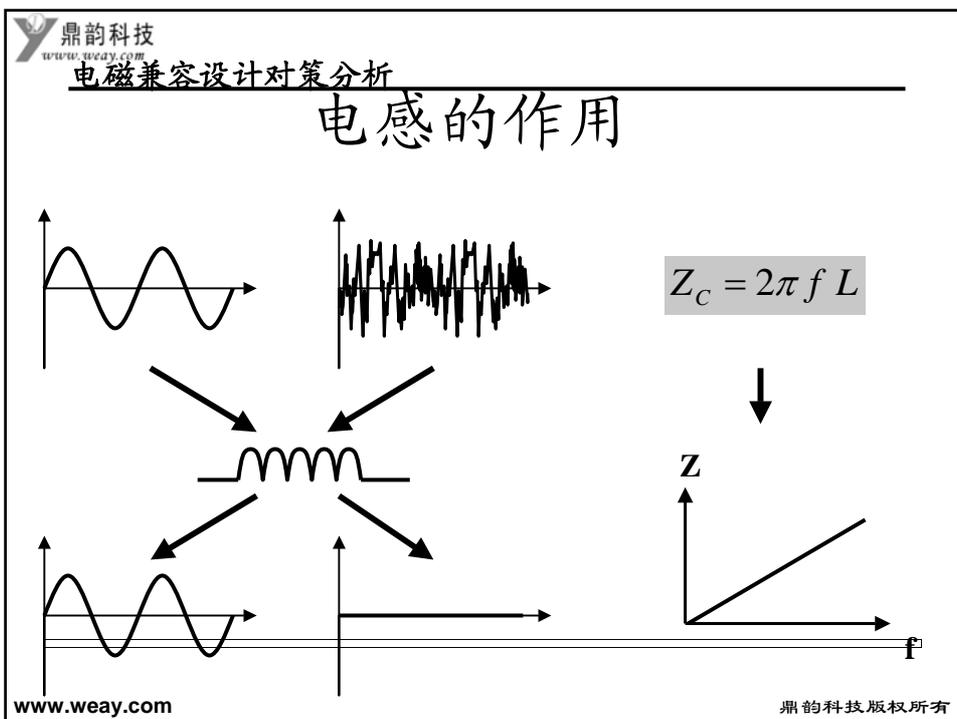
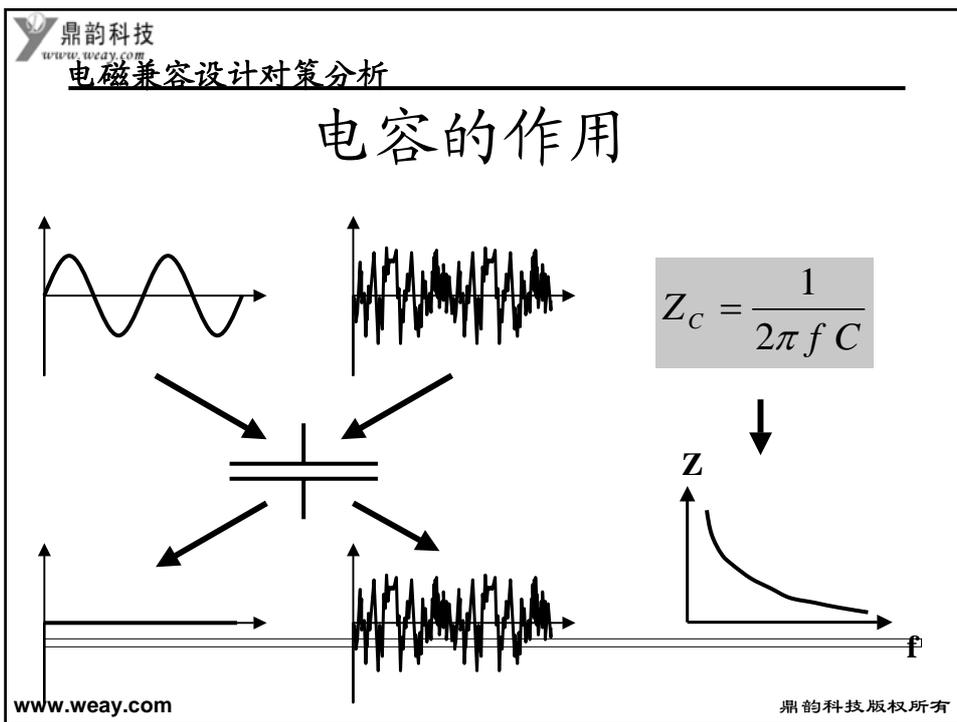
- ✓ 尽量用相同的金属进行搭接

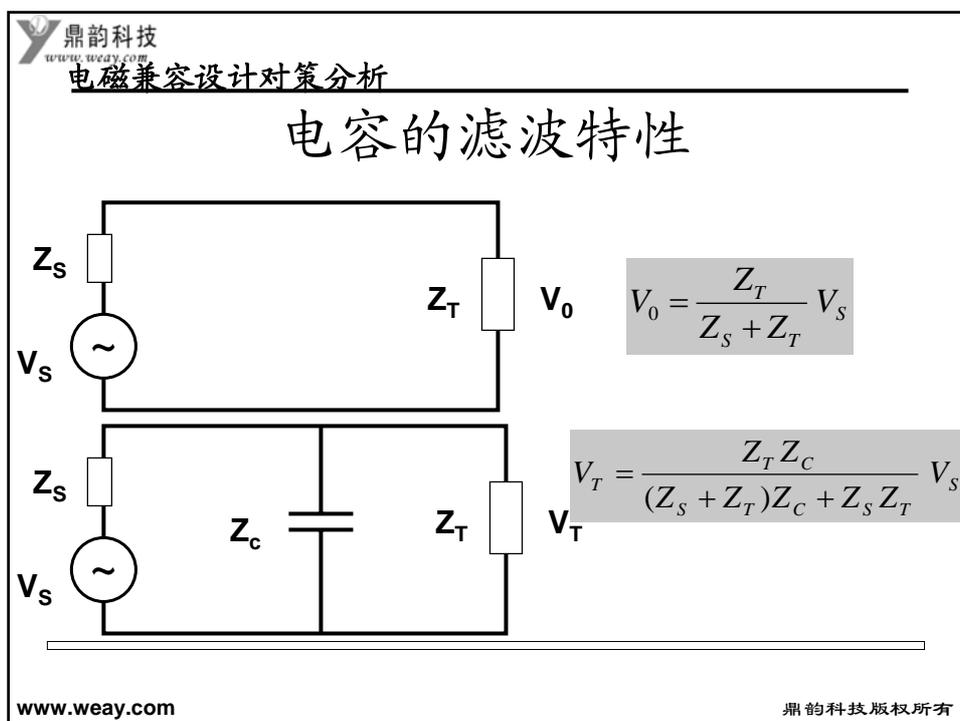
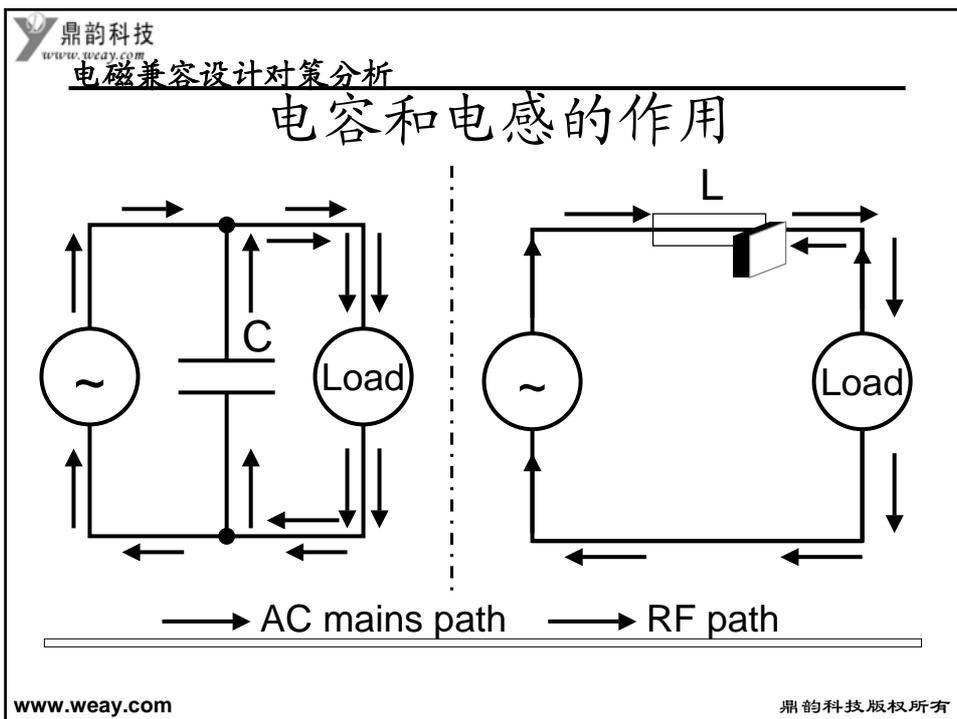
- ✓ 对不同金属进行搭接时，金属间的电化学位差不得超过0.6V

滤波设计技术

主要内容

- 📖 滤波电路的滤波特性
 - 📖 差模、共模干扰分析
 - 📖 实用滤波电路分析
 - 📖 高频滤波技术
 - 📖 滤波器的选择
 - 📖 滤波器的使用
-

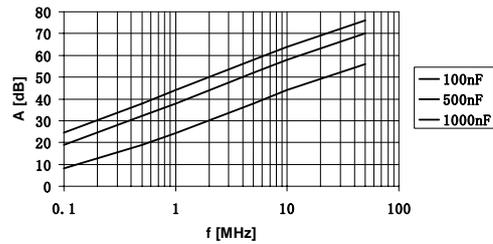




电容的滤波特性

插入损耗 (IL)

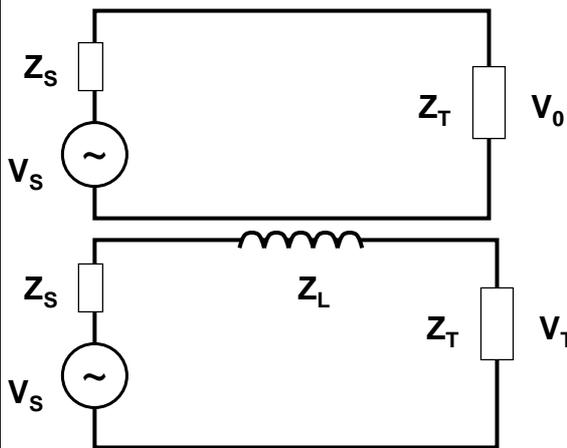
$$A = \frac{V_0}{V_T} = 1 + \frac{Z_S Z_T}{Z_C (Z_S + Z_T)}$$



$$IL = 20 \log_{10} \left(1 + \frac{Z_S // Z_T}{Z_C} \right) \quad (dB)$$

$$Z_S = Z_T = 50\Omega$$

电感的滤波特性



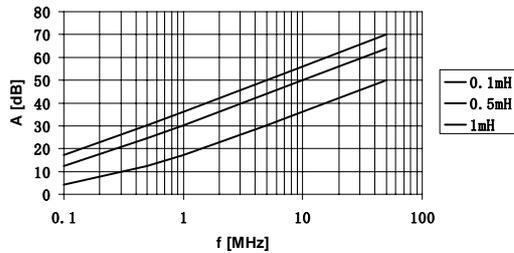
$$V_0 = \frac{Z_T}{Z_S + Z_T} V_S$$

$$V_T = \frac{Z_T}{Z_S + Z_T + Z_L} V_S$$

电感的滤波特性

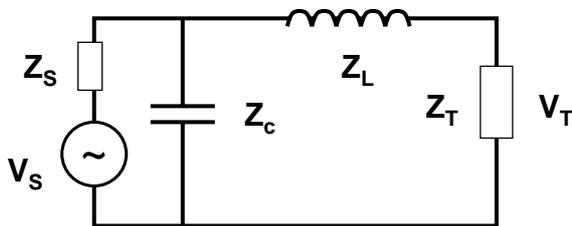
插入损耗 (IL)

$$A = \frac{V_0}{V_T} = 1 + \frac{Z_L}{Z_S + Z_T}$$



$$IL = 20 \log_{10} \left(1 + \frac{Z_L}{Z_S + Z_T} \right) \quad (dB) \quad Z_S = Z_T = 50\Omega$$

电感、电容组合电路的滤波特性



$$Z_1 = Z_C // (Z_L + Z_T)$$

$$V_C = \frac{Z_1}{Z_1 + Z_S} V_S$$

$$V_T = \frac{Z_T}{Z_T + Z_L} V_C$$

$$V_T = \frac{Z_C Z_T}{(Z_C + Z_S)(Z_T + Z_L) + Z_C Z_S} V_S$$

电感、电容组合电路的滤波特性

▪ 插入损耗 (IL)

$$A = \frac{V_0}{V_T} = \frac{\left(1 + \frac{Z_S}{Z_C}\right) \left(1 + \frac{Z_L}{Z_T}\right) + \frac{Z_S}{Z_T}}{1 + \frac{Z_S}{Z_T}}$$

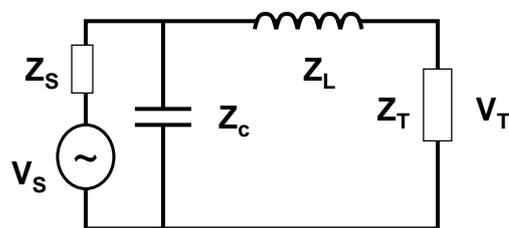
$$IL = 20 \log_{10} A \quad (dB)$$

电感、电容组合电路的滤波特性

▪ 插入损耗 (IL)

$$\frac{Z_S}{Z_C} \uparrow \rightarrow IL \uparrow$$

$$\frac{Z_L}{Z_T} \uparrow \rightarrow IL \uparrow$$

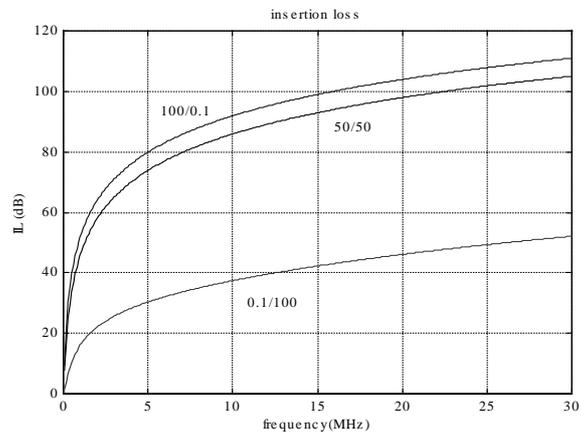


电感、电容组合电路的滤波特性

插入损耗 (IL)

C=100nF

L=100uH

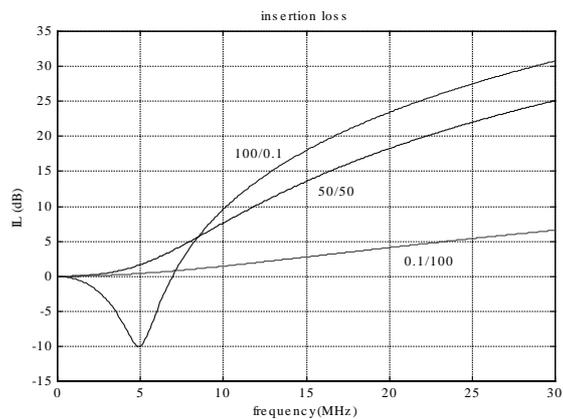


电感、电容组合电路的滤波特性

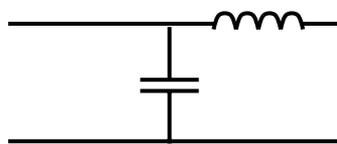
插入损耗 (IL)

C=1nF

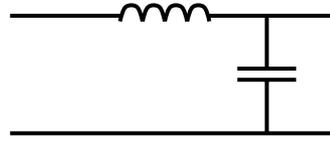
L=1uH



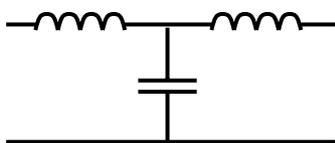
低通滤波电路的几种类型



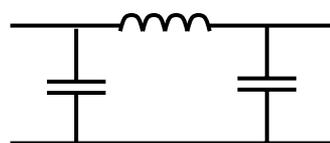
L1型



L2型



T型



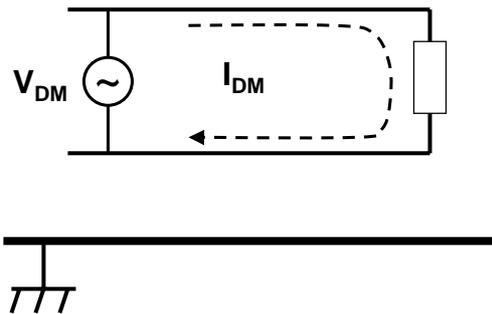
π型

低通滤波电路的滤波特性

- 滤波电路的插入损耗与二端端接电路的阻抗密切相关
- 同一滤波电路，当端接电路的阻抗不同时，其插入损耗可能有很大的差异
- 当与电感端接的电路的阻抗很小，与电容端接的电路的阻抗很大时，滤波电路有好的滤波性能
- 在某些频率点，LC电路可能产生谐振，这种情况下，滤波电路不仅不能对干扰进行抑制，反而会使之加强

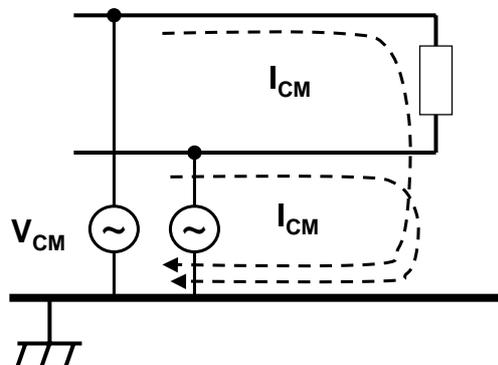
差模干扰与共模干扰分析

■ 差模 (DM—Differential Mode) 干扰

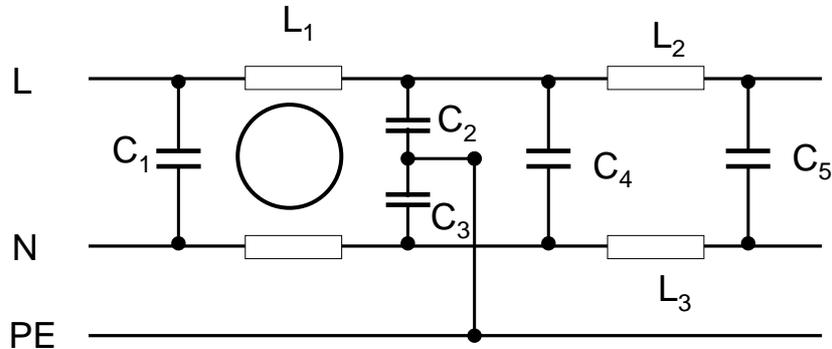


差模干扰与共模干扰分析

■ 共模 (CM—Common Mode) 干扰



实用滤波电路分析



C_1 、 C_4 、 C_5 ：X电容

C_2 、 C_3 ：Y电容

L_1 ：共模扼流圈

L_2 、 L_3 ：差模电感

实用滤波电路分析

■ 共模扼流圈

- ✓ 差模电流的磁通相互抵消，不易磁饱和
- ✓ 一般在铁氧体上绕制，电感量L较大
- ✓ 存在少量的漏磁，可抑制差模干扰

实用滤波电路分析

■ 差模电感

受到差模电流磁饱和的限制，一般在铁粉磁芯上绕制，L较小

实用滤波电路分析

■ Y电容

$$C_Y < \frac{I_0}{2\pi f U}$$

电容量受到产品安全性要求(漏电流)的限制

分类	绝缘类型	额定交流电压	可承受的浪涌电压峰值
Y1	双重、加强	VR ≤ 250V	8.0kV
Y2	基本、附加	150V < VR ≤ 250V	5.0kV
Y3	基本、附加	150V < VR ≤ 250V	无
Y4	基本、附加	VR ≤ 250V	2.5kV

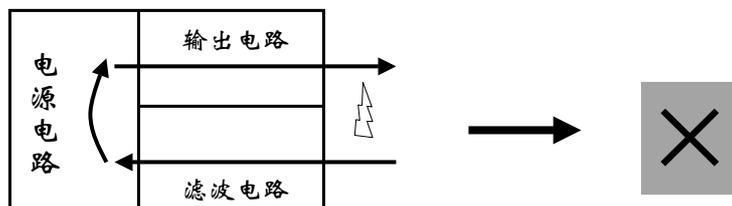
实用滤波电路分析

▪ X电容

有安全性要求的限制

分类	可承受的浪涌电压峰值	应用
X1	$2.5\text{kV} < VP < 4.0\text{kV}$	高脉冲电压情况
X2	$VP < 2.5\text{kV}$	普通
X3	$VP < 1.2\text{kV}$	普通

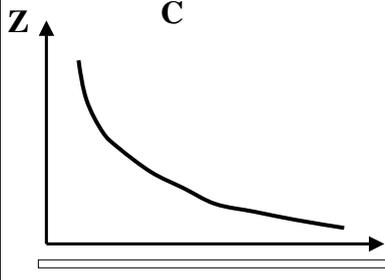
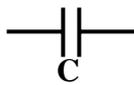
单板上滤波电路的布局



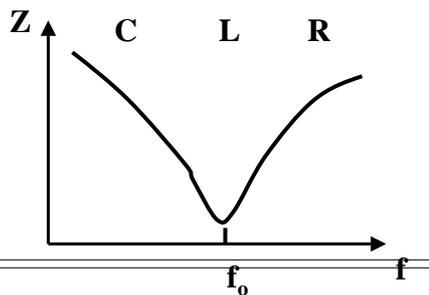
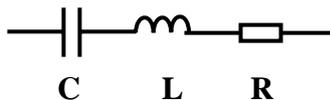
滤波器件的高频特性

❖ 电容的阻抗特性

▪ 理想电容



▪ 实际电容



滤波器件的高频特性

❖ 实际电容的特性

引线长1.6mm的陶瓷电容器

➤ 自谐振频率:

$$f_o = \frac{1}{2\pi\sqrt{LC}}$$

自谐振频率越高越好

L: 尽可能小

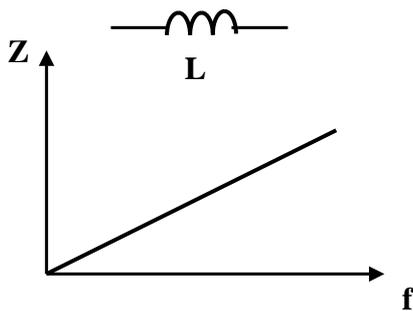
C: 合理选取

电容量	谐振频率(MHZ)
1.0 μF	1.7
0.1 μF	4
0.01 μF	12.6
3300 pF	19.3
1100 pF	33
680 pF	42.5
330 pF	60

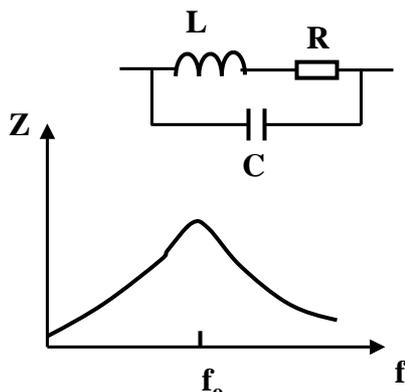
滤波器件的高频特性

❖ 电感的阻抗特性

▪ 理想电感



▪ 实际电感



滤波器件的高频特性

❖ 实际电感的特性

➤ 自谐振频率:

$$f_o = \frac{1}{2\pi\sqrt{LC}}$$

自谐振频率越高越好

C: 尽可能小

L: 合理选取

绕在铁粉芯上的电感

电感量 (μH)	谐振频率 (MHZ)
3.4	45
8.8	28
68	5.7
125	2.6
500	1.2

滤波器件的高频特性

❖ 电感磁芯的特性

铁粉磁芯：不易饱和、导磁率低，作差模线圈的磁芯

铁氧体：易饱和、导磁率高，常用作共模扼流圈的磁芯

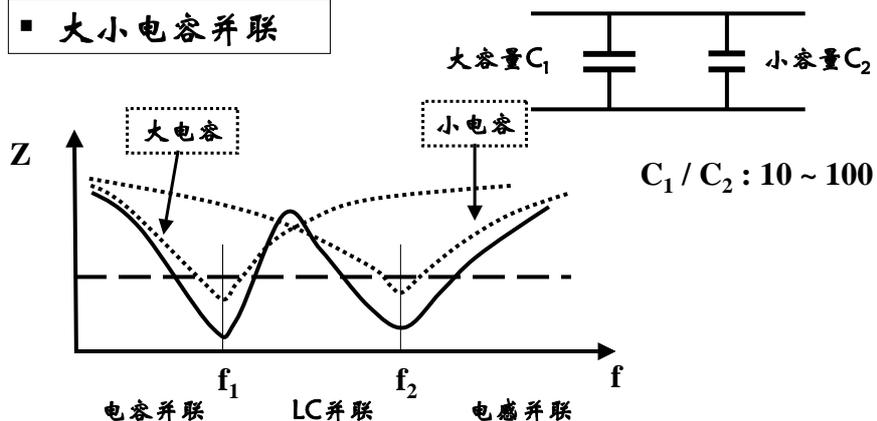
锰锌： $\mu r = 500 \sim 10000$

镍锌： $\mu r = 10 \sim 100$

超微晶：导磁率高($\mu r > 10000$)，用作大电感量共模扼流圈的磁芯

高频滤波技术

▪ 大小电容并联



鼎韵科技
www.weay.com
电磁兼容设计对策分析

高频滤波技术

■ 使用三端电容器

普通电容

T型滤波电路

该引线电感有害，应尽量小

三端电容

Z

f

www.weay.com

鼎韵科技版权所有

鼎韵科技
www.weay.com
电磁兼容设计对策分析

高频滤波技术

■ 使用三端电容器

接地点要求：

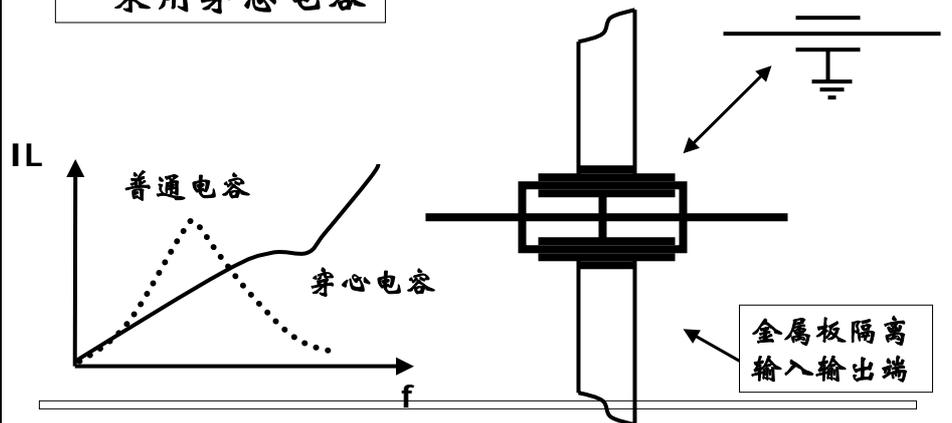
- 1 干净地
- 2 与机箱或其它较大的金属件良好搭接

www.weay.com

鼎韵科技版权所有

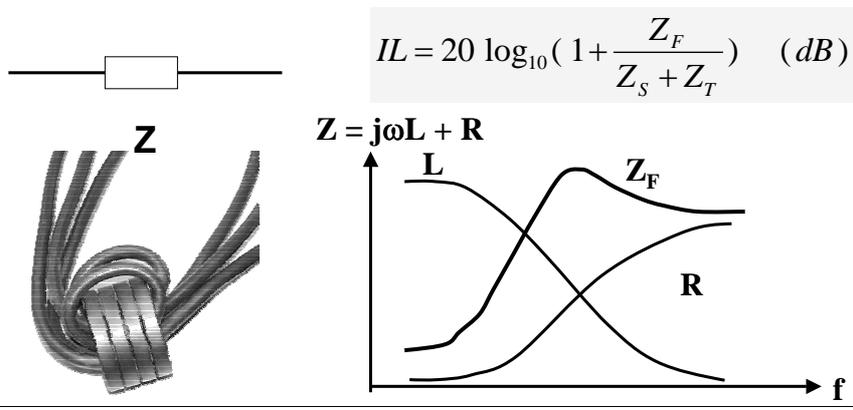
高频滤波技术

采用穿芯电容



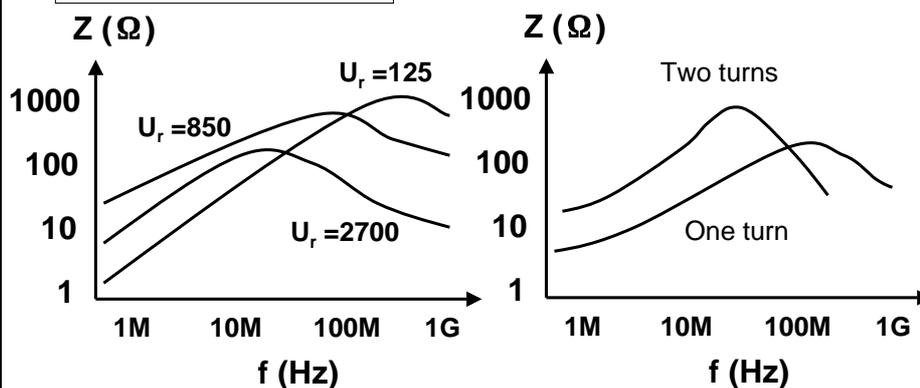
高频滤波技术

采用铁氧体（磁环、磁珠）



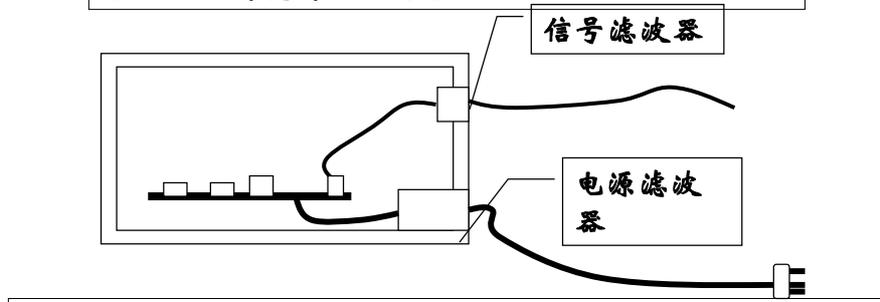
高频滤波技术

铁氧体的阻抗



滤波器的作用

- 对沿导线传播的电磁骚扰进行抑制，使设备满足传导发射指标要求。
- 与金属屏蔽体一起构成完整的屏蔽体系，使设备满足辐射发射指标要求。



滤波器的选择

- 额定电流 / 电压
- 阻抗特性
- 滤波性能—插入损耗
- 安全性要求

滤波器的选择

▪ 额定电流 / 电压

- ✓ 额定电流：设备额定电流的1.2倍
- ✓ 额定电压：约大于设备额定电压

■ 阻抗特性

滤波器的选择

	负载阻抗高	负载阻抗低
源内阻高		
源内阻低		

滤波器的选择

■ 滤波性能—插入损耗

对于插入损耗，厂家所给出的值，一般是在50Ω/50Ω标准测量法下测得的，它并不代表滤波器在实际使用中能够获得的插入损耗。因此在选取滤波器时，应在设备实际需要的插入损耗上再加上20dB的余量。

滤波器的选择

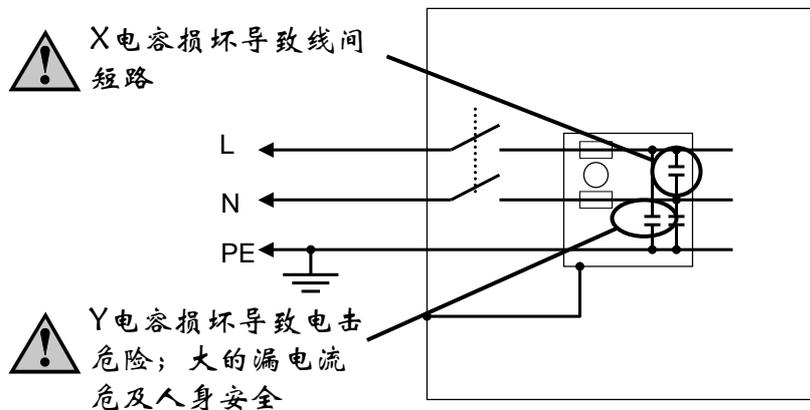
滤波性能—插入损耗

在选用信号线滤波器时，应仔细考虑其截止频率。信号线滤波器的截止频率定义为插入损耗为3dB时的频率。截止频率的选择必须保证滤波器的带通覆盖功能性信号的带宽，保证设备正常工作，同时最大限度地滤除不必要的高频干扰。

对于模拟信号，只要截止频率大于信号的带宽即可；对于数字脉冲信号，其截止频率可定为 $1/\pi t_r$ ， t_r 是脉冲的上升/下降时间；对于周期性脉冲信号，可以取脉冲重复频率的15倍为截止频率。

滤波器的选择

安全性要求



滤波器的选择

滤波器技术条件 (举例)

- 最大工作电压: 250VAC, 50/60Hz
- 工作频率: DC—400Hz
- 最大漏电流: 1mA
- 耐压测试
 - 线—地: 2000VAC, 1分钟
 - 线—线: 1700VAC, 1分钟
- 温度范围: -25℃~85℃
- 额定电流: 10A at 40℃
- 插入损耗: 列表或图示

滤波器的选择

- 滤波器的滤波性能与设备的阻抗特性密切相关
- 滤波器的滤波性能可能随设备运行状态的变化而改变
- 滤波器是否满足要求只能由实际的测试来确定

不存在通用或普适的滤波器!

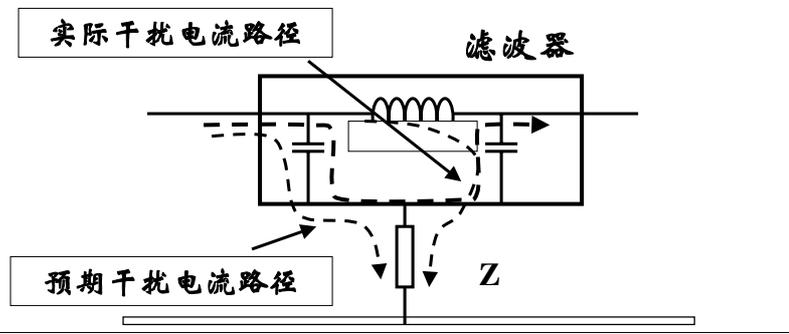
滤波器的使用



滤波器的使用正确与否对其滤波性能的影响很大，只有正确使用，才能达到预期的效果。

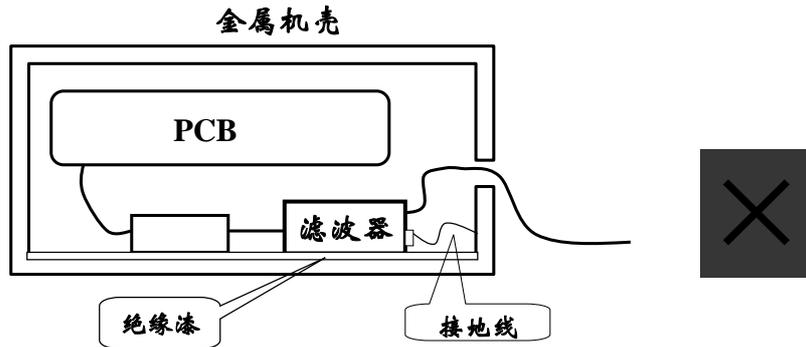
滤波器的使用

滤波器的外壳必须与设备的金属机壳实现可靠的电气接触，设备的金属机壳应可靠接大地。



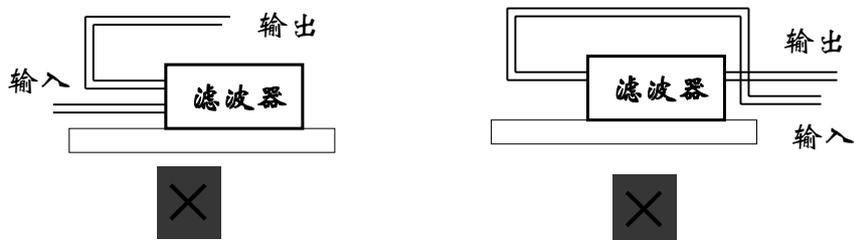
滤波器的使用

滤波器通过较长细线接地，效果差



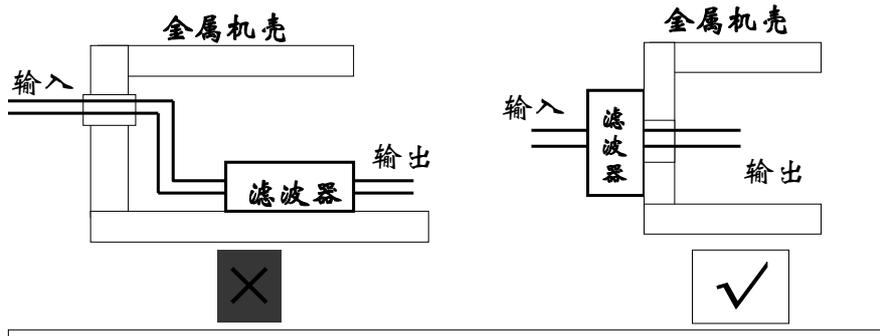
滤波器的使用

滤波器的输入输出引线应拉开距离，严禁并行走线和交叉走线。



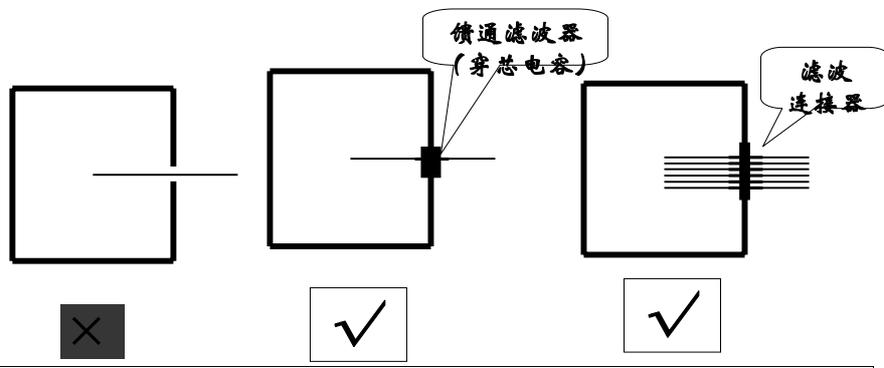
滤波器的使用

滤波器的输入、输出引线之间尽可能实现屏蔽隔离。



滤波器的使用

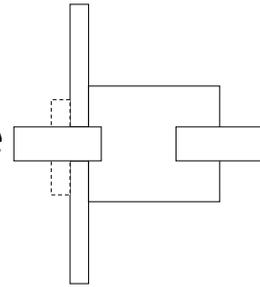
金属屏蔽体上不允许有任何导线穿过。当有导线穿过金属屏蔽体时，须使用馈通滤波器。



滤波器的使用

▪ 馈通滤波器

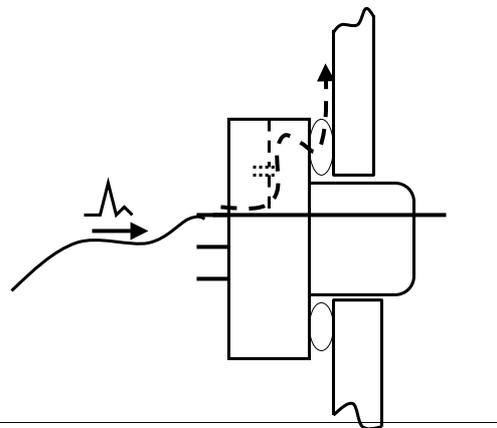
- 必须安装在金属板上，并牢固接地
- 对于螺装器件，安装时要使用带齿垫片，上紧螺纹时扭矩不能过大
- 对于焊装器件，焊接时间尽可能短



滤波器的使用

▪ 滤波连接器

滤波连接器与金属
面板之间必须使用
电磁密封衬垫



滤波器的使用

铁氧体器件

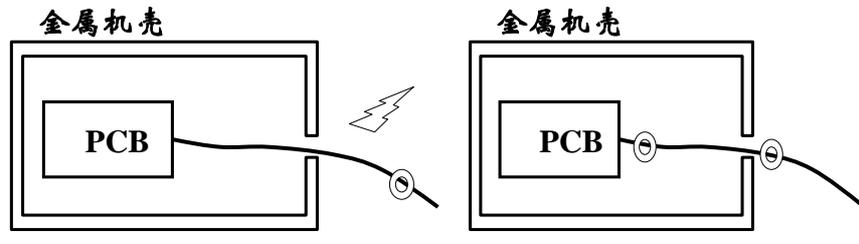
铁氧体抑制器件的最佳抑制频率与其材料的初始磁导率有关。一般地，初始磁导率越高，其适用抑制的频率就越低。

初始相对磁导率	125	850	2500	5000
最佳抑制频率范围 (MHz)	>200	30~200	10~30	<10

滤波器的使用

铁氧体器件

铁氧体磁环应尽量靠近干扰源安装。对于屏蔽机箱上的电缆，磁环要尽量靠近机箱的电缆进出口。

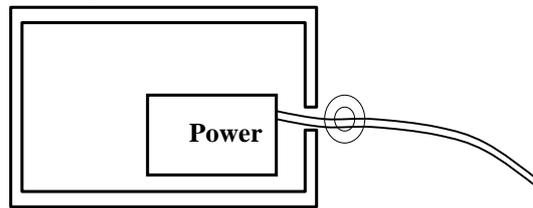


滤波器的使用

■ 铁氧体器件

为防止电流过大引起铁氧体磁饱和，在电源线上使用时，可以将电源线与其回流线同时穿过铁氧体。

金属机壳



滤波器的使用

■ 铁氧体器件

✓ 在使用空间允许的条件下，选择内孔尽量小、尽量长的铁氧体磁环。

✓ 将线缆绕磁环一圈，可获得更好的抑制效果。

✓ 线缆绕磁环过多，会破坏高频性能。

屏蔽设计技术

基本内容

- 相关标准介绍
- 基本理论
- 设计原则与要求

相关标准介绍

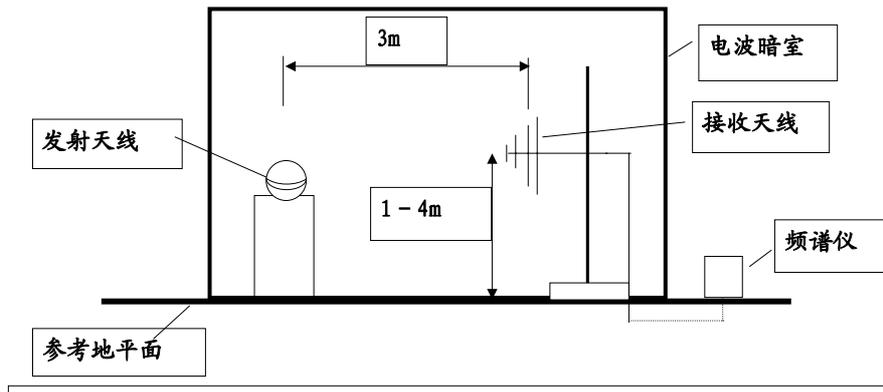
◆ IEC61587 - 3 (1998)

IEC61587 - 3 (1998)

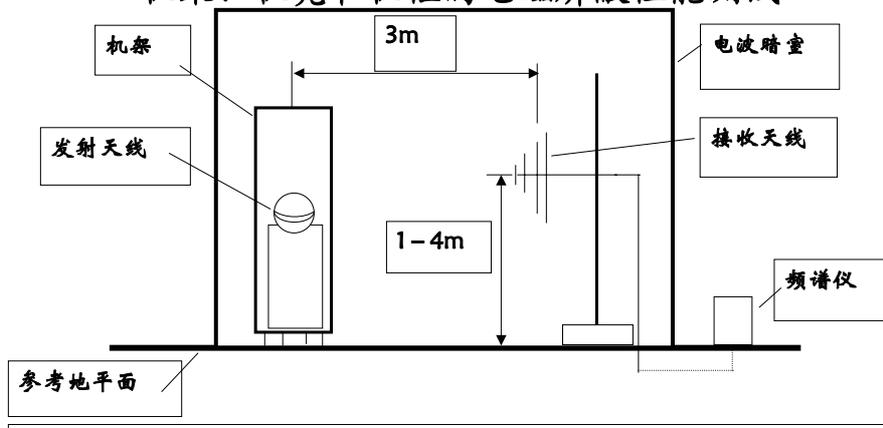
机架、机壳和机框的电磁屏蔽性能测试

性能等级	最小屏蔽性能	
	频率范围 30 - 230MHz	频率范围 230 - 1000MHz
1	20dB	10dB
2	40dB	30dB
3	60dB	50dB

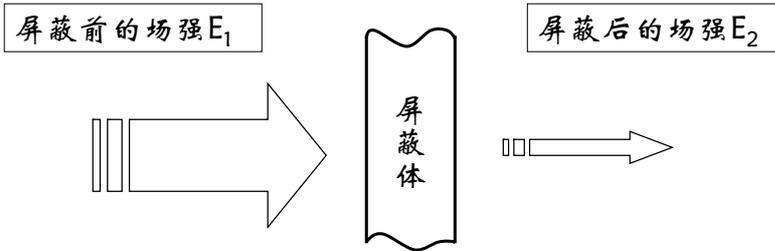
IEC61587 - 3 (1998)
机架、机壳和机框的电磁屏蔽性能测试



IEC61587 - 3 (1998)
机架、机壳和机框的电磁屏蔽性能测试

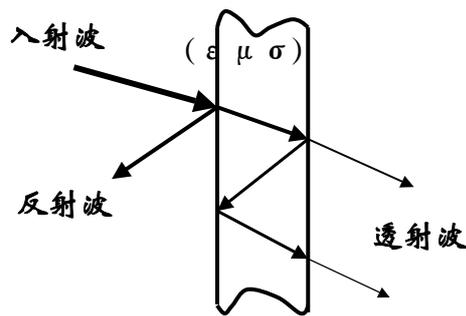


电磁屏蔽



屏蔽效能: $SE = 20 \log_{10} (E_1 / E_2) \text{ dB}$

实心材料屏蔽效能的计算



$$SE = A + R + B \quad (\text{dB})$$

A---吸收衰减损耗

R---反射损耗

B---多重反射修正因子

$$(\epsilon_r \mu_r \sigma_r)$$

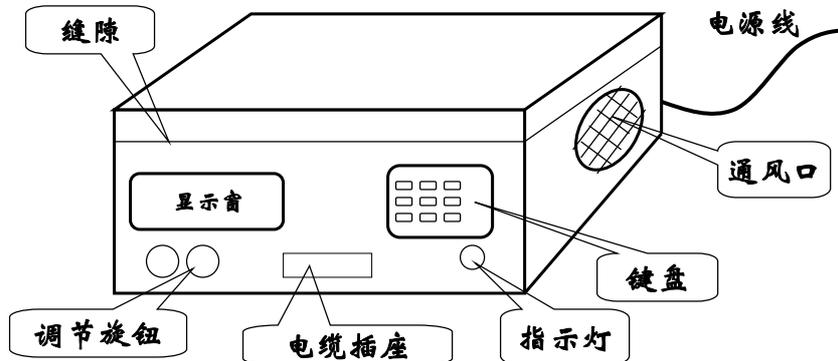
$$\sigma_r = \sigma / \sigma_{cu}$$

实现良好电磁屏蔽的关键

- 尽量保证金属屏蔽体的导电连续性
- 不让导线直接穿过金属屏蔽体

实际屏蔽问题

实际屏蔽机箱上有许多泄漏源：不同部分结合处的缝隙、通风口、显示器、按键、指示灯、电缆线、电源线等



金属腔的谐振

任何封闭金属空腔都能产生电磁谐振现象。

对于矩形空腔，其固有谐振频率为：

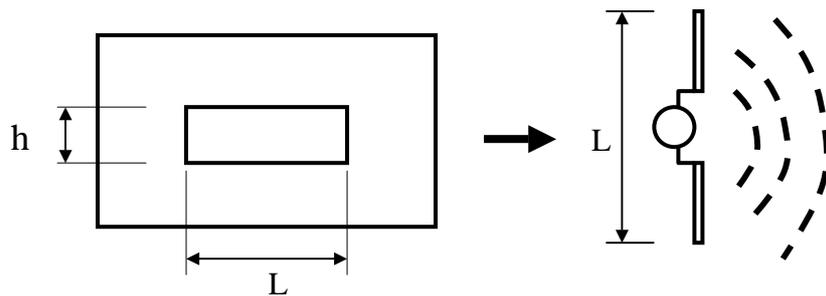
$$f_0 = 150 \sqrt{\left(\frac{m}{l}\right)^2 + \left(\frac{n}{w}\right)^2 + \left(\frac{k}{h}\right)^2} \quad (\text{MHz})$$

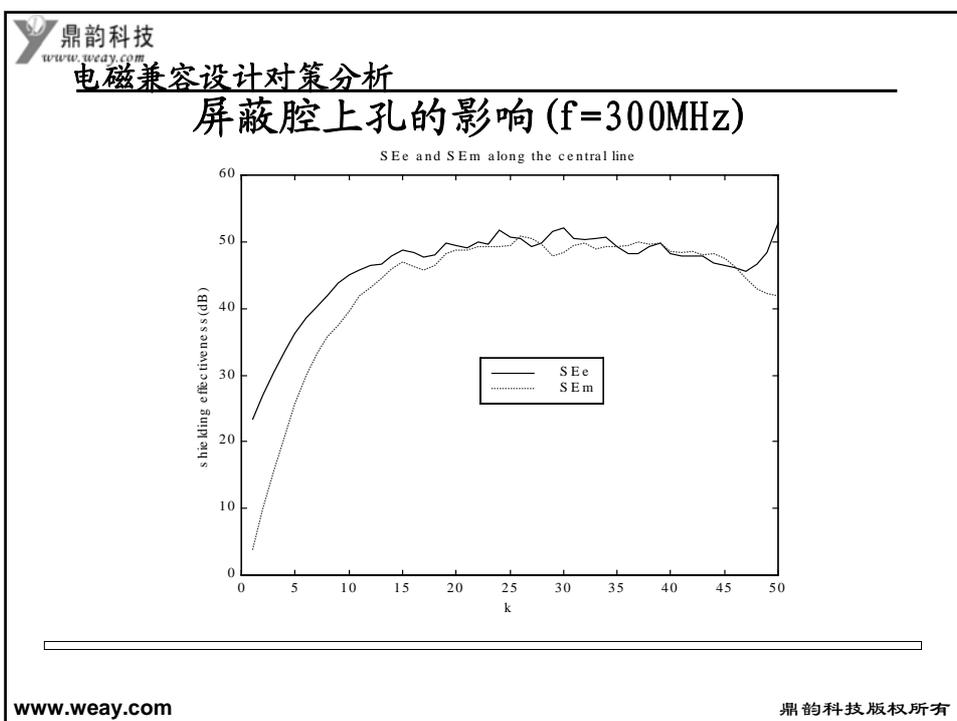
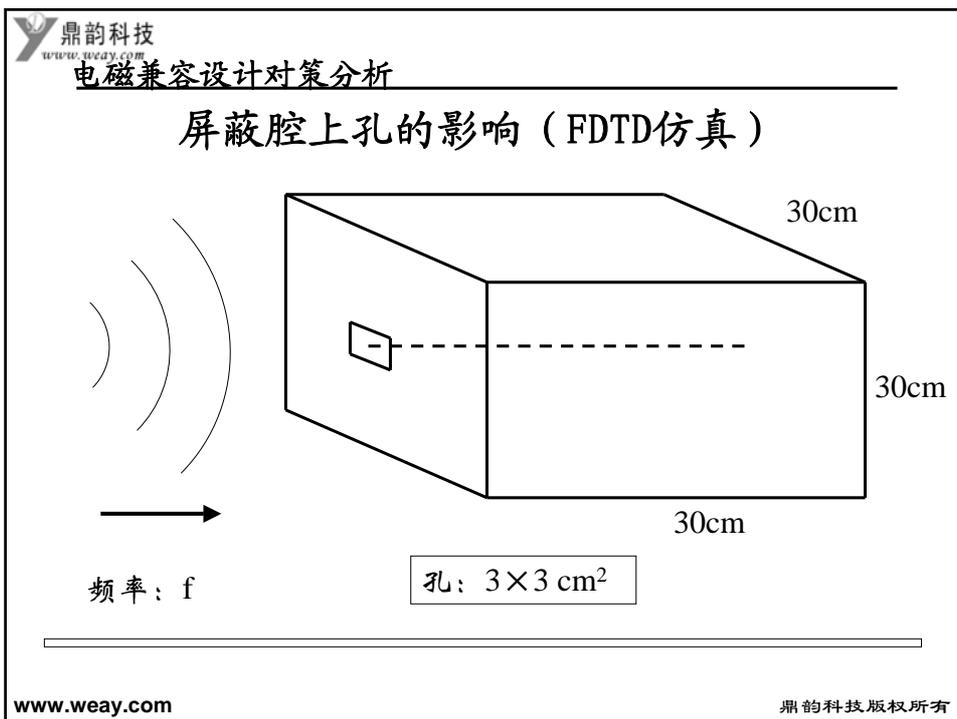
l, w, h — 金属腔的长、宽、高，单位米。

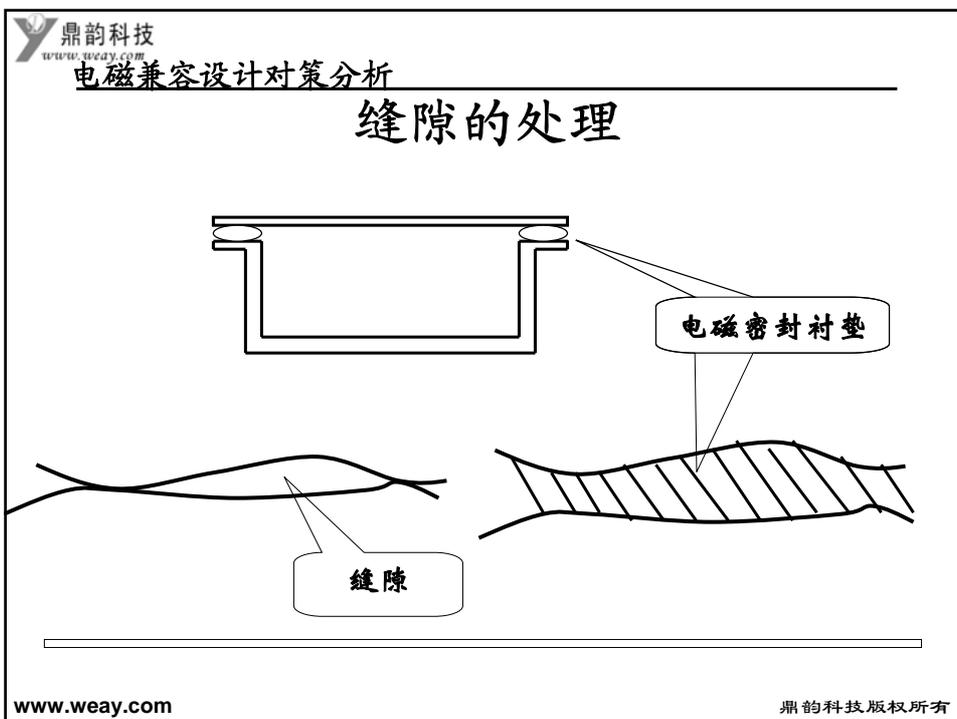
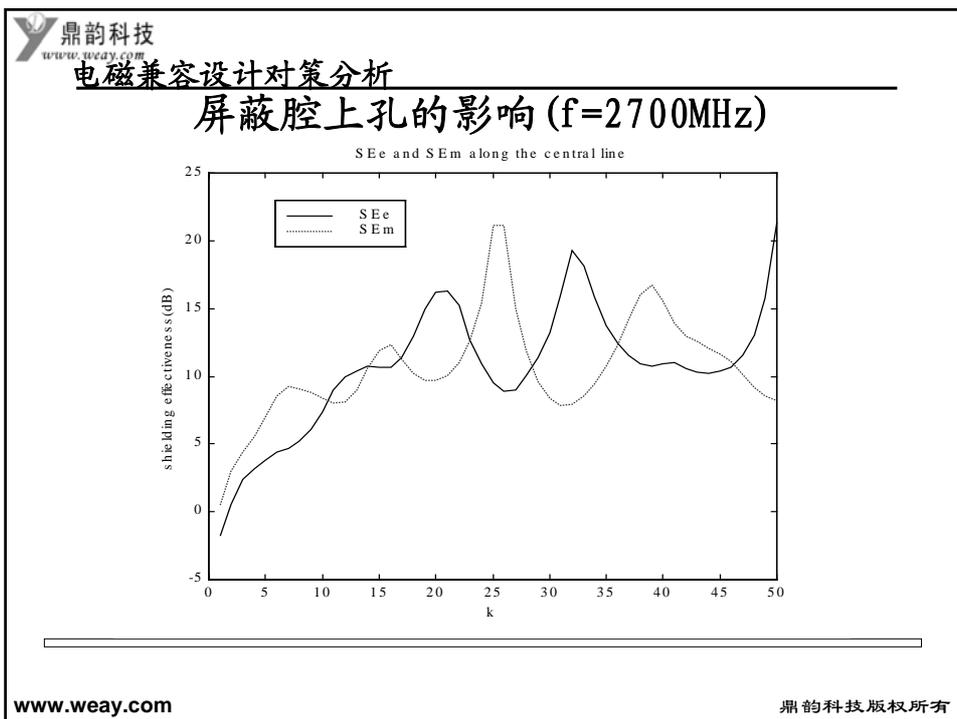
m, n, k — 分别为0, 1, 2...等正整数，但不能二个或三个同时取零。

对于金属屏蔽腔，其谐振是有害的。当激励源使屏蔽腔产生谐振时，会使屏蔽腔的屏蔽效能大大下降。因此，在设计时，应使屏蔽腔的谐振频率避开产品的主要工作频率，使它们不一致。

导体板上孔缝的影响







电磁密封衬垫的种类

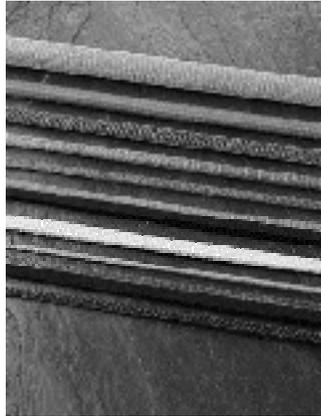
- ✓ 金属丝网衬垫(带橡胶芯的和空心的)
- ✓ 导电橡胶(不同导电填充物的)
- ✓ 指形簧片(不同表面涂覆层的)
- ✓ 螺旋管衬垫(不锈钢的和镀锡镀铜的)
- ✓ 导电布衬垫

金属丝网屏蔽衬垫



用金属丝钩织成的管状衬垫，便宜，耐用。可用于机柜，机箱的门、盖板的缝隙处屏蔽。

橡胶芯金属丝网屏蔽衬垫



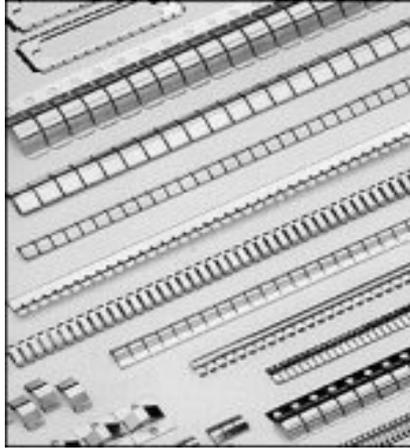
弹性好，可以防尘，可通过淋雨试验。可用于机柜，机箱的门、盖板的缝隙处屏蔽。

导电橡胶



可同时满足屏蔽和环境密封的要求。

指形簧片



屏蔽效能高，
压力低，
可以
承受剪切力，
耐用，
弹性好。

螺旋管衬垫



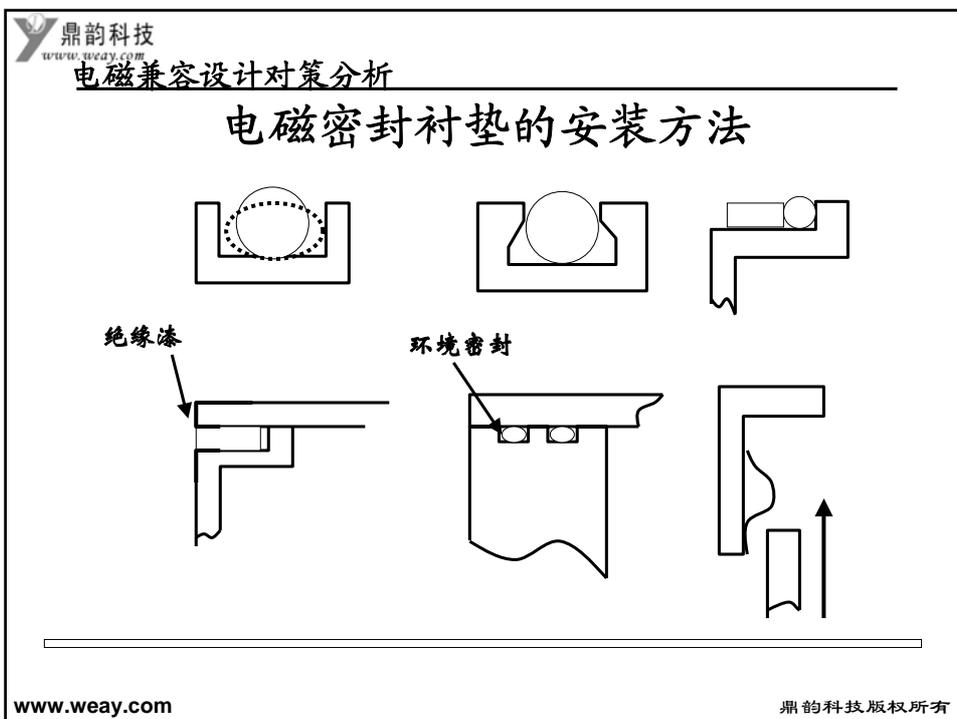
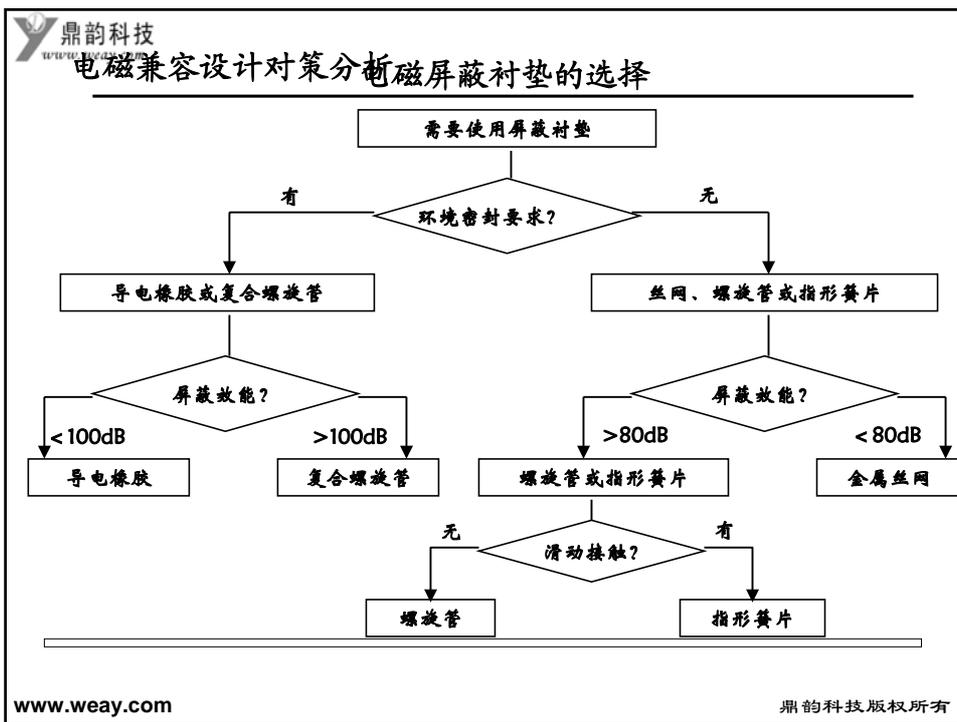
导电布衬垫



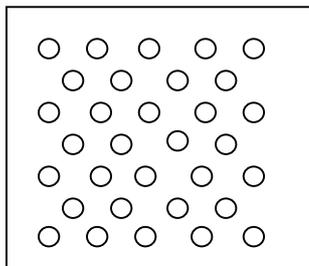
可作为低闭合力的屏蔽衬垫，也可制成带状用于转角、连接处的屏蔽。

不同屏蔽衬垫的特点

衬垫种类	优点	缺点	适用场合
金属丝网条	成本低	高频屏蔽效能低	干扰频率1GHz以下的场合
导电橡胶	高频屏蔽效能高；同时具有环境密封和电磁屏蔽作用	需要的压力大；价格高	需要环境密封和较高屏蔽效能的场合
指形簧片	屏蔽效能高；允许滑动接触；形变范围大	价格高	有滑动接触的场合；屏蔽效能要求较高的场合
金属螺旋管	屏蔽效能高；价格低；复合型能同时提供环境密封和电磁屏蔽作用	过量压缩时容易引起损坏	有良好压缩限位，需要环境密封和高屏蔽效能的场合；
导电布	柔软；价格低；需要的压力小	湿热环境中容易损坏	设备不能提供较大压力的场合



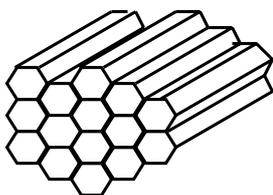
通风口的处理



对屏蔽要求不太高（如 $SE < 40\text{dB}$ ）的机柜，直径不大于5mm圆孔的金属孔板基本上能满足要求。

金属孔板

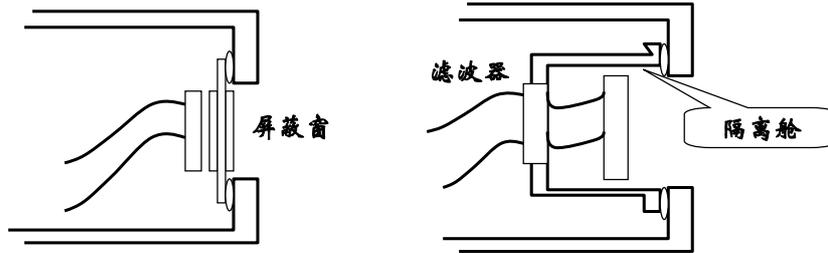
通风口的处理



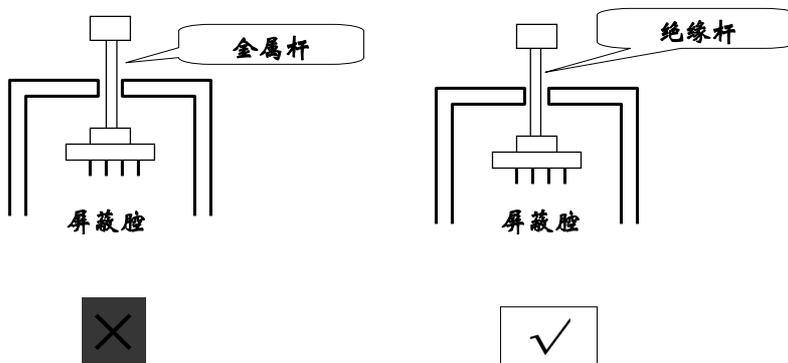
对屏蔽性能要求高的机柜，应采用截止波导通风窗进行通风。

截止波导通风窗

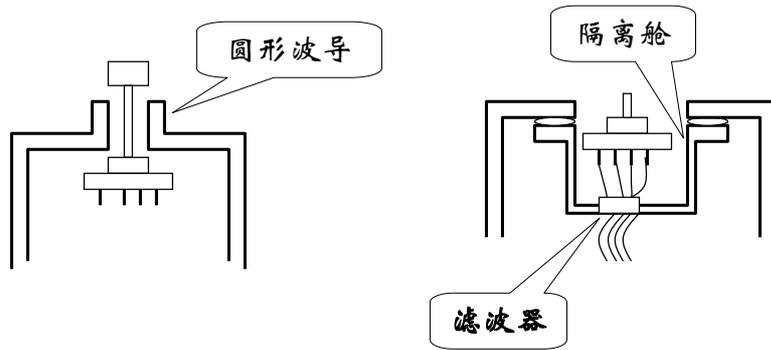
显示窗的处理



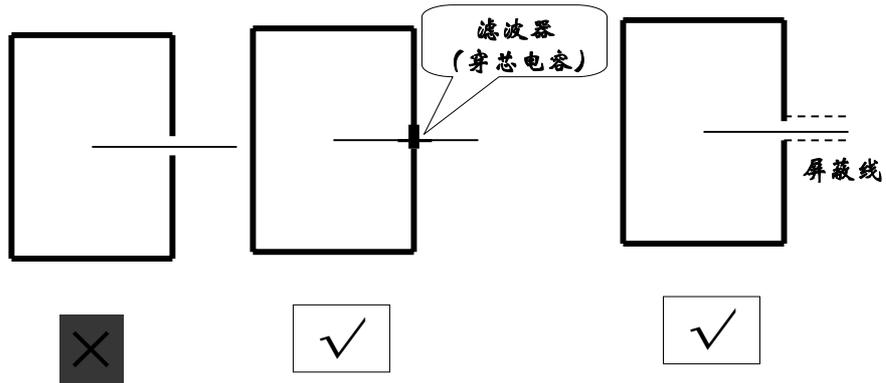
操作器件的处理



操作器件的处理

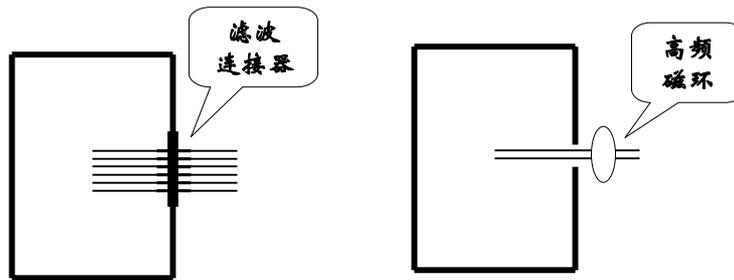


贯通导体的处理

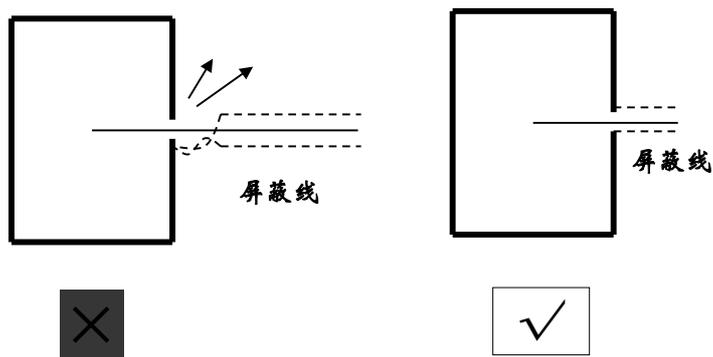


不允许金属导线不采取任何措施直接穿过屏蔽体!

贯通导体的处理



屏蔽电缆的端接



应确保电缆的屏蔽层与金属屏蔽体实现360度环接!

金属外壳/机架屏蔽设计要求

- ◆ 金属外壳,机架(框)的屏蔽外壳应采用良导体材料,如铝、不锈钢等。
- ◆ 金属外壳,机架(框)的外壳应尽可能采用整体折弯金属件,以减少表面上的缝隙。
- ◆ 尽可能增加外壳导体之间接缝处的重叠深度。

金属外壳/机架屏蔽设计要求

- ◆ 对金属外壳,屏蔽机架,应特别注意门/缝处的电磁泄漏。必须通过在门或机架上安装导电衬垫(如导电衬布、金属簧片等),来实现门/缝处门与机架的导电连续性。应通过合理的工艺设计,使得当门处于关闭状态时,加在导电衬垫上的压力是均匀并且足够大的,以保证导电衬垫与门及机架都有良好的电接触。
- ◆ 金属外壳,机架(框)上通风散热孔板的孔以直径5mm的圆形孔为宜。

金属外壳/机架屏蔽设计要求

◆ 在金属外壳、屏蔽机框（或子架）的表面，在盖板和机箱的接缝处应安装导电衬垫（如导电衬布、导电橡胶、金属簧片等），以保证金属外壳的导电连续性。如果不加导电衬垫，则紧固螺钉的间距一般应小于最高工作频率的百分之一波长，至少不大于二十分之一波长。

◆ 不允许有金属导线直接穿过金属外壳、屏蔽机架（框）。对于需要穿过金属外壳、屏蔽机架（框）的金属导线（如电源线、信号线等），必须采取屏蔽或者滤波的措施，以减少电磁能量通过金属导线的对外泄漏。

金属外壳/机架屏蔽设计要求

◆ 信号线可以采用具有良好屏蔽性能的电缆引出。在此种情况下，屏蔽电缆的屏蔽层应与屏蔽机架（框）的金属外壳实现360度环接，环接处应确保良好的电接触。

◆ 穿过金属外壳、屏蔽机架（框）的直流电源线可以采用穿芯电容器进行滤波，信号线可以采用滤波连接器（具有滤波插针的多芯连接器）进行滤波。安装时，应确保滤波器的金属外壳与屏蔽机架（框）的金属外壳实现良好的电接触。

◆ 在辐射较严重的导线上，可以利用磁环来抑制其辐射干扰。磁环应安装在导线在屏蔽金属外壳的进出口。

金属外壳/机架屏蔽设计要求

- ◆屏蔽机柜上的显示屏、透明窗等应采用导电玻璃。安装时应保证导电玻璃的边缘与金属机柜之间有可靠的电气连接。如果上述措施不能满足要求或实现有困难，可以采用隔离舱来实现屏蔽。
- ◆对于屏蔽机柜，应选用具有良好屏蔽性能的门锁，在结构安装时，应确保门锁与门板之间具有可靠的电接触，不能留有电气接触不良的较长缝隙，必要时可在较长的缝隙处使用导电衬垫（如导电布、金属簧片等）。
- ◆接缝处的导电衬垫（如导电衬布、金属簧片等）在选择时应考虑与所接触的金属间的搭配，避免出现腐蚀现象。互相接触的金属间的电化学位差应不大于0.6V。

电缆屏蔽设计要求

- ◆ 电缆分类
 - 同轴电缆

具有较均匀的特性阻抗和较低的传输损耗，从直流到高频都有较好的传输性能。
 - 双绞线（屏蔽、非屏蔽）

在防止电磁感应噪声方面有良好的性能，但对于非屏蔽双绞线，其抗静电感应噪声的性能较差，对外的辐射干扰较强。
 - 扁平电缆

装配方便，主要用于短距离的信号传输。

电缆屏蔽设计要求

- ◆ 信号频率在100kHz以下时，其电缆的屏蔽层应采取单端接地方式。一般应在负载端接地，另一端绝缘；如果负载端要求不接地，则屏蔽层应在信号发送端接地。
- ◆ 当高频电缆长度小于 0.15λ （更严格可考虑 $\lambda/20$ ）时，屏蔽层采用单点接地。
- ◆ 当高频电缆长度大于 0.15λ 时，则要求以 0.15λ 为间距进行多点接地；当屏蔽层实现多点接地有困难时，至少采用两端接地。
- ◆ 在利用非屏蔽双绞线传输信号时，不允许再另接一根地线或将其回流地线在中途接地，以确保回流线中的电流与信号电流完全一致。如果要提高双绞线的抗静电感应噪声性能，须采用带屏蔽层的双绞线。

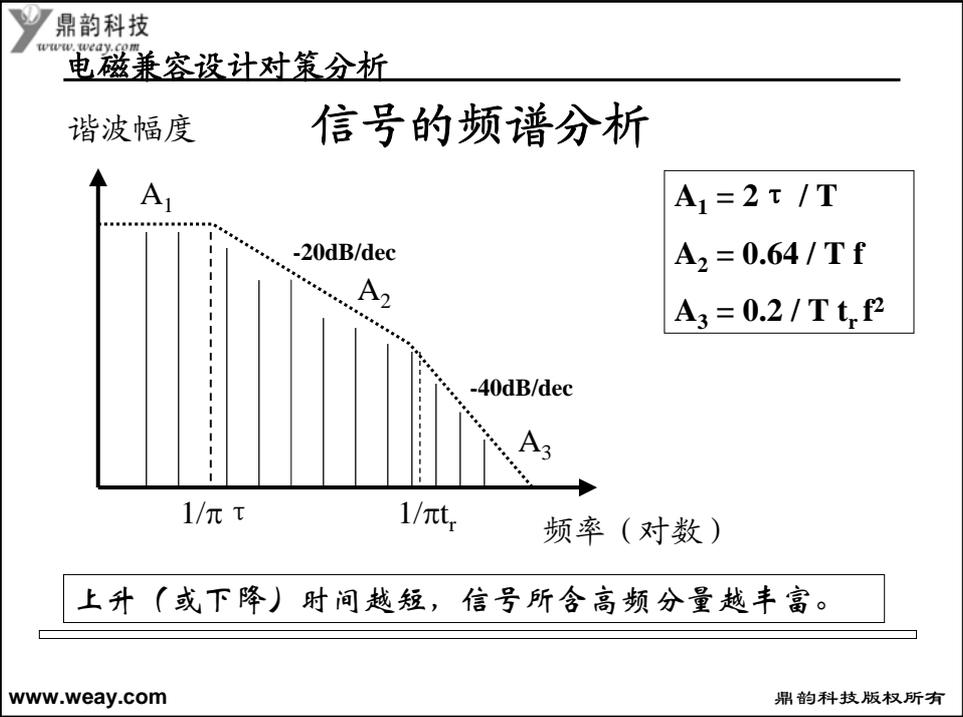
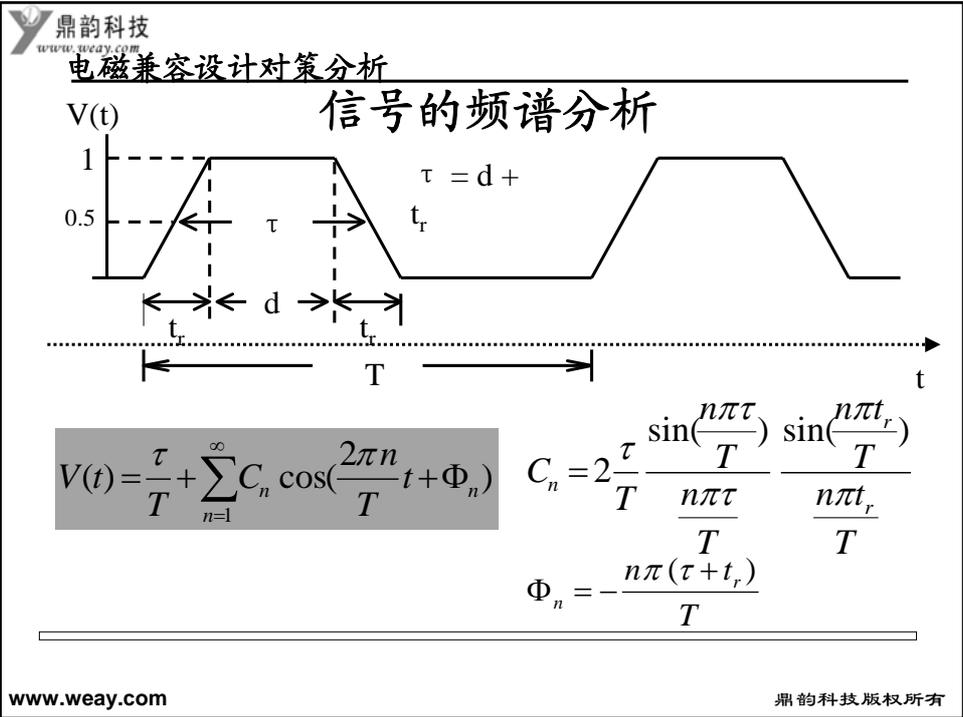
电缆屏蔽设计要求

- ◆ 对传送E1信号（2.048Mbit/s）的同轴电缆，其屏蔽层可采取混合接地的方式，即在发端将屏蔽层直接接屏蔽机架，在收端通过一个0.1 μ F的陶瓷电容器接屏蔽机架。如果采取上述措施收端不能满足辐射发射限值要求，可考虑在同轴电缆进入收端屏蔽机架处套磁环。
- ◆ 电缆的屏蔽层应通过连接器护套与屏蔽机箱连在一起，应采用带屏蔽层锁紧机构的连接器（如D型连接器和航空连接器）。连接时，应将屏蔽层与连接器护套在360度方向上良好焊接，应采取措施保证连接器护套与屏蔽机箱在360度方向上有良好的电接触。

PCB电磁兼容设计

基本内容

-  干扰源分析
 -  布线设计技术
 -  叠层设计技术
 -  地线设计技术
 -  布局设计技术
 -  电源完整性 (PI) 分析
-



常见逻辑器件的上升时间

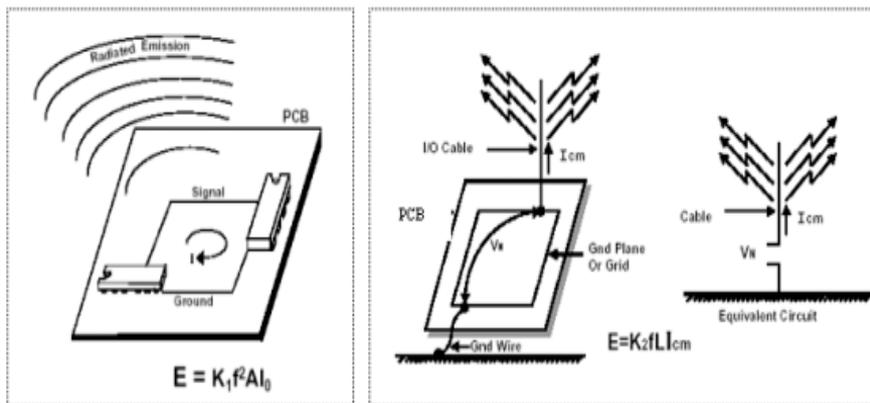
逻辑族	CMOS	HCMOS	TTL	LSTTL	STTL
开关时间	50nS	9nS	10nS	5nS	3nS

举例：

如 $t_r = 10\text{nS}$ ，则频谱带宽为 $BW = 1/\pi t_r = 32\text{MHz}$

逻辑器件是一种骚扰发射较强的、最常见的宽带骚扰源，器件的翻转时间越短，对应的逻辑脉冲所占的频谱越宽。

共模干扰与差模干扰



(a) 差模辐射

(b) 共模辐射

共模干扰

$$E = K f L I$$

E -- 幅射电场强度(远场)

f -- 电流频率

L -- 线的长度

I -- 共模电流大小

差模干扰

$$E = K f^2 A I$$

E -- 幅射电场强度(远场)

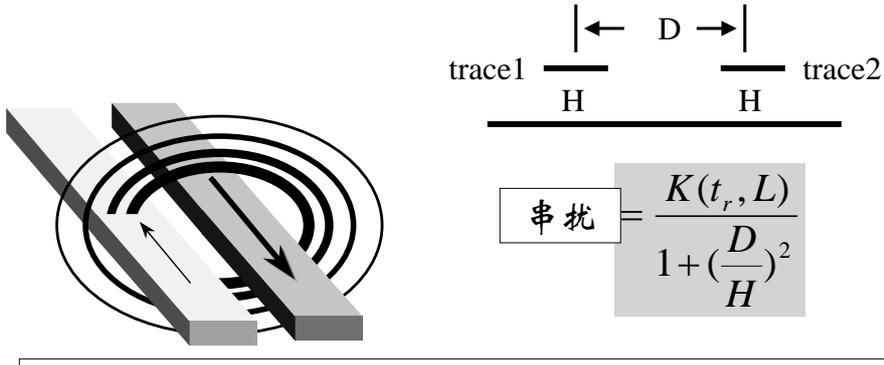
f -- 电流频率

A -- 回路面积

I -- 回路中电流大小

串扰

当一根信号线上有高频电流流过时，在PCB板上与之相邻的信号线上就会感应出干扰电压。

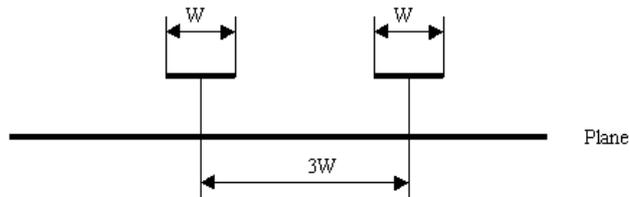


一个重要的设计原则

布局、布线时应使所有信号回路面积（特别是高频信号和敏感信号回路面积）尽可能小。

布线设计原则

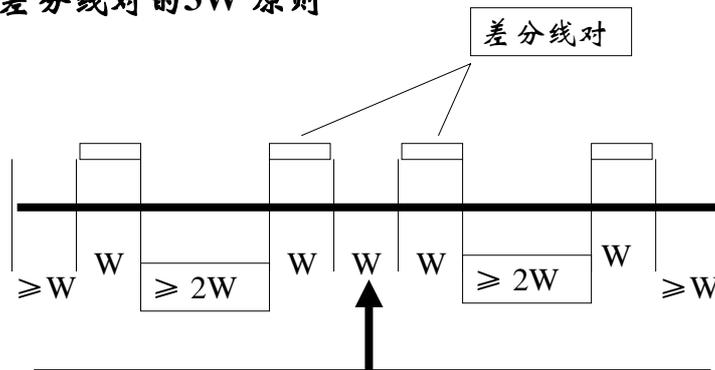
▪ 3W 原则



对于时钟线、差分线对、复位线及其它高速强辐射或敏感线路，当线宽为 W 时，其与相邻线径的中心线距应大于 $3W$ 。

布线设计原则

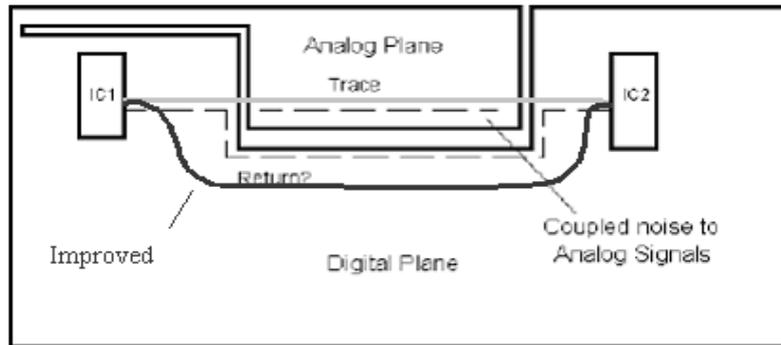
▪ 差分线对的3W 原则



此间距可根据差分线对的阻抗要求进行调整

布线设计原则

- ❑ 高速信号线不要在分割区上跨越，不要在无关的参考平面上方穿行。



布线设计原则

- ❑ 高频信号或敏感信号应避免太多的过孔
- ❑ 所有高频信号或敏感信号必须紧靠完整的参考平面布线，以保证其有最小的信号回路和连续的阻抗。

布线设计原则

在模拟电路和射频电路设计中，以及没有电源地平面的双面板中，常常用保护线来对关键信号进行保护，使其免受其它信号的串扰。一般保护线连接地网络，并在线的两端与地相接。频率很高时，保护线上用多个过孔接地，过孔之间的距离应小于板上最高频率所对应波长(λ)的1/20。

对于有完整地平面的数字电路，一般不用保护线。

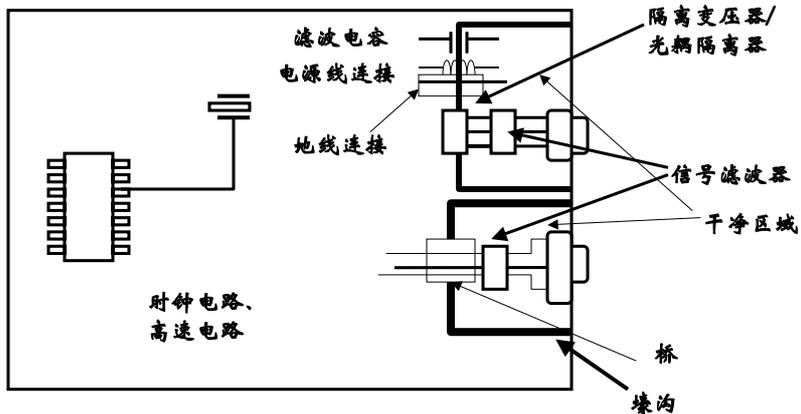


布线设计原则

- 差分对应平行等距等时延走线，保持对称，使电路对共模干扰有良好的抑制。
- 高速信号的走线不允许出现锐角和直角。1GHz以上的信号应该尽量使用圆弧走线。
- 为了减少高频信号的辐射和干扰，高频信号尽量安排在内层。当走线的长度大于信号频率所对应波长(λ)的1/20时必须走内层。

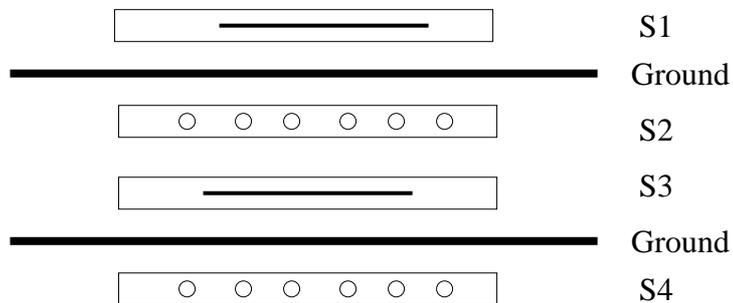
布线设计原则

- I/O信号应避免高速和高di/dt信号等干扰源。
连接器上应该安排足够的接地管脚。



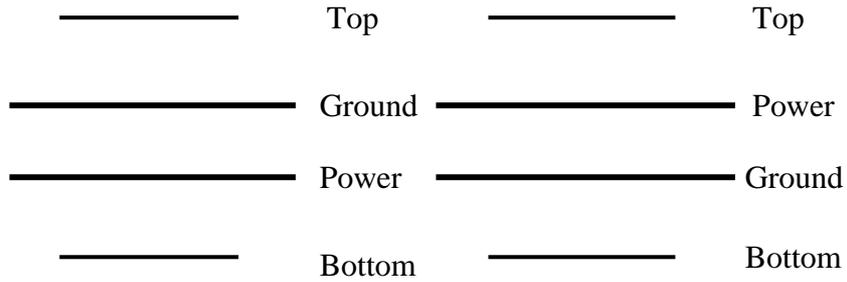
布线设计原则

- ⌚ 任意相邻的信号层应尽可能采取垂直正交的布线方向。



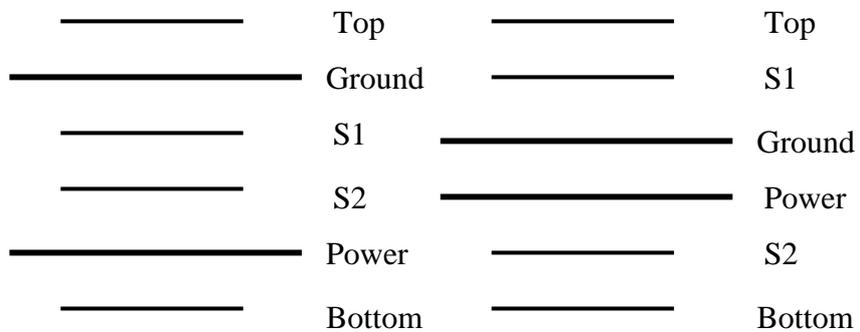
叠层设计

四层板



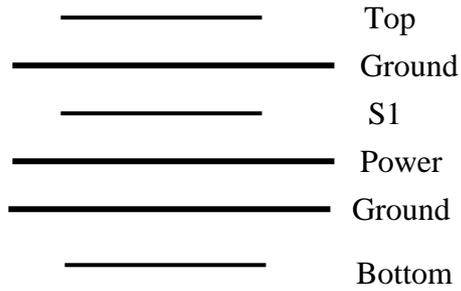
叠层设计

六层板 (性能一般)



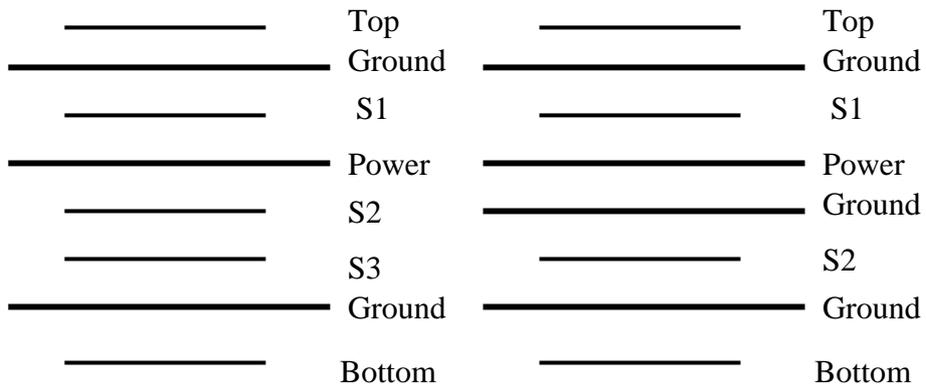
叠层设计

六层板 (性能好)



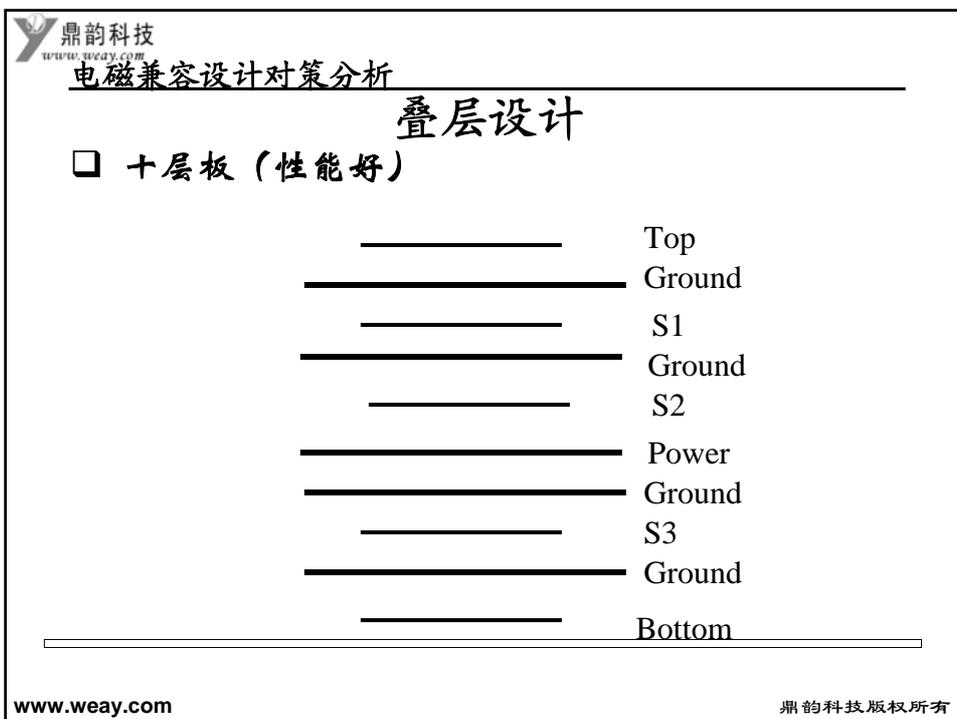
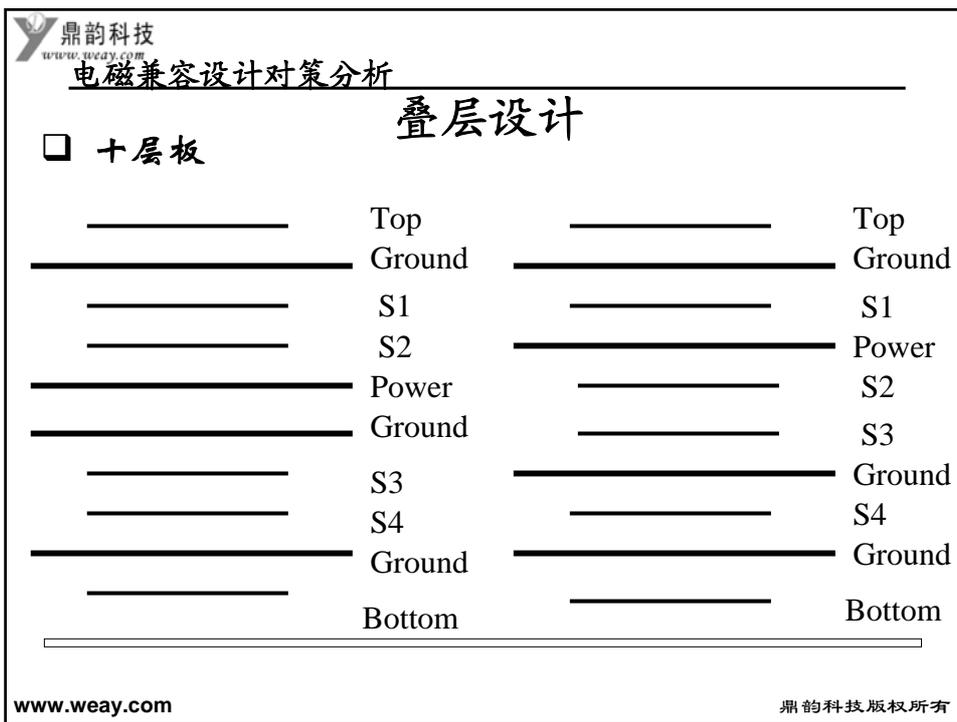
叠层设计

八层板



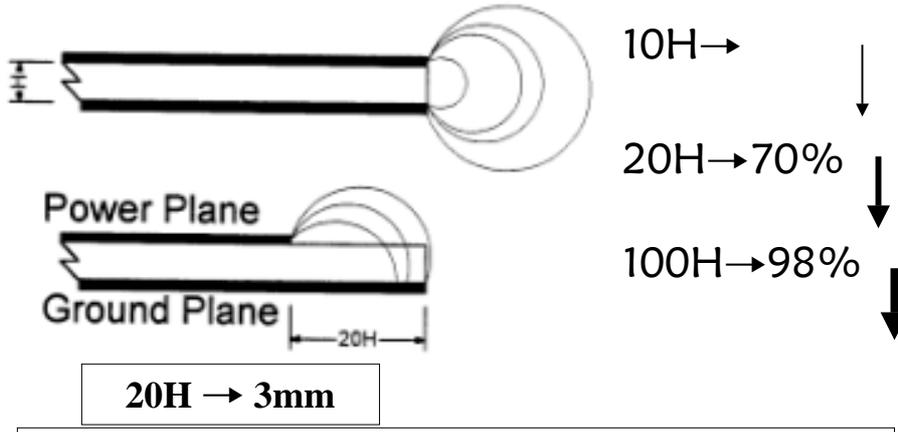
性能一般

性能好

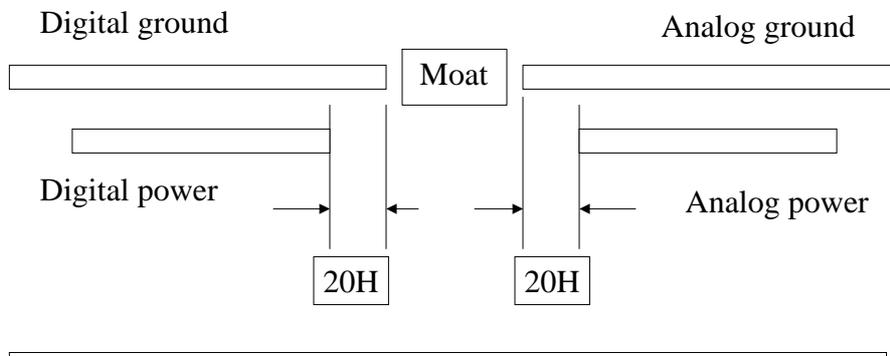


地层设计

▪ 20H 原则



20H原则



地层设计

- 对于多层板，应保证地平面的完整性，地平面内不应有大的开口。

当PCB中有多个地平面层时，应该在板上用较多分散的过孔将地平面连接在一起，特别在信号集中换层的地方，以便为换层的信号提供较短回路和降低辐射。如在平面的四周用过孔将地平面连接在一起，可以有效的降低PCB对外的辐射。

关于地层的分割

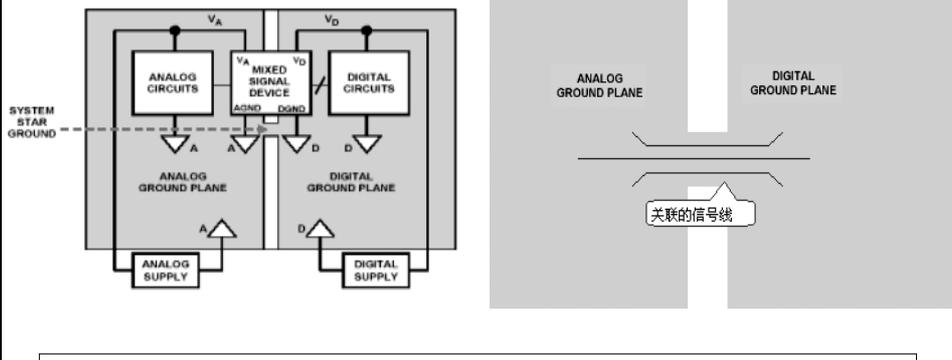
- ✦ 分割 -- 适用于数字电路与模拟电路之间没有信号联系



布局时将数字电路和模拟电路分开，器件排列尽量紧凑，布线时避免数字电路的信号跨越模拟电路区域，避免模拟电路的信号跨越数字电路区域。两个区域隔离足够的距离。数字地与模拟地分割，然后在插座处单点连接，见左图。这样能最大限度地抑制数字电路对模拟电路的干扰。

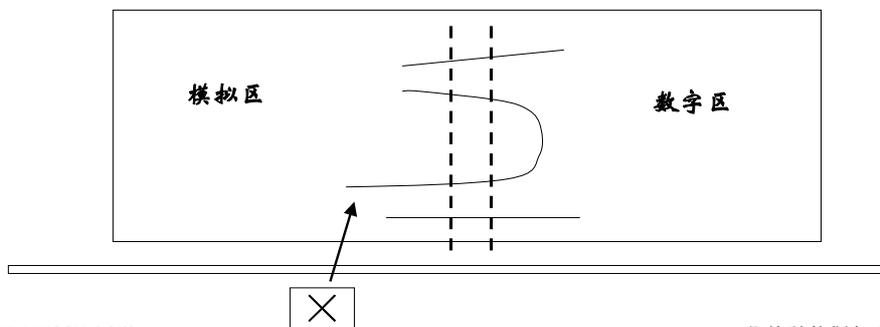
关于地层的分割

✦ 分割 + 桥接 -- 适用于数字电路与模拟电路之间联系的信号线较少且集中



关于地层的分割

✦ 分区但不分割 -- 适用于数字电路与模拟电路之间联系的信号线较多且难以集中的情况



地层设计

① 具有金属壳体的高频器件下应该敷地平面，该地平面应采用多个过孔与板内的地平面连接。该敷地平面喷锡，不要盖绿油。

地线设计

② 与后背板相连的插座上，地线插针应足够多且应纵向安排，接地线与地线插针连线要足够粗，以免形成接地瓶颈。

③ 对于高频信号尤其是高频时钟信号，四周应用地线插针包围。

PCB的布局设计

混合电路

布局时应该将数字电路和模拟电路分开，各区内
器件排列尽量紧凑，留出足够的隔离空间



PCB的布局设计

数字电路

布局时应根据速率高、中、低速、I/O电路分区，
以减少高速电路对其它部分的干扰

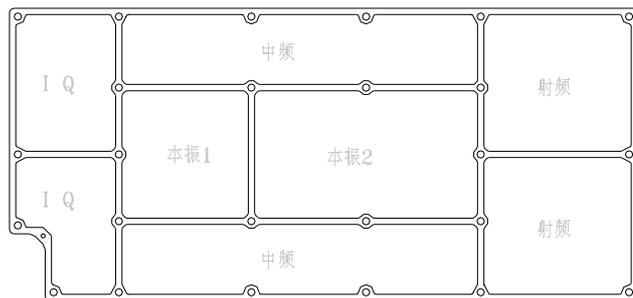


PCB的布局设计

模拟电路

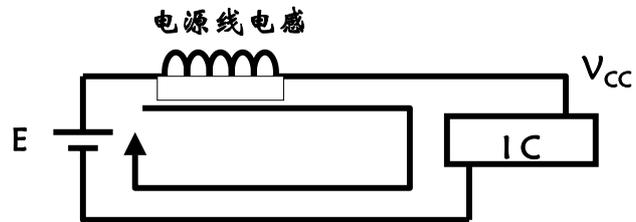
- 布局时应根据频率高、中、低进行分区，必要时应采取屏蔽隔离措施，以减少电路之间的干扰
- 敏感电路应尽可能远离干扰电路，以减少干扰电路对敏感电路的干扰

PCB屏蔽隔离设计



- ◆ 双线处是隔离地，隔离地上不能涂绿油，应当做焊盘处理，以便与屏蔽腔良好接触。隔离地上必须打上过孔，过孔必须经金属化处理，过孔的距离要小于十五分之一波长。

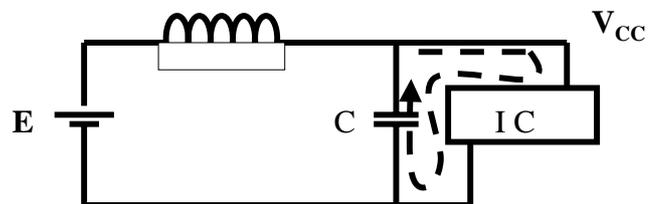
电源完整性问题



- 产生较强的辐射骚扰。
- 降低 V_{CC} ，影响芯片的正常工作。

解决办法

- 设置去耦电容



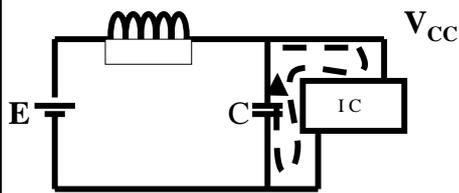
去耦电容的选取

$$C = \frac{\Delta I \cdot \Delta t}{\Delta V}$$

ΔI : V_{CC} 脚流入的最大电流

Δt : IC的开关时间

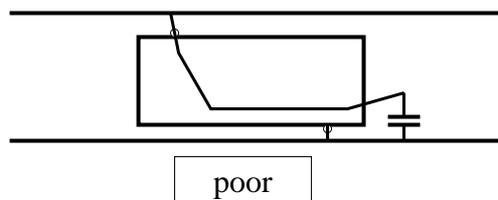
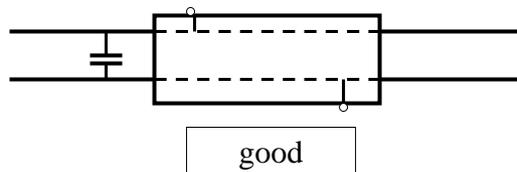
ΔV : V_{CC} 允许的压降



例: $\Delta I=20\text{mA}$
 $\Delta t=10\text{nS}$
 $\Delta V=100\text{mV}$
 则: $C = 2\text{nF}$

去耦电容的布局

- 去耦电容应尽可能靠近 V_{CC} 脚和地之间放置



个人计算机电磁干扰对策

◆计算机干扰信号源分析:

计算机运行在由内部晶振决定的特定时钟频率上。时钟频率值大约是4.77 MHz、8 MHz、12 MHz、16 MHz、20 MHz、25 MHz、33 MHz、40 MHz、50 MHz、66 MHz和80MHz(高速时钟永远是计算机制造业追求的目标,现在已有GHz频率的计算机出现)。但计算机中并不是只有一个时钟,显卡和其它电路板卡也有自己的时钟,因此计算机内会包含有几个晶振。计算机是一个数字系统,这些信号的特征波形是方波,方波含有大量的谐波。因为像素数据的速率相当高,处于高频区域,所以显卡也易产生射频干扰。键盘也产生相当强的射频干扰。这是因为其电路板上有一个微处理器,该处理器的时钟频率在3MHz范围以内。由于键盘电路板上走线的布置就象一个良好的环路辐射天线,在数次谐波范围内均可发生干扰。监视器线路板上的时钟通常为14.316MHz,在这个频率或谐波会发现较强的辐射。

个人计算机电磁干扰对策

◆判定干扰信号方法:

(1)快速扫描整个频段,弄清干扰信号在什么频率处最强。这是很必要的,因为要是能在这些频率减小射频干扰,通常其它频率的射频干扰也会降低。

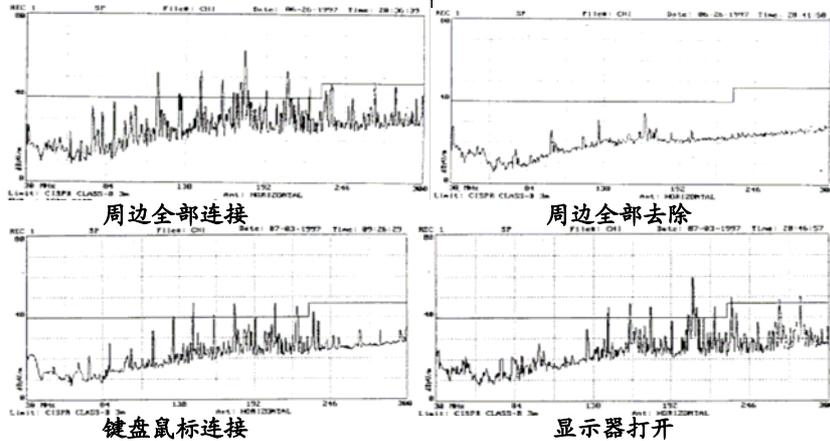
(2)从主机上依次断开鼠标、串口电缆、打印机电缆、键盘、视频电缆、显示器电源线等,观察干扰信号是否减小。

(3)然后再依次连接上键盘、鼠标、串口电缆、并口电缆、显示电缆、显示器电源线(但先不要打开显示器),在连接的同时,注意干扰信号的变化。作完这些后,对哪部分是主要的射频干扰源就有了一些认识。

(4)打开显示器,同时注意射频干扰信号的增加,运行文字和图形两种模式的应用程序,看射频干扰信号是否有变化。

电磁兼容设计对策分析

个人计算机电磁干扰对策



结论: 通过以上步骤, 可得出干扰源主要来自显示器, 键盘, 鼠标的连接, 可通过滤波和接地处理, 显示器的具体对策方法在之后将有详细说明。

电磁兼容对策和抑制

降低电磁干扰的基本介绍

降低电磁干扰的基本介绍

结构上设计布局:

- ◆ 机器外壳屏蔽处理
- ◆ 机器内部电缆线处理
- ◆ 机器外部电缆线处理

降低电磁干扰的基本介绍

PCB板上设计:

- ◆ 板上组件的摆设布置:
主IC, SDRAM及较高频率的晶振远离I/O端口, 晶振靠近IC, 各插口线尽量短, IC间信号线缩短, 避免交跨越电路主板, 避免交互干扰.
- ◆ 布线先后顺序控制原则:
先布时钟等高频线, 再布其它低频线, 电源线, 地线.
- ◆ 环路最小原则:
信号线和他们回路组成面积越小越好.
- ◆ IC电源处理:
IC电源就近电容对地, 不同处增多对地电容. 重要干扰电源与其它电源隔离.

降低电磁干扰的基本介绍

PCB板上设计:

- ◆ PCB上地处理 (PCB板上地与机壳大地通过螺丝口连接):
地尽量布大一些, 消除悬空地, 隔开一些干扰大的地, 板层之间, 增多接地过孔.
- ◆ 电路板上预留位
在主板及端口板, 信号线, 电源, 地, 预留电阻, 电感, 电容位.
- ◆ 走线控制
两层板上信号线避免平行, 选择正交, 减少差模共模干扰, 信号线尽量短, 多余线头去掉. 走线单线避免环路, 线长不要接近信号线内信号频率波长整数倍, 线转弯45度角.

降低电磁干扰的基本介绍

对策元件使用方式:

- ◆ 加电阻: Clock, data line, I/O Port及其它含噪声的电路.
- ◆ 加电容: Clock, data line, I/O Port及其它含噪声的电路.
- ◆ 加电感: Power (VCC), data line, 隔离低频噪声.
- ◆ 加Core: 机器内部及外部电缆线上, 会影响Rise time.
- ◆ 加Bead: Clock, data line, I/O Port及其它含噪声的电路.

降低电磁干扰的基本介绍

对策组件使用方式:

- ◆ 加LC或RC滤波器: Clock, data line, I/O Port, power (VCC).
- ◆ 加Choke: AC or DC power line的输入端.
- ◆ 加 π 型滤波器: DC power的输入端或IC的power输入端 (VCC).

◆ 加T型滤波器: 噪声较大的Clock, data line, I/O port, DC power及其他电路.

◆ 加粗地线: 电路噪声较大, 不易被bypass时.

◆ 加大接地面积: 接地阻抗过大, 接地点噪声太大, 接地面积太小或无接地平面时采用

降低电磁干扰的基本介绍

对策使用方式:

- ◆ 缩小回路面积: 单层印刷电路板较常使用.
- ◆ 加Shielding 或 Coating: 机器外壳为塑料或非金属制品时使用.
- ◆ 改变接地点位置: 电路噪声大, 使用RC或LC滤波器无

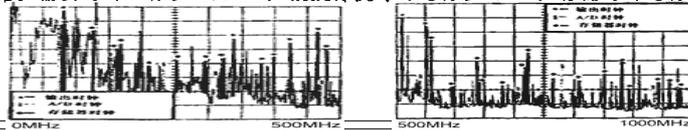
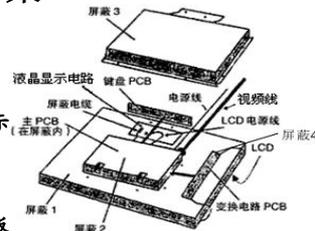
效时.

注: 如以上各种方式皆无法解决问题时, 建议重新Layout!

电磁兼容对策和抑制

LCD Monitor对策

18寸液晶显示器包括了1个液晶显示器部件,1块主PCB和一些辅助PCB。液晶显示器部件包括1个液晶数组,一些连接的PCB和一个荧光照明装置。主PCB把来自个人计算机的显示信息转换成能够被液晶显示器数字式处理的信号。辅助PCB为荧光照明装置提供电源,并将来自显示器前方按键的信息传输到主PCB。液晶显示器的不同位置有4个屏蔽体。如右图。屏蔽体1罩着液晶显示器;屏蔽体2围着主PCB;屏蔽体3罩了屏蔽体2并且固定在了屏蔽体1上;屏蔽体4覆盖了一个辅助PCB,这块电路板是变换电路PCB,它为液晶显示器部件的荧光照明装置提供电源。液晶显示器里的电路在一定的时钟频率范围内运行。模拟的红绿蓝输入信号根据显示器的分辨率在从35MHz到138MHz的时钟速率范围内被数字化;根据显示器的分辨率,主处理器的存储芯片的时钟被锁定在80MHz到101MHz的范围内。使用模数转换器在相同的时钟速率下去处理数字显示资料,处理器的输出时钟为固定的42.5MHz。下图是液晶监视器的从0MHz到1000MHz的辐射频谱。输出时钟工作在42.5MHz,模数转换时钟运行在78MHz,存储时钟运行在80MHz。



电磁兼容对策和抑制

LCD Monitor对策

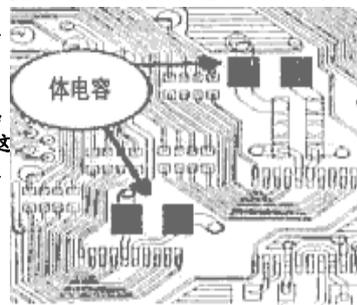
对策分析:

对策分析分为:PCB板去耦、PCB板布线、EMI"天线"。

◆去耦:

去耦电容在补偿集成电路或电路板工作电压跌落时起到了储能作用。它可以分成三种:整体的、局部的和板间的。

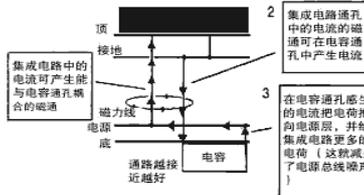
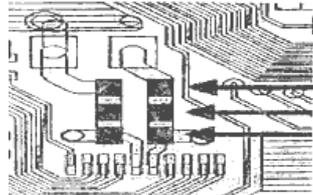
1)整体去耦电容又称旁路电容,它工作于低频(低于MHz范围)状态,为整个电路板提供一个电流源,补偿电路板工作时产生的DI噪声电流,保证工作电源电压的稳定。它的大小为PCB上所有负载电容和的50~100倍。这台液晶显示器将整体去耦电容放在了印制线密度很高的地方(见图),这是不正确的,它应放置在紧靠PCB外接电源线和地线的地方。应该将图中的整体去耦电容移开,这不仅不会减小低频去耦,而且还会为PCB上布置关键性的印制线提供空间。



LCD Monitor对策

对策分析:

2) 局部去耦电容有两个作用。第一, 出于功能上的考虑: 通过电容的充放电使集成片得到的供电电压比较平稳, 不会由于电压的暂时跌落导致集成片功能受到影响; 第二, 出于EMC考虑, 为集成芯片的瞬变电流提供就近的高频通道, 使电流不至于通过环路面积较大的供电线路, 从而大大减小了向外的辐射噪声。同时由于各集成芯片拥有自己的高频通道, 相互之间没有公共阻抗, 抑止了共阻抗耦合。局部去耦电容安装在每个集成芯片的电源端子和接地端子之间, 并尽量靠近集成芯片, 如左下图。如果电容被放置PCB的反面, 那么集成电路的电源通孔和电容的接地通孔应该被放置得尽可能靠近, 如右下图。



3) 板间电容是指电源面和接地面之间的电容, 它是最高频率时去耦电流的主要来源。板间电容可以通过增加电源层和接地层间面积来增大。在这台液晶显示器的主PCB中, 一些接地面被布到了电源层。移去这些接地面, 用电源隔离区代之, 可以增加板间电容。

LCD Monitor对策

对策分析:

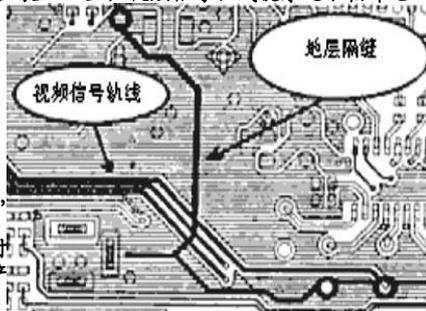
◆ 地层上的隔缝不要阻挡高频回流的通路:

为了防止共地线阻抗耦合干扰, 会根据不同的电源电压、数字和模拟、高速和低速、大电流和小电流来分别设置地线, 这就很容易在PCB接地层留下隔缝。应注意高速信号线在轨线层上不要跨过隔缝。这款液晶显示器的主PCB上, 视频信号轨线就穿过了相邻地层的隔缝, 如图所示。这将产生以下后果:

- (1) 增加向空间的辐射骚扰, 同时易受空间磁场的干扰;
- (2) 增加了与板上其他电路产生磁场耦合的可能性;
- (3) 由于环路电感加大, 输出时钟波形容易产生振荡;
- (4) 环路电感上的高频压降构成共模辐射源, 并通过外接电缆产生共模辐射。

应该避免高速信号线跨越隔缝, 对于上升时间为3ns的数字信号, 1cm长的隔缝就可能产生显著的影响。

缩短隔缝宽度或者绕着隔缝布置视频信号轨线, 以消除这一潜在的EMI源。

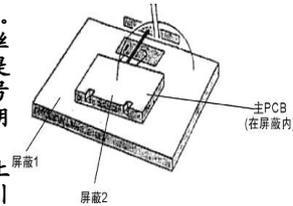


LCD Monitor对策

对策分析:

◆这款液晶显示器上许多潜在的EMI“天线”:

1)最重要的EMI天线是屏蔽体2与屏蔽体1之间的天线,如图示。屏蔽体1和屏蔽体2通过四个螺丝相连接。在高频时,这些螺丝并不是很好的电连接,它们存在较大的电感,这个电感正好是EMI“天线”的辐射源。因为屏蔽体1和屏蔽体2内部PCB上的信号线与屏蔽体是很贴近的,信号线和屏蔽体之间在高频时存在明显的分布电容。PCB上的差模源就可以通过这个分布电容耦合到屏蔽体上,引起差模电流。通过螺丝、屏蔽体1,回到PCB上的差模源。由于螺丝上存在电感,成为共模驱动电压,从而引起共模辐射。为了消除这个EMI“天线”,可将指形簧片放置在两个屏蔽体之间,以减小接触电阻。EMI测试表明,在放置了指形簧片之后,低于500MHz的EMI平均降低了2到3dB,而高于500MHz的EMI平均降低了5到10dB。



2)主PCB和液晶显示电路之间携带高速显示数据的屏蔽电缆也是一个重要的EMI辐射源。由于该电缆的屏蔽层没有与屏蔽体2连接,而是通过PCB板上的地线接地,这样就会使主PCB上产生的噪声电流通过电缆屏蔽层辐射出去,电缆屏蔽层就成了辐射天线。因此,高速数据电缆屏蔽层和屏蔽体2之间应建立良好连接,可以用导电衬垫将电缆端口的屏蔽层与屏蔽体良好接触。辐射发射测量表明,当这种连接建立时,输出时钟的谐波有了明显减少。

LCD Monitor对策

对策分析:

3)内部PCB板间的连线是干扰的主要传播途径。这些连线虽有屏蔽,但是屏蔽未接地。用电磁场探头检测,发现这些电缆线上有较大的电磁干扰,说明屏蔽并没有起作用。将屏蔽层两端良好接地,用金属片将其包好后用螺钉直接锁到屏蔽体上。经此处理后干扰电平有较大下降。有些连线屏蔽较困难,则套上铁氧体磁环,以抑制其高频辐射。

4)在进行EMC辐射测试时发现,改变电源线和视频信号线的位置对试验结果有很大影响,这说明两条电缆是良好的辐射天线。在主板上的电源入口处加电源滤波器,对于视频信号线,其屏蔽层与金属外壳360°良好环接,在电源线和视频线上加合适的铁氧体磁环,要进一步降低电缆辐射。

5)液晶显示器中还采取的主要措施有:晶振外壳接地,每块IC的电源管脚接去耦电容,大的IC四角都接去耦电容,去耦电容一般为0.01 μ F,其管脚尽量短。同时还要并联10 μ F的电解电容起稳压作用。去耦电容和电解电容要尽量靠近IC的电源管脚,以减小电流回路面积,降低IC电源回路的电磁骚扰发射。

◆结论:

在液晶显示器中的最重要的干扰源并不是源于液晶监视器面板自身,而是来自用于处理并将模拟红绿蓝数据转换为液晶显示器面板能够用的数字信号的主PCB。重要的干扰源就是由模数转换器、主处理器和存储芯片使用的不同时钟。EMI“天线”主要包括没有适当彼此连接的屏蔽体,同时也包括其它滤波不良的电缆连接的PCB。在一个宽频率范围内,合适的设计对策可使辐射的EMI减少5-6dB或更多。

模拟器件和EMC电路设计 对策

模拟器件和EMC电路设计对策

◆影响:

◆模拟信号被转换成电压, 电流等电气信号, 由信号源起以差动信号的形势输送到信号前置部分, 经预选, 放大, A/D转换等传输到各功能区域。电磁干扰信号通过耦合或传导方式同样依此途径进入设备的电路。电磁干扰信号在电路中会造成有用信号的畸变, 失真, 放大器件进入饱和区和截止区, A/D转换异常等。

◆大多数模拟设备的干扰问题是由射频解调引起的。运放每个管脚都对射频干扰十分敏感, 这与所使用的反馈线路无关(见图1), 所有半导体对射频都有解调作用, 但在模拟电路上的问题更严重。即使低速运放也能解调移动电话频率及其以上频率的信号, 图2表明了实际产品的测试结果。

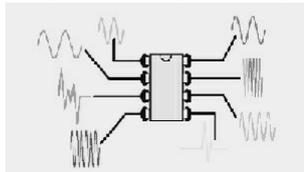


图1 任何半导体器件都会发生解调, 所有引线都敏感

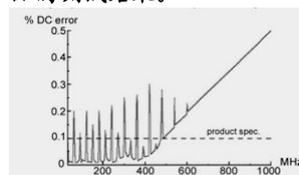


图2 运算放大器能够有效地解调射频信号

电磁兼容对策和抑制

模拟器件和EMC电路设计对策

◆ 电路设计对策:

- ◆ 防止解调, 模拟电路需保持线性和稳定, 尤其是反馈回路, 更需在宽频带范围内处于线性及稳定状态。对容性负载进行缓冲, 用一个小串联电阻(约为500欧姆)和一个大约5pF的积分反馈电容串联。
- ◆ 获得一稳定且线性的电路后, 其所有连线可能还需滤波, 同一产品中的数字电路部分总会把噪声感应到内部连线上, 外部连线则承受外部的电磁环境的骚扰。
- ◆ 采用无源滤波器(最好是RC型)电路来滤波和抑制电磁干扰以达到EMC要求。在运放电路中, 只有在其开环增益远大于闭环增益时的频率范围内, 积分反馈法才有效, 但在更高频率, 它不能控制频率响应。
- ◆ 应避免采用输入、输出阻抗高的电路, 比较器必须具有迟滞特性(正反馈), 以防止因为噪声和干扰而使输出产生误动作, 还可防止靠近切换点处的振荡。不要使用比实际需要快得多的输出转换比较器, 保持 dv/dt 在较低状态。

电磁兼容对策和抑制

模拟器件和EMC电路设计对策

◆ 电路设计对策:

- ◆ 对高频模拟信号(例如射频信号), 传输线技术是必需的, 取决于其长度和通信的最高频率, 甚至对低频信号, 如果对内部联接用传输线技术, 其抗扰度也将有所改善。
- ◆ 有些模拟集成电路内的电路对高场强极为敏感, 这时可用小金属壳将其屏蔽起来(如果散热允许), 并将屏蔽盒焊接到PCB地线面上。
- ◆ 需要为电源提供高质量的射频旁路(去耦), 也需对低频电源旁路, 因为模拟器件的电源噪声抑制率(PSRR)对1kHz以上频率是很微弱的, 对每个运放、比较器或数据转换器的每个模拟电源引脚采用RC或LC滤波, 这些电源滤波器转折频率和过渡带斜率应补偿器件PSRR的转折频率和斜率, 以在频带内获得期望的PSRR。
- ◆ 避免内部飞线从干扰源附近经过。
- ◆ 放大器元件脚尽可能的短或加磁环。

数字器件和EMC电路设计 对策

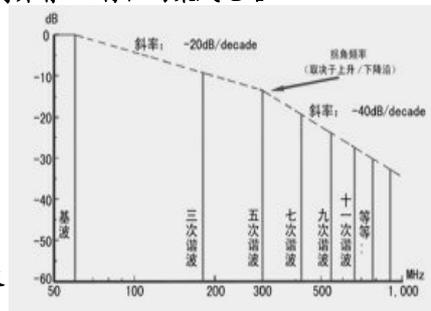
数字器件和EMC电路设计对策

◆数字器件的选择:

大多数数字电路采用方波信号同步,这将产生高次谐波分量,如下图.时钟速率越高,边沿越陡,频率和谐波的发射能力也越高.因此在满足产品技术指标的前提下,尽量选择低速时钟.要选择集成度高并有EMC特性的集成电路:

- ◆电源及地的引脚较近
- ◆多个电源及地线引脚
- ◆输出电压波动性小
- ◆可控开关速率
- ◆与传输线匹配的I/O电路
- ◆差分信号传输
- ◆地线反射较低
- ◆对ESD及其他干扰现象的抗干扰性
- ◆输入电容小
- ◆输出级驱动能力不超过实际应用的要求
- ◆电源瞬态电流低(也称穿透电流)

注:参数的最大/小值应由IC生产商指明.不同厂家生产的相同型号及指标的器件可能有显著不同的EMC特性,这对于确保连续生产的产品具有稳定电EMC符合性是很重要的.



数字器件和EMC电路设计对策

◆不宜采用IC座:

◆ IC座对EMC很不利,建议直接在PCB上焊接表贴芯片,具有较短引线和体积较小的IC芯片则更好,BGA及类似芯片封装的IC在目前是最好的选择。安装在座(更糟的是,插座本身有电池)上的可编程只读存储器(PROM)的发射及敏感特性经常会使一个本来良好的设计变坏。因此,应该采用直接焊接到电路板上的表贴可编程存储器。

◆带有ZIF座和在处理器(能方便升级)上用弹簧安装散热片的母板,需要额外的滤波和屏蔽,即使如此,选择内部引线最短的表贴ZIF座也是有好处的。

数字器件和EMC电路设计对策

◆电路设计对策:

- ◆对输入和按键采用电平检测(而非边沿检测)
- ◆使用前沿速率尽可能慢且平滑的数字信号(不超过失真极限)
- ◆在PCB板上,允许对信号边沿速度或带宽进行控制(如在驱动端使用软铁氧体磁珠或串联电阻)
- ◆降低负载电容,以使靠近输出端的集电极开路驱动器便于上拉,电阻值尽量大
- ◆处理器散热片与芯片之间通过导热材料隔离,并在处理器周围多点射频接地
- ◆电源的高质量射频旁路(解耦)在每个电源管脚都是重要的
- ◆高质量电源监视电路需对电源中断、跌落、浪涌和瞬态干扰有抵抗能力
- ◆一只高质量的看门狗
- ◆看门狗或电源监视电路上不能使用可编程器件
- ◆电源监视电路及看门狗也需适当的电路和软件技术,以使它们可以适应大多数的不测情况,这取决于产品的临界状态

数字器件和EMC电路设计对策

◆ 电路设计对策:

◆ 当逻辑信号沿的上升/下降时间比信号在PCB走线中传输一个来回的时间短时,应采用传输线技术

经验: 信号在每毫米导线长度中传输一个来回的时间等于36皮秒

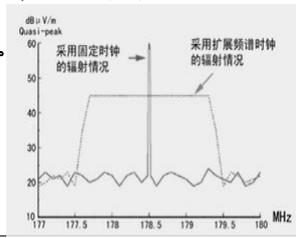
◆ 时钟电路通常是最主要的发射源,使时钟走线最短,同时保证时钟线在PCB的一面但不通过孔。当一个时钟必须经过一段长长的路径到达许多负载时,可在负载旁边安装一时钟缓冲器,这样导线中的电流就小很多了。导线中的时钟沿应尽量圆滑,甚至可用正弦波,然后由负载旁的时钟缓冲器加以整形。

◆ 扩展频谱时钟技术:

* 这种技术对时钟频率进行调制从而扩散谐波分量。

* 右图是一时钟谐波发射改善的例子。

* 注: 扩展频谱时钟不能应用于要求严格的时间通信网络中比如以太网、光纤、FDD、ATM、SONET和ADSL。



电磁干扰诊断和抑制的建议

电磁干扰诊断和抑制的建议

EMI的诊断方法:

- ◆ 检查设备的结构及各个模块之间的连接, 确定诊断对象。
- ◆ 若有天线, 优先考虑是否从天线输入输出, 天线的方向性, 副瓣干扰, 天线的接地点和接地线, 轴动机构(电机)转动时产生辐射干扰和传到干扰, 接触的良好性, 连线是否使用屏蔽线, 连接线的走线及临近的电磁环境, 金属壳的开孔等。
- ◆ 电源部份滤波和去藕电容是否满足EMC的要求, 电容的引脚是否过长, 所选的电容谐振频率是否远大于抑制频率, 公共电源会使设备的干扰相互交叉感染, 电源电压不满足要求会在电源线产生严重的传导干扰。
- ◆ 搭接是否满足EMC要求有射频干扰时, 先检查机箱上搭接片是否搭接在机架上, 金属部件是否搭接牢固, 接触片是否锈蚀变形, 搭接片是否满足EMC要求(长:宽=5:1), 搭接片的长度是否比波长长短的多, 插件, 电缆的接触是否良好。

电磁干扰诊断和抑制的建议

EMI的诊断方法:

- ◆ 布线检查: 电源线是否靠近地线布置, 电平相差40dB以上的强弱信号线或导线捆扎在一起或很近, 是否输入输出隔离, 干扰较强组件与其它敏感元件轴线是否按垂直的方法排列组件, 单点接线的屏蔽线套是否远离强干扰电缆和强电磁强区。
- ◆ 滤波器检查: 滤波特性是否符合, 是否靠近滤波的设备或器件, 输入输出是否隔离, 开关、继电器是否加以滤波。
- ◆ 接地状况检查: 地线是否过长、够粗, 信号线与电源线是否有公共地线, 低频电路是否有环路干扰, 地线的走线是否平滑。

电磁干扰诊断和抑制的建议

EMI的抑制建议:

1. 在诊断基础上,对产生干扰的部位施加方案,并加以检验,检验有效性和可能到来的新问题,权衡利弊加以取舍。
2. 采用搭接技术解决安全及EMC问题,减小低阻抗和电源馈线阻抗,正确选择接地方式和阻隔地环路。
3. 采用滤波技术,从频域角度,把不需要的分量去除,考虑滤波器的插入损耗,频率特性,阻抗特性,额定电流及自身电磁兼容性,安全性,可靠性等。滤波器安装原则:适当的位置,屏蔽,地搭接良好,输入输出线不能交叉并有屏蔽层。
4. 采用屏蔽技术,选择高导电性能的材料,接地良好。正确选择接地点和合理的形状,是具体情况选择屏蔽方式。
5. 更换可疑组件,用已知符合EMC要求的组件替换可疑组件。
6. 减小干扰源输出能量,通过串联电阻或磁珠或并联电阻的方法。
7. 多种方法的组合。

提高电磁抗干扰的方法

提高电磁抗干扰的方法

1. 瞬态波的抗干扰(如ESD, EFT/B, Surge等): 瞬态干扰产生的短暂放电电流和相应的电磁场可能引起设备的电路发生故障, 甚至损坏。

采取基本措施有:

- ◆ 金属外壳接地, 为放电电流提供通路, 使其旁路
- ◆ 屏蔽电路, 阻止放电产生的电场或磁场进入。
- ◆ 加装吸收电路或组件(加装强电吸收和弱电吸收)。
- ◆ 给有关电路放置接地保护。
- ◆ 保持地电流远离敏感电路及有关线路。

2. 连续波(射频)的抗干扰(如传导抗干扰, 辐射抗干扰等): 连续波干扰产生的射频场可能引起设备的电路发生故障。采取基本措施有:

- ◆ 电源端口和信号端口加滤波电路, 组件
- ◆ 敏感组件, 感应组件远离端口设计。
- ◆ 电容旁路连续波信号。
- ◆ 敏感元件或信号处理元件屏蔽保护。
- ◆ 设备软件性能提高。

医疗电子设备抗干扰分析和对策

1. 保护评估:

首先了解医疗电子设备需要保护的程 度, 比如箱体、电缆屏蔽、电路滤波和给定的电路要满足的要求是最重要的。下面给出射频电磁场抗干扰快速估算的步骤:

- 1) 确定射频干扰量级, 单位用V/m(如3V/m)。
- 2) 乘以预期均匀场: 当在全电波暗室内测试时乘以2。(本例中产生6V/m场强)。
- 3) 将场强的单位转换成分贝(6V/m=136dB μ V/m)。
- 4) 对于双调谐偶极子天线间的耦合, 扣除基本调谐偶极子天线的损耗因子, 大约14dB。
- 5) 如果频率在电缆、PCB走线或设备尺寸(20log10f3/f0, 式中: f3是电缆、PCB走线、设备长度的1/4波长频率)的谐振长度以下, 则要减去理想损耗(-20log(f3/f0))。比如36英寸长的电缆, 其1/4波长谐振频率是83.3MHz。如果f0是26MHz, 那么则应减去10dB。
- 6) 在100ohm的负载电阻上得到的数值为: 136 - 14 - 10=112dB μ V。
- 7) 将112dB μ V转换为线性单位, 这将产生一个400mV的感应电压。随着负载阻抗的增加, 感应电压也增加。对于100k的负载, 电压将差不多增加到2V。
- 8) 对于带内频率, 将典型电路的带内噪声域值与0.4-2V相比。此例中假定26MHz在放大器的有效带宽内, 那么可用电路的噪声域值, 比如5mV, 直接与干扰值相比, 就得到了必需的保护水平。故所需的保护在20lg0.4/0.005到20lg2/0.005, 或是38-52dB(取决于负载阻抗)。

把此值与模拟电路的噪声允许值比较, 将对所需的保护环节有一个大致的了解。所需的保护包括: 干扰频率范围上的电缆屏蔽保护, 电缆屏蔽端接保护, 箱体电缆入口的I/O 低通滤波, I/O共模扼流圈, 差模驱动和接收, 光耦隔离等。

医疗电子设备抗干扰分析和对策

2. 电路响应分析:

考虑一下设备的带宽,放大器对26MHz的干扰有响应似乎不合情理。但IC芯片内部的保护二极管能够对带外射频感应信号进行直流整流,引起放大器发生直流偏置并使其进入饱和状态。另一个可能是二极管的非线性,阻止了射频干扰,但对载波进行调制(1kHz)。

3. 采用对策方法:

◆把所有电路视为射频电路。不管工作频率如何,将所有电路都视为高频电路,并正确地对其进行加固以防止高频干扰。将电缆屏蔽层单端接地的做法虽然能够防止电路受到低频地环路的影响,但会使电缆受到四分之一波长频率以上频率的远场感应电压的影响。必须使射频防护措施在整个试验频段内(150kHz-2.5GHz)都有效。

◆仅在一端接地屏蔽体。在高频时干扰差不多都是以共模形式出现或在元件引脚至地(或机壳)之间,而元件引脚与引脚之间则没有。因此元件引脚至地间的回路需要加以处理。在高频时,外部电场在屏蔽电缆上感应出电流。电流和电压的最大值出现在1/4波长为电缆长度的频率点上。在电缆谐振频率以上,电缆的屏蔽层开始失效。

◆屏蔽体两端接地。如果电缆屏蔽层在两端接地,其主要受干扰频率将发生在半波长等于电缆长度的频率上,本例中为150MHz。如屏蔽层的端接不是同轴方式,而是依靠小辫端接,则在谐振频率的奇数倍的频率上,屏蔽层将失去作用。单根小辫的屏蔽层端接意味着最大的半波电流将通过小辫流动,从而在小辫周围产生极强的磁场。

医疗电子设备抗干扰分析和对策

◆端接同轴电缆屏蔽层。只有使屏蔽层上的电流通过多点接地,这些电流产生的磁场才会相互削弱,从而保护连接器中的信号针。所有连接器应是金属的,并应通过直接的金属与金属接触连接到机箱上(连接器和机箱都应是导电光洁表面)。应使用屏蔽护套,例如常用的D型连接器的那种。最好使用镀锡的“压纹”D型连接器。

◆将屏蔽与非屏蔽引线安排到不同的连接器中。所有准备用滤波的方式来加固的信号插针应布置在同一个连接器中。连接器中的所有插针都应滤波。各滤波电容的容量差别不超过10倍。屏蔽和非屏蔽引线不要穿过同一连接器。所有的屏蔽引线应绑扎在一起,这样它们可采用标准的端接方法来处理。对于多层屏蔽电缆,可通过一金属导电带短接在一起,或者使用专门的连接器护套,将每一层屏蔽都连接到连接器的外壳上。

◆对低频模拟电路采用编织网屏蔽电缆。绞线可以有效地减小“地环路”磁场耦合。因此为了提高灵敏模拟电路的抗扰性,应采用每英尺18绞距的双绞屏蔽电缆,并且屏蔽层两端都接地。

◆内部I/O信号在PCB上传输,而不通过引线。连接器上出来的引线应通过线路板上的走线传输。这些走线应直接连到I/O连接器的针上。这样信号走线可以获得最大的共模(针对机壳)阻抗,从而减小高频干扰耦合。

医疗电子设备抗干扰分析和对策

◆ 瞬态干扰:

◆ 静电放电在5-200MHz的频率范围内产生强烈的脉冲辐射。此辐射能量的峰值常出现在35MHz-45MHz之间发生自激振荡。医疗电子设备的I/O电缆的谐振频率也通常在这个频率范围内,结果电缆中便串入了大量的静电放电辐射能量。当电缆暴露在4-8kV静电放电环境中时,I/O电缆终端负载上可以测量到的感应电压可达到600V。这个电压远远超出了典型数字的门限电压值0.4V。典型的感应脉冲持续时间大约为400纳秒。将I/O电缆屏蔽起来,且将其两端接地,使内部信号引线全部处于屏蔽层内,可以将干扰减小60-70dB,负载上的感应电压只有0.3V或更低。

◆ 电快速瞬变脉冲群(EFT/B)也产生相当强的辐射发射,从而耦合到医疗电子设备的电缆和机壳线路。电源线滤波器可以对电源进行保护。线-地之间的共模电容是抑制这种瞬态干扰的有效器件,它使干扰旁路到机壳,而远离内部电路。当这个电容的容量受到泄漏电流的限制而不能太大时,共模扼流圈必须提供更大的保护作用。这通常要求使用专门的带中心抽头的共模扼流圈,中心抽头通过一只电容(容量由泄漏电流决定)连接到机壳。

注:共模扼流圈通常绕在高导磁率铁氧体芯上,其典型电感值为15 ~ 20mH。

医疗电子设备抗干扰分析和对策

◆ 结论:

实现医疗设备抗电磁干扰的最好办法将所有的数字及模拟电路均视为对高频信号响应的电路,用高频设计方法来处理电缆屏蔽、PCB布线和共模滤波。采用整块地平面和电源面很重要,模拟电路也该如此,这样做有利于限制高频共模环路。大多数瞬态干扰均属高频,并产生很强的辐射能量。通常,该辐射能量通过I/O电缆耦合进设备。一般情况下是通过模拟线路串入设备,然后再次耦合到高速数字电路,使其产生误动作。通过对所有模拟和数字电路的引线进行屏蔽,滤波,便可对这些电路进行保护。

注:将电磁干扰信号在端口和外壳上处理掉是个行之有效的办法。

瞬态干扰的抑制

电快速脉冲群（EFT/B）的产生：

- ◆ EFT/B就单个脉冲而言，其上升沿在纳秒级，脉冲持续期在几十纳秒至数毫秒之间。
- ◆ 这种干扰信号的频谱分布非常宽，数字电路对它比较敏感，容易受到干扰，经常出现程序混乱，数据丢失，控制电路失灵，控制电路失灵等结果。

瞬态干扰的抑制

产品不能通过EFT/B的原因分析

- ◆ EFT/B信号以共模方式施加到电源线和信号线上。当以电源线加入时，测试要求每次仅在一根线上加入，这样会在端口上同时产生共模和差模干扰信号。
- ◆ 设备含有数字电路，其对脉冲干扰比较敏感，EFT/B信号通过直接触发或静电触发，会使数字电路工作异常。
- ◆ 在IC输入端，EFT/B信号对寄生电容充电，通过重重脉冲的函数累积，最后达到并超过IC的抗扰度限值。
- ◆ 通过PCB的公共地线干扰设备，EFT/B信号其电流变化极快，含有大量高频分量，易在公共地线上产生电位差。
- ◆ 扎线不合理，如强电和弱电电缆扎绑在一起。
- ◆ 敏感电路和干扰电路距离较近。
- ◆ 信号地和强电电源地放在一起。

瞬态干扰的抑制

EFT/B的抑制方法

- ◆ 使用EFT/B滤波器或吸波器(如共模电感)。
- ◆ 减小PCB地线公共阻抗值。
- ◆ 将干扰源远离敏感电路。
- ◆ 在软件中加入抗干扰指令。
- ◆ 正确使用接地技术。
- ◆ 安装瞬变骚扰吸收器。

信息设备EFT/B干扰和抑制分析

◆信息设备的电快速脉冲干扰分析:

EFT/B具有极其丰富的谐波成分。幅度较大的谐波频率至少可以达到 $1/\pi tr$, 可以达到64MHz左右, 相应的信号波长为5m。对于一根载有60MHz以上频率的电源线来说, 如果长度有1m, 由于导线长度已经可以和信号的波长可比, 不能再以普通传输线来考虑, 信号在线上的传输过程中, 部分依然可以通过传输线进入受试设备(传导发射); 部分要从线上逸出, 成为辐射信号进入受试设备(辐射发射)。受试设备受到的干扰实际上是传导与辐射的结合。传导和辐射的比例将和电源线的长度有关, 线路越短, 传导成分越多, 而辐射比例越小; 反之辐射比例就大。既同等条件下, 金属外壳的设备(主机)要比非金属外壳设备(显示器)更容易通过的道理, 因为金属外壳的设备抗辐射干扰能力较强。且辐射的强弱和电源线与参考接地板之间的相对距离有关(它反映了受试设备与接地板之间的分布电容), 离参考接地板越近, 则分布电容就越大(容抗越小), 干扰信号越不容易以辐射方式逸出。带有USB数据线并通过USB线供电的一类信号线和电源线在一起的设备, 如移动硬盘、网络摄像头等, 要采用电容耦合夹的干扰注入方式。EFT干扰信号是通过耦合去耦网络中的33nF的电容耦合到主电源线上(而信号或控制电缆是通过电容耦合夹施加干扰, 等效电容是100pF)。对于33nF的电容, 它的截止频率为100K, 也就是100KHz以上的干扰信号可以通过; 而100pF的电容, 截止频率为30M, 仅允许30MHz频率以上的干扰通过。电快速脉冲的干扰波形为5ns/50ns, 重复频率5K, 脉冲持续时间15ms, 脉冲群重复周期300ms。根据傅立叶变换, 它的频谱是从5K--100M的离散谱线, 每根谱线的距离是脉冲的重复频率。

信息设备EFT/B干扰和抑制分析

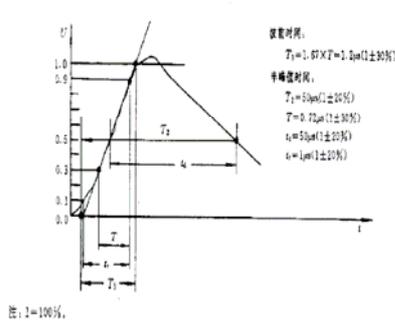
◆信息设备电快速脉冲的抑制:

通过以上分析知道, 施加干扰的耦合电容扮演了一个高通滤波器的角色, 因为电容的阻抗随着频率的升高而下降, 那么干扰中的低频成分不会被耦合到, 而只有频率较高的干扰信号才会进入受试设备。当在受试设备电源和信号端口电路中再加入共模电感(特别要注意的是, 这里的共模电感一定要加在主电源线及其回线上, 否则会发生饱和从而达到衰减干扰的目的)就可以衰减掉一些高频干扰成分, 因为电感的阻抗随着频率的增加而升高。因此实际施加到受试设备上面的干扰信号只有中间频率部分。但要注意的是, 耦合电容和共模电感组成了一条LC串联谐振电路, 谐振点处的干扰信号幅度最强(谐振点处阻抗最小), 而如果此时的电快速脉冲波形恰好在过零点, 那么受试设备在谐振频率处不会有问题; 但如果谐振频率恰好发生在脉冲的峰值时刻, 那么受试设备就会受到很强的干扰从而失效。所以要根据受试设备对何种干扰频率敏感的特性来调整共模电感的电感量: 增大电感值, 谐振频率降低, 对频率较低的干扰抑制效果好; 减小电感值, 谐振频率升高, 对频率较高的干扰抑制效果明显, 从而达到通过测试的目的。

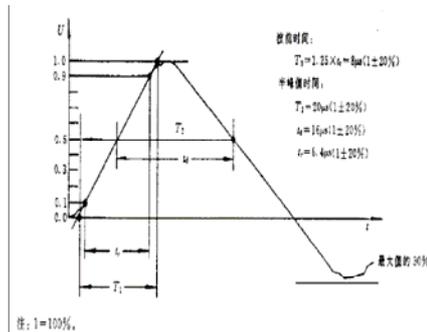
浪涌 (Surge) 的产生

- ◆ 开关操作 (如电容器组的切换, 晶闸管的通断, 设备和系统对地的短路和电弧故障等) 或雷击 (包括避雷器的动作) 可以在电网或通信线上产生暂态过电压或过电流, 即浪涌。
- ◆ 浪涌呈脉冲状, 其波前时间为数微秒, 脉冲半峰值时间从几十微秒到几百微秒, 脉冲幅度从几百伏到几万伏, 或从几百安到上千安, 是一种能量较大的干扰。
- ◆ 浪涌经常会烧毁电子元器件, 破坏通信设备使网络异常等。

雷击浪涌 (Surge) 的特性和分析



开路电压波形



短路电流波形

浪涌 (Surge) 的防护设计

- ◆ 在电源, 信号或数据线的各进出端安装良好的防雷器件, 如: 气体放电管, 金属氧化物压敏电阻 (MOVS), 齐纳二极管。
- ◆ 各类传输线之间应尽量减少环路。
- ◆ 尽量采用光纤和光电耦合器。
- ◆ 采用共地的接地措施。

浪涌对电子电气控制设备的危害和抑制措施

- ◆ 断开电感性负载时产生的浪涌电压:
电子电气控制设备的高压功率开关电路中, 常采用功率管驱动电感性负载 (如变压器、继电器等)。当电路输出由通态向断态转换的瞬间, 由于电感性负载上流动的电流突然被中断, 在电感中会产生与原来电流方向相反的浪涌电流, 在电感的两端会形成一种反冲电压。正常电流越大或者电感量越大, 所产生的反冲电压也越大。反冲电压的幅值有可能比电源电压高倍10~100倍, 极易引起器件的击穿。
- ◆ 为了抑制这种电感性负载产生的瞬态反冲电压, 保护驱动器件, 可在电感两端并接一个保护电路, 可采用以下几种形式:
 - (1) 并接一个电阻R。当 $R \approx R_c$ 时, 瞬态反冲电压可以限制在电源电压近似的幅值上。但由于电阻R要消耗功率, 使电路的功耗大为增加。
 - (2) 并接一个RC支路。当电感中有正常电流时, RC支路并无电流; 当电感中的电流突然中断时, 电容C被反向电压瞬间充电, 电容的初始工作状态等效于短路, 则通过电阻R泄放电流, 这就抑制了瞬态反冲电压。应该看到, 该电路基本上是共振电路, 为防止发生阻尼振荡, 应保证电路的Q值等于或小于1/2。

浪涌对电子电气控制设备的危害和抑制措施

(3) 采用齐纳二极管箝位。采用齐纳二极管限制浪涌脉冲的尖峰，可将大部分瞬间过电压都“吸收”掉。齐纳二极管的基准电压应该大于驱动晶体管的工作电压，但小于驱动管的最大额定电压。应该注意，上述保护回路中流动的闭环电流，是一种含有十分高的频率成分的干扰电流，而且其瞬时值也很大。它通过布线会形成较强的辐射，对邻近电路造成影响。所以无论哪一种保护电路，都应尽量缩短电路本身的引线，并尽可能地靠近电感相连接。要绝对避免用很长的线将保护电路装接在其它地方。

◆在自动控制系统中，常要驱动继电器输出。继电器作为电感性负载，在闭合断开时，会产生强烈的浪涌电压。不仅如此，当继电器的机械触点断开造成电感性负载的电流突然中断时，电感内部的能量要通过触点间的火花放电或者辉光放电而消耗掉，形成如图所示的触点间电压和电流的波形曲线，显然，这也会造成强烈浪涌噪声。当触点间电压较低时（如为十几伏），只发生火花放电；如果电压很高（如高于300V），就会发生更为强烈的辉光放电。继电器产生的浪涌抑制方法：

在继电器线圈的两端并接箝位二极管，可以抑制电感反冲电压引起的浪涌；如果继电器线圈或触点的外接连线较长，则在连线的两头都应加箝位二极管，以防止连线自身的电感和电容引起反冲脉冲电压。最好的方法是用光电耦合器取代继电器，从而彻底消除这种浪涌干扰的产生根源。

静电放电（ESD）的产生

◆静电放电是在一个对地短接的物体暴露在静电场中产生，放电时会产生放电电流，这个放电电流产生短暂的强度很大的电磁场。

◆放电电流通过导体传播或激励一定频谱宽度的脉冲能量在空间传播。

静电放电对电子产品的危害

- ◆ ESD 电流产生的电磁场可直接穿透设备或通过孔洞，缝隙，通风孔，输入输出线等耦合到敏感电路，损坏设备或干扰它们的正常运行。
- ◆ ESD电流产生热量导致设备的热失效现象。
- ◆ ESD感应出高的电压导致绝缘击穿现象。

减小静电放电影响的设计

- ◆ 隔离导体，阻止放电。
- ◆ 尽量使用屏蔽电缆。
- ◆ 选择低脉冲频率的逻辑电路。
- ◆ 对CMOS器件可在其输入端增加串联电阻。
- ◆ 金属按键和PCB板应有效隔离。
- ◆ 软件恢复设计：
 - 刷新：周期性复位，刷新显示器和指示状态。
 - 检查：程序是否正确执行，确认是否可以完成某个功能。
 - 恢复：以上功能没有实现，恢复程序被激活。

瞬态干扰的抑制

个人电脑静电放电对策

在计算机的金属壳体上做静电放电试验；当放电电压达到6kV时，计算机开始出现误动作。现象是计算机运行文字处理程序时，做静电放电，就出现与按下“ESC”键相同的结果，如右图。

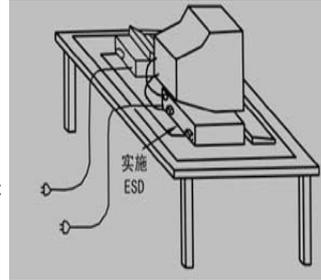
原因分析：

第一步分析键盘工作的原理，键盘在以下两种情况下会发出“ESC”信号：

1. 按下“ESC”键；
2. 收到主机发来的复位信号；

由此可以推测误动作的原因可能有以下3种情况：

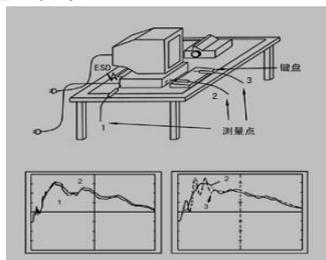
1. 键盘向主机发送的信号发生变化，并且变成“ESC”的信号；
2. 从主机发出了相当于复位的信号，键盘收到后，发出“ESC”信号；
3. 键盘内的控制电路误认为“ESC”键被按下；



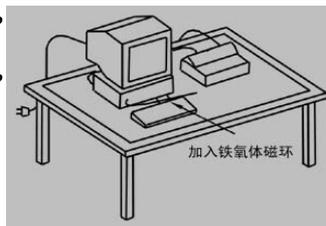
瞬态干扰的抑制

个人电脑静电放电对策

第二步为了进一步确认原因，在施加静电放电时，测量各个位置对水平耦合板(假设的地)的电位，如右图。结果表明，主机机箱的后面接收静电放电的部位和键盘接口部位电位几乎相同，而键盘与主机机箱之间的电位不同。由于这个电位差的存在，键盘接口与键盘地之间会有短暂电流流过。



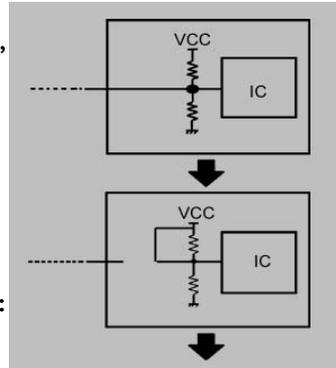
为了确认这个短暂电流是否成为误动作的原因，在主机与键盘之间的电缆上套上一个铁氧体磁环，以抑制这个电流，看误动作是否有所改善，如右图。结果是：没有铁氧体时，当静电放电电压达到5kV时会发生误动作，而加了铁氧体后，8kV才出现误动作。因此，可以判断这个短暂电流是造成误动作的原因。因此，可以确定造成误动作的原因不是上面假设的原因3。



瞬态干扰的抑制

个人电脑静电放电对策

为了进一步造成误动作原因是1还是2，将键盘控制电路的复位输入端连接到高电平，比较出现误动作时的电压，如右图。通过将键盘复位输入固定在高电平，使电路无法接收复位信号，结果误动作不再发生。由此可以知道，误动作是由于键盘控制电路将短暂电流产生的电压误认为复位信号而产生的。因此造成误动作的原因是上面假设的原因2。



总结以上的调查结果，误动作的机理如下：

1. 由于静电放电的发生，主机与键盘之间产生电位差。
2. 在这个电位差的作用下，主机的地与键盘的地之间形成了短暂电流
3. 由于电流的存在，键盘控制电路的复位端电位变化，控制器误认为收到了复位信号，发出“BSC”信号。

瞬态干扰的抑制

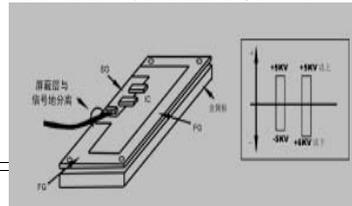
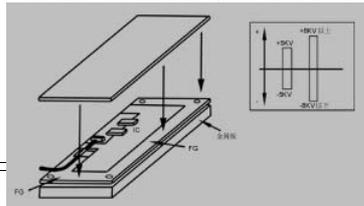
个人电脑静电放电对策

基于以上的机理，解决误动作的措施原理如下：

1. 减小地电位差：在键盘内部加一块金属，并将其与信号地和机壳连接起来。这样可以减小与主机之间的电位差，减小短暂电流。
2. 限制短暂电流：在电缆的连接处使用干扰抑制器件，以减小短暂电流。从而限制控制电路复位端上的电压。

措施实施：

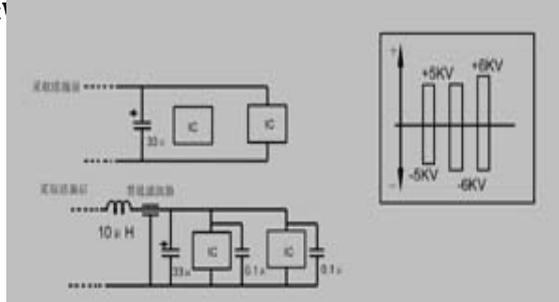
1. 按照第一个原理，在键盘的内部加一块金属板，并将它与键盘的外壳地和信号地连接起来，如下左图。结果使发生误动作时的电压从5kV提高到8kV。虽然这个措施很有效，但这不仅会增加成本，而且使键盘的重量增加，不是很实用。
2. 按照第二个原理可以有3个措施：
 - 1) 分离地线：键盘与主机之间的电缆是屏蔽电缆，其屏蔽层与外壳地相连，这可能成为短暂电流流入的原因，因此将电缆屏蔽层与外壳地分离。另为了改善地线，在键盘一侧将外壳地与信号地连接起来，如下右图。结果是当电压为负极性时，抗扰度提高了1kV。



瞬态干扰的抑制

个人电脑静电放电对策

2). 在键盘的电缆上增加滤波器, 如下图。这里使用了类似于穿心电容的三端电容, 能够获得非常好的高频滤波效果。因为静电放电浪涌的上升部分含有丰富的高次谐波, 必须采取高频滤波措施。这个措施的结果使对正极性的浪涌抗扰度提高了1kV



3). 在键盘控制电路的复位输入端插入共模扼流圈。要注意共模扼流圈的绕制方法, 以保证高频具有较好的滤波特性。通过使用共模扼流圈, 使对正、负极性浪涌的抗扰度都达到了8kV以上。

谢谢!



感谢您的参与, 请不吝赐教, 谢谢!

深圳市鼎韵科技有限公司是一家由国内外知名专家组成, 专业致力于研发管理及工程技术服务为主的高科技咨询公司。企业产品从立项开始到研发管理--系统工程--硬件工程--软件工程--质量工程--工艺工程--制造工程--测试工程--可靠性工程等一列的过程技术的提升是我公司关注的焦点。

公司在世界强大的专家资源和多方位多层次的服务体系将为企业提供高附加值的咨询服务。

Tel:0755-83166300 83166400

Fax:0755-83166400

Web:www.weay.com

公司名称：深圳市鼎韵科技有限公司

电话：0755-83924071 83925223

传真：0755-83925223

联系人：李小姐，胡小姐，李先生

电子邮件：market@weay.com

网址：www.weay.com

邮编：518034