

隔离型反激变流器的原边反馈闭环控制电路

申请号: [200910099500.4](#)

申请日: 2009-06-11

申请(专利权)人 [浙江大学](#)
地址 [310027浙江省杭州市浙大路38号](#)
发明(设计)人 [何湘宁](#) [肖建国](#) [吴建德](#) [李武华](#)
主分类号 [H02M3/335\(2006.01\)I](#)
分类号 [H02M3/335\(2006.01\)I](#)
公开(公告)号 [101588131](#)
公开(公告)日 [2009-11-25](#)
专利代理机构 [杭州求是专利事务所有限公司](#)
代理人 [韩介梅](#)

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H02M 3/335 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200910099500.4

[43] 公开日 2009年11月25日

[11] 公开号 CN 101588131A

[22] 申请日 2009.6.11

[21] 申请号 200910099500.4

[71] 申请人 浙江大学

地址 310027 浙江省杭州市浙大路 38 号

[72] 发明人 何湘宁 肖建国 吴建德 李武华

[74] 专利代理机构 杭州求是专利事务所有限公司

代理人 韩介梅

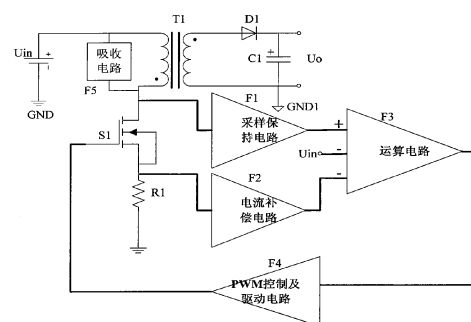
权利要求书 2 页 说明书 4 页 附图 2 页

[54] 发明名称

隔离型反激变流器的原边反馈闭环控制电路

[57] 摘要

本发明公开的隔离型反激变流器的原边反馈闭环控制电路，其反激变流器包括变压器，与变压器原边并联的吸收电路，接在变压器原边的开关管和接在变压器副边的二极管，原边反馈闭环控制电路包括采样保持电路、运算电路、电流补偿电路和 PWM 控制及驱动电路。它利用采样保持电路采样开关管关断时的漏极电压，并用运算电路依次减去输入电压分量和电流补偿电压，最终由 PWM 控制及驱动电路控制开关管。本发明没有使用光耦和辅助绕组，从而不存在光耦 CTR 衰减的问题，还能简化变压器，通过把控制电路集成到主控制芯片中去可以简化外围电路。



1. 隔离型反激变流器的原边反馈闭环控制电路,其反激变流器包括变压器(T1),与变压器原边并联的吸收电路(F5),接在变压器原边的开关管(S1)和接在变压器副边的二极管(D1),其特征是:原边反馈闭环控制电路包括采样保持电路(F1)、运算电路(F3)、电流补偿电路(F2)和PWM控制及驱动电路(F4),闭环反馈控制点为变压器(T1)原边线圈与开关管(S1)漏极的连接点,采样保持电路(F1)的输入端与开关管(S1)的漏极相连,采样保持电路(F1)的输出端与运算电路(F3)的正向输入端相连,电流补偿电路(F2)的输入端与开关管(S1)的源极相连,电流补偿电路(F2)的输出端与运算电路(F3)的一个负向输入端相连,运算电路(F3)的另一个负向输入端与反激变流器的直流输入端相连,运算电路(F3)的输出端与PWM控制及驱动电路(F4)的输入端相连,PWM控制及驱动电路(F4)的输出端与开关管(S1)的栅极相连。

2. 根据权利要求1所述的隔离型反激变流器的原边反馈闭环控制电路,其特征是:采样保持电路(F1)包括采样保持器(U4)、运算放大器(U2)、比较器(U3),单稳触发器(U5)和相应的阻容元件,运算放大器(U2)的正向输入端与电阻R9的一端、电阻R8的一端及采样保持器(U4)的输入端相连,电阻R9的另一端接地,电阻R8的另一端接开关管(S1)的漏极,运算放大器(U2)的负向输入端与其输出端及电阻R10的一端相连,电阻R10的另一端与电容C4和比较器(U3)的负向输入端相连,电容C4的另一端接地,比较器(U3)的正向输入端与电阻R14和电阻R15的连接点相连,电阻R14的另一端与电阻R13和电阻R12的连接点相连,电阻R12的另一端接直流电源,电阻R13的另一端接地,电阻R15的另一端与比较器(U3)的输出集电极、单稳触发器(U5)的一个输入端及电阻R11的一端相连,电阻R11的另一端与比较器(U4)的正供电电源端及直流电源相连,比较器(U3)的输出发射极与负供电电源端接地,单稳触发器(U5)的另一个输入端、时钟输入端和正供电电源端共同接直流电源,单稳触发器(U5)的参考地端接地,单稳触发器(U5)的定时电容端与电阻R16和电容C5的连接点相连,电阻R16的另一端与直流电源相连,电容C5的另一端接地,单稳触发器(U5)的定时电容参考端接地,单稳触发器(U5)的正相输出端与采样保持器(U4)的采样保持触发端相连,采样保持器(U4)的公共电压参考端接地。

3. 根据权利要求1所述的隔离型反激变流器的原边反馈闭环控制电路,其

特征是：运算电路（F3）包括运算放大器（U7A）、运算放大器（U8A）和相应的阻容元件，运算放大器（U7A）的正向输入端与电阻 R6 和电阻 R7 的一端相连，电阻 R7 的另一端接地，电阻 R6 的另一端为运算电路（F3）的正向输入端，且与采样保持器（U4）的输出端相连，运算放大器（U7A）的负向输入端与电阻 R5 和电阻 R4 的一端相连，电阻 R4 的另一端为运算电路（F3）的一个反向输入端，且与直流输入电源（U_{in}）相连，电阻 R5 的另一端与电阻 R23 的一端及运算放大器（U7A）的输出端相连，电阻 R23 的另一端与电阻 R24 及运算放大器（U8A）的正向输入端相连，电阻 R24 的另一端接地，运算放大器（U8A）的负向输入端与电阻 R22 和电阻 R21 的一端相连，电阻 R21 的另一端为运算电路的另一个负向输入端，电阻 R22 的另一端与运算放大器（U8A）的输出端相连，运算放大器（U8A）的输出端为运算电路（F3）的输出端。

4. 根据权利要求 1 所述的隔离型反激变换器的原边反馈闭环控制电路，其特征是：电流补偿电路（F2）包括运算放大器（U6A）和相应的阻容元件，电阻 R18 的一端为电流补偿电路（F2）的输入端，电阻 R18 与电容 C6 以及运算放大器（U6A）的正向输入端相连，电容 C6 的另一端接地，运算放大器（U6A）的负向输入端与电阻 R20 和电阻 R19 的一端相连，电阻 R20 的另一端接地，电阻 R19 的另一端与运算放大器（U6A）的输出端相连，运算放大器（U6A）的输出端为电流补偿电路（F2）的输出端。

5. 根据权利要求 1 所述的隔离型反激变换器的原边反馈闭环控制电路，其特征是：PWM 控制及驱动电路（F4）为 UC3842 芯片。

隔离型反激变流器的原边反馈闭环控制电路

技术领域

本发明涉及隔离型反激变流器的原边反馈闭环控制电路。属于电力电子技术领域。

背景技术

目前，绝大多数隔离型反激变流器的反馈电路是由光耦和电压基准组成，或者是由辅助绕组和取样滤波电路组成。前者取输出端电压，经分压再与电压基准比较，使得电压基准阴极电位变化，从而改变流过光耦二极管的电流，进而改变光耦三极管电流，最终改变误差放大器的误差电压。此种电路稳压效果好，但是光耦的电流传输比（CTR）会随着时间和高温衰减，使电路不稳定，而且外围器件较多、使用不便（光耦无法与电压控制芯片集成在一起）。后一种电压采样及反馈电路是采样辅助绕组上的反馈电压，此反馈电压会随着输出电压的升高而变大，经过取样滤波电路变成直流电压，再经分压连接到误差放大器的输入端。此种电路结构简单，但稳压效果不好，而且会增大变压器的体积。

发明内容

本发明的目的是提供一种用于隔离型反激变流器的原边反馈闭环控制电路，以克服现有的隔离型反激变流器存在光耦 CTR 衰减、电路体积大、外围器件较多等问题。

为达到上述目的，本发明的隔离型反激变流器的原边反馈闭环控制电路，其反激变流器包括变压器，与变压器原边并联的吸收电路，接在变压器原边的开关管和接在变压器副边的二极管，原边反馈闭环控制电路包括采样保持电路、运算电路、电流补偿电路和 PWM 控制及驱动电路，闭环反馈控制点为变压器原边线圈与开关管漏极的连接点，采样保持电路的输入端与开关管的漏极相连，采样保持电路的输出端与运算电路的正向输入端相连，电流补偿电路的输入端与开关管的源极相连，电流补偿电路的输出端与运算电路的一个负向输入端相连，运算电路的另一个负向输入端与反激变流器的直流输入端相连，运算电路的输出端与 PWM 控制及驱动电路的输入端相连，PWM 控制及驱动电路的输出端与开关管的栅极相连。

本发明的隔离型反激变流器的原边反馈闭环控制电路的工作原理为：当反激变流器的开关管关断时，开关管漏极电压为输入电压与变压器副边电压反射

回原边的电压之和，用采样保持电路采样开关管的漏极电压，采样到这个电压值后接到运算电路的正向输入端，接着减去输入电压分量，再减去电流补偿电路的输出电压，然后通过 PWM 控制与驱动电路来驱动开关管工作。电流补偿电路的作用是防止在大负载条件下输出电压产生较大的下跌，它通过采样串联在开关管源极的电阻电压值来获得电流信号，然后通过放大、滤波转化成直流信号，即电流补偿值。此电压值将在较大负载时提高变压器原边电压，以提高负载调整率。

本发明的有益效果是，控制电路所用的元器件都可以集成到一起，经过与控制芯片集成在一起，外围电路将得到很大的简化，变压器的体积和整个电路的体积也会减小。

该隔离型反激变流器没有使用光耦和辅助绕组，从而不存在光耦 CTR 衰减的问题，还能简化变压器，通过把控制电路集成到 PWM 控制芯片中去可以大大简化外围电路。

附图说明

图 1 是隔离型反激变流器的原边反馈闭环控制电路原理框图。

图 2 是隔离型反激变流器的原边反馈闭环控制电路具体实施电路图。

图 3 是控制电路的工作波形图。

具体实施方式

下面结合附图和实施例对本发明作进一步说明。

参照图 1，隔离型反激变流器的原边反馈闭环控制电路，其反激变流器包括变压器 T1，与变压器原边并联的吸收电路 F5，接在变压器原边的开关管 S1 和接在变压器副边的二极管 D1，原边反馈闭环控制电路包括采样保持电路 F1、运算电路 F3、电流补偿电路 F2 和 PWM 控制及驱动电路 F4，闭环反馈控制点为变压器 T1 原边线圈与开关管 S1 漏极的连接点，采样保持电路 F1 的输入端与开关管 S1 的漏极相连，采样保持电路 F1 的输出端与运算电路 F3 的正向输入端相连，电流补偿电路 F2 的输入端与开关管 S1 的源极相连，电流补偿电路 F2 的输出端与运算电路 F3 的一个负向输入端相连，运算电路 F3 的另一个负向输入端与反激变流器的直流输入端相连，运算电路 F3 的输出端与 PWM 控制及驱动电路 F4 的输入端相连，PWM 控制及驱动电路 F4 的输出端与开关管 S1 的栅极相连。

图 2 是隔离型反激变流器的原边反馈闭环控制电路具体实施电路图。图例中：采样保持电路 F1 包括采样保持器 U4、运算放大器 U2、比较器 U3，单稳

触发器 U5 和相应的阻容元件, 运算放大器 U2 的正向输入端与电阻 R9 的一端、电阻 R8 的一端及采样保持器 U4 的输入端相连, 电阻 R9 的另一端接地, 电阻 R8 的另一端接开关管 S1 的漏极, 运算放大器 U2 的正供电电源端接正直流电源, 负供电电源端接负直流电源, 运算放大器 U2 的负向输入端与其输出端及电阻 R10 的一端相连, 电阻 R10 的另一端与电容 C4 和比较器 U3 的负向输入端相连, 电容 C4 的另一端接地, 比较器 U3 的正向输入端与电阻 R14 和电阻 R15 的连接点相连, 电阻 R14 的另一端与电阻 R13 和电阻 R12 的连接点相连, 电阻 R12 的另一端接直流电源, 电阻 R13 的另一端接地, 电阻 R15 的另一端与比较器 U3 的输出集电极、单稳触发器 U5 的一个输入端及电阻 R11 的一端相连, 电阻 R11 的另一端与比较器 U4 的正供电电源端及直流电源相连, 比较器 U3 的输出发射极与负供电电源端接地, 单稳触发器 U5 的另一个输入端、时钟输入端和正供电电源端共同接直流电源, 单稳触发器 U5 的参考地端接地, 单稳触发器 U5 的定时电容端与电阻 R16 和电容 C5 的连接点相连, 电阻 R16 的另一端与直流电源相连, 电容 C5 的另一端接地, 单稳触发器 U5 的定时电容参考端接地, 单稳触发器 U5 的正相输出端与采样保持器 U4 的采样保持触发端相连, 采样保持器 U4 的公共电压参考端接地, 采样保持器 U4 的正供电电源端接正直流电源, 采样保持器 U4 的负供电电源端接负直流电源。

运算电路 F3 包括运算放大器 U7A、运算放大器 U8A 和相应的阻容元件, 运算放大器 U7A 的正向输入端与电阻 R6 和电阻 R7 的一端相连, 电阻 R7 的另一端接地, 电阻 R6 的另一端为运算电路 F3 的正向输入端, 且与采样保持器 U4 的输出端相连, 运算放大器 U7A 的负向输入端与电阻 R5 和电阻 R4 的一端相连, 电阻 R4 的另一端为运算电路 F3 的一个反向输入端, 且与直流输入电源 U_{in} 相连, 运算放大器 U7A 的正供电电源端接正直流电源, 运算放大器 U7A 的负供电电源端接负直流电源, 电阻 R5 的另一端与电阻 R23 的一端及运算放大器 U7A 的输出端相连, 电阻 R23 的另一端与电阻 R24 及运算放大器 U8A 的正向输入端相连, 电阻 R24 的另一端接地, 运算放大器 U8A 的负向输入端与电阻 R22 和电阻 R21 的一端相连, 电阻 R21 的另一端为运算电路的另一个负向输入端, 电阻 R22 的另一端与运算放大器 U8A 的输出端相连, 运算放大器 U8A 的输出端为运算电路 F3 的输出端, 运算放大器 U8A 的正供电电源端接正直流电源, 运算放大器 U8A 的负供电电源端接负直流电源。

电流补偿电路 F2 包括运算放大器 U6A 和相应的阻容元件, 电阻 R18 的一端为电流补偿电路 F2 的输入端, 电阻 R18 与电容 C6 以及运算放大器 U6A 的

正向输入端相连, 电容 C6 的另一端接地, 运算放大器 U6A 的负向输入端与电阻 R20 和电阻 R19 的一端相连, 电阻 R20 的另一端接地, 电阻 R19 的另一端与运算放大器 U6A 的输出端相连, 运算放大器 U6A 的输出端为电流补偿电路 F2 的输出端, 运算放大器 U6A 的正供电电源端接正直流电源, 运算放大器 U6A 的负供电电源端接负直流电源。

在具体实施例中, PWM 控制及驱动电路 F4 采用 UC3842 芯片。运算放大器 U2 选用 LM318, 比较器 U3 选用 LM311JG, 采样保持器 U4 选用 AD781, 单稳触发器 U5 选用 74LS123, 运算放大器 U6A、U7A 和 U8A 分别选用 LM358, 开关管 S1 选用功率 MOSFET。

隔离型反激变流器的原边反馈闭环控制电路的工作过程如下(工作波形如图 3 所示):

在 MOSFET 关断时, 其漏极电压为输入电压 U_{in} 加上变压器 T1 副边反射回原边的电压(如图 3 中 MOSFET 漏极电压 U_{sw} 所示)。MOSFET 漏极电压通过电阻 R8、R9 分压以降低电压大小(如图 3 中 $(1/3)U_{sw}$ 所示)。再通过采样保持器 AD781 进行采样, 采样保持逻辑信号由运算放大器 LM318、比较器 LM311JG 和单稳触发器 74LS123 共同产生, 其过程为: 经电阻分压过后的 MOSFET 漏极电压通过由运算放大器 LM318 组成的电压跟随器, 经过 RC 延迟电路 R10、C4, 再经过由比较器 LM311 组成的滞回比较器实现反向, 此时已经成为延迟一定时间的逻辑信号, 最后经过单稳触发器 74LS123, 产生一个比 MOSFET 漏极电压延迟一定时间、脉宽可调的采样保持逻辑信号(如图 3 中采样保持逻辑信号所示)。此逻辑信号输入到采样保持器 AD781 的采样保持触发端, 经采样保持后(电压波形如图 3 中采样保持器输出所示)输入到运算电路电阻 R6 的一端, 反激变流器的直流输入电压 U_{in} 输入到电阻 R4 的一端, 运算放大器 U6A 的输出电压输入到电阻 R21 的一端。经两次相减后的电压经过电阻 R25、R26 分压, 再输入到 UC3842 内部误差放大器的外接阻容元件 R27、C8, 最后通过 PWM 控制芯片 UC3842 来产生 PWM 驱动电压并控制 MOSFET。电流补偿电路取自电阻 R17 上的电压, 然后经过由运算放大器 U6A 组成的放大电路产生电流补偿信号。电容 C6 用于滤波, 增加电流补偿电路的目的是提高负载调整率。

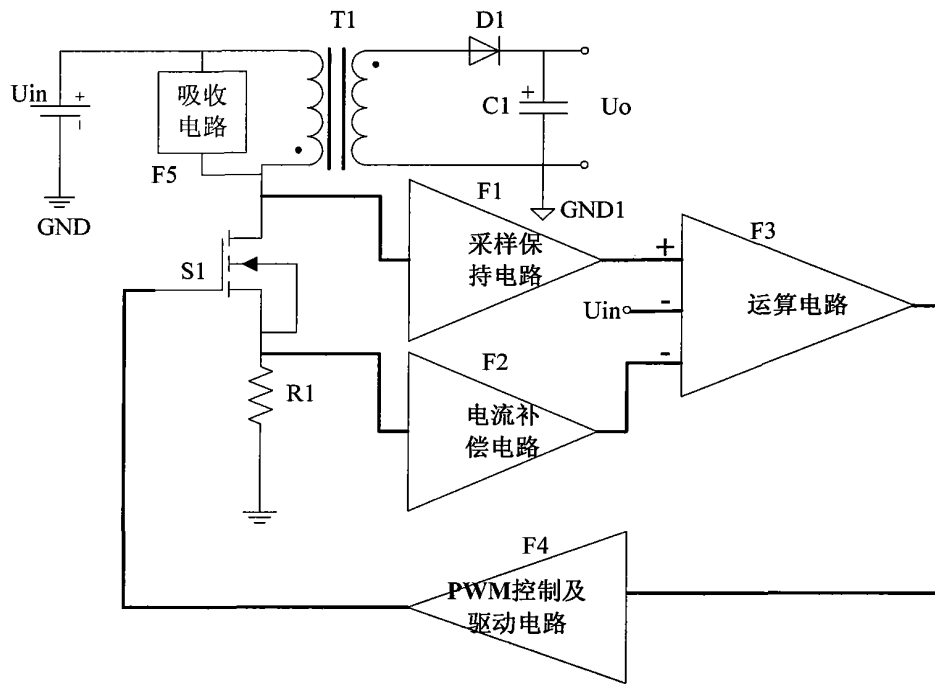


图1

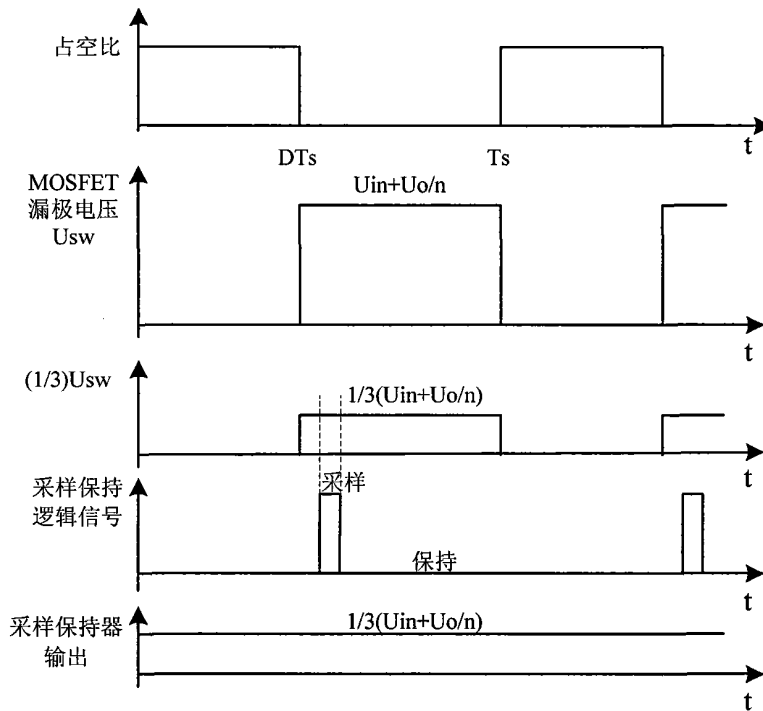


图2

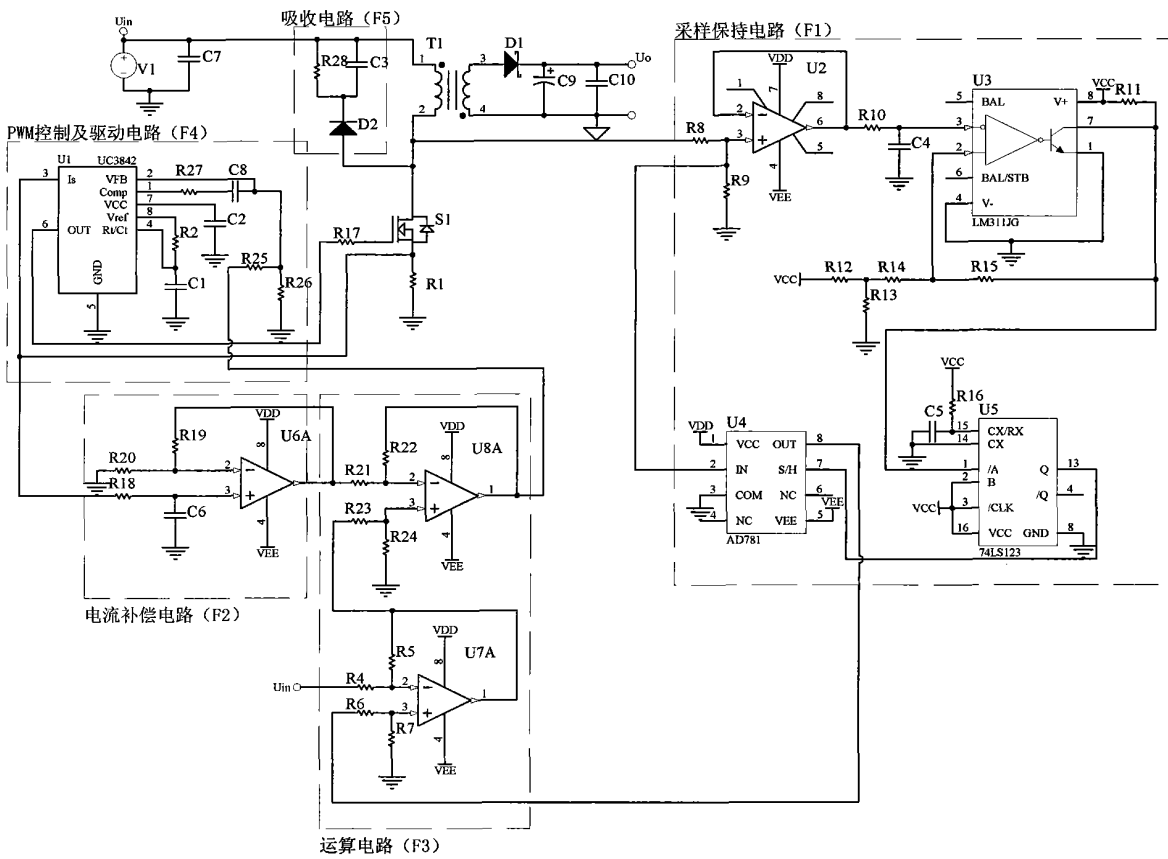


图 3