

DM13A

版本 : A.002_CN
发布日期 : 2007/12/06
文件名称 : SP-DM13A-A.002_CN.doc
总页数 : 20

16 位 LED 恒流驱动芯片



新竹市科學園區展業一路9號7樓之1

SILICON TOUCH TECHNOLOGY INC.

9-7F-1, Prosperity Road I, Science Based Industrial Park,

Hsin-Chu, Taiwan 300, R.O.C.

Tel : 886-3-5645656

Fax : 886-3-5645626



DM13A

16 位 LED 恒流驱动芯片

芯片概述

DM13A 是专为 LED 显示应用所设计的沉入电流式恒流驱动芯片。内建移位缓存器，数据锁存器，以及恒流电路组件于硅 CMOS 芯片上。16 个输出通道的电流可由一外挂电阻调整。

芯片特色

- 恒流输出： 3~60mA（以一外挂电阻调整）
- 最大输出承受电压： 17V
- 最大时钟频率： 25MHz
- 芯片工作电压： 3.3~5.5V
- 16 位通道分时导通
- 通道间输出电流最大差异值: $\pm 3\%$ 芯片间输出电流最大差异值 : $\pm 6\%$
- 封装及管脚定义与通用 24 脚 LED 恒流驱动器 (DM134, DM135, DM13C, ST2221C) 完全兼容

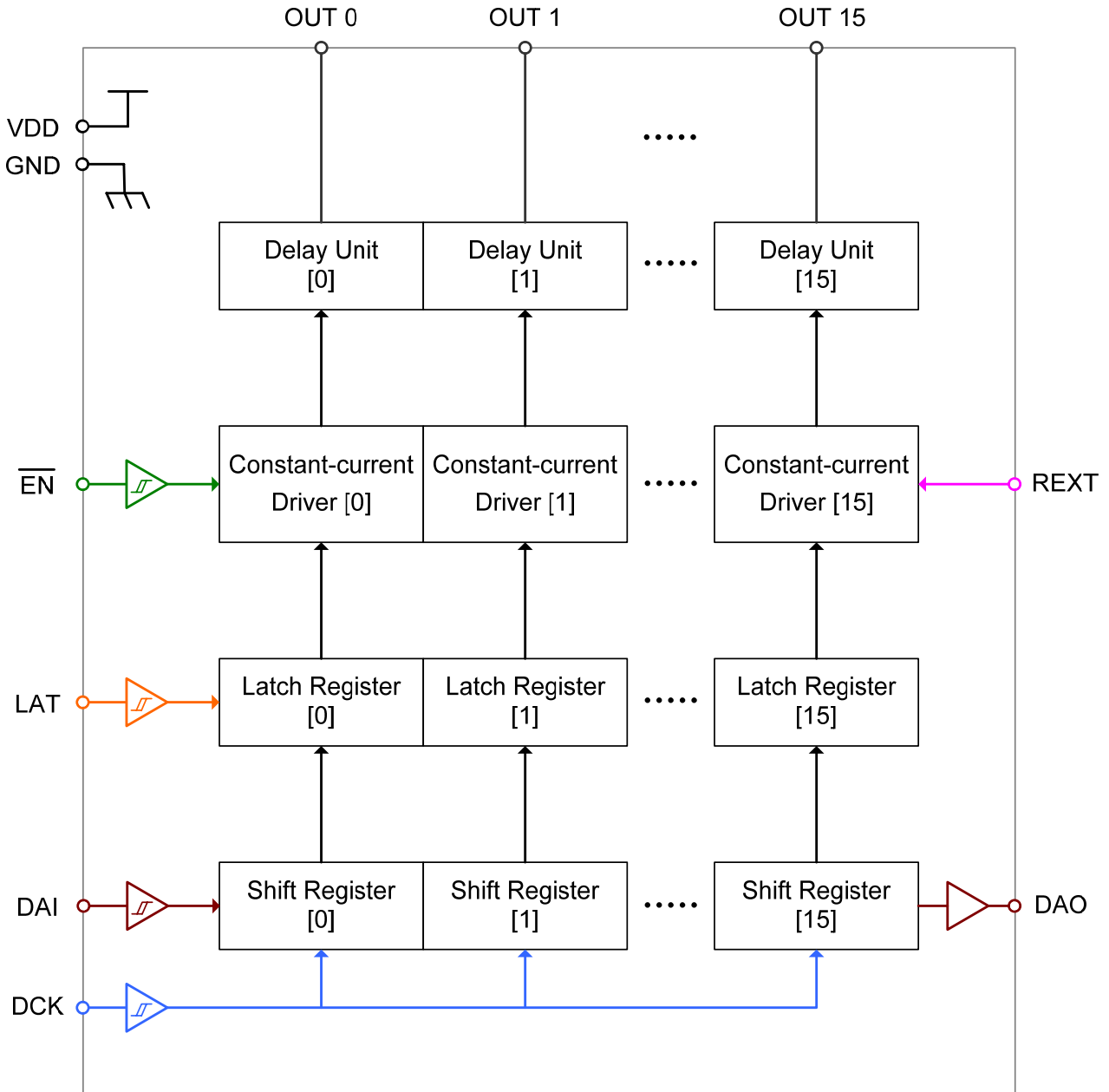
应用

- 户内/户外 LED 显示屏

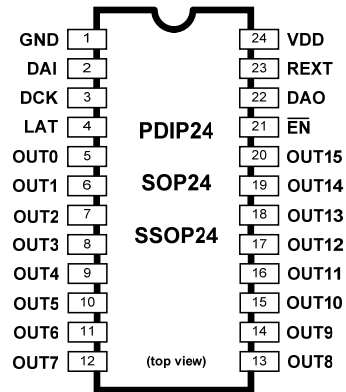
封装形式

- PDIP24, SOP24, SOP24B, SSOP24

功能方块图



脚位图



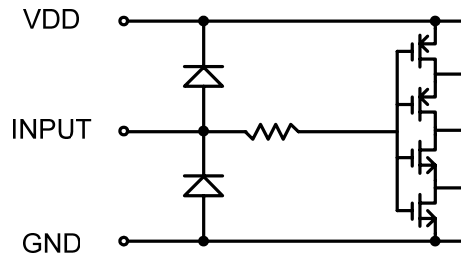
脚位定义

PIN No.	PIN NAME	FUNCTION
1	GND	接地端
2	DAI	串行数据输入端
3	DCK	时钟信号输入端，串行输入数据于时钟信号的上升沿时被取样
4	LAT	锁存信号输入端，影像数据于锁存信号上升沿时，从移位缓存器传出。反之，则为锁存状态
5~20	OUT0~15	沉入式电流输出端 (open-drain)
21	— EN	输出使能端 高电平('H')时，所有输出通道关闭 低电平('L')时，所有输出通道打开
22	DAO	串行数据输出端
23	REXT	外挂电阻端，外挂电阻应接于 REXT 与 GND 端之间以设定恒流值
24	VDD	芯片工作电源端。

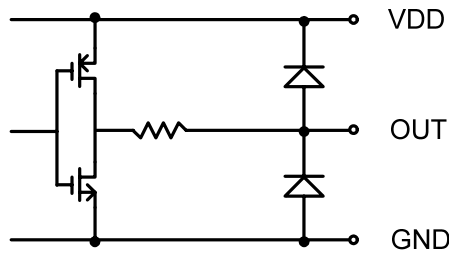


输入及输出等效电路

1. DCK, DAI, LAT, \overline{EN} 端口



2. DAO 端口





最大工作范围 (Ta=25°C, Tj(max) = 120°C)

特性	符号	最大工作范围	单位
电源电压	VDD	-0.3 ~ 7.0	V
输入电压	VIN	-0.3 ~ VDD+0.3	V
输出电流	IOUT	70	mA
输出电压	VOUT	-0.3 ~ 17	V
输入时钟频率	FDCK	25	MHz
接地端电流	IGND	1500	mA
消耗功率 (4 层板 PCB)	PD	1.90 (PDIP24 : Ta=25°C)	W
		1.20 (SOP24 : Ta=25°C)	
		TBD (SOP24B : Ta=25°C)	
		1.05 (SSOP24 : Ta=25°C)	
热阻值	Rth(j-a)	50.0 (PDIP24)	°C/W
		79.2 (SOP24)	
		TBD (SOP24B)	
		90.2 (SSOP24)	
工作温度	Top	-40 ~ 85	°C
存放温度	Tstg	-55 ~ 150	°C

推荐工作参数

特性	符号	条件	最小值	一般值	最大值	单位
电源电压	VDD	—	3.3	5.0	5.5	V
输出电压	VOUT	驱动器电流导通 ^{*1}	1.0	—	0.5VDD	V
输出电压	VOUT	驱动器电流关闭 ^{*2}	—	—	17	
输出电流	IO	OUTn	5	—	60	mA
	IOH	VOH = VDD - 0.2 V	—	—	+1.2	
	IOL	VOL = 0.2 V	—	—	-1.4	
输入电压	VIH	VDD = 3.3 V ~ 5.5V	0.8VDD	—	VDD	V
	VIL		0.0	—	0.2VDD	
输入时钟频率	FDCK	单一芯片运行状态	—	—	25	MHz
锁存信号(LAT)脉波宽度	tw LAT	VDD = 5.0V	15	—	—	ns
数据信号(DCK)脉波宽度	tw DCK		15	—	—	
串行输入数据(DAI) 的启动时间	tsetup(D)		10	—	—	
串行输入数据(DAI) 的保持时间	thold(D)		10	—	—	
锁存信号(LAT) 的启动时间	tsetup(L)		10	—	—	
锁存信号(LAT) 的保持时间	thold(L)		10	—	—	

^{*1} 需注意功率消耗受限于封装与环境温度。

^{*2} 最大输出承受电压也包括任何的过冲电压 (overshoot), 不可超过 17V



电气特性(VCC = 5.0 V, Ta = 25°C 除非另有规定)

特性	符号	测试条件	最小	一般	最大	单位
输入电压-高电平("H" Level)	VIH	CMOS 逻辑准位	0.8VDD	—	VDD	V
输入电压-低电平("L" Level)	VIL	CMOS 逻辑准位	GND	—	0.2VDD	
输出端漏电流	IOL	VOH = 17 V	—	—	±1.0	uA
串行数据输出端(S-OUT)电压	VOL	IOL = 1.5 mA	—	—	0.2	V
	VOH	IOH = 1.4 mA	VDD-0.2	—	—	
输出电流差异 (通道与通道间) ^{*1}	IOL1	VOUT = 1.0 V Rrest = 2.2KΩ	—	—	±3	%
输出电流差异 (芯片与芯片间) ^{*2}	IOL2		—	—	±6	%
输出电流 对 输出电压之变异率	% / VOUT	Rrest = 2.2KΩ VOUT = 1 V ~ 3 V	—	±0.1	±0.5	% / V
输出电流 对 电源电压之变异率	% / VDD	Rrest = 2.2 KΩ	—	±1	±4	
电源端电流 ^{*3}	IDD(off)	上电后除了 VCC 与 GND 令其它所有脚位开路	—	3	5	mA
	IDD(off)	当输入信号为稳态 Rrest = 2.9 KΩ 所有输出通道关断	—	5	7	
	IDD(on)	当输入信号为稳态 Rrest = 2.9 KΩ 所有输出通道打开	—	5	7	
	IDD(off)	当输入信号为稳态 Rrest = 1.05k Ω 所有输出通道关断	—	9	11	
	IDD(on)	当输入信号为稳态 Rrest = 1.05k Ω 所有输出通道打开	—	9	11	

^{*1} 输出电流差异(通道与通道间)定义为"任意 Iout - 平均 Iout" 与 "平均 Iout" 的比率。平均 Iout = (Imax+Imin) / 2

^{*2} 输出电流差异(芯片与芯片间) 定义为任选两芯片之最大输出电流与最小输出电流的落差范围。

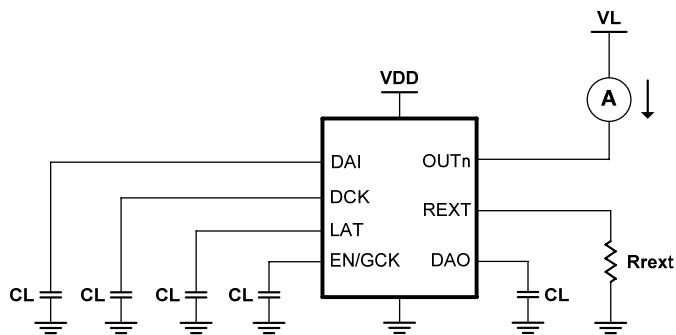
^{*3} IO 除外。

交流特性 (VDD = 5.0V, Ta = 25°C 除非另有规定)

特性		符号	测试条件	最小	一般	最大	单位	
延迟反应时间 (低电位到高电位)	EN-to-OUT0	tpLH	VIH = VDD VIL = GND Rrest = 2.2KΩ VL = 5.0 V CL ^{*1} = 13 pF	—	52	—	ns	
	LAT-to-OUT0			—	49	—		
	DCK-to-DAO			—	20	—		
延迟反应时间 (高电位到低电位)	EN-to-OUT0	tpHL		—	22	—		
	LAT-to-OUT0			—	75	—		
	DCK-to-DAO			—	19.5	—		
电流输出端的电位爬升时间		tor		—	33.5	—		
电流输出端的电位下降时间		tof		—	6	—		
输出通道间导通时间的延迟 (OUT _(n) -to-OUT _(n+1))		tod		—	5	—		

交流特性 (VDD = 3.3V, Ta = 25°C 除非另有规定)

CHARACTERISTIC		SYMBOL	CONDITION	MIN.	TYP.	MAX.	UNIT	
延迟反应时间 (低电位到高电位)	EN-to-OUT0	tpLH	VIH = VDD VIL = GND Rrest = 2.2KΩ VL = 5.0 V CL ^{*1} = 13 pF	—	51	—	ns	
	LAT-to-OUT0			—	21.5	—		
	DCK-to-DAO			—	12	—		
延迟反应时间 (高电位到低电位)	EN-to-OUT0	tpHL		—	23	—		
	LAT-to-OUT0			—	49	—		
	DCK-to-DAO			—	11.5	—		
电流输出端的电位爬升时间		tor		—	35	—		
电流输出端的电位下降时间		tof		—	10	—		
输出通道间导通时间的延迟 (OUT _(n) -to-OUT _(n+1))		tod		—	10	—		

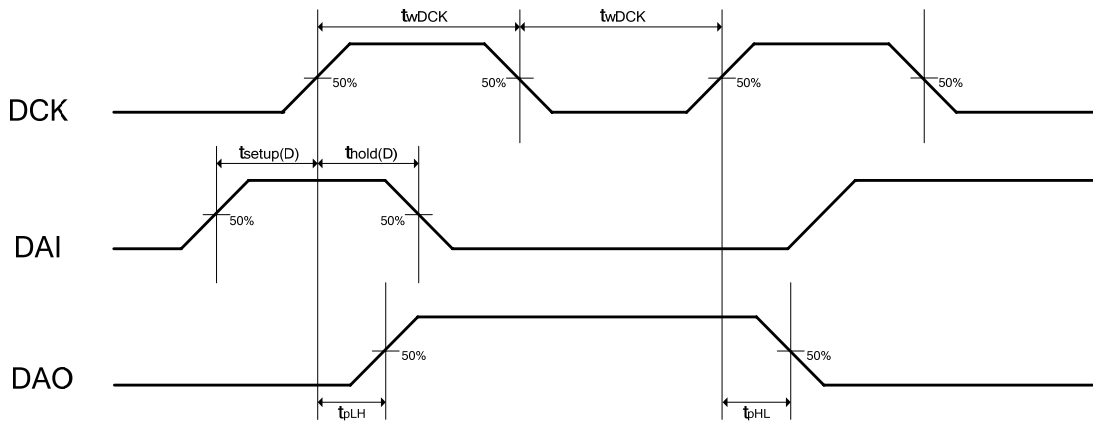


交流特性测试电路

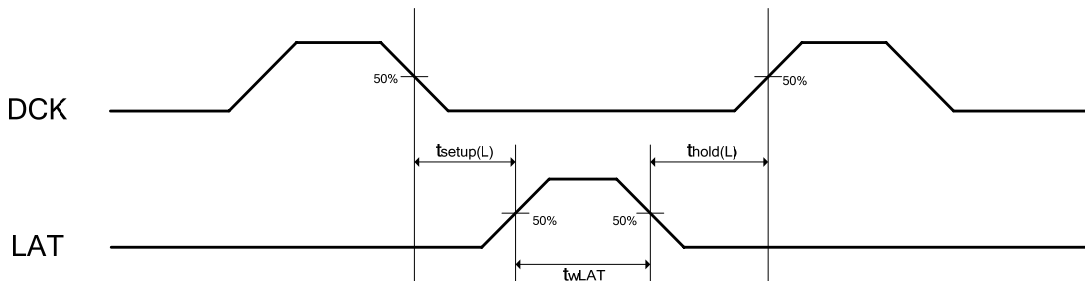
*1 CL 为使用示波器量测时的寄生电容值

时序图

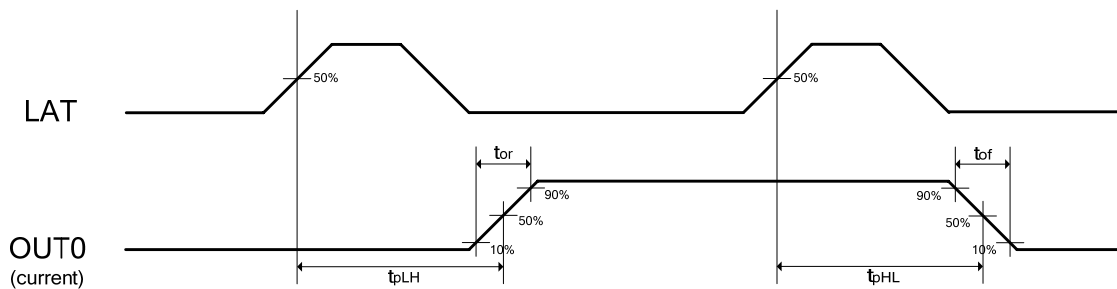
1. DCK-DAI, DAO



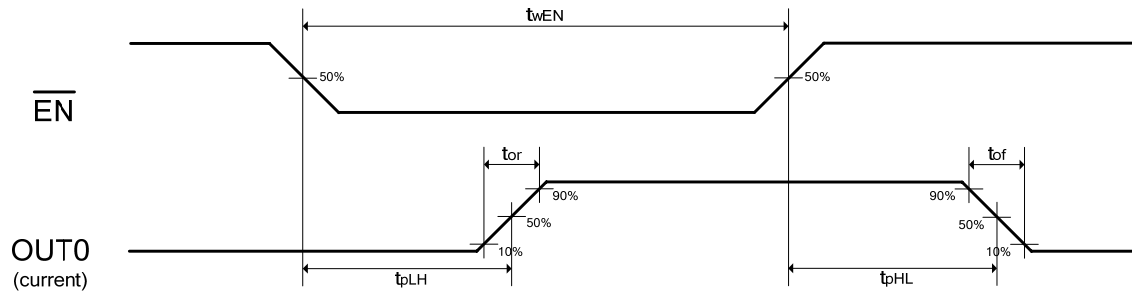
2. DCK-LAT



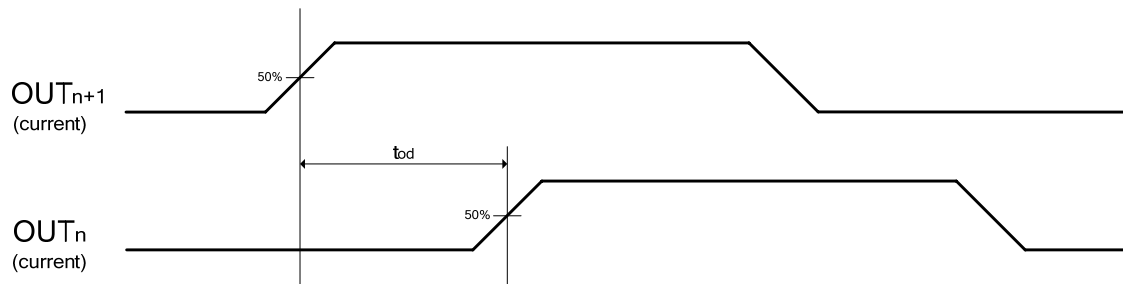
3. LAT-OUT0



4. $\overline{\text{EN}}\text{-OUT}_0$



5. $\text{OUT}_{n+1}\text{-OUT}_n$

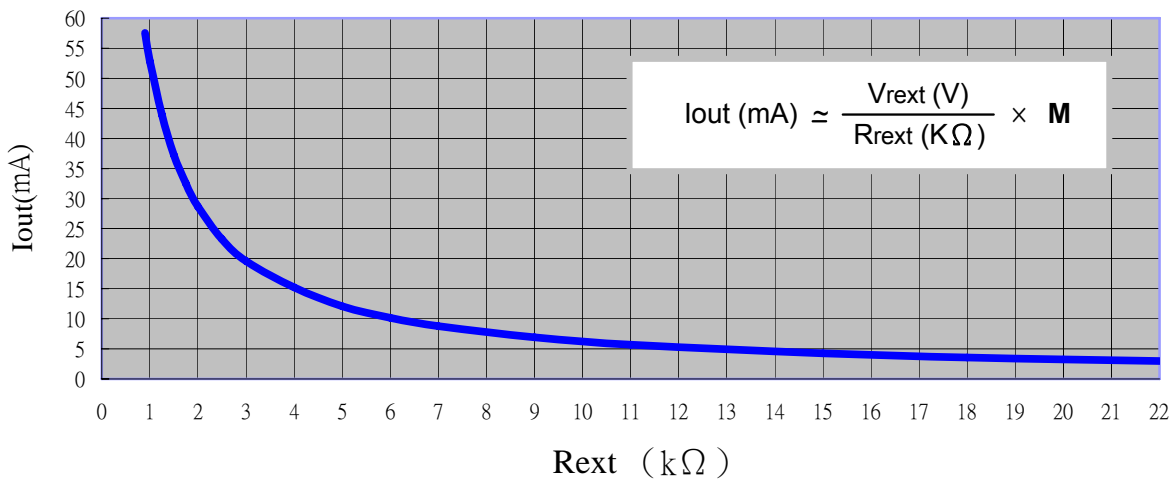


输出恒流设定

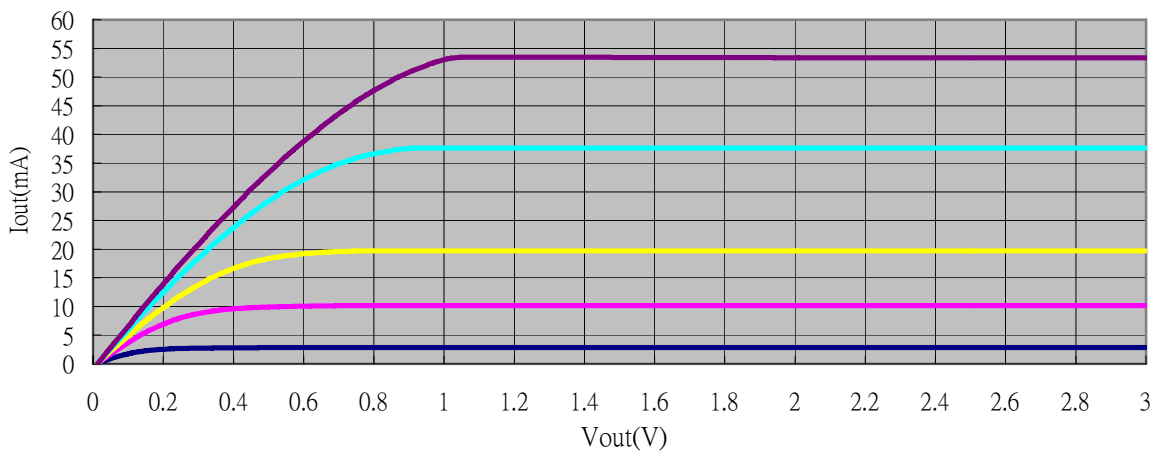
16 个通道的输出恒流值由一外挂电阻设定，外挂电阻连接于接地端(GND)与外挂电阻端 (REXT) 之间。改变外挂电阻值，可以在 3mA 到 60mA 的范围内调节电流。REXT 端的参考电压 (V_{rext}) 约为 1.2V。输出恒流值可由下列的图表及等式概略计算：

I _{out} (mA)	3	5	10	20	30	40	50
M	55	54.1	50	46.6	45	43.3	41.6

输出电流 I_{out} 与外挂电阻 R_{ext} 关系图



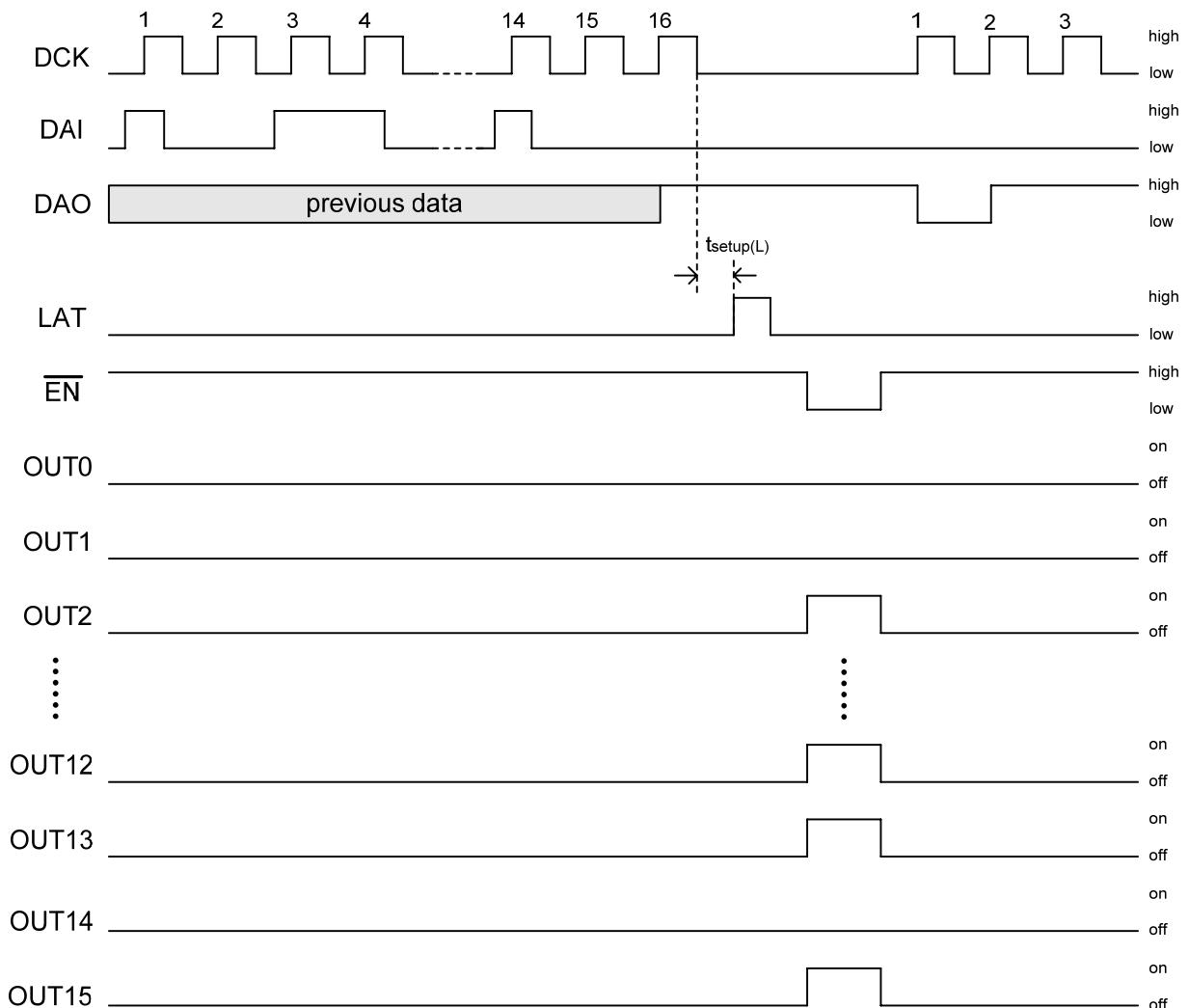
输出电流 I_{out} 与输出电压 V_{out} 关系图



为使恒流表现理想，设法使输出电压保持稳定是必要的。使用者可参考上图来设定任一输出恒流值(I_{out})所要求的最小输出电压(V_{out})。

串行数据接口

串行输入数据(DAI)于时钟信号(DCK)上升沿时传入 16 比特移位寄存器。数据‘1’代表其对应的输出通道之电流导通，数据‘0’则表示关断。数据于锁存信号(LAT)上升沿的同时传入 16 比特锁存器中；反之，数据则被拴锁住。锁存信号应于「影像数据所对应到的最后一个时钟信号下降沿」之后送出。串行输出数据(DAO)于时钟信号上升沿的同时从原芯片传出至下一级芯片。当使能信号(EN)维持在高电平时，所有输出通道关断；反之，使能信号(EN)在低电平时，所有输出通道打开。

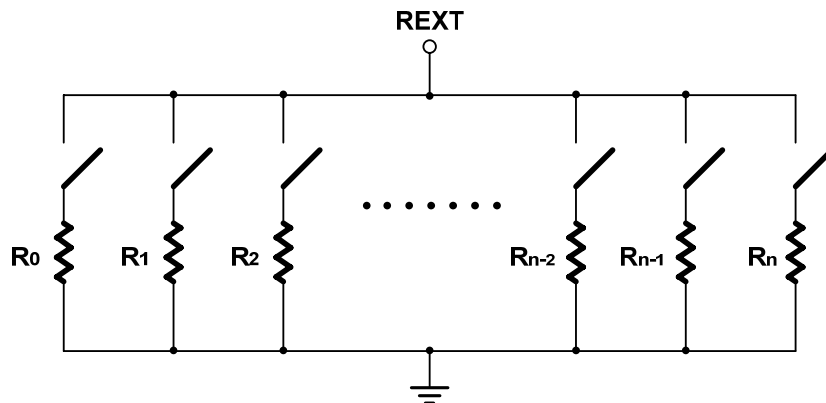


输出通道分时导通

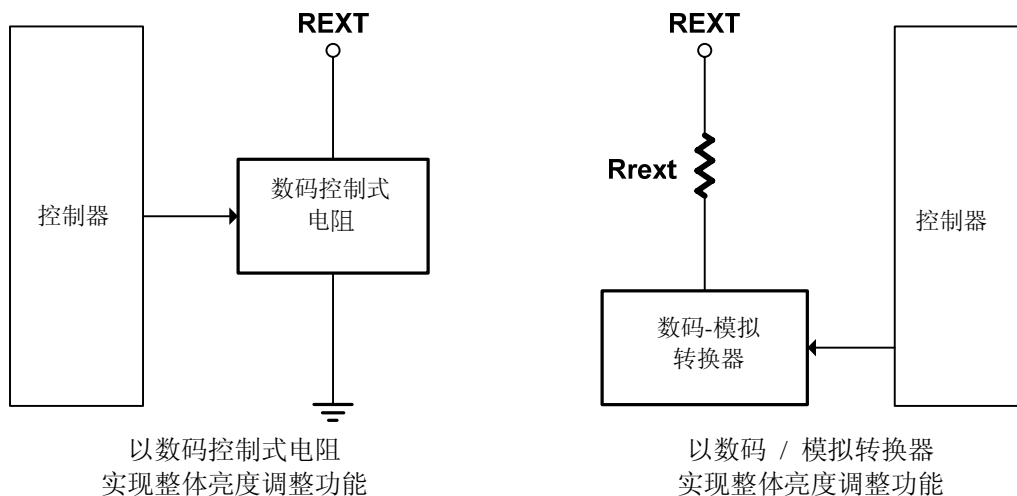
系统于同一时间导通所有输出通道可能造成较大的突波电流 (in-rush current), 为减轻所造成的影响, DM13A 设计让每个输出通道间存在一固定的单位延迟 (约 5.0ns)。输出延迟规律为: OUT0 (无延迟) → OUT15 → OUT1 → OUT14 → OUT2 → OUT13 → OUT3 → OUT12 → OUT4 → OUT11 → OUT5 → OUT10 → OUT6 → OUT9 → OUT7 → OUT8 (最大延迟)。

整体亮度调整

DM13A 并无内建整体亮度调整功能。为获得较低分辨率的整体亮度调整效果, 使用者可以利用以下两种方法: 一为提供一与锁存信号同步的 PWM 信号源来控制使能端; 二为调变外挂电阻的阻值或是改变外挂电阻两端之电位差, 请参考以下电路图:



以梯型并接外挂电阻实现整体亮度调整功能



以数码控制式电阻
实现整体亮度调整功能

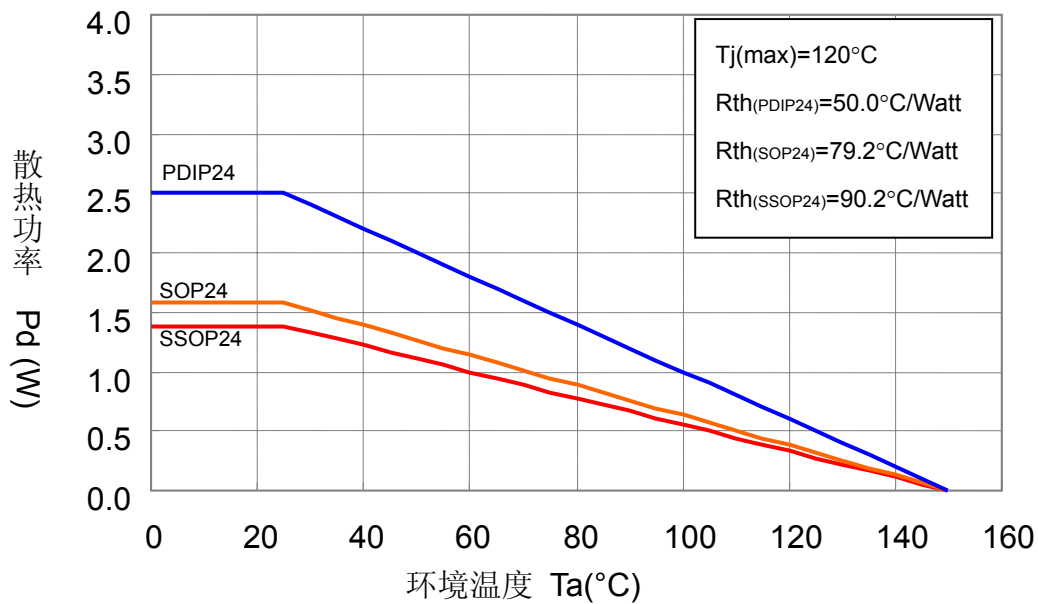
以数码 / 模拟转换器
实现整体亮度调整功能

散热功率

需注意到芯片的散热功率受到封装与环境温度的限制，故在设定最大输出电流值时需考虑到实际操作条件。最大可散热功率可由下式来计算：

$$\text{最大散热功率 } Pd(W) = \frac{\text{最大接面温度 } T_j(^{\circ}C) - \text{环境温度 } T_a(^{\circ}C)}{\text{热阻值}(^{\circ}C / \text{Watt})}$$

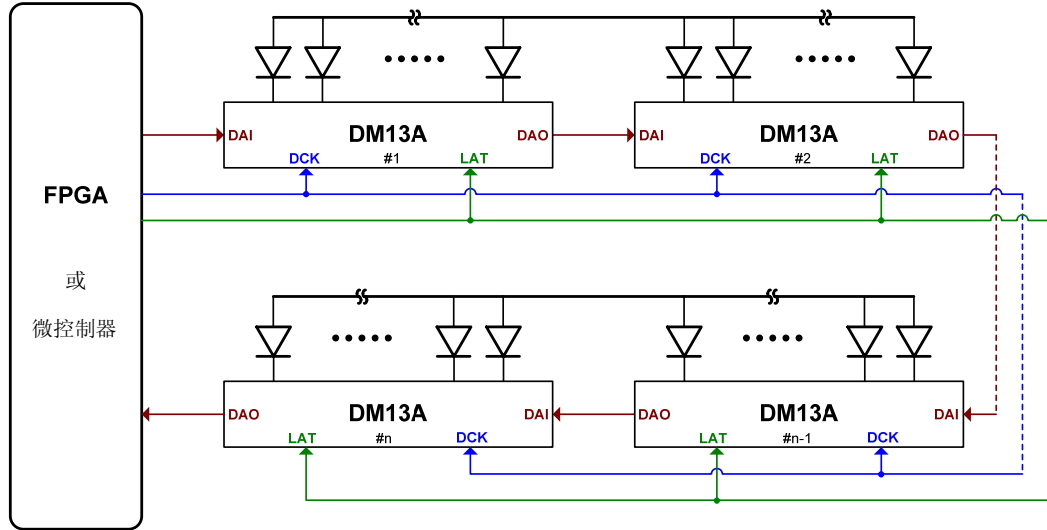
散热功率 (Power Dissipation , Pd(W)) 与环境温度(Ambient Temperature = Ta (°C))的关系可以参考下图：



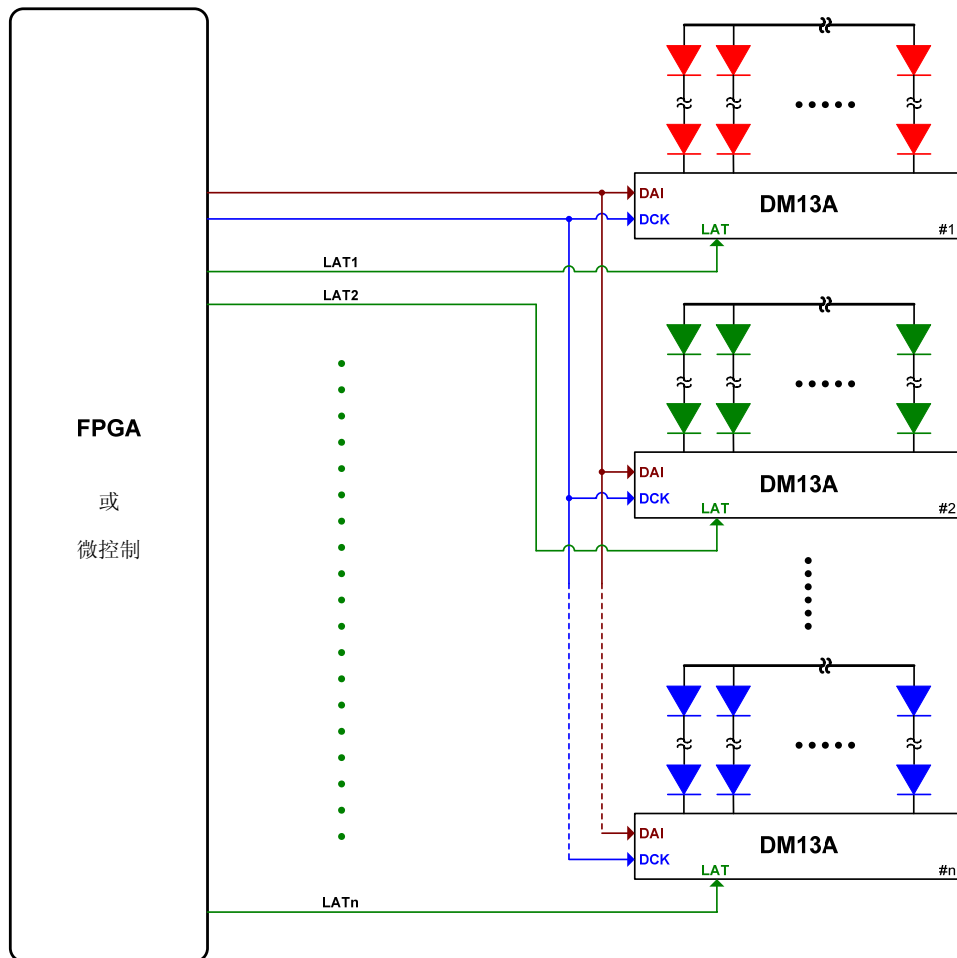
芯片的散热功率可由下列等式来决定，务必使实际功率小于可允许最大散热功率：

$$Pd(W) = V_{cc}(V) \times I_{DD}(A) + V_{out0} \times I_{out0} \times Duty_0 + \dots + V_{out15} \times I_{out15} \times Duty_{15} \leq Pd(max)(W)$$

典型应用



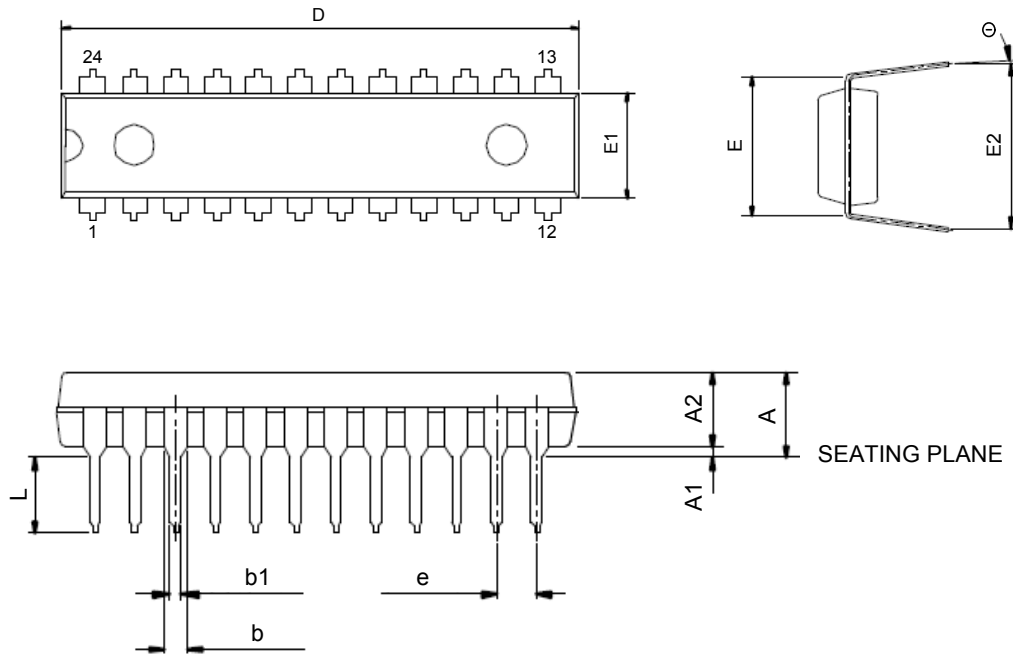
串接应用型



并接应用型

封装外型尺寸

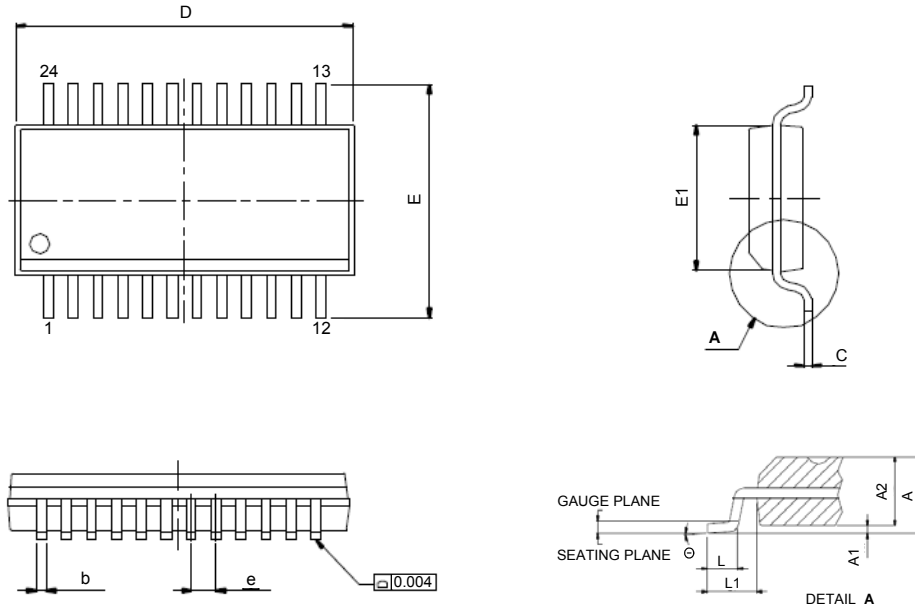
PDIP24



SYMBOLS	DIMENSIONS IN INCH		DIMENSIONS IN MM	
	MIN.	MAX.	MIN.	MAX.
A	-	0.210	-	5.334
A1	0.015	-	0.381	-
A2	0.125	0.135	3.175	3.429
b	0.060TYP.		1.524TYP.	
b1	0.018TYP.		0.457TYP.	
D	1.230	1.280	31.242	32.521
E	0.300TYP.		7.620TYP.	
E1	0.253	0.263	6.426	6.680
E2	0.335	0.375-	8.509	9.525
e	0.100TYP.		2.540TYP.	
L	0.115	0.150	2.921	3.810
Θ	0°	15°	0°	15°

封装外型尺寸

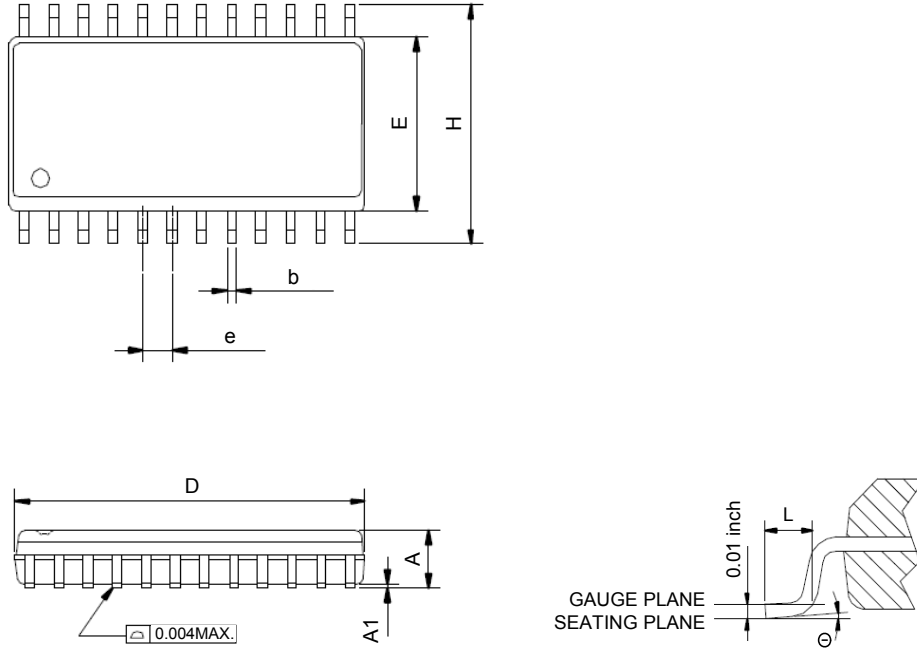
SSOP24



SYMBOLS	DIMENSIONS IN INCH		DIMENSIONS IN MM	
	MIN.	MAX.	MIN.	MAX.
A	0.053	0.069	1.346	1.753
A1	0.004	0.010	0.102	0.254
A2	-	0.059	-	1.499
b	0.008	0.012	0.203	0.305
C	0.007	0.010	0.178	0.254
D	0.337	0.344	8.560	8.738
E	0.228	0.244	5.791	6.198
E1	0.150	0.157	3.810	3.988
e	0.025TYP.		0.635TYP.	
L	0.016	0.050	0.406	1.270
L1	0.041TYP.		1.041TYP.	
Θ	0°	8°	0°	8°

封装外型尺寸

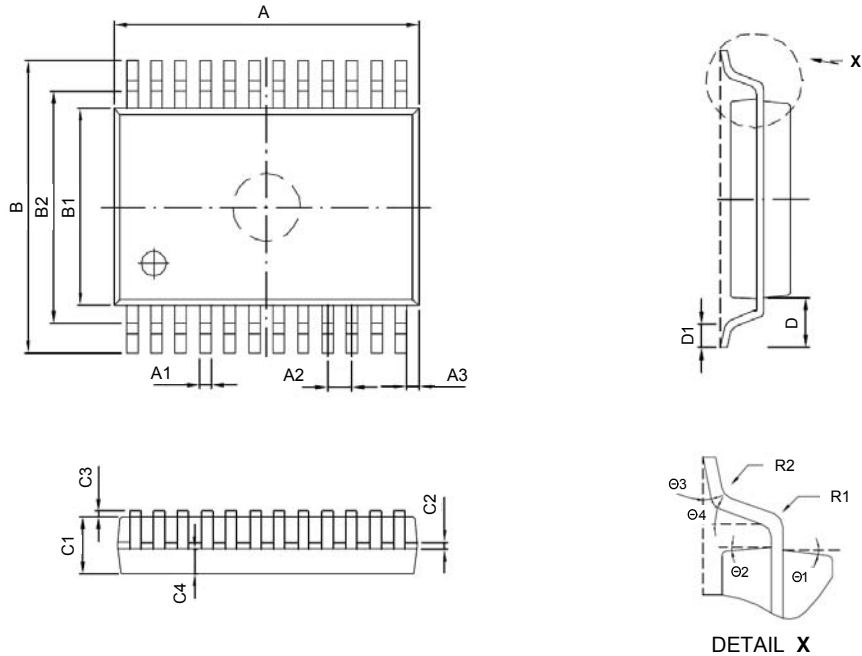
SOP24



SYMBOLS	DIMENSIONS IN INCH		DIMENSIONS IN MM	
	MIN.	MAX.	MIN.	MAX.
A	0.093	0.104	2.362	2.642
A1	0.004	0.012	0.102	0.305
b	0.016TYP.		0.406TYP.	
D	0.599	0.614	15.215	15.596
E	0.291	0.299	7.391	7.595
e	0.050TYP.		1.270TYP.	
H	0.394	0.419	10.008	10.643
L	0.016	0.050	0.406	1.270
Θ	0°	8°	0°	8°

封装外型尺寸

SOP24B



SYMBOLS	DIMENSIONS IN INCH		DIMENSIONS IN MM	
	MIN.	MAX.	MIN.	MAX.
A	0.508	0.516	12.9	13.1
A1	0.012	0.020	0.30	0.50
A2	0.039TYP.		1.00TYP.	
A3	0.031		0.80TYP.	
B	0.299	0.323	7.60	8.20
B1	0.232	0.240	5.90	6.10
B2	0.300TYP.		7.62TYP.	
C	-	0.087	-	2.20
C1	0.067	0.075	1.70	1.90
C2	0.006	0.012	0.15	0.30
C3	0.002	0.008	0.05	0.20
C4	0.031TYP.		0.80TYP.	
D	0.037TYP.		0.95TYP.	
D1	0.013	0.029	0.33	0.73
R1	0.008TYP.		0.20TYP.	
R2	0.008TYP.		0.20TYP.	
Ø1	8°TYP		8°TYP	
Ø2	10°TYP		10°TYP	
Ø3	4°TYP		4°TYP	
Ø4	5°TYP		5°TYP	



这里列出的产品是设计用于普通电子产品的应用，例如电器、可视化设备、通信产品等等。因此，建议这些产品不应该用于医疗设施、手术设备、航天器、核电控制系统、灾难/犯罪预防设备等类似的设备。这些产品的错误使用可能直接或间接导致威胁到人们的生命或者导致伤害或财产损失。

点晶科技将不负任何因这些产品的错误使用而导致的责任。任何人若购买了这里所描述的任何产品，并含有上述意图或错误使用，应自负全责与赔偿。点晶科技与它的通路商及所有管理者和员工必捍卫己方抵御所有索赔、诉讼，及所有因上述意图或操作而衍生的损坏、成本、及费用。