

此时,二次电流与典型的开关波形类似,且其斜坡中心值等于负载电流(50A),而电流纹波率由输出滤波电感决定,故可得其有效值为

$$I_{\text{RMS,S}} = I_0 \times \sqrt{D \times \left(1 + \frac{r^2}{12}\right)} \text{ A}$$

然而还未得出输入为 90VAC 时输出电感的电流纹波率  $r$  值。纹波率  $r$  值在  $V_{\text{INMAX}}$  情况下可设定为 0.4,但  $V_{\text{INMIN}}$  情况下并不是此值大小。不过新的  $r$  值很容易计算得出,步骤如下。占空比与输入电压成反比,输入 270VAC 时占空比  $D$  为 0.35,故当输入为 90VAC 时  $D$  为  $0.35/3=0.117$ 。另外, $r$  值在 buck 电路中以  $(1-D)$  为分母变化,故可得输入 90VAC 时  $r$  值为

$$r = \frac{1-0.35}{1-0.117} \times 0.4 = 0.294$$

于是得到二次绕组电流有效值为

$$I_{\text{RMS,S}} = I_0 \times \sqrt{D \times \left(1 + \frac{r^2}{12}\right)} = 50 \times \sqrt{0.35 \times \left(1 + \frac{0.294^2}{12}\right)} = 29.69 \text{ A}$$

最后可得二次绕组中消耗的热能为

$$P_s = I_{\text{RMS,S}}^2 \times R_{\text{AC,S}} = 29.69^2 \times 1.02 \times 10^{-3} = 0.899 \text{ W}$$

若不能接受热能损耗,则应选择能容许更宽铜皮的骨架。也可考虑将多张更薄的铜皮并联绕制,从而增大  $p$  值。例如,若将四片(更薄)铜皮并联绕制(彼此绝缘),则二次侧有四个有效层,可使每部分层数  $p$  值为 2。

#### 一次绕组及其损耗

最终选择厚度为 0.4625mm(即  $0.4625 \times 39.37 = 18\text{mil}$ )的铜皮作为二次绕组。假设每层铜皮两边都覆盖 2mil 的聚脂薄膜带,因 1mil 等于 0.0254mm,于是相当于增加了  $4 \times 0.0254\text{mm}$  的铜皮厚度。除此之外,还需用三层聚脂薄膜带隔离一二次侧,故得二次绕组和隔离所占用的厚度  $h_s$  为

$$h_s = (n_s \times h) + (n_s \times 4 \times 0.0254) + (12 \times 0.0254) \text{ mm}$$

或是

$$h_s = n_s \times (h + 0.102) + 0.305 \text{ mm}$$

故例中所求值为

$$h_s = 2 \times (0.4625 + 0.102) + 0.305 = 1.434 \text{ mm}$$

ETD-34 磁心与骨架之间高度为 6.1mm,于是只剩下  $6.1 - 1.434 = 4.67\text{mm}$  高度可利用,所以一次绕组每部分高度只能为 2.3mm。最终应验证此空间是否能容许所选一次绕组。

一次绕组只能有 12.9mm 的宽度(因为两边都需要 4mm 的安全距离,而二次绕组有聚脂薄膜带覆盖铜皮,故不需安全距离)。所以需选择最佳方法使此空间能绕制 8 匝绕组,且损耗最小。

**注意:**并不是必须使用特定厚度的绝缘胶带,只要其能安全承受所需的特定电压即可。例如,如果既适合产品要求,又可节省成本,或是某种程度上可提高性能,则可选择

1mil 或是 1/2mil 的绝缘带。

首先需理解绕组导线的基本概念。如图 3-3 所示的独立导线,若增加其直径,则高频电流可通过的横截面积为  $(\pi \times d) \times \delta$ 。且电阻与横截面积成反比,于是有  $R_{AC} \propto 1/d$ , 从而  $R_{DC} \propto 1/d^2$ , 则  $F_R \propto d$ , 即可得  $R_{AC} \propto 1/F_R$ 。这表示  $F_R$  值越大(更大直径)则交流阻抗越小,因为直径增加则高频电流所能通过的环面积也会增大。然而,此法并不适用于“非独立”导线情况。因为增加导线直径,将不可避免地增加更多的层数,且根据多威尔方程可知,其损耗将会增大而不是减小。

图 3-11 左上部分为多威尔原始曲线,是  $F_R$  关于  $X$ (即  $h/\delta$ )变化的函数,每条曲线的变化参数是每部分的层数  $p$ 。多威尔曲线仅适用于铜皮,不管实际的一二次匝数(电学观)而只在乎有效的每部分层数(场学观)。故当使用圆导线时,其直径  $d$  须转换成有效的铜皮厚度。回顾图 3-8 的右图,可用比  $d$  值稍小厚度的铜皮代替圆导线(即体积相等,且为方形的铜皮)。例如需得到  $X=4$  的铜皮,则导线直径应为  $1/0.886=1.13 X$ 。最后,将所有的铜导体合并(场学观),从而得到等效的铜皮层。

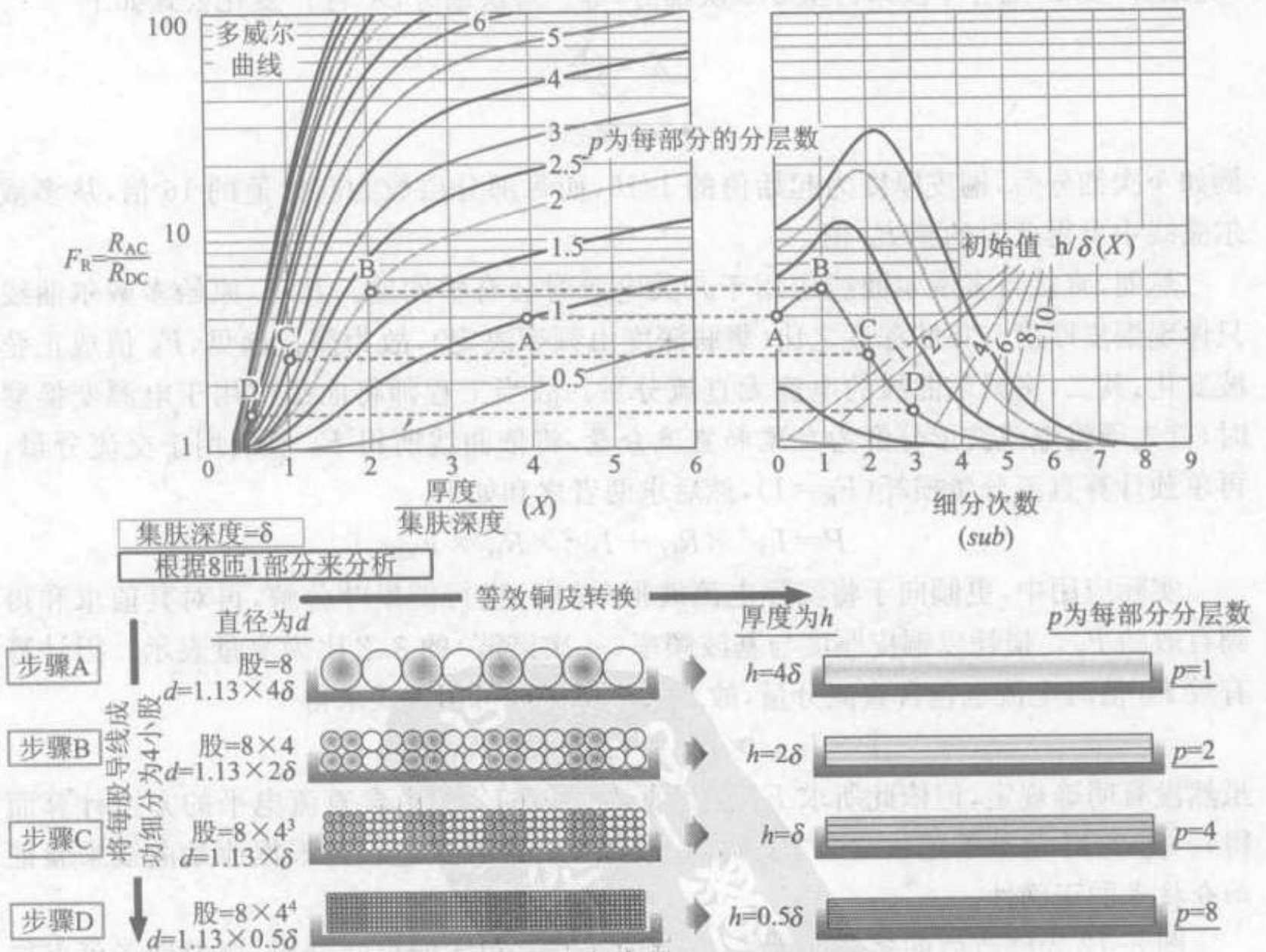


图 3-11 细分过程——直流阻抗不变,导线等效为铜皮绕组

从图 3-11 可见,实现一定转换能最优地绕制导线。假设若干圆导线紧密排列,其直径为  $1.13 \times 4\delta$ 。再假设这些导线为绕组的某一层,故其可等效为厚度  $4\delta$  的单层铜



皮,即  $X=4$ 。根据多威尔曲线可知,此时  $F_R$  值约为 4(见图 3-11“*A*”处)。假定将每股导线分成 4 小股,于是每小股导线直径只有原来的一半。因

$$A=4 \times \frac{\pi \times \left(\frac{d}{2}\right)^2}{4} = \frac{\pi \times d^2}{4}$$

故铜导体所占的横截面积仍保持不变。然而,此时等效的铜皮厚度只为原来的一半,即  $2\delta$ (即  $X=2$ )。根据多威尔曲线可知,每部分层数  $p$  值为 2,  $F_R$  参考值为 5(“*B*”处)。在此过程中,  $R_{DC}$  恒定不变,且有  $R_{AC} \propto F_R$ ,故  $F_R$  减小必然会使  $R_{AC}$  减小。于是当  $F_R$  值为 5 时比  $F_R$  值为 4 时,情况更差。若继续将导线用同样的方法进行细分,便可得每部分层数  $p$  为 4,且  $X=1$ ,  $F_R$  值降为 2.6(“*C*”处)。若再继续将导线细分,则可得每部分为 8 层,  $X=0.5$  且  $F_R$  值为 1.5(“*D*”处),此  $F_R$  值较适合。

注意,以上步骤已在图 3-11 右图中给出,其横坐标为细分的次数(每次将导线分为 4 个相等直流阻抗部分)。此步骤称为“细分数”(即进行细分的次数),细分数可从 0(无细分)到 1(细分 1 次),再至 2(2 次细分)等。每次细分,  $X$  与  $P$  变化公式如下

$$X \rightarrow \frac{X}{2^{sub}}$$

$$p \rightarrow p \times 2^{sub}$$

例如 4 次细分后,铜皮厚度为起始值的  $1/16$ ,而每部分层数为起始值的 16 倍,从多威尔曲线中可得此时的新  $F_R$  值。

然而,直接将多威尔曲线应用于开关电源时会有些问题。其一,原始多威尔曲线只体现铜皮厚度与集肤深度之比(集肤深度由频率决定),故为简化起见,  $F_R$  值成正弦波变化;其二,多威尔曲线的电流无直流分量。故当工程师将曲线应用于电源变换器时,首先须将电流波形分解为交流和直流分量,将依曲线所得  $F_R$  值仅用于交流分量,再单独计算直流分量损耗( $F_R=1$ ),然后求两者之和如下

$$P = I_{DC}^2 \times R_{DC} + I_{AC}^2 \times R_{DC} \times F_R$$

实际应用中,更倾向于将实际电流波形(单向)进行傅里叶分解,再对其值求和得到有效的  $F_R$ 。损耗以铜皮厚度与基波频率(一次谐波)的  $\delta$  之比为变量表示。因计算有效  $F_R$  值时电流也包含直流分量,故二次绕组损耗可用下式求得

$$P = I_{RMS}^2 \times R_{AC} \equiv I_{RMS}^2 \times (F_R \times R_{DC})$$

虽然没有明确规定,但依此所求  $F_R$  值为真正有效的  $F_R$ (由含直流电平的方波计算而得)。图 3-11 是基于正弦波形方法而得,故以上计算目的也仅是根据原始曲线来验证细分技术的正确性。

图 3-12 为修改后的多威尔曲线,绘制曲线时已包含傅里叶分析,故设计者可直接将曲线应用于电源变换器中典型的电流波形(单向)。以下将就前述实例运用这些曲线进行一次绕组的计算。

但仍有问题未解决,即为何之前运用  $F_R/X$  曲线(如图 3-10 所示)求解二次绕组?原因是二者为两种不同的情况,图 3-10 是基于方波的多威尔曲线,垂直坐标为  $F_R/X$

而非  $F_R$ , 当  $h$  变化时这有助于得到最小的  $R_{AC}$  值。但一次绕组却不同, 重复细分都保持绕组的高度不变, 故可使直流阻抗恒定不变。所以在最小  $F_R$  值, 而非最小  $F_R/X$  值时便可求得最小  $R_{AC}$  值(对于给定的某次细分)。

细分方法在图 3-11 已给出, 不同的是将运用图 3-12 中修改后的曲线进行计算。

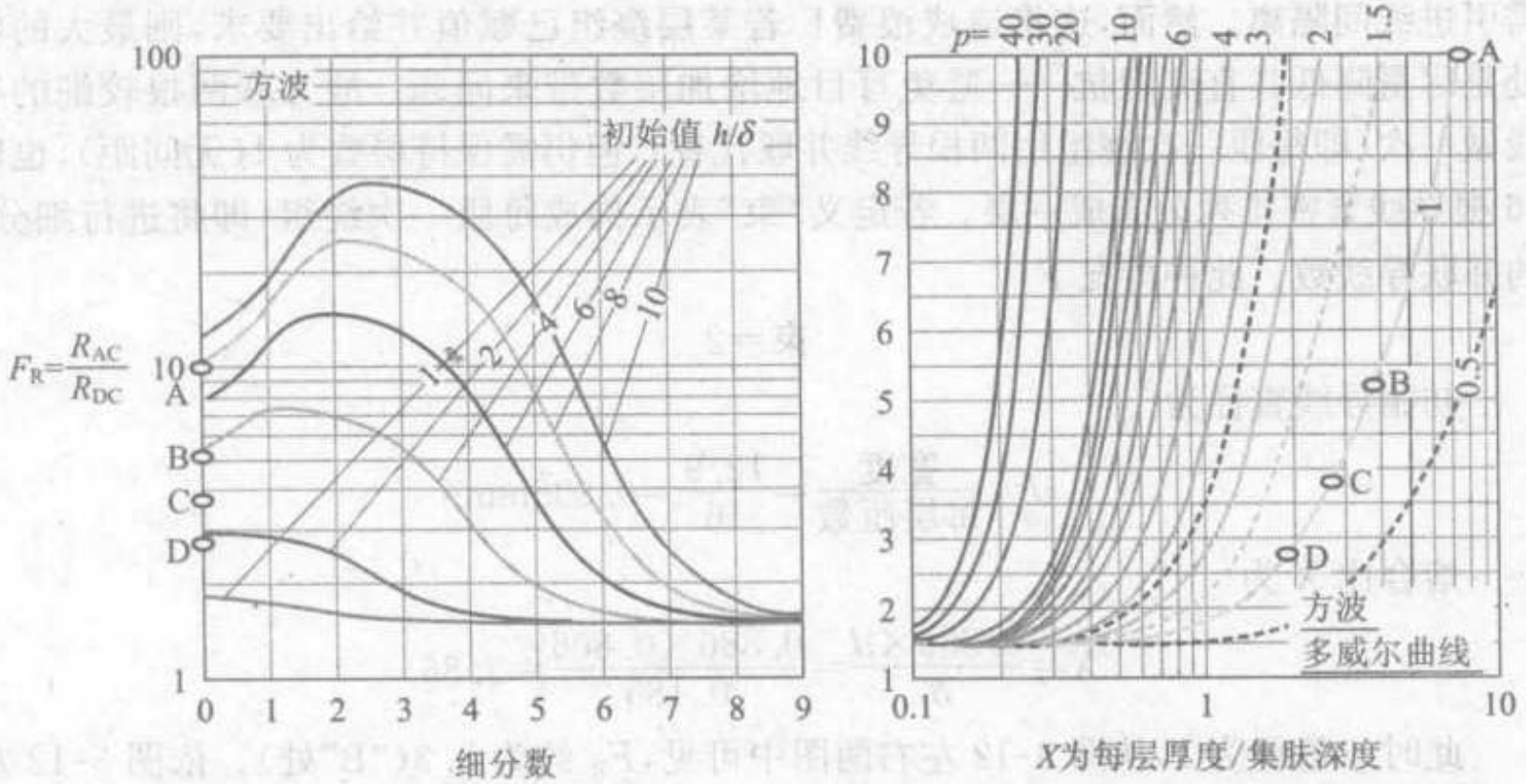


图 3-12 为适用于电流方波波形而修改后的多威尔曲线与细分过程的  $F_R$  值曲线

首次细分

每层设定为 8 匝, 层数较少一般较好。骨架上只有 12.9mm 的宽度可利用, 故若将 8 匝绕组紧密排列(无间隙), 则所需圆导线直径为

$$d = \frac{\text{宽度}}{\text{每层匝数}} = \frac{12.9}{8} = 1.6125\text{mm}$$

根据前述所得的 2.3mm 高度可容纳此种直径导线, 熔合比  $X$ (等效铜皮变压器)为

$$X = \frac{0.886 \times d}{\delta} = \frac{0.886 \times 1.6125}{0.185} = 7.723$$

此时  $p$  值为 1, 故从图 3-12 图中可得出,  $F_R$  值约为 10(“A”处)。从左图可见, 需将“ $X=7.7$ ”曲线(靠近  $X=8$  曲线)细分 7 次才能使  $F_R$  值小于 2。于是可得每股导线直径为

$$d \rightarrow \frac{d}{2^{sub}} = \frac{1.6125}{2^7} = 0.0125\text{mm}$$

舍入计算相应线号(AWG)为

$$AWG = 18.154 - 20 \log(d)$$

代入得

$$AWG = 18.154 - 20 \log(0.0125) \Rightarrow 56\text{AWG}$$

但此号导线非常细, 甚至可能购买不到。对于一般产品, 采用的最小线号为 45AWG



(0.046mm)。

#### 二次细分

首次细分时因初始导线过粗,其  $F_R$  值较大,于是需多次细分才能使  $F_R$  值小于 2。若初始采用直径小于 1.6125mm 的导线情况将如何? 为使 8 匝均匀地分布在骨架上,需引进线间隔离。然而,这将造成浪费! 若某层绕组已赋值并给出要求,则最大的好处是尽量降低其直流阻抗——避免盲目地增加层数带来问题。故并联两根较细的导线做一次(即每匝一次绕组用两根导线并联代替),但仍需保持层数为 1(无间距),也即 16 根导线紧密排列分布成一层。若定义“束”表示构成每匝一次绕组(即将进行细分)的并联导线数。此种情况下

$$\begin{aligned} & \text{束}=2 \\ \text{初始导线直径为} \\ d &= \frac{\text{宽度}}{\text{每层匝数}} = \frac{12.9}{16} = 0.806\text{mm} \end{aligned}$$

熔合比  $X$  为

$$X = \frac{0.886 \times d}{\delta} = \frac{0.886 \times 0.806}{0.185} = 3.86$$

此时  $p$  值仍为 1,从图 3-12 左右两图中可见,  $F_R$  约为 5.3(“B”处)。依图 3-12 左图可见,需将导线细分 5 次才能使  $F_R$  值小于 2。于是细分后每股导线直径为

$$d \rightarrow \frac{d}{2^{sub}} = \frac{0.806}{2^5} = 0.025\text{mm}$$

但这仍比 45AWG 线径细,故需再次细分。

#### 三次细分

此处将三根导线并联构成一次绕组,于是 24 根导线紧密排列成一层,即

束=3

初始导线直径为

$$d = \frac{\text{宽度}}{\text{每层匝数}} = \frac{12.9}{24} = 0.538\text{mm}$$

熔合比  $X$  为

$$X = \frac{0.886 \times d}{\delta} = \frac{0.886 \times 0.538}{0.185} = 2.58$$

此时  $p$  值仍为 1,图 3-12 左右两图中可见,  $F_R$  约为 3.7(“C”处)。依图 3-12 左图可见,需将导线细分 4 次才能使  $F_R$  值小于 2。于是细分后每股导线直径为

$$d \rightarrow \frac{d}{2^{sub}} = \frac{0.538}{2^4} = 0.034\text{mm}$$

但此线径还比 45AWG 线径细,故仍需再次细分。

#### 四次细分

此次将四根导线并联构成一次绕组,于是 32 根导线紧密排列成一层,即

束=4

初始导线直径为

$$d = \frac{\text{宽度}}{\text{每层匝数}} = \frac{12.9}{32} = 0.403\text{mm}$$

熔合比  $X$  为

$$X = \frac{0.886 \times d}{\delta} = \frac{0.886 \times 0.403}{0.185} = 1.93$$

此时  $p$  值仍为 1, 图 3-12 左右两图中可见,  $F_R$  约为 2.8 (“D”处)。依左图可见, 需将导线细分三次可能使  $F_R$  值小于 2。于是细分后每股导线直径为

$$d \rightarrow \frac{d}{2^{sub}} = \frac{0.403}{2^3} = 0.05\text{mm}$$

此线径对应为 44AWG 导线, 符合厚度要求。

注意, 细分过程中, 每部分层数变化趋势为

$$p \rightarrow p \times 2^{sub}$$

故三次细分可得

$$p \rightarrow p \times 2^{sub} = 1 \times 2^3 = 8 \quad (\text{每部分层数})$$

即 8 个导线层。熔合比  $X$  同样改变

$$X \rightarrow \frac{X}{2^{sub}} = \frac{1.93}{2^3} = 0.241\text{mm}$$

此时从图 3-12 左图中可得,  $F_R$  值为 1.8 ( $X=0.241, p=8$ )。

初始绕组导线每束细分股数为

$$\text{股数} = 4^{sub} = 4^3 = 64$$

故最后可得, 一次绕组由四束导线并联绕制, 且每束均由 64 股导线构成。彼此紧密排布, 形成  $F_R$  值为 1.8 的一层绕组。

若需更小的  $F_R$  值则可继续细分。但  $F_R$  值并非无止尽地减小, 当达到一定值后会再次增加。对于实例的损耗估算,  $F_R$  值小于 2 即已达到目的。

因一束由较多股导线构成, 故一般应将各股导线拧捆成束, 从而得到所需导线束。再者, 此前提到的导线直径都为裸线直径, 应略小于漆包线。注意, 若均匀绕制导线后仍剩余少许匝数未完成, 则一般情况下将舍去这些匝数而不重新绕第二层。因为这些剩余匝数在场学观上相当于绕制完好的一层绕组, 且会引起相近的损耗。

此时计算一次绕组分层绕制(如图 3-9 所示)两部分的损耗, 这两部分可认为损耗大小相等且  $F_R$  值相同, 故整个一次绕组交流阻抗(单位为  $\Omega$ )为

$$R_{AC,P} = (F_R) \times \frac{\rho \times MLT \times n_p}{\pi \times \frac{d^2}{4} \times \text{束} \times \text{股数}} = (1.8) \times \frac{2.3 \times 10^{-5} \times 61.26 \times 16}{\pi \times \frac{(0.05)^2}{4} \times 4 \times 64} = 0.08\Omega$$

损耗为

$$P_P = I_{RMS,P}^2 \times R_{AC,P} = \left( \frac{I_{RMS,S}}{n} \right)^2 \times R_{AC,P} = \left( \frac{29.69}{8} \right)^2 \times 0.08 = 1.102\text{W}$$

若继续将一次绕组再次细分, 即绕组导线分成 5 束并联导线且细分数为 3。则可



得 64 小股直径为 0.04mm 导线一股的 8 层绕组且  $F_R$  值为 1.65——这似乎比四次细分所得  $F_R$  值 1.8 更佳。但因初始导线直径太细,直流阻抗较大,损耗将会增至 1.26W。

变压器总损耗

综上所述,变压器总的损耗为

$$P = P_{\text{CORE}} + P_{\text{CU}} = P_{\text{CORE}} + P_P + P_S = 1.13 + 1.102 + 0.899 = 3.131\text{W}$$

估计温升为

$$\text{deg } C = R_{\text{th}} \times P = 17.67 \times 3.145 = 55.3^\circ\text{C}$$

此为典型应用,温升将高于期望值  $15^\circ\text{C}$ 。然而,  $55^\circ\text{C}$  的温升也许仍可接受(即使为安全起见也无需特殊变压器材料),但此值可进一步优化而取更小值。然而需注意,经计算可知,磁心损耗仅为总损耗的 1/3,而非初始假定的 1/2。

使用相关文献中的一些方法可能会得到更小的温升值,但应注意,这些都是根据基于正弦波形的多威尔曲线计算得到的损耗值,其值远小于实际损耗。



## 第4章 拓扑 FAQ

本章将对实际的变换器设计中一些与拓扑相关且值得关注的的关键问题进行全面地解答与总结(这些问题也可能在面试中出现)。

### 问题与解答

**问题 1:**对于某一给定输入电压,只采用一些基本的基于电感的拓扑(buck、boost 和 buck-boost),理论上能得到怎样的输出电压?

**答:**buck 为降压拓扑( $V_O < V_{IN}$ ),boost 为升压拓扑( $V_O > V_{IN}$ ),而 buck-boost 既能降压也能升压( $V_O < V_{IN}$ 、 $V_O > V_{IN}$ )。注意,此处仅涉及输入和输出电压幅值,需谨记 buck-boost 也可使输出电压与输入电压极性相反。

**问题 2:**拓扑与电路结构有何差别?

**答:**例如,15V 到 5V 的降压变换器可采用 buck 拓扑,但此处实际上是“正输入正输出”的 buck 电路结构,或简单地说,是“正极性 buck”。若将 -15V 转换为 -5V,则需“负输入负输出”的 buck 电路结构,即“负极性 buck”。拓扑为电路结构的基础(例如 buck),但可通过很多种连接方法实现,这些连接的实现电路称为电路结构。

注意,-15V 降压转换为 -5V,可采用 buck(降压)拓扑,但从数学上来说,-5V 要大于 -15V。所以,决定功率变换器性质的只有电压幅值。

类似地,15V 到 30V 的转换需“正极性 boost”,而 -15V 到 -30V 的转换则需“负极性 boost”。以上为 boost 拓扑的两种不同电路结构。

对 buck-boost 电路,需一直铭记其极性变换的性质(参见问题 3)。

**问题 3:**什么是“反极性”电路结构?

**答:**buck-boost 与其他电路有些不同。虽然其最大的优点是可根据需要实现升压或降压,但用户却经常使用其输出与输入反极性特点,“反极性拓扑”由此而来。例如,若需将 15V 转换成 -5V 或 -30V,则应采用“正输入负输出”buck-boost 电路。类似地,“负输入正输出”的 buck-boost 可将 -15V 转换成 5V 或 30V。但应注意,buck-boost 不能将 15V 转换为 5V,也不能将 -15V 转换为 -5V。所以,buck-boost 升降(按要求而定)压的实现须转换电压极性,即传统(基于电感的)buck-boost 拓扑应用时须接受其反极性



特点。

**问题4:**为何只有 buck-boost 电路输出反极性,或反过来,为何 buck-boost 电路不能同极性输出?

**答:**当开关管关断时,所有拓扑的电感都会出现电压反向,即电感原本电压较低的那端的电压会反过来高过另一端。此时因二极管导通,故开关管关断时电感活跃端(即开关节点)的电压会传递到输出端。但 buck-boost 电路中,电感“静默端”(非开关节点端)连接参考地(与其他所有拓扑不同),故电感的另一端(活跃端)电压反向,此电压也与参考地相反。而该电压为最终传递到输出端的电压(同样以地为参考),故输出亦反向。

因为此时二极管不再导通,且存在输出电容,故开关管导通后,此输出电压能够持续反向,维持开关管关断时所需的输出电压。

**问题5:**为何一般 boost 电路只用来升压?

**答:**开关转换期间,所有 DC-DC 开关拓扑的电感电压都会反向,但这却未必会使输出反向。事实上,buck 电路中此电感反向电压使得输入电压总被降低,而 boost 电路中使输入电压总被升高。这两种情况取决于电感的“静默端”连接位置,boost 电路中“静默端”连接输入电压线路(而 buck 电路中,此端连接输出电压线路)。由于 boost 电感活跃端在开关管导通期间与地相连,故在开关管关断期间,此端点(高于输入电压)的反向电压通过导通二极管连接到输出端,故可得升高的输出电压。

**问题6:**何为 DC-DC 变换器真正的“地”?

**答:**DC-DC 变换器有两条输入线和两条输出线,但输入和输出中有一条相互连接的公共线,这条线称为(电源)“地”。输入和输出电压都以此处为参考点,表征各自的幅值和极性。

**问题7:**何为控制 IC 的“地”?

**答:**IC 内部所有电路的参考电平为其内部(IC)地,此参考点从集成芯片中引出为 IC 的“地”脚,通常这点直接与 PCB 上的电源地相连。然而也有例外,特别是当此 IC 内部为某一拓扑(或电路结构),但连接成不同于传统的另一拓扑(或电路结构)时,IC 地事实上可能与电源地不相同。

**问题8:**何为“系统”地?

**答:**这是整个系统的参考点,事实上,DC-DC 变换器成品的所有部分都要将其(电源)地与系统地相连。系统地先连接机器外壳,再通过外壳连到“安全地”(即返回电源线)。

**问题9:**为何“负输入负输出” DC-DC 电路结构应用较少?

**答:**应用于 DC-DC 变换器或是从成品 DC-DC 变换器得到的电压都以与其余部分相连的系统地为参考电平。在现代转换器中,用户通常都希望所有的电压相当于系统参考地为正。所以,成品 DC-DC 变换器也需要与此相同的转换,这使正输入正输出转换器应用较多。

问题 10: 为何反极性的 DC-DC 变换器应用较少?

答: 通常不会“重新定义”成品变换器系统中的参考地, 然而反极性调整器还是偶尔会用到, 特别是这种变换器作为“前级”变换器时。这种情况下, 因为系统相当于从此变换器的输出端开始, 故可能在此点“定义”参考地。那样的话, 变换器输入和输出之间极性则可能不相关。

问题 11: buck 调整器能否用来将 15V 输入转换为 14.5V 输出?

答: 也许可以, 也许不可以。从技术上来讲, buck 为降压调整器, 所以只要  $V_O < V_{IN}$ , 原则上就可以实现这样的转换。然而在实际操作中, 变换器的输入和输出电压大小差值有一定的限制。

即使 buck 的开关管充分导通(为得到所需输出), 开关管也会有一定的导通压降  $V_{sw}$ , 这就相当于将输入电压  $V_{IN}$  减去此数值的电压。注意这种充分导通的情况下, 开关变换器基本功能相当于 LDO, 因此, 如第 1 章所述, 此时也应考虑到 LDO 的最小压差。例如, 若开关管的导通压降  $V_{sw}$  为 1V, 则一定不能由 15V 的输入电压得到高于 14V 的输出电压。

第二点需考虑的是, 因为最大占空比的限制, 即使假设开关管和二极管的导通压降为 0V, 仍不能得到所需的电压。如所求实例中, 需要的占空比(理论值)  $V_O/V_{IN} = 14.5V/15V = 0.97$ , 即 97%。然而市场上绝大部分的 buck IC 设计都不能保证达到如此高的占空比值。一般 IC 最大占空比值由其内部电路决定, 且  $D_{MAX}$  典型值为 90% ~ 95%, 所以很显然  $D = 97%$  超出了其设计范围。

优秀电源设计者通常会留意设备说明书上特性参数的容许裕度或是扩展值, 这些值通常以 min(最小值)、max(最大值)、typ(典型值或额定值)来表示。例如, 假设某 IC 资料给出的最大占空比值范围为 94% ~ 98%, 也不能保证所有的产品都能够输出 14.5V, 因为不是所有的产品都能保证提供 97% 的占空比值。虽然有些产品可以达到 97%, 但有些占空比却不会超过 94% 很多。故选择 IC 时, 需使容许裕值的最小值稍大于所需占空比值。例如,  $D_{MAX}$  为 97.5% ~ 99% 的 IC 或许能满足实例所需。

为何上述只是“或许”能满足要求? 若在计算中考虑开关管和二极管的导通压降, 则将得到比理想式  $D = V_O/V_{IN} = 97%$  更高的占空比值。理想式中已假设  $V_{sw} = V_{sd} = 0$ (此外, 还忽略了另外一些重要的寄生参数, 如电感的 DCR), 所以实际应用测量的占空比将比理想值高出两个或更多的百分点。

一般控制芯片 IC 工作在非常靠近特性参数限值时, 其重要的寄生参数不能忽略, 而且还需考虑温度变化因素。因为温度变化将影响效率, 从而影响所需的占空比。

问题 12: 计算占空比时, 温度有何影响?

答: 如第 1 章所述, 很难预期估计温度对开关电源效率的所有影响, 因此温度变化对占空比的影响也很难估计。温度升高使有些损耗升高, 而有些损耗降低。然而保守估算中, 最少应考虑温度升高时对 MOSFET 管导通压降的影响。低压 MOSFET(额定值约为 30V), 当开关管温度从室温到发热时,  $R_{DS}$ (导通阻抗)一般将会增加 30% ~ 50%,



故一般将室温下的导通阻抗乘以 1.4 便可得到发热时的导通阻抗。而通常用于离线式开关电源的高压 MOSFET 中,  $R_{DS}$  增加达到 80%~100%。所以在求取发热时的导通阻抗时, 应乘以系数 1.8。

问题 13: 怎样将未调整的 15V 输入电压转换为调整的 15V 输出?

答: 所谓“未调整”是指所给电压仅仅是某一电压范围内的典型值(通常是该范围的中心值), 且此范围可能已定义, 也可能并未定义。所以“未调整的 15V 输入电压”可能为 10~20V、5~25V 或 12~18V 等。

当然最后必须得出电压真正的变化范围, 但这将是 15V 到 15V 的转换, 若输入电压低于 15V, 则应升压; 若输入电压高于 15V, 则应降压。所以, 按要求需选择既能升压又能降压的拓扑。

能否采用 buck-boost 拓扑? 因标准的基于电感的 buck-boost 输出电压为反极性, 故在此不能采用。故所需应为正输入正输出的升压/降压拓扑。回顾所学拓扑, SEPIC 拓扑(单端初级电感变换器)可作为合适的选择。如图 4-1 所示, 它可看作由两部分组成——boost 电路加上 buck 单元。虽然此“boost-buck”电路只需一个开关管, 但它需要两个电感且设计复杂。于是可以考虑用变压器代替电感, 从而得到传统 buck-boost 拓扑的衍生电路。实际操作应先将输入与输出进行隔离, 再将变压器的绕组用合适的方法重新与电路连接以改正倒置情况。于是便可得到同极性或“基于变压器的非隔离 buck-boost”, 一般简称为“反激”拓扑。

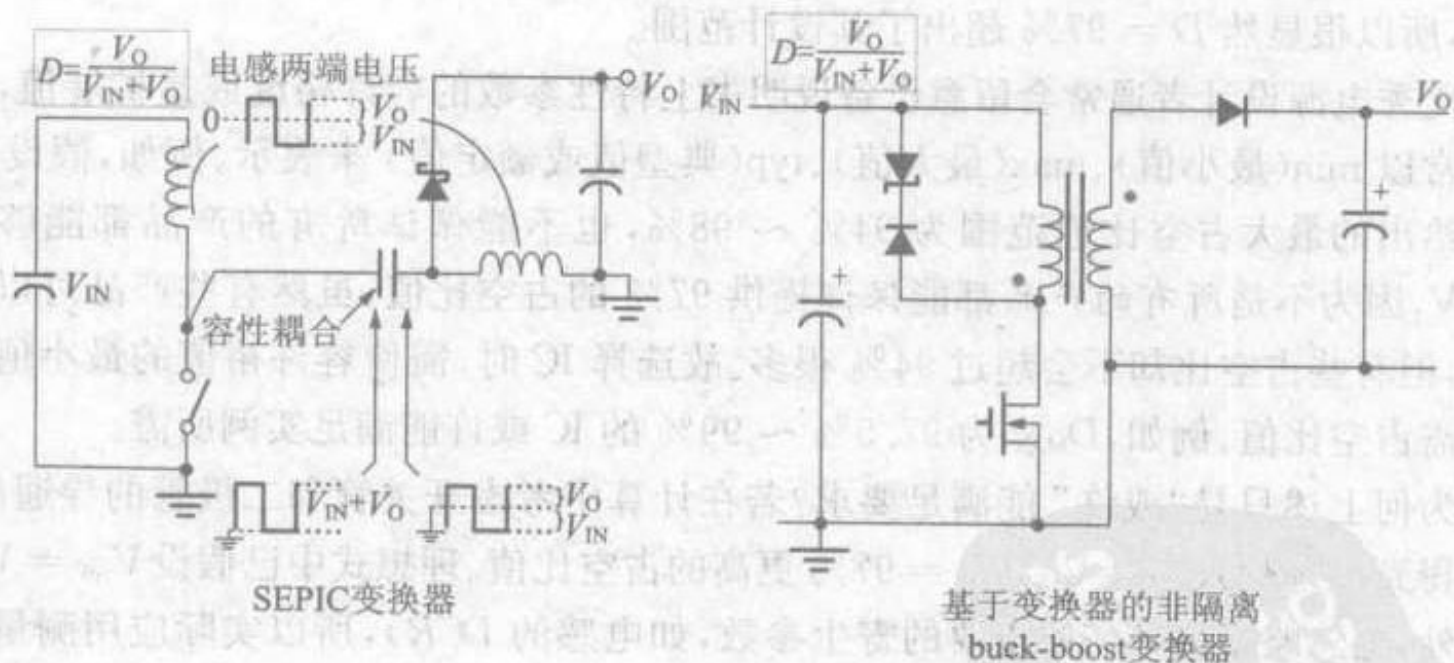


图 4-1 正输入正输出升压/降压变换器

问题 14: 成品电感很容易获得, 却为何要讨论基于变压器的 buck-boost?

答: 大多数设计者乐意采用方便实用的成品元件, 而不是自行制作元件(如变压器)。然而, 大功率成品电感经常有两个并联的相同绕组(同一磁心, 可能并不明显, 需查看资料说明)。且此二绕组的端口一般都彼此分离(绕组间无电气连接)。以上构造原因可能出于产品考虑, 以使单脚/端不至于焊接过多导线股, 两绕组将最终通过 PCB 彼此相连。但有时如此分离绕组的目的是为了重新连接而获得更多选择的电感值(如

并联、串联), 根据需要可灵活使用。例如, 若将两绕组重新串联, 则会降低电感的电流额定值, 而得到更大的电感值; 若将其并联, 电感值会降低, 但电感的电流额定值将会增大。然而, 低压应用中安全隔离不需太多顾虑, 故也可将此电感用作 1:1 的变压器, 且这样有助于改正 buck-boost 的极性倒置问题。总而言之, 成品电感可作为 1:1 的变压器使用。

**问题 15:** 分成两等分(1:1)的电感绕组, 串联与并联时其电流额定值与电感值如何变化?

**答:** 假设每部分绕组有 10 匝, 且 DCR(直流阻抗)为  $1\Omega$ 。若将两绕组并联, 则匝数仍为 10 匝, 但有效 DCR 为  $1\Omega$  与  $1\Omega$  的并联值, 即  $0.5\Omega$ ; 若将其串联, 则匝数为 20 匝, DCR 为  $2\Omega$ 。因电感值与其匝数的平方成正比, 故电感值为原来的四倍。

电流额定值将如何变化? 此值的变化大部分取决于电感所能容许的热量消耗值。但热阻(单位  $\text{deg C/W}$ )并不因绕组串并联而改变, 而由电感与空气接触的面积和其他物理特性决定。故无论串或并联结构, 都将会保持相同的损耗  $IR^2$ 。例如, 假设并联电感的电流额定值为  $I_p$ , 串联电流额定值为  $I_s$ , 则各乘以例中 DCR 值, 得到

$$I_p^2 \times 0.5 = I_s^2 \times 2$$

故得

$$I_p = 2 \times I_s$$

所以将并联电感变为串联结构时, 电感值是原来的 4 倍, 电流额定值减半。

磁通密度变化范围将会发生什么变化? 是否需要考虑磁心饱和可能性?  $B$  与  $LI/N$  成比例(参见第 2 章), 因电感值为原来的 4 倍, 电流减半且  $N$  翻倍, 于是磁通密度变化范围保持不变。

**问题 16:** buck-boost 与 flyback 有何差别?

**答:** 答案取决于谁是发问者, 工业上两个名词可以通用。然而一般对大部分人来说, 习惯将基于电感的传统电路称为(真正的)buck-boost, 而基于变压器, 不管是隔离或非隔离, 都称为 flyback。

**问题 17:** 何时应该使用隔离, 原因何在, 怎样实现隔离?

**答:** 应该意识到(基于变压器的)flyback 拓扑可能提供隔离, 也可能并未提供隔离。隔离诚然是变压器应用与生俱来的优点, 但为了保持隔离, 必须使连接变压器开关侧(一次侧)的所有电路与连接输出级(二次侧)所有电路完全独立。参见第 1 章中图 1-1。所以若将变压器的一二次侧相连, 以此改正 buck-boost 电路的极性倒置情况, 则变压器将不再提供隔离。

另外, 保持隔离除变压器两侧功率级无电气连接外, 还必须使信号电平无相互连接, 所以需使用光电耦合器从输出端传递反馈信号(或故障信息)。光电耦合器能够使一二次侧保持隔离, 而信号电平可以通过。它的工作原理是先将二次信号通过“发光二极管”转换成光信号, 从而照射一次侧的光电三极管, 将信号电平转换回电脉冲信号(工作过程在芯片内部进行)。



在高压应用场合(如离线式开关电源),实际上可能有相应的安规要求,规定危险的电源高压输入端与用户端(安全端)相互隔离。所以变压器输入端需有“一次地”,输出端需有与一次侧独立的“二次地”。一般后者将与系统地相连,最后连接设备外壳地线。

**问题 18:** 离线式开关电源中一二次侧是否完全隔离?

**答:** 有些安全规定中详细说明一次侧与二次侧必须保持一定的物理距离,其大小由两者电压差有效值决定。但作为隔离变压器的两侧压差如何定义,且何为电压比较的参考电平?

事实上一次侧与二次侧是相互连接的。如前所述,二次地通常即为系统地,然后与外壳地或电网输入的地线(地或安全地)相连。但若考虑电网分布网络,安全地与电网的中线相连。又因中线会返回到开关电源的一次侧,所以事实上已经在一二次侧之间建立了公共连接点。但这不会给用户带来任何问题,因为他(她)也已经接地。所以,地电压就形成变压器安全隔离电压差的参考电平,从而据此确定一二次侧的物理距离以及一二次侧的隔离等级。

注意,有些便携式设备通常只有两根电源进线,但此时安全距离要求并未改变,因为用户可通过接触二次侧部分使二次侧与地相连。

**问题 19:** 开关电源实际设计中,哪个是我们必须记住的这三种拓扑的最基本差别?

**答:** buck 电路电感平均电流( $I_L$ ) 等于负载电流( $I_O$ ), 也即  $I_L = I_O$ 。但对 boost 与 buck-boost 电路, 此平均电流等于  $I_O/(1-D)$ 。所以在后两种拓扑中, 电流是  $D$ (占空比) 的函数, 即间接为输入电压的函数(对给定输出)。

**问题 20:** 三种基本拓扑中, 占空比如何随输入电压变化?

**答:** 所有拓扑中, 高占空比对应低输入电压, 低占空比对应高输入电压。

**问题 21:** 何谓 DC-DC 变换器“峰值电流”?

**答:** 所有 DC-DC 变换器中, “电感峰值电流”、“开关峰值电流”与“二极管峰值电流”都完全相同, 一般简称为(变换器的)  $I_{PK}$ 。

**问题 22:** 成品电感选择需考虑的关键参数有哪些?

**答:** 电感值(以及开关频率、占空比) 决定电流峰值, 而拓扑本身(具体应用情况为占空比与负载电流) 决定电感电流平均值。对于给定的应用, 若减少电感值, 电感电流波形将会有更大的峰值, 从而导致开关管、二极管(与电容) 的电流峰值增大。所以, 典型变换器设计应首先估算最优电感值以防止电感饱和, 这是设计与选择电感时最重要的方面。

然而电感值并不全由电感线圈决定。理论上, 对于给定的较细导线和磁心, 可以通过绕制合适的匝数得到任意的电感值。但一个电感器能否承受通过的电流而不饱和仍是问题。磁心磁场(其决定电感是否饱和) 的决定因素不是电流本身, 而是电流与线圈匝数的乘积(安匝数)。所以选择电感时不仅应该选取合适的电感值而且要考虑其是否满足能量要求, 通常用  $\mu\text{J}$ (微焦) 表示。磁心必须能够储存大于或等于应用所需的能量,

即  $\frac{1}{2} \times LI_{PK}^2$ 。

注意:上式中  $L$  与线圈匝数有关,即  $L \propto N^2$ ,  $N$  为线圈匝数。

**问题 23:**实际决定电感电流额定值的因素是什么?

答:有两个决定因素。一是温升( $I^2R$  损耗),须保证其不超过最大值(通常为  $50^\circ\text{C}$  或更低);二是不饱和所能承受的磁场强度,大多数铁氧体磁心防饱和允许最大磁通密度变化范围约为  $3000\text{Gs}$ 。

**问题 24:**最大允许磁通密度变化值是否取决于磁隙长度?

答:当设计(有气隙的)变压器时需谨记,第一,应注意磁心材料(如铁氧体)的磁通密度与气隙中的密度值相同;第二,虽然通过改变气隙长度可降低实际的磁通密度,但最大允许磁通密度变化值仅由磁心材料决定,所以其为恒值,铁氧体约为  $3000\text{Gs}$ 。注意,磁场强度变化值定义为  $H = B/\mu$ ,  $\mu$  为材料的磁导率。所以由于铁氧体的磁导率比空气的磁导率大得多,而磁通密度变化值不变,因此铁氧体磁心中的磁场强度变化值比气隙中变化值小得多。

**问题 25:**为何普遍认为反激变压器中气隙储存了几乎所有的能量?

答:一般直观地认为储存能量的大小与磁性材料体积成正比。正因为如此,才认为铁氧体一定承载了绝大部分的能量,因为它占据了最大体积,而铁氧体两端的气隙长度非常小。但能量储存量与  $B \times H$  成正比,且气隙间的磁场强度极大,故尽管其体积非常小,却能承载近  $2/3$  的能量。

**问题 26:**空气气隙承载绝大部分能量,是否有必要采用铁氧体?

答:空芯线圈可能会被认为是完美的电感,因为它永不饱和。但若需获得一定值的电感,其所需的线圈匝数将会极大,从而导致不可接受的铜耗。且因磁力线无法引导(约束),空芯线圈将会对四周的设备造成很大的 EMI 干扰。

而通过铁氧体首先可产生强磁场,从而不需要过多的导线匝数。其次可引导(约束)磁力线,减少干扰。故很有必要采用铁氧体。

**问题 27:**适用于所有拓扑电感值计算的基本设计规则是什么?

答:为减少开关电源内各点的应力与元件体积,一般电流纹波率  $r$  取值为  $0.4$ ,对所有开关频率,所有拓扑均为较好的折中选择。

$r$  为  $\Delta I/I_L$ ,其中  $\Delta I$  为电流峰峰值, $I_L$  为电感平均电流( $\Delta I$  的中心值)。 $r = 0.4$  即为  $r = 40\%$  或  $r = \pm 20\%$ ,表示电感电流峰值比平均值高  $20\%$ 。

利用定义  $r = \Delta I/I_L$  与基本电感公式,求出相应的电感值

$$V_{ON} = L \frac{\Delta I}{\Delta t} = L \frac{I_L \times r}{D/f}$$

解得

$$L = \frac{V_{ON} \times D}{I_L \times r \times f}$$

式中电感  $L$  的单位为  $\text{H}$ ,  $f$  的单位为  $\text{Hz}$ 。 $V_{ON}$  为开关管导通时电感上所加电压,buck 电



路中其值等于  $V_{IN} - V_O$ , boost 与 buck-boost 电路中为  $V_{IN}$ 。同样,  $I_L$  为电感平均电流, buck 电路中为  $I_O$ , boost 与 buck-boost 电路中为  $I_O/(1-D)$ 。

**问题 28:** 什么是正激变换器?

**答:** 与隔离反激为 buck-boost 拓扑的衍生电路相似, 正激变换器是 buck 拓扑的隔离(或衍生)电路。在高压应用中, 同样需使用变压器(与光电耦合器)提供必要的隔离。通常反激变换器输出功率为 75W 或更低, 而正激变换器可输出更大功率。

最简单的正激变换器只使用一个开关管, 故通常称为“单端”, 但也有各种不同的拥有两个或四个开关管的单端正激变换器。简单的单端正激输出最大功率只约为 300W, 但“双管正激”能够达到 500W, 而半桥、推挽与全桥拓扑能够达到更大的功率(如图 4-2 所示)。值得注意的是, 图中所有拓扑均为 buck 衍生拓扑。

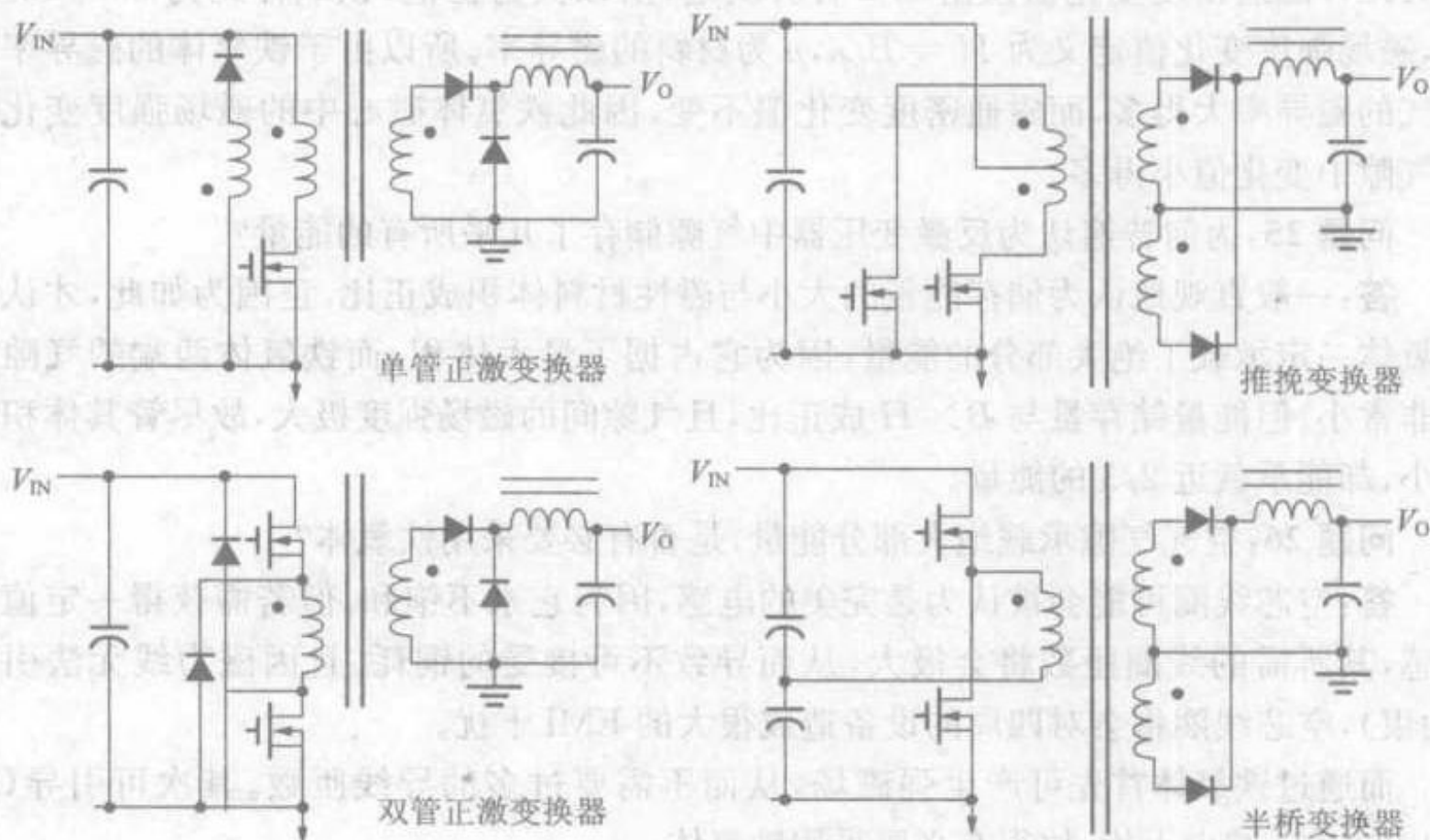


图 4-2 各种 buck 衍生电路

**问题 29:** 怎样区别某拓扑是否为“buck 衍生电路”?

**答:** 最简单的方法是查看输出电路, 因为只有 buck 输出端才有真正的 LC 滤波器。

**问题 30:** 输入电压范围为  $V_{INMIN}$  到  $V_{INMAX}$ , 则应该选择何值进行 buck、boost 或 buck-boost 设计?

**答:** 因 boost 与 buck-boost 电路电感平均电流随  $D$  值增大而增大 [ $I_L = I_O/(1-D)$ ], 故两种电路电感需根据输入电压的最小值即  $V_{INMIN}$  来设计, 此时电感电流取最大值(平均值与峰值)。通常必须确保电感值能承载应用中的峰值电流而不饱和。buck 电路的平均电感电流虽与输入或输出电压无关, 但因高输入电压会使峰值电流增加, 于是宜根据输入电压的较高值(即  $V_{INMAX}$ ) 选择 buck 电感。

**问题 31:** 为何 boost 与 buck-boost 电路平均电感电流公式相同, 而与 buck 电路如此

不同?

答: buck 电路中能量在整个开关周期里(在开关管导通与关断期间)都一直不断地流向负载(通过电感),所以,平均电感电流一定等于负载电流,即  $I_L = I_O$ 。

电容对平均电流的流动无任何影响,因为稳态情况下,电容上的电荷与每个开关周期末加在电感上的伏秒数一样,平均值也为 0(电荷是电流对时间的积分,以安·秒为单位)。若未达到平衡,电容将持续充电(或放电),直到达到稳态(平均值为 0)。

而 boost 与 buck-boost 电路中,能量仅在开关管关断期间流到输出端,且只能通过二极管流过,所以二极管的平均电流一定与负载电流相等。经过简单计算,因整个周期的二极管平均电流为  $I_L \times (1 - D)$ ,且等于负载电流  $I_O$ ,于是可以得到 boost 与 buck-boost 电路中  $I_L = I_O / (1 - D)$ 。

问题 32: 三种拓扑的平均输出电流(即负载电流)与何相等?

答: 这与前一问题相似, buck 电路的平均输出电流与平均电感电流相等,而 boost 与 buck-boost 电路中其值等于平均二极管电流。

问题 33: 三种拓扑的平均输入电流值与何相等?

答: buck 电路的输入电流只流过开关管,当开关管关断时便会停止,所以平均输入电流一定与平均开关管电流相等。在开关周期的导通时间  $D$  内,平均开关管电流值与平均电感电流值相等,也即 buck 电路中与负载电流相等。所以整个周期内的开关管电流数学平均值为  $D \times I_O$ ,此必与输入电流值  $I_{IN}$  相等。也可通过输入与输出功率对上式进行验证

$$P_{IN} = V_{IN} \times I_{IN} = V_{IN} \times D \times I_O = V_{IN} \times \frac{V_O}{V_{IN}} \times I_O = V_O \times I_O = P_O$$

根据上式可得,输入功率与输出功率相等。在计算过程中,假设开关管与二极管导通压降为 0,所以能量守恒无损,也即效率为 100%。

同样,因为 boost 变换器的输入电流都流过电感,所以平均输入电流与平均电感电流相等,即  $I_O / (1 - D)$ ,仍通过功率进行验证

$$P_{IN} = V_{IN} \times I_{IN} = V_{IN} \times \frac{I_O}{1 - D} = V_{IN} \times \frac{I_O}{1 - \frac{V_O - V_{IN}}{V_O}} = V_O \times I_O = P_O$$

buck-boost 电路情况稍微复杂些,开关管导通时输入电流流过电感,而开关管关断时电感电流仍继续流动,但与输入无关,故只可得到平均输入电流与平均开关管相等。因开关管电流中心值为  $I_O / (1 - D)$ ,所以其周期内数学平均值为  $D \times I_O / (1 - D)$ ,此即为平均输入电流。仍通过功率进行验证,可得  $P_{IN} = P_O$

$$P_{IN} = V_{IN} \times I_{IN} = V_{IN} \times \frac{D \times I_O}{1 - D} = V_{IN} \times \frac{\frac{V_O}{V_{IN} + V_O} \times I_O}{1 - \frac{V_O}{V_{IN} + V_O}} = V_O \times I_O = P_O$$

问题 34: 三种拓扑的平均电感电流与输入或输出电流有何关联?

答: buck 电路的平均电感电流等于输出电流,即  $I_L = I_O$ ; boost 电路的平均电感电



流与输入电流相等,即  $I_L = I_{IN}$ ; buck-boost 电路中其等于输入电流(平均值)与输出电流(平均值)之和,推导如下

$$I_{IN} + I_O = \frac{D \times I_O}{1-D} + I_O = I_O \times \left( \frac{D}{1-D} + 1 \right) = \frac{I_O}{1-D} = I_L$$

各种电流关系如表 4-1 所示。

表 4-1 三种拓扑的各电流关系表

平均值	buck	boost	buck-Boost
$I_L$	$I_O$	$I_O/(1-D)$	$I_O/(1-D)$
$I_L$	$I_{IN}/D$	$I_{IN}$	$I_{IN}/D$
$I_L$	$I_O$	$I_{IN}$	$I_{IN} + I_O$
$I_D$	$I_O - I_{IN}$	$I_O$	$I_O$
$I_D$	$I_O(1-D)$	$I_O$	$I_O$
$I_D$	$I_{IN}(1-D)/D$	$I_{IN}(1-D)$	$I_{IN}D/(1-D)$
$I_{SW}$	$I_{IN}$	$I_{IN} - I_O$	$I_{IN}$
$I_{SW}$	$I_O D$	$I_O D/(1-D)$	$I_O D/(1-D)$
$I_{SW}$	$I_{IN}$	$I_{IN} D$	$I_{IN}$
$I_O$	$I_L$	$I_D$	$I_D$
$I_{IN}$	$I_{SW}$	$I_L$	$I_{SW}$

**问题 35:** 为何多数 buck 控制 IC 不设计 100% 占空比?

**答:** 最大占空比  $D_{MAX}$  小于 100% 的原因之一是由于同步 buck 调整器(如图 4-3 所示),采用了“低端电流检测”技术。

在“低端电流检测”中,为节省分立的低阻检测电阻,通常采用“低端 MOSFET”(图 4-3 中与可选二极管并联)的  $R_{DS}$  来检测电流。因流过  $R_{DS}$  的电流与电压都服从欧姆定律,故测量 MOSFET 上所加电压便可得检测信号。很明显,低端电流检测技术需将高端 MOSFET 关断,强迫电感电流续流,而后才能测量检测的电流值。如此一来,占空比就必须小于 100%。

最大占空比  $D_{MAX}$  小于 100% 的另一个原因来自(正输入正输出)buck 调整器中 N 沟道 MOSFET 的应用。与 NPN 晶体管不同,N 沟道 MOSFET 的门极电压须大于源极所在电压才能使其完全导通。故为使开关管维持导通,当 MOSFET 导通时,需使其门极电压稍高于输入电压。但这样的电压无从获取,所以唯一方法就是构造能够提升输入电压至所需值的辅助电路,此电路称为“自举电路”,如图 4-3 所示。

为使电路正常工作,自举电路要求开关管能在瞬间关断,因为当开关节点变低时,“自举电容”便会充电至  $V_{IN}$ 。而后当开关管导通时,开关节点(自举电容下端)升至  $V_{IN}$ 。在此过程中,自举电容上端电压将高于  $V_{IN}$ (其值为  $2V_{IN}$ ),这种情况的产生是由于电容

无放电通路。故占空比设定为小于 100%，只是为使自举电路(若存在)能正常工作。

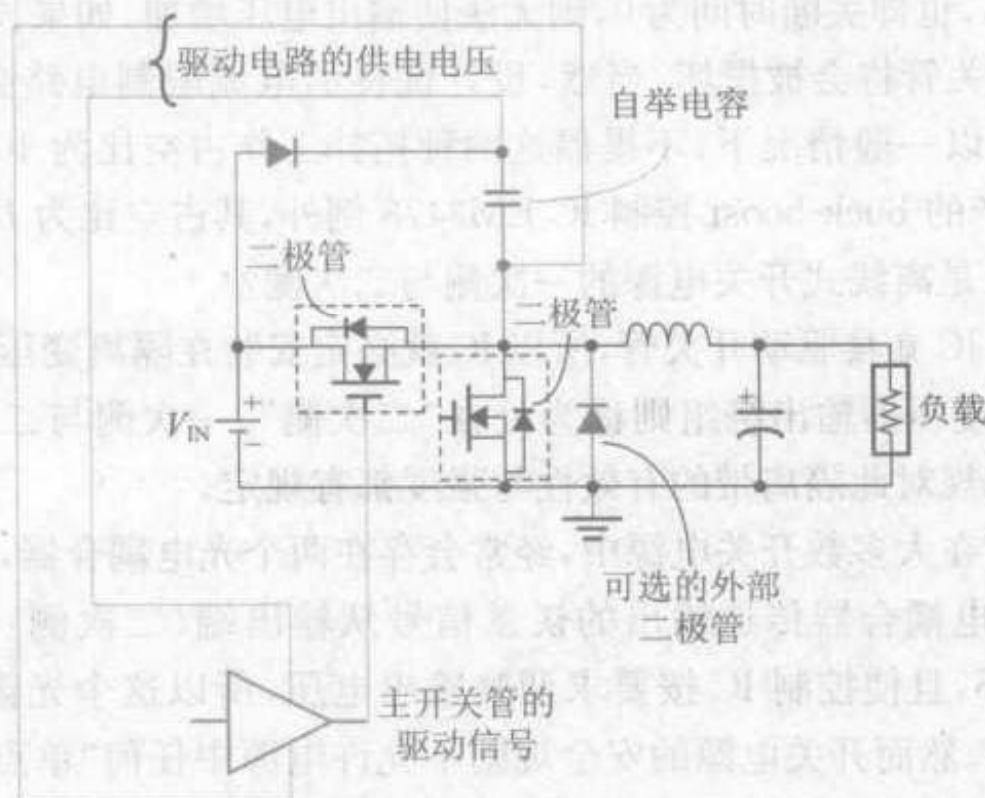


图 4-3 带自举电路的同步 buck 调整器

若正输入正输出的 buck 变换器、正输入负输出的 buck-boost 与负输入负输出(或只是负极性)boost 电路采用 N 沟道 MOSFET 作为开关管,则通常会需要自举电路。而且通过电路的对称性可知,若负极性 buck、负输入正输出 buck-boost 或正极性 boost 电路采用 P 沟道 MOSFET 作为开关管,此时仍需自举电路(产生低于地电平的驱动电压)。

应该注意到 N 沟道 MOSFET 是使用最广泛的开关器件,因为与 P 沟道 MOSFET 相比,其漏源导通电阻  $R_{DS}$  较小,N 沟道 MOSFET 成本更低,其所需尺寸较小。又因使用广泛的正极性 buck 拓扑在使用 N 沟道 MOSFET 时需要辅助电路,故大多数 buck 控制 IC 最大占空比均小于 100%。

**问题 36:**为何 boost 与 buck-boost 控制 IC 几乎从不设计 100% 占空比?

**答:**我们首先应清楚 boost 与 buck-boost 电路具有相似性,适用于 boost 拓扑的控制 IC 均可用于 buck-boost 拓扑,反之亦然。故市场上此类 IC 均可应用于 boost 或 buck-boost 拓扑。

电感在开关管导通时储存能量,且在此期间无任何能量传送到输出端,电感储存的能量仅在开关管关断期间传送到输出端,这是两种拓扑的共同点之一。也就是说,需关断开关管才能使所有能量传送到输出端。而 buck 拓扑与此不同,其与负载相串联的电感在能量储存时也会传送能量到输出(开关管导通期间)。故 buck 拓扑即使采用 100% 占空比(即开关管长时间导通),输出电压也能(平稳地)升高,于是反馈环将会降低占空比从而使输出电压达到要求值。

然而若 boost 与 buck-boost 拓扑中的开关管长时间导通,输出电压将永远不会升高,因为这两种拓扑能量只在开关管关断期间传送到输出。于是这样很容易产生恶性



循环,此时控制 IC 认为输出电压不够,将会继续增大占空比以致达到最大值。但若占空比最大值为 100%,也即关断时间为 0,则无法使输出电压增加。如果长时间工作在如此不合理的状态,开关管将会被损坏。当然,设计优良的电流限制电路会提前动作,使开关管不被烧毁。所以一般情况下,不提倡这两种拓扑工作占空比为 100%,只有美国国家半导体公司生产的 buck-boost 控制 IC LM3478 例外,其占空比为  $D = 100\%$ 。

**问题 37:**什么是离线式开关电源的一次侧与二次侧?

**答:**通常控制 IC 直接驱动开关管,所以 IC 就必定安装在隔离变压器的输入级——称为“一次侧”,而变压器输出绕组则称为处在“二次侧”。一次侧与二次侧之间应该有“隔离带”存在,安规对此隔离带的有效性与强度都有规定。

**问题 38:**为何在大多数开关电源中,经常会存在两个光电耦合器,且并排安装?

**答:**第一个光电耦合器传送输出的误差信号从输出端(二次侧)到控制 IC(一次侧),它闭合反馈环,且使控制 IC 按要求调整输出电压,所以这个光耦也称为“调节光耦”或“误差光耦”。然而开关电源的安全规则不允许电源中任何“单点失败”给输出端带来危险高压,所以若正常反馈环的某关键元件(或焊接点)工作失常,输出端电压就失去控制,并可能会升高到危险值。为避免这类情况发生,一般需要加独立的“过压保护电路”(OVP)。此电路经常连接输出,且与调节电路元件并联。这个故障检测电路还需要一个独立电路通路将故障信号传送至控制 IC,所以不会受到反馈闭环控制失败的影响。故逻辑上来说,电路需要一个独立光耦——“故障光耦”。依据同样的控制逻辑,除了反馈闭环中使用的光耦外,此“故障光耦”也必须有一个引脚与控制 IC 相连(使其关闭开关管)。

因隔离带需通过这两个光耦与变压器(如第 1 章中图 1-1 所示),故两光耦并排放置,通常仅出于 PCB 布线的方便考虑。

**问题 39:**为确保离线式变换器中多路输出的安全性,是否需要每个输出端都有独立的电流限制电路?

**答:**安规不但对用户端的输出调整电压有要求,而且对工作失常情况下从输出端输出的最大能量也有规定。一次侧的电流检测能够限制电网输入的总能量,但却不能限制每个输出端单独的能量(或功率)输出量。如 300W 的变换器(一次侧有合适的电流控制)可能原来设计为 5V/36A 和 12V/10A 的输出,但如何避免只从 12V 输出端输出 25A 的电流,而 5V 端不输出电流?为防止以上情况的发生,对每个输出端独立设计二次电流控制电路是较明智的选择。但若输出端有集成的后级调整器(如 7805)则可不加控制,因其内部有电流控制电路。注意,任何的过流信号与过压信号通过或门相“或”,同样通过故障光耦连接控制 IC。

**问题 40:**一般如何对离线式开关电源的单点失败进行安规测试?

**答:**安规测试中,任何元件都可能被短接或断开,就连 PCB 上的焊点或连线都可能会考虑到。若此类单点失败时,通常希望能使开关电源简单而快速地关闭,甚至是突然间关断。在测试过程中,不允许输出端出现任何(哪怕是瞬间)的危险高压。

**问题 41:**何谓同步 buck 拓扑?

**答:**同步 buck 拓扑中,传统 buck 拓扑的续流二极管被一 MOSFET 开关管代替或与之并联,如图 4-3 所示。此新开关管称为“低端 MOSFET”或“同步 MOSFET”,较上端的 MOSFET 则称为“高端 MOSFET”或“控制 MOSFET”。

稳态情况下,低端 MOSFET 驱动与高端 MOSFET 相反或互补。即二者有一导通时,另一管将会关断,反之亦然,与一般意义的同相位同步(此电路是不允许的,因为会造成输入短路)相反,但也称其为“同步”。然而尽管如此,开关拓扑的有效开关管仍为高端 MOSFET。它是唯一有效的“主管”——其通断表示电感储存能量与强迫电感电流续流,而低端 MOSFET 为“辅助”。

同步 buck 拓扑与传统 buck 拓扑本质区别在于,其低端 MOSFET 一般能够为续流电流提供仅 0.1V 或更小的导通压降,而传统的拓扑使用的肖特基钳位二极管导通压降为 0.5V。故同步拓扑能减少续流电路的导通损耗,从而提高效率。

一般来说,因电压与电流波形无交迭,故低端 MOSFET 不会有太大的交叉损耗——只当其所加电压几乎为 0 时才进行通断(状态改变)。所以一般高端 MOSFET 主要是根据其开关速度(低交叉损耗)快慢进行选择,而低端 MOSFET 则主要根据漏源极导通阻抗  $R_{DS}$  大小(低导通损耗)进行选择。

同步 buck 拓扑的最大特点是当负载减小时,不会进入(基于二极管的传统拓扑会进入)断续导通模式。这是因为 MOSFET 开关管与 BJT 不同,其电流可反向流通(即可从漏极流向源极,也可从源极流向漏极)。故电感电流可在任何时刻反向(流出负载),于是可保持“连续导通模式”——即使负载电流为 0(变压器输出端无任何连接)(参见第 1 章)。

**问题 42:**同步 buck 拓扑中,为何有时在低端 MOSFET 两侧并联一肖特基二极管,有时又不并联?

**答:**如前所述,低端 MOSFET 开关管只有在其所加电压较小时,才驱动使其通断。也即是高端 MOSFET 关断后,低端 MOSFET 数纳秒后才导通。而当高端 MOSFET 导通前,低端 MOSFET 应提前关断。这样做是为了使低端开关管实现“零电压导通”(ZVS),同时还应避免两管“交叉导通”——在开关状态转换的短暂时间间隔内,两只开关管同时导通(造成效率降低或开关管损坏)。然而若在转换短暂时间内,两管均关断(“死区时间”),电感仍需能量流通通路。由于每个 MOSFET 结构中都有“体二极管”,故在开关管关断情况下,允许电流反向流通(如图 4-3 所示),所以体二极管为电感电流提供了必要的通路。然而此二极管基本性能较差,通断速度慢且导通压降高。故通常为几个百分点的效率而采用更适合的二极管(一般为肖特基型)代替其导通,一般与低端开关管并联。

**问题 43:**为何大多数同步 buck 调整器使用集成肖特基二极管与低端 MOSFET 并联?

**答:**理论上,可选择普通肖特基二极管,将其与低端 MOSFET 并联焊接即可。但实