

**问题 41:**何谓同步 buck 拓扑?

**答:**同步 buck 拓扑中,传统 buck 拓扑的续流二极管被一 MOSFET 开关管代替或与之并联,如图 4-3 所示。此新开关管称为“低端 MOSFET”或“同步 MOSFET”,较上端的 MOSFET 则称为“高端 MOSFET”或“控制 MOSFET”。

稳态情况下,低端 MOSFET 驱动与高端 MOSFET 相反或互补。即二者有一导通时,另一管将会关断,反之亦然,与一般意义的同相位同步(此电路是不允许的,因为会造成输入短路)相反,但也称其为“同步”。然而尽管如此,开关拓扑的有效开关管仍为高端 MOSFET。它是唯一有效的“主管”——其通断表示电感储存能量与强迫电感电流续流,而低端 MOSFET 为“辅助”。

同步 buck 拓扑与传统 buck 拓扑本质区别在于,其低端 MOSFET 一般能够为续流电流提供仅 0.1V 或更小的导通压降,而传统的拓扑使用的肖特基钳位二极管导通压降为 0.5V。故同步拓扑能减少续流电路的导通损耗,从而提高效率。

一般来说,因电压与电流波形无交迭,故低端 MOSFET 不会有太大的交叉损耗——只当其所加电压几乎为 0 时才进行通断(状态改变)。所以一般高端 MOSFET 主要是根据其开关速度(低交叉损耗)快慢进行选择,而低端 MOSFET 则主要根据漏源极导通阻抗  $R_{DS}$  大小(低导通损耗)进行选择。

同步 buck 拓扑的最大特点是当负载减小时,不会进入(基于二极管的传统拓扑会进入)断续导通模式。这是因为 MOSFET 开关管与 BJT 不同,其电流可反向流通(即可从漏极流向源极,也可从源极流向漏极)。故电感电流可在任何时刻反向(流出负载),于是可保持“连续导通模式”——即使负载电流为 0(变压器输出端无任何连接)(参见第 1 章)。

**问题 42:**同步 buck 拓扑中,为何有时在低端 MOSFET 两侧并联一肖特基二极管,有时又不并联?

**答:**如前所述,低端 MOSFET 开关管只有在其所加电压较小时,才驱动使其通断。也即是高端 MOSFET 关断后,低端 MOSFET 数纳秒后才导通。而当高端 MOSFET 导通前,低端 MOSFET 应提前关断。这样做是为了使低端开关管实现“零电压导通”(ZVS),同时还应避免两管“交叉导通”——在开关状态转换的短暂时间间隔内,两只开关管同时导通(造成效率降低或开关管损坏)。然而若在转换短暂时间内,两管均关断(“死区时间”),电感仍需能量流通通路。由于每个 MOSFET 结构中都有“体二极管”,故在开关管关断情况下,允许电流反向流通(如图 4-3 所示),所以体二极管为电感电流提供了必要的通路。然而此二极管基本性能较差,通断速度慢且导通压降高。故通常为几个百分点的效率而采用更适合的二极管(一般为肖特基型)代替其导通,一般与低端开关管并联。

**问题 43:**为何大多数同步 buck 调整器使用集成肖特基二极管与低端 MOSFET 并联?

**答:**理论上,可选择普通肖特基二极管,将其与低端 MOSFET 并联焊接即可。但实

实际上在电路板上并联二者,肖特基二极管并不起作用。为了使续流电流在低端 MOSFET 关断期间能快速地从开关管转向流过肖特基,则需要二者之间连接线的电感值极小。否则,电流仍在高端 MOSFET 导通前数纳秒内选择体二极管作为流通通路,所以需注意 PCB 布线。但不幸的是,这样处理的最佳效果仍不能解决问题。因为极小的 PCB 布线长度和内部接线,在数纳秒内都会产生极大的电感阻抗。解决问题的方法就是使用集成肖特基二极管与低端 MOSFET 并联,其封装与 MOSFET 大小相同。这样能大大减少低端 MOSFET 与二极管之间的寄生电感,从而使电流能够快速地从低端 MOSFET 退出,而选择并联的二极管作为高端 MOSFET 导通前死区时间内的流通通路。

**问题 44:** 什么因素限制 MOSFET 开关速度?

**答:** 开关器件的开关速度与变换器中的定义有所不同,它指的是通断两种稳态情况相互转换所花费的时间。开关速度快有许多含义,其中较明显的是 V-I 波形的交迭损耗。虽然现代 MOSFET 与 BJT 相比速度已非常快,但仍不能在驱动改变瞬间做出响应。原因如下:其一,因为驱动电路本身有一定(不为 0)的“拉”或“推”电阻,驱动电流须通过它们向 MOSFET 内部寄生电容充电或放电,才能改变通断状态在这一过程中会出现延时。其二,即使外部电阻为 0,驱动与门极之间所连接的 PCB 布线仍会存在寄生电感,这必然会限制较大的门极电流快速导通或关断器件的能力。再进一步假设,门极电路部分外部阻抗为 0, MOSFET 封装本身也仍会有内部阻抗,电流须经过它们再到达寄生电容(充/放电)。其内部阻抗一部分为感性,由引脚到管心的内部连线产生;另一部分为电阻,后者事实上可能有数欧。所有上述因素共同决定器件的开关速度。

**问题 45:** 何谓同步电路中的“交叉导通”?

**答:** 虽然高端与低端 MOSFET 方波驱动信号可能没有交迭,但因 MOSFET 对门极驱动稍有延时,所以事实上两个 MOSFET 开关管可能会同时导通一段时间,这种情况称为“交叉导通”或“直通”。因为直通使输入端短路(只有各种寄生阻抗),即使最小化,这也足够使整个效率降低几个百分点。

若两个 MOSFET 开关速度非常不匹配,此种情况则会恶化。事实上,一般的低端 MOSFET 开关速度都会比高端 MOSFET 慢,这是因为低端 MOSFET 主要是根据其低的正向导通阻抗  $R_{DS}$  来选择的。故为了得到较低的  $R_{DS}$ ,便会要求较大的封装,通常会导致较大的内部寄生电容,从而影响开关速度。

**问题 46:** 怎样尽量避免同步电路的交叉导通?

**答:** 为避免交叉导通,一般需在一管导通与另一管关断之间引进一定的延时,称其为变换器或控制器的“死区时间”。注意此段时间内,续流电流一直通过低端 MOSFET 并联的二极管续流。

**问题 47:** 何谓“自适应死区时间”?

**答:** 以下为死区时间实现的快速发展历程。

□ 第一代(固定延时)——最早同步控制 IC 其两管门极驱动信号之间的延时长

度是固定的。固定延时使用方便,但设定的延时长度必须能够包括各种可能的应用情况,还应满足用户选择 MOSFET 管的灵活性。电路元件的参数值因生产差异会在一定范围变化,故设定的固定延时长度还经常需要进行补偿(使其值更大)。然而,任何时刻电流流过二极管而不是低端 MOSFET 管时,将会导致较大的导通损耗。这些损耗与死区时间长度成正比,所以所有的应用场合中都不能设定过大的死区时间。

□ **第二代(自适应延时)**——通常实现过程如下。低端 MOSFET 的门极电压作为导通高端 MOSFET 的监视电压,当此电压低于一定阈值时,便假定低端 MOSFET 开关管已经关断(此时可能会有几纳秒的固定延时),而后高端门极电平变高。通常将“实时”的开关节点电压稍作调整,作为决定何时导通低端 MOSFET 的监视电压,这是因为高端 MOSFET 关断后,开关节点电压开始变低(为了使电感电流能流过低端 MOSFET)。但遗憾的是,由于该电压下降率与各种不确定的寄生参数以及实际应用场合有关,故其下降速度难以估算。而且为实现开关管的零电压开关与最小化低端 MOSFET 的交叉损耗,所以需要等待可变化的一段时间,直到开关节点电压确认已降到阈值以下(低端 MOSFET 导通之前)。故自适应技术允许对于不同的 MOSFET 与应用情况进行一定大小的延时调节。

□ **第三代(门极驱动预检测技术)**——自适应开关的目的在于其不仅能提供足够大的延时从而避免较大的交叉导通,也能让死区时间足够小从而尽量减小体二极管导通时间,且能根据不同的 MOSFET 灵活变化。然而美国德州仪器公司提出的“预检测”技术,通常被竞争者视为“多余”。但出于介绍的完整性,故在此有所提及。门极驱动预检测技术采集并锁存前一开关周期的信息,以预测下一周期所需的最小延迟时间,其工作基于下一周期所需的延时时间应与前一周期延时时间相差不大的假设。该技术利用数控反馈系统检测体二极管的导通情况,产生接近临界交叉导通的精确的(时钟)触发信号。

**问题 48: 何谓低端电流检测?**

**答:**传统的电流检测通常在开关管导通期间内完成,但现代技术应用中,特别是低电压输出的同步 buck 调整器应用,电流检测在开关管关断期间内完成。

原因之一为有些移动计算处理应用中,需要较极端的降压比——如最小开关频率为 300kHz 时,28V 转换为 1V。由此可计算得出其占空比为  $1/28 = 3.6\%$ ,若频率为 300kHz,周期时间为  $3.3\mu\text{s}$ ,故所需的(高端)开关管导通时间为  $3.6 \times 3.3/100 = 0.12\mu\text{s}$ (即 120ns);若频率为 600kHz,导通时间降为 60ns;若频率为 120MHz,则为 30ns。这么短的导通时间可能无法使开关管完全导通,并且无法防止导通转换(“前沿空白时间”)过程中产生的尖峰脉冲噪声,还可能使电流控制电路无法足够快速地检测电流。

再者,若负载较轻,则希望能够完全跳过一些脉冲,从而使效率最大化(跳过脉冲可使开关损耗降低)。但高端电流检测在每个周期都会迫使高端 MOSFET 导通——只

为检测电流。

鉴于以上原因,低端电流检测越来越被广泛采用。一般在续流通路上安置一电流检测电阻,然而低阻电阻一般较贵,故通常选择将低端 MOSFET 上的导通压降作为检测电压。

**问题 49:** 为何有些非同步调整器在负载较轻时会进入几近混乱的开关模式?

**答:** 若负载减少,传统的调整器工作模式会由 CCM(连续导通模式)进入 DCM(断续导通模式,参见第 1 章)。这就表明事实上占空比为负载的函数,而不再像 CCM 调整器,占空比由输入与输出电压决定。若再将负载减少,DCM 模式的占空比将继续减少,最终将使调整器自动进入随机的脉冲跳跃模式。这种情况的发生,只因为在某些工作点,调整器无法再减少导通时间至所需值。所以每个脉冲导通输入电感的能量将超过负载所需(每个脉冲)的平均能量值,从而使其控制部分进入“混乱”模式。于是使用另外一种方法尽量弥补失误控制——若此脉冲过宽,则在下面周期中跳过若干脉冲,从而使输入能量与所需能量相等。

但这样的失序控制可能会引起实际操作问题,尤其当变换器处于电流型控制(CMC)时。在 CMC,通常将开关管的电流波形作为检测信号,并通过这个信号产生内部脉宽调节器(PWM)电路工作的斜坡。所以若开关管若干周期不导通,则不会产生 PWM 工作的电流斜坡。

无序模式实际上还是变频模式,通常产生非预期的工作频率,故会导致不希望有的 EMI 与噪声参数。所以恒频工作模式通常易于在商业中应用,这种工作模式基本上不含有脉冲跳跃。

避免以上无序模式广泛采用的方法是在变换器安装“预设负载”,也即是将一些电阻并联在输出端(置于 PCB 板上),从而变换器将会总“认为”有最小负载存在。也就是说,需要传送比(进入无序模式之前的)最小负载所需更多的能量。

**问题 50:** 为何轻载有时需要跳跃脉冲控制?

**答:** 某些实际应用中,特别是电池供电应用场合,变换器的“轻载”工况是最应考虑的关键。导通损耗通常可通过开关管的正导通压降来降低,但不幸的是,实际上每个周期都会有开关损耗。如果可能的话,惟一能消除该损耗的方法就是开关不进行通断。如果能合适地采用脉冲跳跃模式,将会很明显地提高轻载时变换器的效率。

**问题 51:** 如何在同步 buck 拓扑中应用脉冲跳跃控制模式,从而提高轻载时的效率?

**答:** DCM 模式工作时,占空比为负载电流的函数。所以随着负载足够地减少,占空比将会(从其 CCM 模式值)开始减少。最后若控制模式进入最小时间限制时,将会导致脉冲跳跃。但如前所述,脉冲跳跃模式控制非常混乱,且只发生在负载极轻时。所以现在的一种操作方法就是不允许 DCM 占空比小于 CCM 占空比的 15%,从而使单脉冲所传送的能量大于一般 DCM 模式的所传送能量,且不必等待变换器进入最小导通时间限制工作状态。然而,因为导通脉冲宽度比所需脉宽大,控制电路(对于每个导通脉冲后)将会跳过更多的周期数。而后在某个时刻,若控制电路检测的输出电压下降过多,

则允许下个大脉冲导通,从而减少开关损耗。也即通过 DCM 模式发生脉冲跳跃,从而提高轻载效率。

**问题 52:** boost 调整器是怎样被快速损坏的?

**答:** boost 调整器的问题就是当输入电压接入的瞬间,会有极大的冲击电流给输出电容充电。因为开关管不与其串联,故无法对其进行控制。一般理想情况下,应该延时导通时间直到输出电容达到输入电压等级(冲击停止)。正因为如此,boost 电路极需要软启动功能。然而,若在冲击电流存在过程中将开关管导通,冲击电流就会被转入开关管。大多数的控制电路都有这个问题,电流限制可能在开关管导通后头一个 100ns ~ 200ns 内不工作——这样做是为了避免在通断转换过程(前沿空白时间)中产生的噪声使开关管假象导通。所以此时将会有极大的冲击电流完全流过开关管,又因为实际上未实施控制,可能引起电路失效。将二极管直接连接电源输入线路与输入电容(二极管阴极接输出电容的正极),可解决由此带来的问题。此时冲击电流可通过电感与二极管,但必须注意此二极管所允许流过的浪涌电流值。此二极管无需是快速二极管,因为开关一旦动作后,其将被一直反向。

另外应注意,有时 boost 拓扑可能上电(导通/关断功能)有困难,这种情况下,可采用(附加)串联三极管的方法,上电时将输入与输出完全有效地隔开。



## 第 5 章

# 导通损耗和开关损耗

随着变换器开关频率的提高,减小开关损耗变得尤其重要。开关损耗为开关器件从导通(关断)转换为关断(导通)时的所有损耗。开关频率越高,开关每秒钟转换状态的次数就越多,因此开关损耗与开关频率成正比。在这些取决于频率的损耗中最主要的损耗通常在开关内部产生,因此理解开关状态转换中所有过程的先后顺序,从而限制每个过程的损耗,已经成为开关电源设计的主要目标。

因为 MOSFET 已成为当今最常用的高频开关器件,所以本章主要讨论 MOSFET,将其导通和关断过程分为几个特定子区间并分析在每个区间发生的现象,同时给出相关的设计方程。由于 MOSFET 及其与电路板的相互影响的建模非常复杂,故与许多相关文献类似,本文仅简化说明其最基本内容。这将导致开关损耗的理论值比实际值低很多,典型差值为 20% ~ 50%。设计师需要对此加以考虑并添加一个校正系数以与实际相符,本书分析中采用缩放系数以减小误差。

本章同时介绍如何分析 MOSFET 的驱动要求,并说明在特定应用场合中合适的驱动匹配的重要意义。这不仅有助于应用工程师为系统选择更好的 MOSFET,而且可帮助 IC 设计工程师更好地设计驱动电路。

需注意一个术语上的问题:大部分电源分析中提到的“负载”都指晶体管的负载,而非 DC-DC 变换器的负载。类似地,“输入电压”指 MOSFET 关断时加在其两端的电压而非 DC-DC 变换器的输入电压。虽然最后都与功率变换领域相联系,但是必须清楚最初都是从 MOSFET 的角度而非其所在的整个电路拓扑进行讨论的。

### 5.1 开关接电阻性负载

在考虑电感负载前首先讨论开关接电阻性负载时的情况。

考虑理想情况以简化分析,图 5-1 所示为一理想 N 沟道 MOSFET,其性能特征如下:

- 导通电阻为零。
- 当栅源极间电压  $V_{gs}$  为零时, MOSFET 完全关断。
- 栅源极间电压  $V_{gs}$  稍大于零, MOSFET 开始导通,漏极电流  $I_d$  从漏极流入源极。

- 漏极电流  $I_d$  与电压  $V_{gs}$  之比定义为 MOSFET 的跨导  $g$ , 单位为 mhos, 即欧姆 ohm 的反序。现在更多地将 mhos 写为 Simens, 或 S。
- 假设一 MOSFET 的  $g$  为常量 1S, 若栅极电压为 1V, 则电流为 1A; 若栅极电压为 2V, 则电流为 2A。

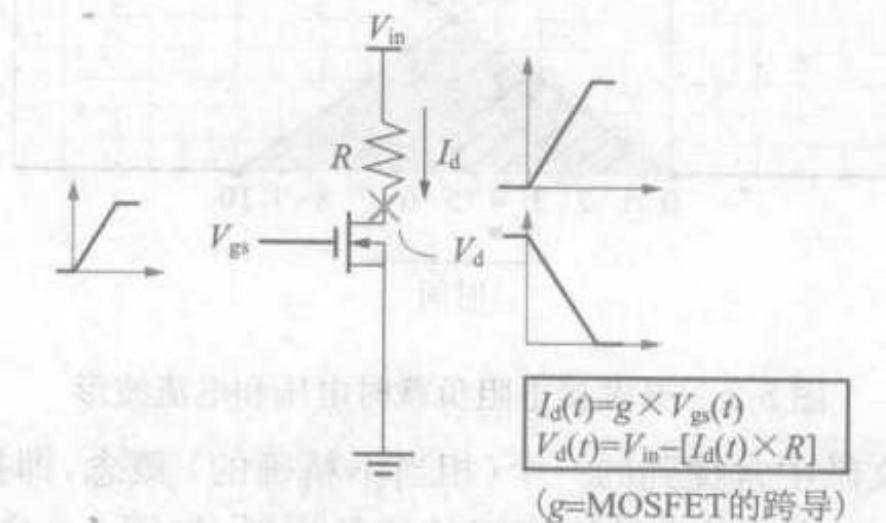


图 5-1 开关接电阻性负载

图 5-1 所示应用电路工作原理如下。

- 输入电压 10V。
- 与漏极串联的外部电阻为  $1\Omega$ 。
- 栅极电压随时间线性上升, 即  $t = 1s$  时为 1V,  $t = 2s$  时为 2V,  $t = 3s$  时为 3V, 依此类推。

分析过程如下 ( $V_{ds}$  为漏源极间电压,  $V_{gs}$  为栅源极间电压,  $I_d$  为漏极电流)。

- $t = 0$  时,  $V_{gs} = 0$ , 由跨导方程可得  $I_d = 0A$ , 根据欧姆定律可知  $1\Omega$  电阻上的压降为 0V, 因此 MOSFET 的漏源极间电压  $V_{ds} = 10V$ 。
- $t = 1s$  时,  $V_{gs} = 1V$ , 由跨导方程可得  $I_d = 1A$ , 根据欧姆定律可知  $1\Omega$  电阻上的压降为 1V, 因此 MOSFET 的漏源极间电压  $V_{ds} = 10V - 1V = 9V$ 。
- $t = 2s$  时,  $V_{gs} = 2V$ , 由跨导方程可得  $I_d = 2A$ , 根据欧姆定律可知  $1\Omega$  电阻上的压降为 2V, 因此 MOSFET 的漏源极间电压  $V_{ds} = 10V - 2V = 8V$ 。

以此斜率不断增加  $V_{gs}$ ,  $t = 10s$  时  $V_{gs} = 10V$ ,  $I_d = 10A$ ,  $V_{ds} = 0V$ 。10s 后即使  $V_{gs}$  继续提高,  $V_{ds}$  和  $I_d$  不再改变。

**注意:** 一般当栅源极间电压增加到超过其提供最大负载电流的值后, 则称为“过驱动”。表面上看过驱动浪费能量, 其实它有助于减小 MOSFET 的导通电阻, 从而减小导通损耗。

上例中最大负载电流为 10A, 即图 5-2 中的  $I_{dmax}$ 。若绘出漏极电流和漏极电压对时间的曲线, 可见其交越时间  $t_{cross}$  为 10s, 此时间定义为电压和电流都完成转换所需的时间。

转换时间内 MOSFET 的能量损耗为

$$E = \int_0^{t_{cross}} V_d(t) I_d(t) dt \text{ J}$$

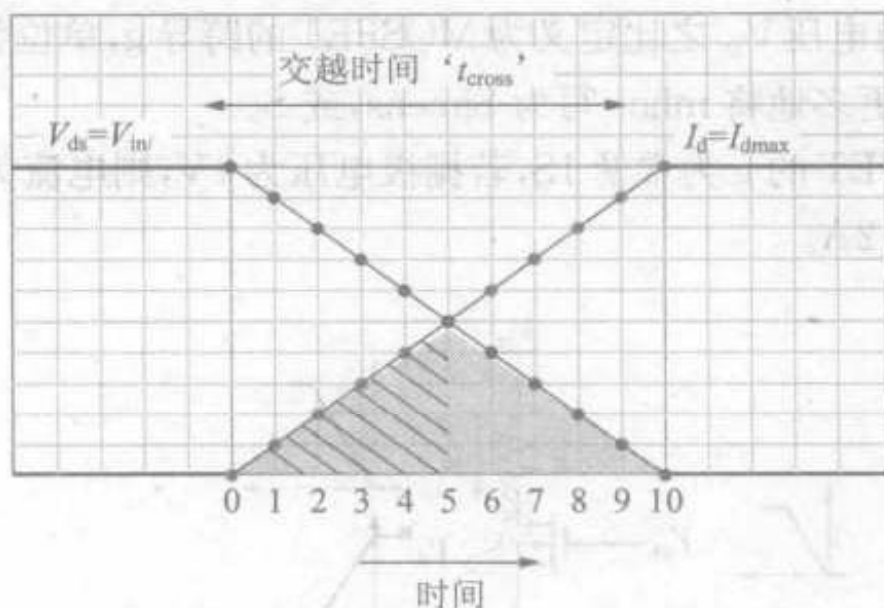


图 5-2 开关接电阻负载时电压和电流波形

需要注意相关文献中常提到的一个(相当不精确的)概念,即把电压、电流及时间轴所围区域的面积定义为开关在转换期间的能量损耗,如图 5-2 中的灰色等腰三角形区域所示(其中一半区域用阴影线标示)。

在此交越时间的矩形区域内,共有八个面积与此阴影线标示区域相等的三角形,可见灰色区域面积为整个矩形区域面积的  $1/4$ 。因此若能量等于封闭区域的面积,则可得下式

$$E = \frac{1}{4} \cdot V_{in} \cdot I_{dmax} \cdot t_{cross} \text{ J}$$

此式是不正确的,还有一种计算方法,即在交越区域平均电压为  $V_{in}/2$ 、平均电流为  $I_{dmax}/2$ ,则交越区域平均值为  $(V_{in} \times I_{dmax})/4$ ,此算法也是错误的。一般地,

$$A_{AVG} \times B_{AVG} \neq (A \times B)_{AVG}$$

若电压不断下降、电流保持不变,则上式正确,反之亦然。下文将分析的电感负载就是这种情况。但是,电阻负载中电压和电流在交越时间内同时变化,不能用上式计算,从而需要寻找更好的方法计算开关损耗。

现在计算  $t = 1, 2, 3, 4s \dots$  时  $V_{ds}(t) \times I_d(t)$  的瞬时值,在坐标平面描出这些点可以得到图 5-3 所示钟形曲线。为计算交越时间的能量损耗,需要计算此曲线下方区域面积。由于此曲线形状特殊,不易计算其面积,除了使用典型的积分/综合表达式外没有其他可行方法。回到图 5-1 所示电压、电流的基本等式,计算其对时间的积分,可得

$$E = \frac{1}{6} \cdot V_{in} \cdot I_{dmax} \cdot t_{cross} \text{ J}$$

这是在电阻负载下开关导通过程中正确计算开关损耗的公式。若关断 MOSFET,尽管此时电压上升、电流下降,若保持相等的交越时间,则可得到相同的能量损耗公式。

可以推论,若开关以频率  $f_{sw}$  重复导通和关断,则单位时间内以发热形式损失的能量为



$$P_{sw} = \frac{1}{3} \cdot V_{in} \cdot I_{dmax} \cdot t_{cross} \cdot f_{sw} \text{ W}$$

这是开关器件接电阻负载时的开关损耗。

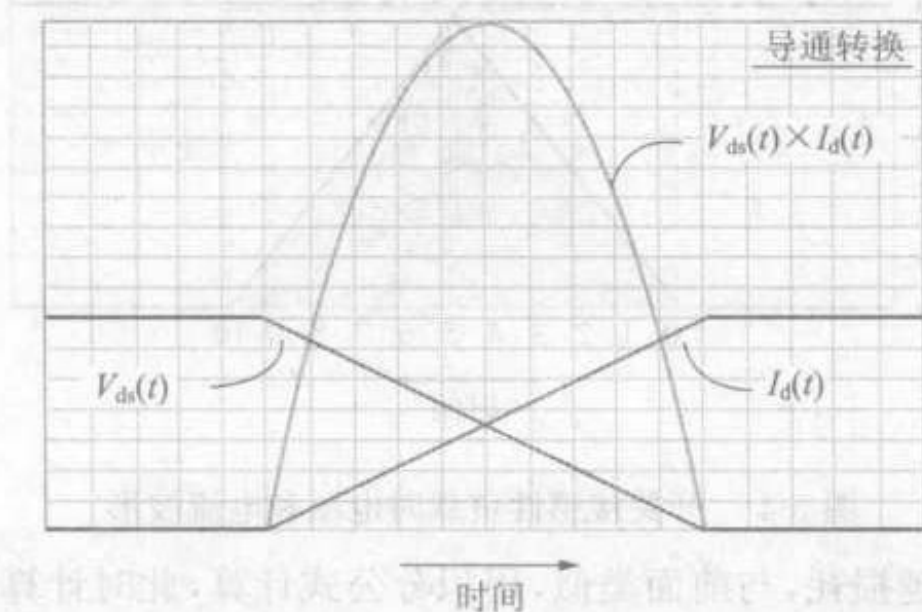


图 5-3 电阻负载时开关瞬时能量损耗

**注意:**精确地说上述公式表示的仅为第 1 章讲到的开关的“交越损耗”,交越损耗定义为  $V-I$  交迭产生的损耗,它并不是开关器件在导通和关断过程中的所有损耗。

假设栅极电压上升速率为每秒 1V、下降速率为每秒 2V,则开关导通和关断过程转换时间不同。这种情况下需要分开计算开关导通和关断阶段的交越损耗  $P_{sw}$ ,公式如下

$$\begin{aligned} P_{sw} &= P_{turnon} + P_{turnoff} \\ &= \frac{1}{6} \cdot V_{in} \cdot I_{dmax} \cdot t_{crosson} \cdot f_{sw} + \frac{1}{6} \cdot V_{in} \cdot I_{dmax} \cdot t_{crossoff} \cdot f_{sw} \end{aligned}$$

其中  $t_{crosson}$  和  $t_{crossoff}$  分别为开关导通和关断所需要的交迭时间。

假设开关所串联电阻值由  $1\Omega$  增加到  $2\Omega$ ,则漏极电压从 10V 下降到 0V 所需时间仅为 5s,漏极电流也只能增加到 5A,栅极电压也仅能变到 5V。进一步增加  $V_{gs}$ , $I_d$  也不再改变。因此,尽管这种情况下的交迭时间比电阻为  $1\Omega$  时减少一半,电流上升时间仍然等于电压下降时间(即 5s),这是电阻负载的特性。

当电源接感性负载时,发生的现象有很大不同,由于欧姆定律不再适用,反而使计算更简单。

## 5.2 开关接感性负载

开关接电感性负载并提供续流回路时,可得图 5-4 所示理想波形。它们看起来与图 5-2 中电阻性负载的波形相似,但仔细观察可发现它们有很大不同。特别是当电流变化时,电压保持不变;当电压变化时,电流保持不变。

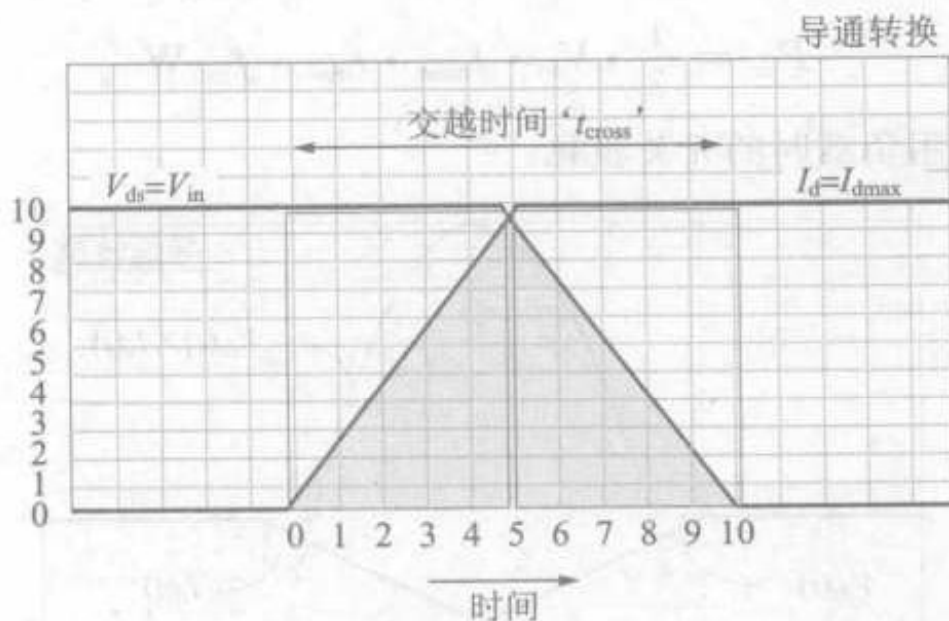


图 5-4 开关接感性负载时电压和电流波形

现在计算其交越损耗,与前面类似,用积分公式计算,此时计算简单得多。因为当  $V$  和  $I$  中有一个变化时,另一个保持不变,所以可利用电流平均值  $I_{dmax}/2$ 、电压平均值  $V_{in}/2$  来计算交越损耗平均值,可得开关导通变换过程中能量损耗为

$$E = \left[ \frac{V_{in}}{2} \cdot I_{dmax} \cdot \frac{t_{cross}}{2} \right] + \left[ V_{in} \cdot \frac{I_{dmax}}{2} \cdot \frac{t_{cross}}{2} \right]$$

$$= \frac{1}{2} \cdot V_{in} \cdot I_{dmax} \cdot t_{cross}$$

此时,损耗可用曲线封闭区域面积表示。由几何原理可知图 5-4 中灰色区域的面积为矩形面积的一半,与上式结果一致。

由于开关接电感性负载,就避免了复杂的积分计算,应用简单的公式即可计算交越损耗。重复导通和关断开关,电感负载时开关损耗为

$$P_{sw} = V_{in} \cdot I_{dmax} \cdot t_{cross} \cdot f_{sw} \text{ W}$$

**注意:**上述公式表明,应用条件完全一致时,开关接感性负载时的损耗为接电阻性负载时的三倍。实际应用中  $I_{dmax}$  的设定基于电阻性负载(取决于外接电阻值的大小),对电感性负载,实际上开关电流可为任意值,没有设定  $I_{dmax}$ ,它为开关变换前后流过电感的电流值。

基本的问题仍没有解决:为什么电感性负载时的波形与电阻性负载时波形有这么大差别?回答此问题需要回到前面对电阻性负载情况的分析,应用了欧姆定律求开关的电压。而欧姆定律不适用于电感中,为得到图 5-4 的波形,需要借助于第 1 章的知识。开关管关断时,电感上会产生维持电流连续所需要的电压,下面用 buck 变换器的实际例子来说明此原理,如图 5-5 所示。

图 5-5 左边波形首先描绘开关管导通过程,在此之前二极管流过全部电感电流(圈 1),开关导通过程开始,开关开始分流(圈 2),二极管电流相应下降(圈 3)。特别注意的是在开关电流建立阶段,二极管始终流过电流(其值为电感电流减去开关电流),但即使流过部分的电感电流,二极管仍必须完全导通,从而(感生电压)使得开关节点电压略低于 0V,确保二极管阳极电压比阴极电压高 0.5V(圈 4)。根据基尔霍夫电压定律,开

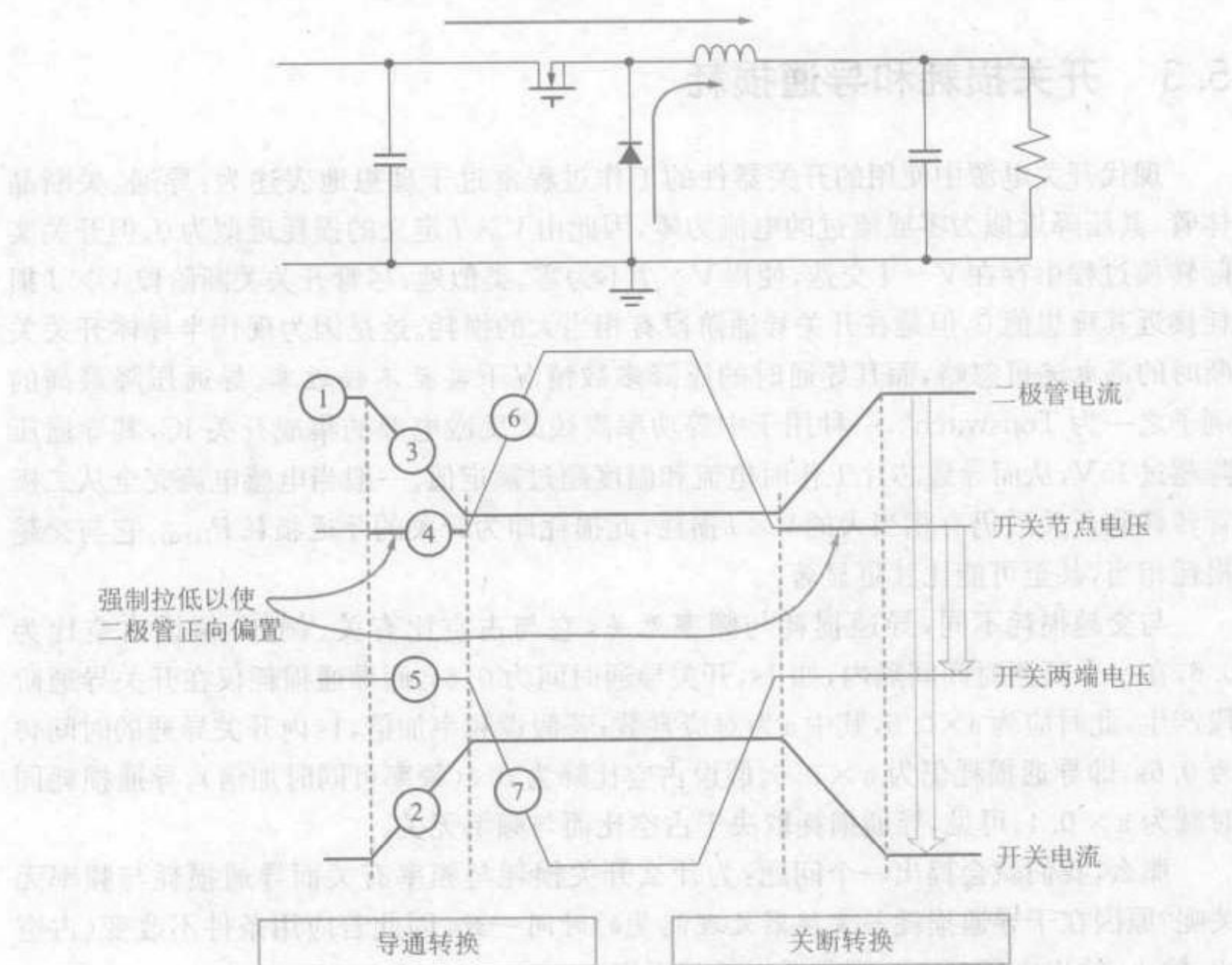


图 5-5 buck 变换器转换过程分析

关管两端电压维持为高(圈 5),直到整个电感电流全部流过开关,二极管断开,开关节点电压升高为输入电压(圈 6),开关两端电压下降(圈 7)。

□可见在导通过程中开关两端电压直到其电流转换完成才开始变化,开关 $V-I$ 交迭很大。

类似地分析开关管关断过程(如图 5-5 右边波形所示),要使开关电流开始下降二极管必须首先导通分流,因此开关节点电压首先下降到 0V 左右以正偏置二极管,即开关电压必须首先完全转换,电流才开始下降。

□可见在关断过程中开关电流直到其电压转换完成才开始变化,因此开关 $V-I$ 交迭也很大。

第 1 章介绍了电感基本性质和功能,这是交越阶段交迭损耗产生的根本原因。

任何开关拓扑都存在此问题,前面列出的开关损耗方程适用于所有拓扑。注意方程中涉及的量为开关关断时的电压和导通时的电流,而实际变换器中需将此电压  $V$  和电流  $I$  与输入/输出电压及负载电流关联,后面将介绍具体步骤。

### 5.3 开关损耗和导通损耗

现代开关电源中使用的开关器件的工作过程常过于理想地表述为：导通、关断晶体管，其压降近似为零或流过的电流为零，因此由  $V \times I$  定义的损耗近似为 0。但开关实际转换过程中存在  $V-I$  交迭，使得  $V \times I$  不为零。类似地，尽管开关关断阶段  $V \times I$  损耗接近其理想值 0，但是在开关导通阶段有相当大的损耗。这是因为现代半导体开关关断时的漏电流可忽略，而其导通时的压降多数情况下甚至不接近零。导通压降最高的例子之一为 Topswitch<sup>®</sup>，一种用于中等功率离线式反激电源的集成开关 IC，其导通压降超过 15V，从而导致芯片工作时电流和温度超过额定值。一般当电感电流完全从二极管转移到开关后仍有相当大的  $V \times I$  损耗，此损耗即为开关的导通损耗  $P_{\text{COND}}$ 。它与交越损耗相当，甚至可能比其更显著。

与交越损耗不同，导通损耗与频率无关，它与占空比有关。例如，假设占空比为 0.6，在一个可测时间间隔内，如 1s，开关导通时间为 0.6s，而导通损耗仅在开关导通阶段产生，此时应为  $a \times 0.6$ ，其中  $a$  为对应常数；若假设频率加倍，1s 内开关导通的时间仍为 0.6s，即导通损耗仍为  $a \times 0.6$ 。假设占空比降为 0.4（频率可同时加倍），导通损耗同时减为  $a \times 0.4$ 。可见，导通损耗取决于占空比而与频率无关。

那么，我们就会提出一个问题：为什么开关损耗与频率有关而导通损耗与频率无关呢？原因在于导通损耗与变换器处理能量的时间一致，因此若应用条件不改变（占空比，输入、输出电压确定），则导通损耗就不变。

计算 MOSFET 的导通损耗的简单公式为

$$P_{\text{COND}} = I_{\text{RMS}}^2 \times R_{\text{ds}} \text{ W}$$

其中  $R_{\text{ds}}$  为 MOSFET 的通态电阻， $I_{\text{RMS}}$  为开关电流的有效值，它等于

$$I_{\text{RMS}} = I_{\text{O}} \times \sqrt{D \times \left(1 + \frac{r_{\text{ds}}^2}{12}\right)} \quad (\text{buck})$$

$$I_{\text{RMS}} = \frac{I_{\text{O}}}{1-D} \times \sqrt{D \times \left(1 + \frac{r_{\text{ds}}^2}{12}\right)} \quad (\text{boost 和 buck-boost})$$

其中  $I_{\text{O}}$  为 DC-DC 变换器的负载电流， $D$  为占空比，假定电流纹波比很小，则其近似值为

$$I_{\text{RMS}} \approx I_{\text{DC}} \times \sqrt{D} \quad (\text{buck、boost 与 buck-boost})$$

其中  $I_{\text{DC}}$  为平均电感电流， $I_{\text{RMS}}$  为开关电流的有效值。

二极管导通损耗是电源中另一主要导通损耗，其值为  $V_{\text{D}} \times I_{\text{D,AVG}}$ ，其中  $V_{\text{D}}$  为二极管导通压降， $I_{\text{D,AVG}}$  为二极管平均电流值，在 boost 和 buck-boost 电路中它等于  $I_{\text{O}}$ ，在 buck 电路中它等于  $I_{\text{O}} \times (1-D)$ ，此损耗同样与频率无关。

减少导通损耗的方法是降低二极管和开关管的正向导通压降，因此选择低压降二极管，如肖特基二极管，类似地，选择低通态电阻  $R_{\text{ds}}$  的 MOSFET。但是，压降非常低的肖特基二极管的漏电流较大，同时其结电容很大，会产生更大损耗。这就需要根据实际

应用条件综合考虑。类似地,试图降低 MOSFET 的通态电阻  $R_{ds}$  会影响其开关速度。

## 5.4 建立 MOSFET 简化模型以研究感性负载时的开关损耗

图 5-6 左边电路为 MOSFET 的基本(简化)模型,值得注意的是在它的漏极、源极和栅极之间存在三个寄生电容。这些微小的极间电容是提高开关效率的关键,特别是在开关频率较高领域。因此需要清楚了解其在开关状态转换过程中的作用。

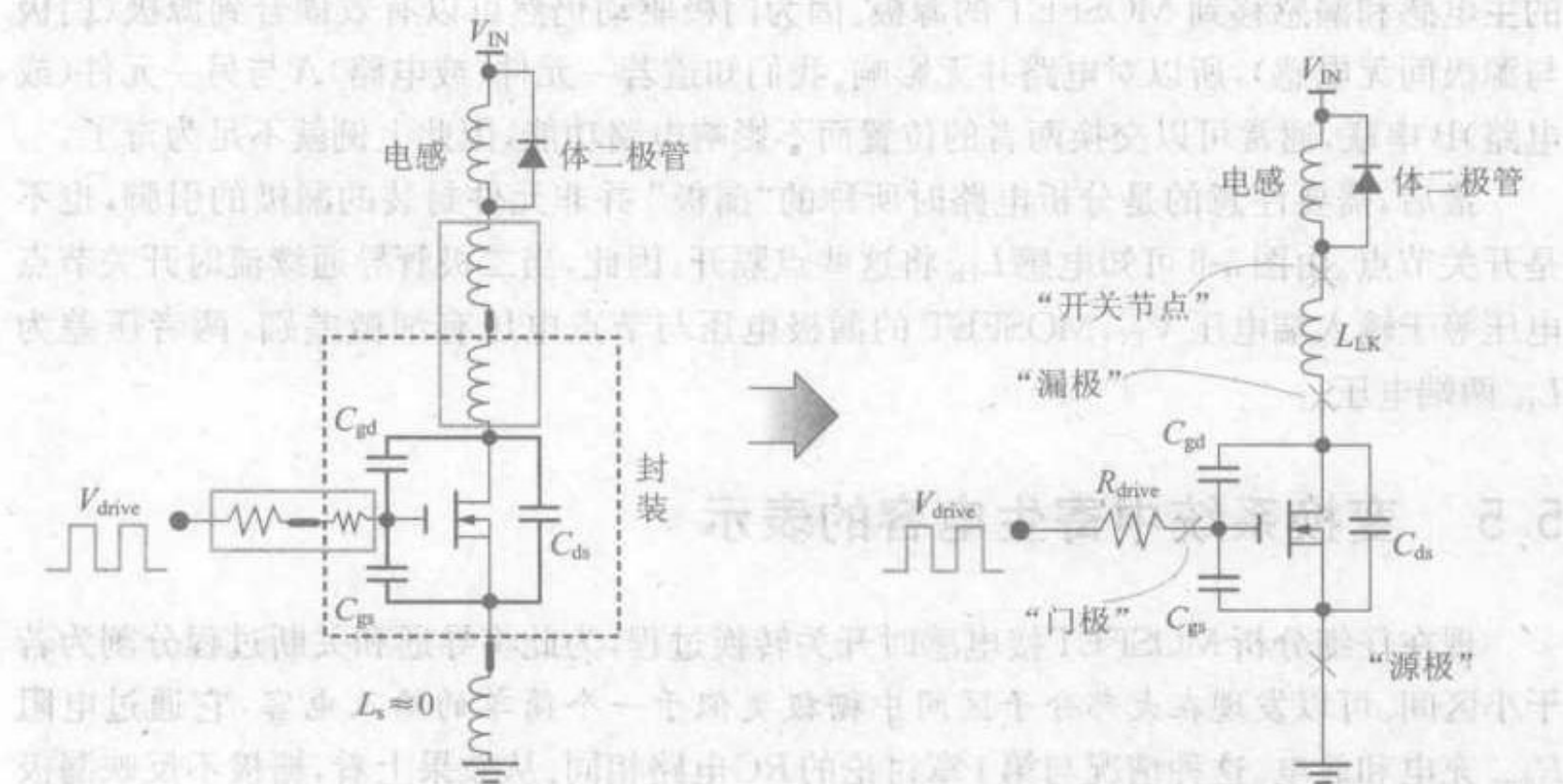


图 5-6 MOSFET 的简化模型

我们知道变换过程存在交叠损耗的原因在于开关状态每次变换都不可避免地存在  $V-I$  交叠。开关工作时电感创造合适条件以维持电流连续,从而产生  $V-I$  交叠。而此交叠会持续一段时间是因为三个极间电容在每个开关转换中需充电、放电以达到新的电压值从而与开关状态的改变相对应。笼统说来电容值越大,充放电时间就越长,交叠时间就会越长,结果导致交叠损耗越大。进一步分析,电容充电和放电回路包含门极电阻,此电阻值也影响转换时间从而影响开关损耗。

图 5-6 右边图形进一步简化了模型。将漏极内部和外部电感等效为一个漏感  $L_{LK}$ 。假设 PCB 布线非常完美,从而可以忽略栅源极之间的电感。同时将 MOSFET 内部小电阻与外部的门极电阻、驱动电阻(内部上拉或下拉)等效为一个电阻量  $R_{drive}$ ,或称驱动电阻。

图 5-6 中主电感为连通的,它有续流通路,但漏电感(寄生电感)是非连通的,它没有释放能量的通路。这样在改变其流过的电流时会产生电压尖峰。但本文分析时假定此漏感很小(尽管其值可能不能忽略)。可以看到这会导致开关波形中的人为因素,使其看起来与图 5-4、图 5-5 所示的开关理想波形有一些细小的差别。当然,在  $R_{drive}$  很小的情况下,此差别实际影响不大,仅为理论分析感兴趣的问题。此外,它一定程度上还有

助于减小交叠损耗。因此,从这个角度看理想的波形更为“保守”,进行分析时应该以此理想波形为基础。

注意图 5-6 所示电路实际无法工作。由第 1 章讨论可知,若没有设置输出电容就不能使电感到伏秒数平衡,从而无法得到稳定的输出。所以此电路仅为理想模型,它用于帮助人们对开关转换过程进行理论分析。

然而,最终人们关心的是开关管关断时两端电压,以及导通时流过的电流,因而此简化电路可以有效地用于描述任意拓扑中开关状态转换的情况。例如,可以将图 5-6 中的主电感和漏感移到 MOSFET 的源极。因为门极驱动仍然可以有效耦合到源极(门极与源极间无电感),所以对电路并无影响。我们知道若一元件(或电路)A 与另一元件(或电路)B 串联,通常可以交换两者的位置而不影响电路功能,因此上例就不足为奇了。

最后,需要注意的是分析电路时所称的“漏极”并非元件封装的漏极的引脚,也不是开关节点。由图 5-6 可知电感  $L_{lk}$  将这些点隔开。因此,当二极管导通续流时开关节点电压等于输入端电压  $V_{in}$ , MOSFET 的漏极电压与节点电压有细微差别,两者压差为  $L_{lk}$  两端电压。

## 5.5 变换系统中寄生电容的表示

现在仔细分析 MOSFET 接电感时开关转换过程,为此将导通和关断过程分割为若干小区间。可以发现在大部分子区间中栅极类似于一个简单的输入电容,它通过电阻  $R_{drive}$  充电和放电。这种情况与第 1 章讨论的 RC 电路相同。从效果上看,栅极不反映漏极和源极发生的现象(由于 MOSFET 的跨导)。

若从直流驱动信号角度深入分析栅极,可发现有效输入充电电容是  $C_{gs}$  和  $C_{gd}$  的并联(算术和),讨论中简称为栅极电容或输入电容  $C_g$ ,因此

$$C_g = C_{gs} + C_{gd}$$

栅极充电 / 放电时间常数为

$$T_g = R_{drive} \times C_g$$

注意:此处讨论假设开关导通和关断的驱动电阻相同,而事实并非如此。我们所列的所有方程都很容易对导通和关断时的驱动电阻的差别加以考虑,因此导通和关断的交叠时间通常不同。也要注意,由于导通和关断都存在一定交叠时间,所以开关电压转换与电流转换的时间不同(与电阻负载情况不相同)。

建立一个变换的系统来描述电容,用有效输入电容  $C_{iss}$ 、输出电容  $C_{oss}$  和反向传输电容  $C_{rss}$  表示,它们与极间电容的关系如下

$$C_{iss} = C_{gs} + C_{gd} \equiv C_g$$

$$C_{oss} = C_{ds} + C_{gd}$$

$$C_{rss} = C_{gd}$$

可得

$$C_{gd} = C_{rss}$$

$$C_{gs} = C_{iss} - C_{rss}$$

$$C_{ds} = C_{oss} - C_{rss}$$

在大部分销售商给出的元件资料中,一般都能在“典型特性参数曲线”中找到  $C_{iss}$ 、 $C_{oss}$  和  $C_{rss}$ 。这些寄生电容为电压的函数,这使电路分析变得复杂,因此可以近似认为极间电容都为常数。观察 MOSFET 的典型工作波形,找出给定应用条件下开关关断时其两端电压所对应的电容值。以下会介绍如何通过使用缩放比例系数来使误差最小。

## 5.6 门极开启电压

图 5-1 所示的“完美 MOSFET”在其栅极电压大于零时就开始导通,但实际 MOSFET 有一定栅极开启电压  $V_t$ 。逻辑电平 MOSFET 中  $V_t$  的典型值为 1~3V,高电平 MOSFET 中  $V_t$  的典型值为 3~5V。因此,必须使栅极电压超过开启电压才能使 MOSFET 完全导通,即把流过 MOSFET 的电流超过 1mA 时的状态定义为导通状态。

由于  $V_t$  不为零,所以传导方程的定义需要做一定修改

$$g = \frac{I_d}{V_{gs}} \Rightarrow g = \frac{I_d}{V_{gs} - V_t}$$

注意在上述分析中都假定传导为一常数。

了解了以上背景知识,就可以开始深入分析开关导通、关断转换过程的现象。

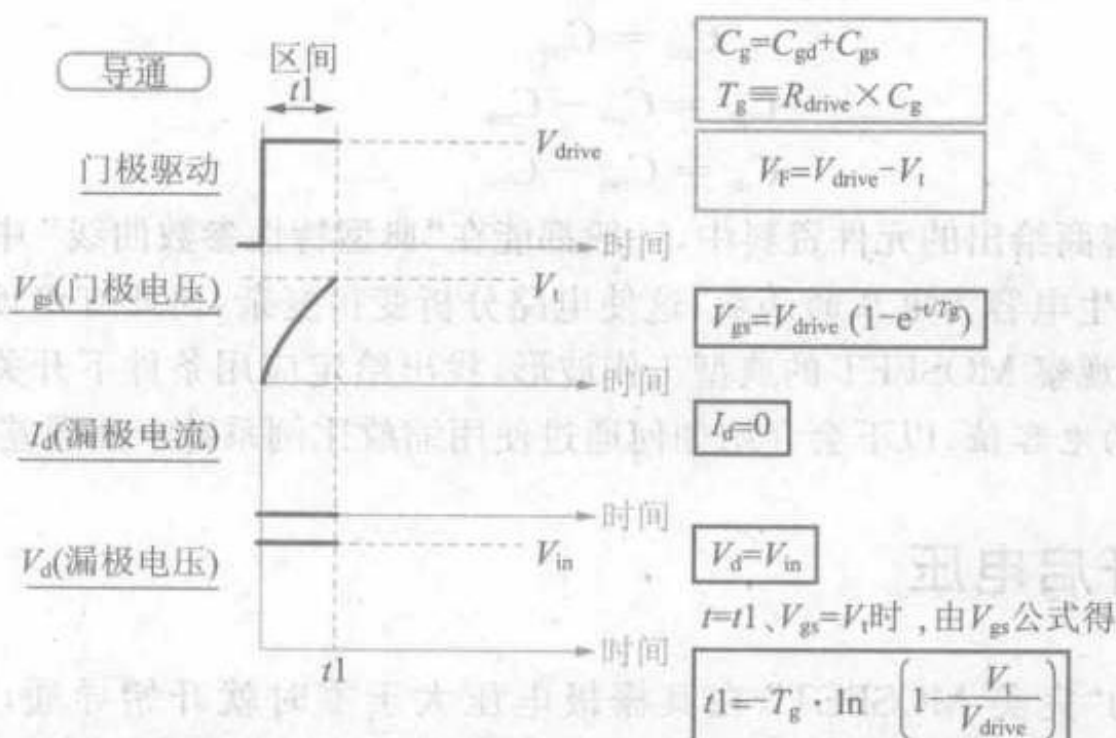
## 5.7 导通转换

将导通过程分为四个子区间,用图 5-7 到图 5-10 分别描述。为便于分析和理解,将每个小区间对应的分析在其各自的图中给出。

$t_1$  区间为达到栅极开启电压  $V_t$  所需的时间。在此时间段,模型为一简单的 RC 充电电路。

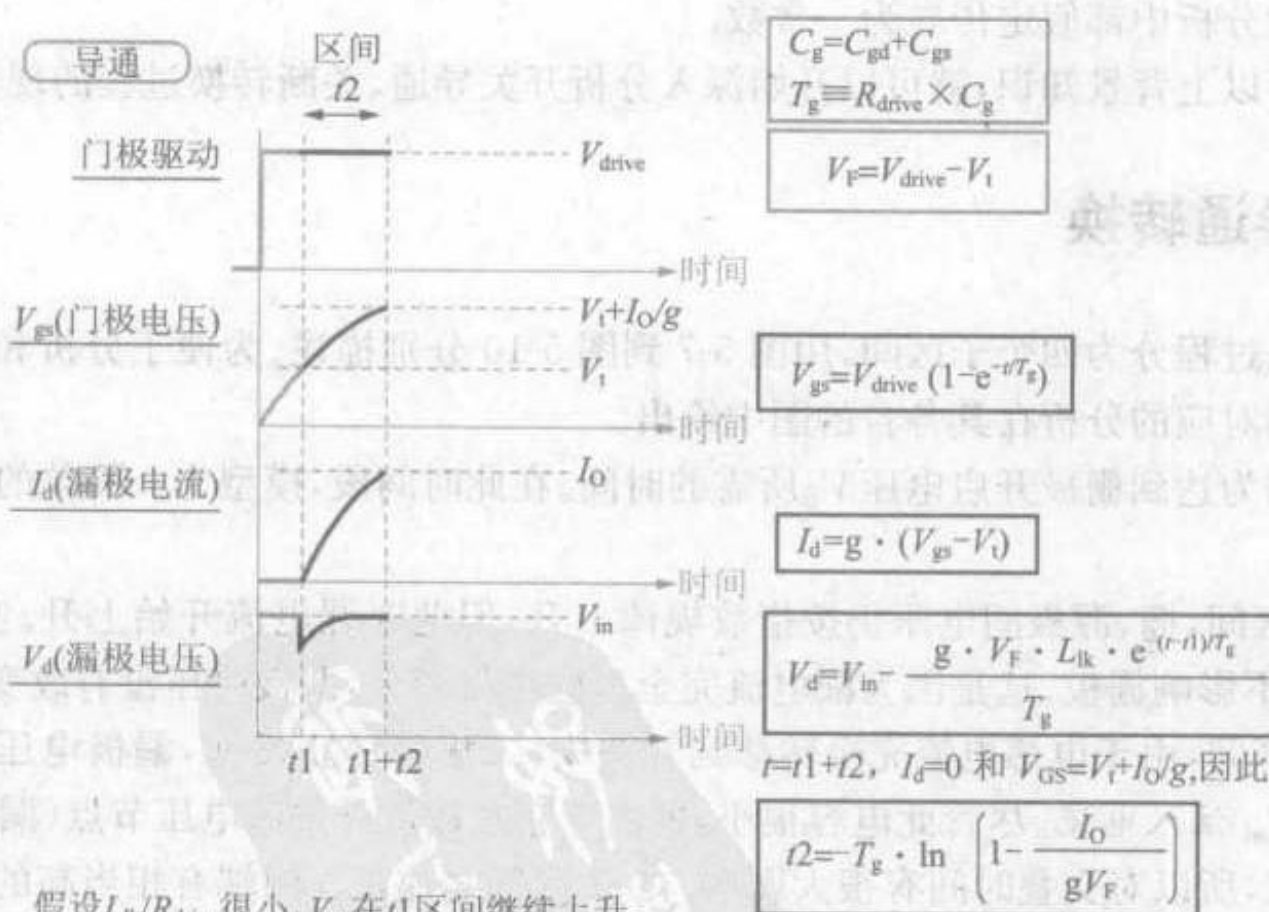
在  $t_2$  区间,栅、源极间电压仍按指数规律上升,但此时漏电流开始上升。实际应用中,漏电流不影响栅极,这是因为漏电流完全反应在传导上,漏极电压没有改变。

在  $t_3$  区间,由于电感电流完全转移到开关中,二极管停止导通,漏极电压下降,同时向电容  $C_{gd}$  注入电流。尽管此电容很小,但由于它直接从开关高电压节点(漏极)向栅极注入电流,所以对交叠时间有很大影响。在  $t_3$  区间之前,  $C_{gd}$  两端有相当高的电压,而当开关完全导通时,  $C_{gd}$  两端电压必须降到较低电平。因此,在  $t_3$  区间  $C_{gd}$  放电,这产生一个问题:  $C_{gd}$  的放电回路在哪里?对此作如下分析,放电电流到达门极后有两个选择:流入电容  $C_{gs}$  或驱动电阻  $R_{drive}$ 。但栅极电压已经达到一个常量  $(V_t + I_o/g)$ ,这是 MOSFET 维持电感满电流  $I_o$  所需门极电压,因此  $C_{gs}$  两端电压(门极电压)必须维持不变。通过电容的电流与电容两端电压关系为  $I = CdV/dt$ ,由于在此区间  $C_{gs}$  两端电压不



由于  $V_{gs}$  小于  $V_t$ , 漏极电流为零, 漏极电压等于  $V_{in}$ 。  
 由于漏极电压固定, 几乎没有电流注入门极(通过  $C_{gd}$ ), 因为漏极电压的改变才会产生此电流。  
 由于  $V_{gs}$  的上升, 会有一个微小的电流流过  $C_{gs}$ , 但影响此电流的时间常数  $T_g$  的因素中  $C_g = C_{gd} + C_{gs}$  而非  $C_{gs}$ 。  
 在开关电源中, 导通过程内开关节点(注意: 在电路中此节点通过漏感与  $V_d$  分开)电压只有在电感电流完全从续流二极管转移到开关中时才改变, 因为二极管必须正向偏置才能流过电流。注意: 忽略二极管导通压降。

图 5-7 导通过程的第一个阶段



假设  $L_{lk}/R_{drive}$  很小,  $V_{gs}$  在  $t_1$  区间继续上升。  
 $V_d$  有一个小的电压尖峰, 由于开关节点电压被钳位, 所以此电压由  $V = L_{lk}(I_d)/dt$  决定。  
 通过  $C_{gd}$  的电流很小, 因此  $V_{gs}$  上升很小, 可以忽略。  
 注意, 由于  $V_d$  经过了  $t_1$  阶段, 因此需要重新初始化调整器以满足临界条件。  
 漏极电流  $I_d$  由 MOSFET 的跨导  $g$  (对逻辑电平 FETs 的典型值为 100mhos) 与瞬时电压,  $V_{gs}$  和门极开启电压  $V_t$  的差值共同决定。

图 5-8 导通过程的第二个阶段



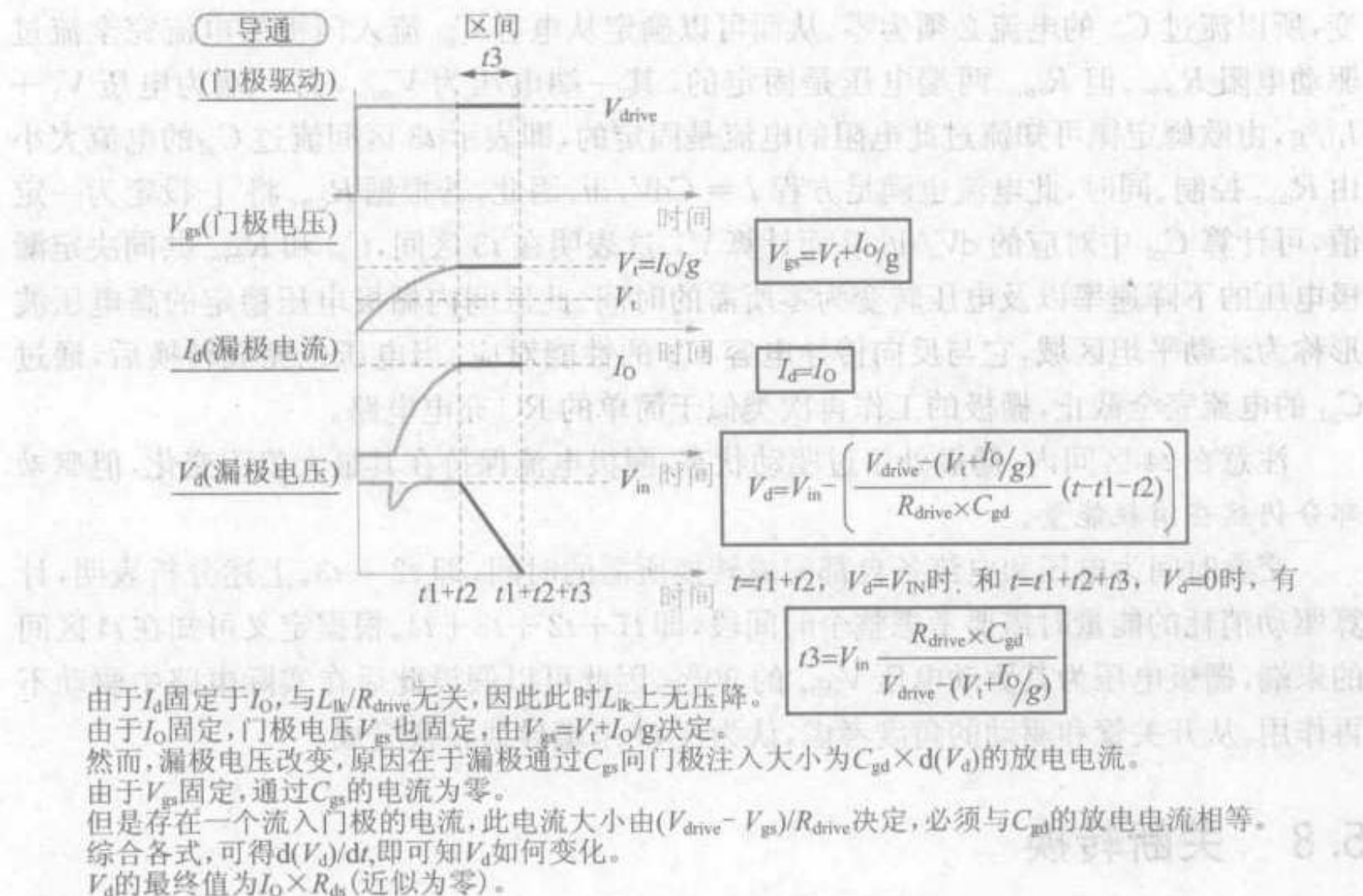
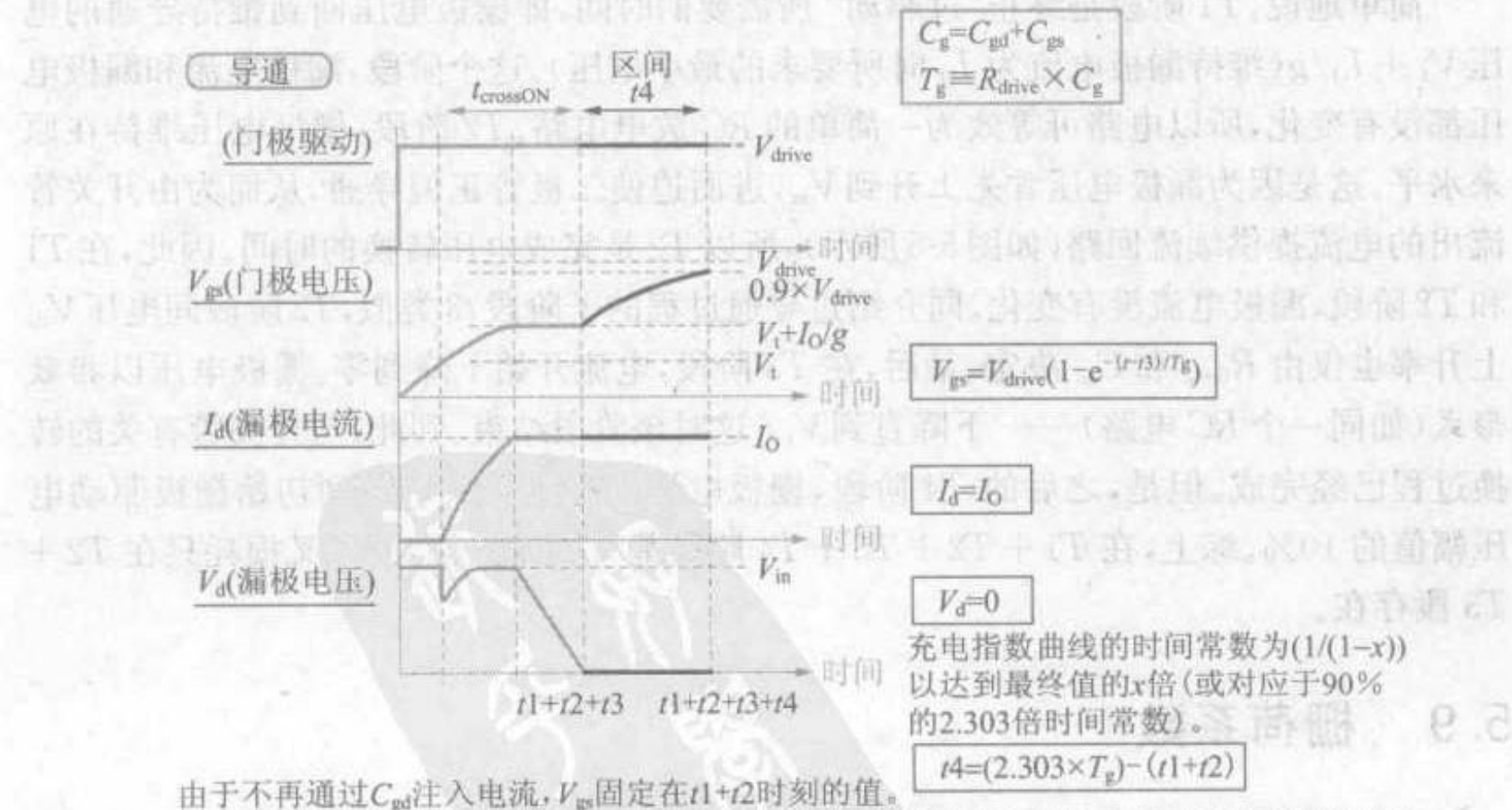


图 5-9 导通过程的第三个阶段



由于不再通过  $C_{gd}$  注入电流,  $V_{gs}$  固定在  $t_1+t_2$  时刻的值。  
 $t_1$  与  $t_2$  阶段  $V_{gs}$  的方程在  $t_4$  阶段同样适用, 注意必须忽略米勒区域 ( $t_3$ )。因此需要将前面的曲线水平移动  $t_3$  时间, 为简化分析, 用  $t-t_3$  代替式中的  $t$ , 即可得到  $t_4$  阶段  $V_{gs}$  的值。

开关损耗中的交越损耗只产生于  $t_2+t_3$  阶段。但在  $t_1$  和  $t_4$  阶段, 驱动电路持续向门极提供电流, 因此需要分析  $t_4$  阶段以计算所有的驱动功耗。

根据指数曲线规律, 将电压达到  $V_{drive}$  的 90% 的时间定为  $t_4$ 。

图 5-10 导通过程的第四个阶段

变,所以流过  $C_{gs}$  的电流必须为零。从而可以确定从电容  $C_{gd}$  流入栅极的电流完全流过驱动电阻  $R_{drive}$ 。但  $R_{drive}$  两端电压是固定的,其一端电压为  $V_{drive}$ ,另一端为电压  $V_1 + I_0/g$ ,由欧姆定律可知流过此电阻的电流是固定的,即表示  $t_3$  区间流过  $C_{gd}$  的电流大小由  $R_{drive}$  控制。同时,此电流也满足方程  $I = CdV/dt$ 。因此,若根据  $R_{drive}$  将  $I$  设定为一定值,可计算  $C_{gd}$  中对应的  $dV/dt$ ,从而计算  $V_d$ 。这表明在  $t_3$  区间, $C_{gd}$  和  $R_{drive}$  共同决定漏极电压的下降速率以及电压转变为零所需的时间。此区间内栅极电压稳定的高电压波形称为米勒平坦区域,它与反向传导电容  $C_{gd}$  的性能对应。当电压也完成转换后,通过  $C_{gd}$  的电流完全截止,栅极的工作再次类似于简单的 RC 充电电路。

注意在  $t_4$  区间内,栅极处于过驱动状态,漏极电流保持在其最大值不变化,但驱动部分仍然在消耗能量。

交叠时间为电压和电流各自都完成转换所需的时间,即  $t_2 + t_3$ 。上述分析表明,计算驱动消耗的能量时需要考虑整个时间段,即  $t_1 + t_2 + t_3 + t_4$ 。根据定义可知在  $t_4$  区间的末端,栅极电压为其驱动电压  $V_{drive}$  的 90%,因此可以假设此后在实际电路中驱动不再作用。从开关管和驱动的角度考虑,认为在  $t_4$  末端导通转换完成。

## 5.8 关断转换

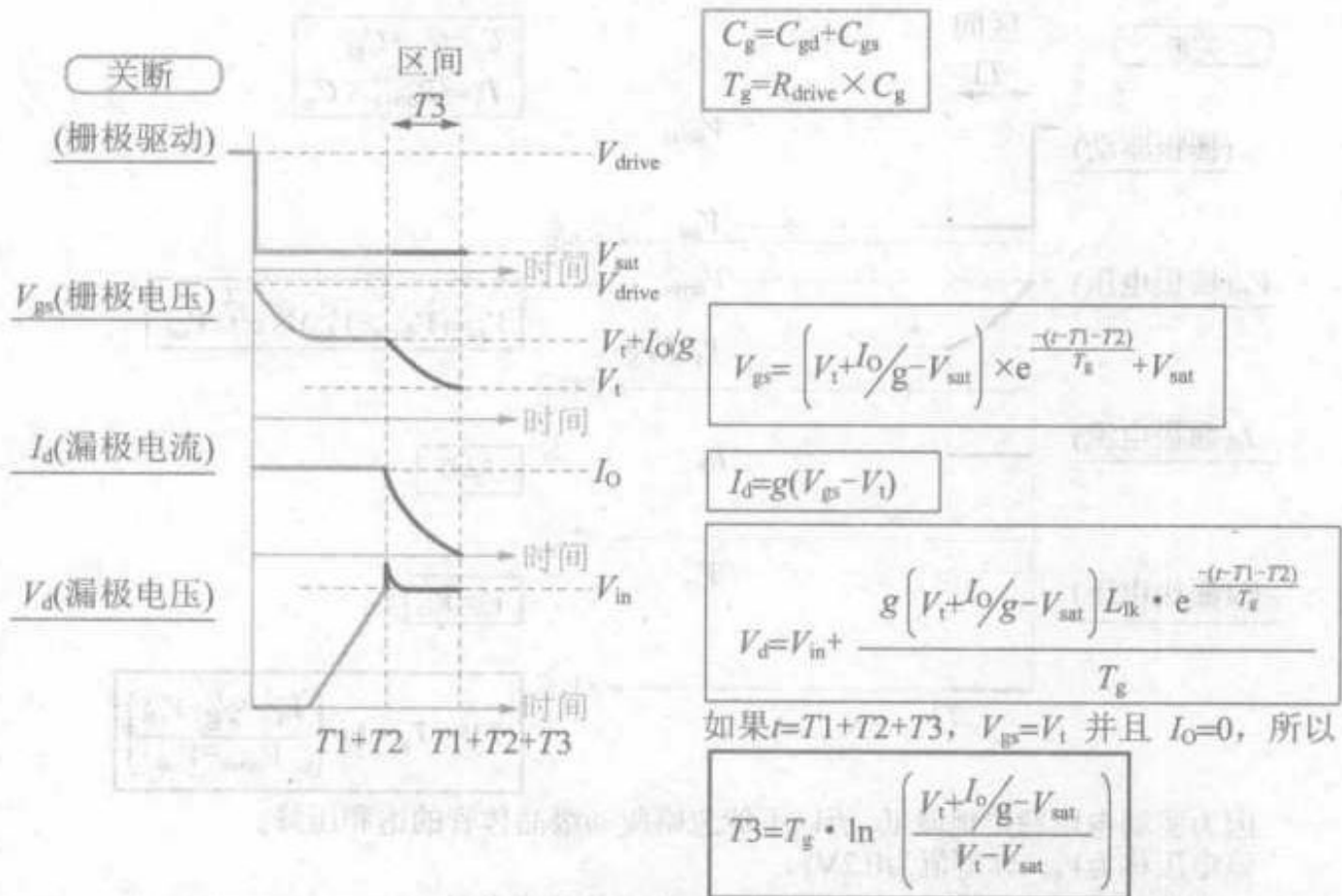
同介绍导通过程一样,可把关断过程分成四个子区间,参见图 5-11 ~ 图 5-14。

简单地说, $T_1$  阶段是终止“过驱动”所需要的时间,即栅极电压回到维持导通的电压  $V_1 + I_0/g$ (维持漏极电流为  $I_0$  时所要求的最小电压)。这个阶段,漏极电流和漏极电压都没有变化,所以电路可等效为一简单的 RC 放电电路。 $T_2$  阶段,栅极电压维持在原来水平。这是因为漏极电压首先上升到  $V_m$ ,进而迫使二极管正偏导通,从而为由开关管流出的电流提供续流回路(如图 5-5 所示),所以  $T_2$  是完成电压转换的时间。因此,在  $T_1$  和  $T_2$  阶段,漏极电流没有变化。同介绍过导通过程的子阶段  $t_3$  类似, $T_2$  阶段间电压  $V_{ds}$  上升率也仅由  $R_{drive}$  和  $C_{gd}$  决定。最后,在  $T_3$  阶段,电流开始下降到零。栅极电压以指数形式(如同一个 RC 电路)——下降直到  $V_1$ ,这时该阶段结束。到此,与开关管有关的转换过程已经完成。但是,之后的  $T_4$  阶段,栅极电压以指数形式下降到初始栅极驱动电压幅值的 10%。综上,在  $T_1 + T_2 + T_3 + T_4$  阶段都有驱动损耗,而交叉损耗只在  $T_2 + T_3$  段存在。

## 5.9 栅荷系数

在 MOSFET 管中,一种描述其寄生缓冲电容的影响最通用的方法是栅荷系数。图 5-15 中定义了  $Q_{gs}$ 、 $Q_{gd}$  和  $Q_g$  等参数。图中表右边一栏中,给出了在假设电容为定值情况下栅荷系数和电容的关系。因为极间电容是外加电压的函数,所以图 5-15 中的栅荷系数的表述很精确。但是,到目前为止关于导通和关断各阶段的分析都是基于极间电容

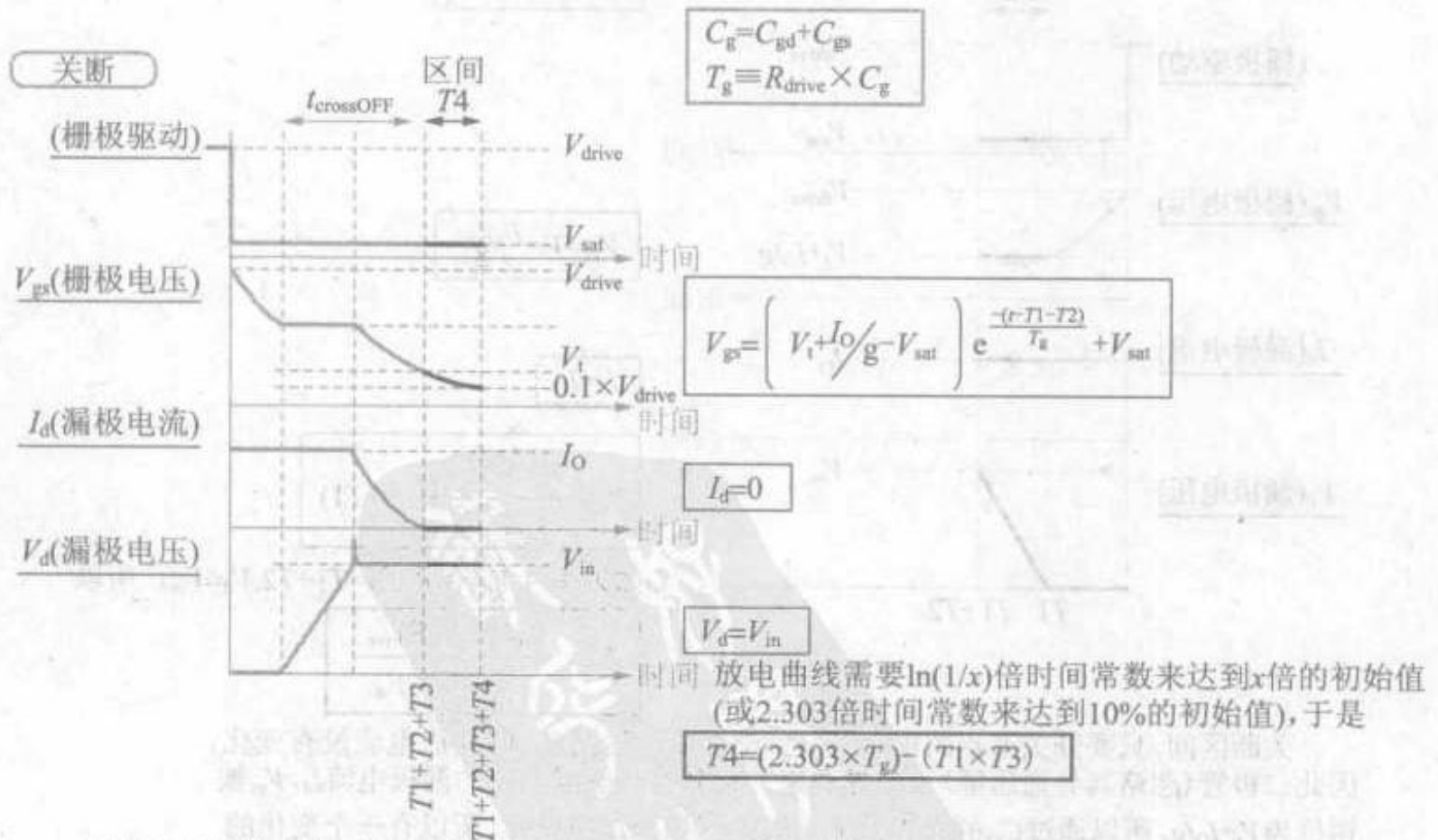




$V_{gs}$  继续以指数形式降低, 因为米勒区域已经过了 ( $V_d$  停止摆动)。这里的方程也适用于所指的边界条件。

若  $L_{lk}/R_{drive}$  很小, 可以假定注入  $C_{gd}$  的电流很小, 并且它对  $V_{gs}$  的影响可以忽略。上部的寄生电感  $L_{lk}$  上的电压是  $V_{in}$ , 但是它的低压端 (即  $V_d$ ) 存在一个电压尖峰  $V = L_{lk} \times d(I_d)/dt$ 。

图 5-13 关断过程的第三个阶段



$V_{gs}$  继续以指数形式下降 (方程同  $T_3$  时)。该方程同样适合所要求的边界条件。

可以根据  $V_{gs}$  达到开始值的 10% 时, 按指数方程来计算  $T_4$  持续时间, 注意在计算  $T_4$  的方程中忽略了  $V_{sat}$ 。但是若  $V_{sat}$  比驱动电压大 10%, 那么现在还没有计算精确的  $T_4$  方程。仅在  $T_2 + T_3$  阶段存在交叉损耗。但是,  $T_1 + T_4$  阶段, 驱动电路继续为栅极提供电流。所以, 为了知道总的驱动损耗, 必须知道  $T_4$ 。

图 5-14 关断过程的第四个阶段

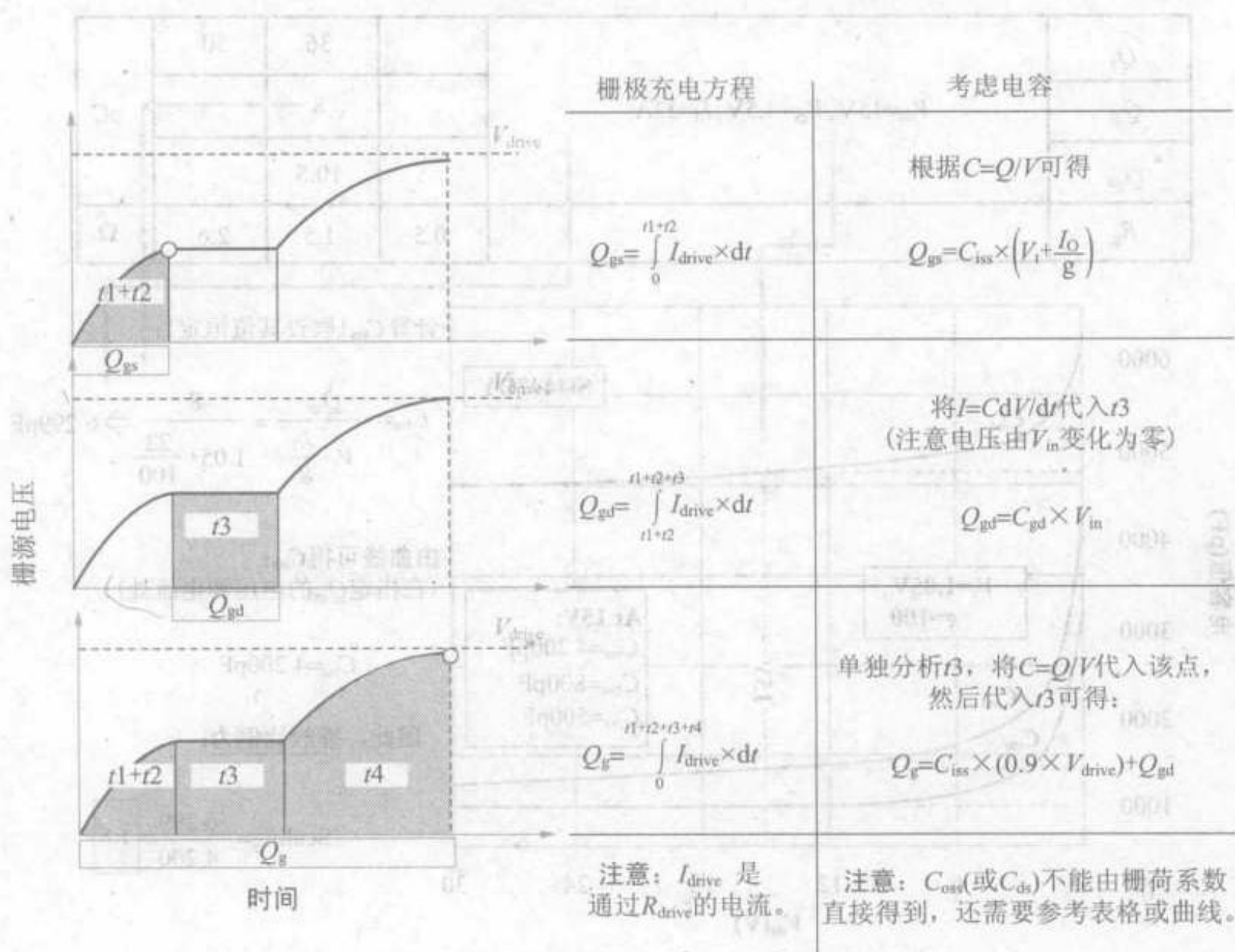


图 5-15 MOSFET 管的栅荷系数

为定值的假设。因此, 这也有助于减少估算开关管损耗时产生的错误, 这里以 Si4442DY (Vishay 公司) 举例说明, 如图 5-16 所示。

一般地, 我们用栅极系数来解释什么是有效电容值 (电压由 0 变化到  $V_{IN}$ )。有效输入电容值 ( $C_{iss}$ ) 比我们可以直接从典型特性曲线中读出的单点  $C_{iss}$  值大 50% (即用 6300pF 代替 4200pF)。这个系数有效地说明了当电压降低时电容值增加的事实。注意, 我们已经单独计算出每个电容值的缩放系数。但是首先找到一通用的缩放系数然后把它应用于所有的电容值上的方法用起来更方便 (这里以  $C_{iss}$  为例介绍)。照这样, 由图 5-16 可得到有效极间电容。在实际设计中应该用这些值 (优先于直接从曲线中读出的  $C_{iss}$ 、 $C_{oss}$  和  $C_{rss}$ ) 来计算开关管损耗。注意, 如果用  $C_{iss}$  ( $C_{gd}$ ) 代替  $C_{iss}$  计算缩放系数, 则将会发现计算出的有效电容值只比我们从曲线中直接读出的值大 40%。所以, 一般可以认为缩放系数的典型值在 1.4 ~ 1.5。