



AN-8035

采用FAN7930临界导通模式（BCM） 功率因数校正(PFC)的设计思路

1.引言

本应用说明书所给出的设计思路基于飞兆半导体控制器FAN7930临界导通模式（BCM）功率因数校正器（PFC），其中包括电感与零电流检测(ZCD)电路设计、器件选型和闭环控制，并通过一台200W的实验样机，验证了该设计步骤的正确性。

与该功率等级应用中常用的连续导通模式（CCM）不同，BCM可以做到升压二极管零电流开关，不产生反向恢复损耗，这样就允许采用成本较低的二极管，而不会牺牲效率。

FAN7930具有PFC-ready引脚，可以用来确认PFC输出电压何时达到稳态运行范围。该信号可以用作PFC后级功率电路控制器的V_{CC}触发信号，或者传送到二次侧，实现与PFC电压状态的同步。这一点简化了PFC控制器的外围电路，降低了BOM总成本。内部专用逻辑

可以检测输入电压，极大地改善PFC运行的稳定性。同时将最大开关频率钳位于300kHz。在使交流输入断电一个或两个周期的模拟突然断电测试中，FAN7930可以使电感电流限制在预设值之内。启动无过冲设计，消除了由于反复触发过压保护（OVP）引起的音频噪声。保护功能包括输出过压保护、过流保护、反馈开路保护和欠压闭锁。

飞兆半导体提供基于本设计参考的Excel®设计工具，其设计结果可以作为设计范例使用。

访问http://www.fairchildsemi.com/design_tools/，下载设计工具

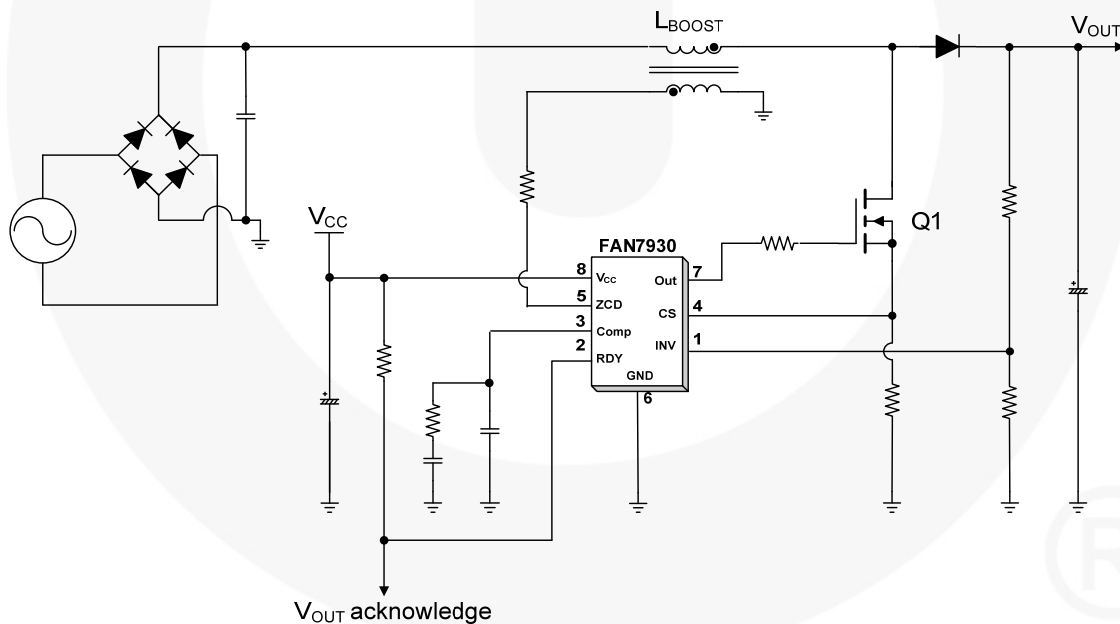


图1 典型应用电路

Excel®是微软公司的注册商标。

2. BCM升压PFC变换器的工作原理

升压变换器广泛采用连续导通模式（CCM）和临界导通模式（BCM）。这两种描述性名称与流过升压变换器储能电感的电流密切相关，如图2所示。顾名思义，对于CCM，电感电流始终连续。对于BCM，新的开关周期以电感电流降到零时为起始点，电感电流处于连续导通和断续导通之间的临界状态。BCM工作模式下，尽管流经电感和开关器件的电流有效值较大，却给MOSFET和二极管提供了更好的开关条件。如图2所示，二极管不存在反向恢复过程，无需使用快速恢复二极管。MOSFET也因过零电流导通，可降低开关损耗。

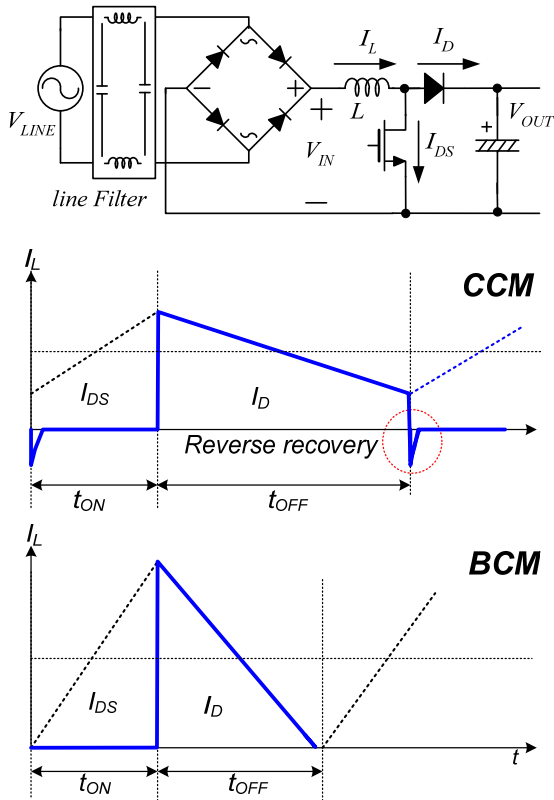


图2 CCM与BCM控制

BCM PFC的基本思想是：在每个开关周期内，电感电流由零上升，如图3所示。当升压变换器中功率晶体管的导通时间固定时，电感电流峰值与输入电压成正比。由于电流波形为三角波，一个开关周期内的平均值则与输入电压成正比。对于正弦输入电压，变换器的输入电流能够非常精确地跟踪输入电压波形，获得正弦输入电流波形。该性能使得BCM工作模式的升压变换器成为功率因数校正的首选方案。

BCM工作模式的一个附带结果是：升压变换器在可变开关频率下运行，而且开关频率主要取决于设定的输出电压、输入电压的瞬时值、升压电感的感值和传输至负载的功率。当输入电流跟随正弦输入电压波形变化时，运行频率相应变化，如图3所示。最低运行频率出现在电网正弦电压峰值处。

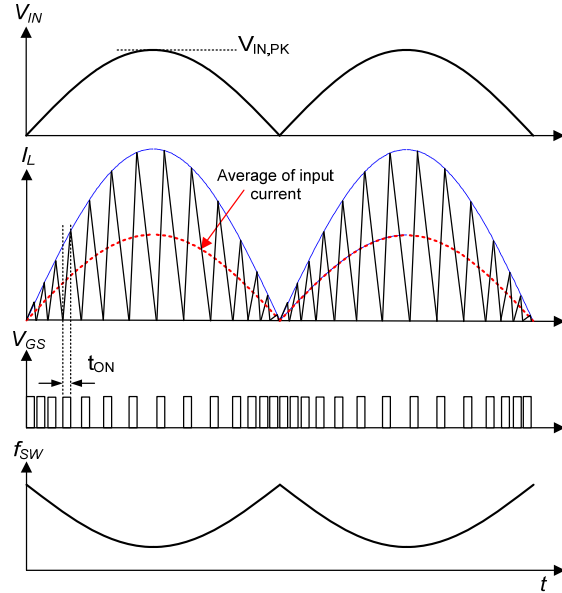


图3 BCM PFC 工作波形

电感的伏秒平衡公式为：

$$V_{IN}(t) \cdot t_{ON} = (V_{OUT} - V_{IN}(t)) \cdot t_{OFF} \quad (1)$$

式中， $V_{IN(t)}$ 指整流后电网电压， V_{OUT} 指输出电压。

BCM升压PFC的开关频率为：

$$\begin{aligned} f_{SW} &= \frac{1}{t_{ON} + t_{OFF}} = \frac{1}{t_{ON}} \cdot \frac{V_{OUT} - V_{IN}(t)}{V_{OUT}} \\ &= \frac{1}{t_{ON}} \cdot \frac{V_{OUT} - V_{IN,PK} \cdot |\sin(2\pi \cdot f_{LINE} \cdot t)|}{V_{OUT}} \end{aligned} \quad (2)$$

式中， $V_{IN,PK}$ 指电网电压幅值， f_{LINE} 指电网频率。

图4给出了当输出功率下降时，MOSFET开通时间和开关频率的变化规律。当负载降低时，在图4的右半部分，随着MOSFET导通时间的减少，电感电流峰值相应降低，结果开关频率大大提高。在轻载情况下，将导致严重的开关损耗。在启动阶段，会出现过高的开关频率。FAN7930的最大开关频率限度为300kHz。

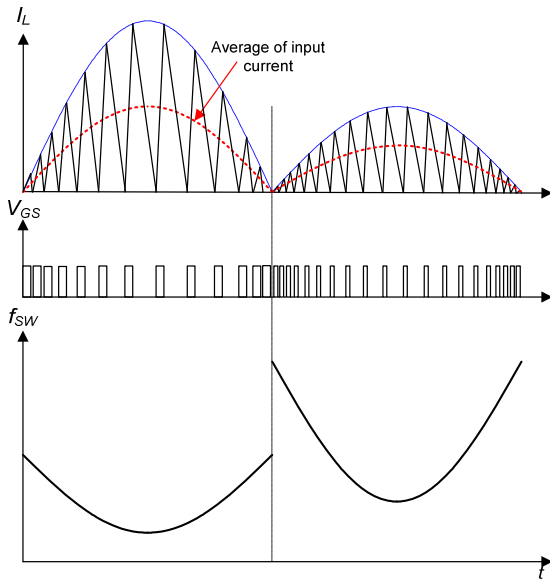
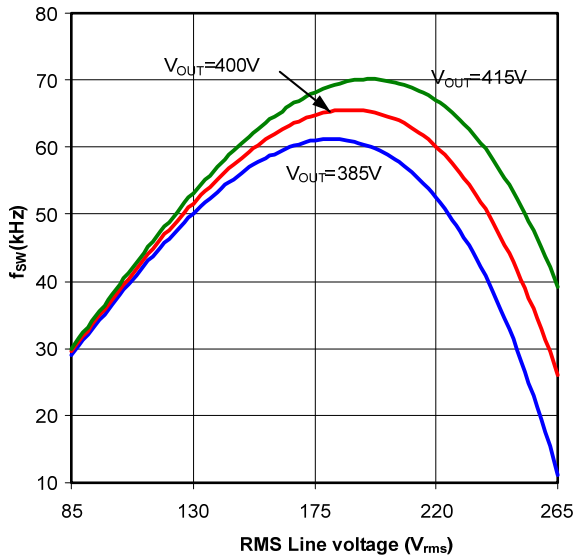


图4 BCM PFC 开关频率的变化

对于开关频率变化的BCM PFC变换器，其滤波器和电感设计应该考虑最低频率。因此，有必要研究BCM PFC变换器的最小工作频率是如何随着工作状况而变化的。

图5给出了三种输出电压设置时，最小开关频率，即出现在电网电压峰值处的开关频率，与电网电压有效值的函数关系。有趣的是，依赖于输出电压设定的不同，最小开关频率可能出现在电网电压的最小值或最大值处。当输出电压设置为大约405V时，电源低压85V和电源高压265V时，具有相同的最小开关频率。

图5 最小开关频率相对电网电压有效值的曲线
($L = 390\mu\text{H}$ 、 $P_{\text{OUT}} = 200\text{W}$)

3.无过冲启动和交流断电检测

一般情况下，PFC的反馈控制速度很慢。由于响应较慢，在输出电压与反馈控制之间存在一个间隔。因而

PFC控制器中过压保护（OVP）成为关键因素。由于负载从轻载到重载的突变而引起电压跌落，受到了大容量电容的抑制，在启动阶段过压保护很容易被触发。在启动时，过压保护OVP引起的开关启动与停止，会引起噪声，增加电压应力，远高于正常运行条件。长时间软启动时，这种情况将会改善。但过长的启动时间会延长输出电压达到额定值的时间，轻载下尤为如此。FAN7930具有了无过冲启动的特性。在启动过程中，反馈环路受控于内部比例增益控制器。当输出电压达到额定值附近时，经过内部固定过渡时间后，改为受控于外部补偿器，如图6所示。简而言之，内部比例增益控制器是阻止启动时出现过冲，在启动完成后，传统的外部补偿器接替控制工作。

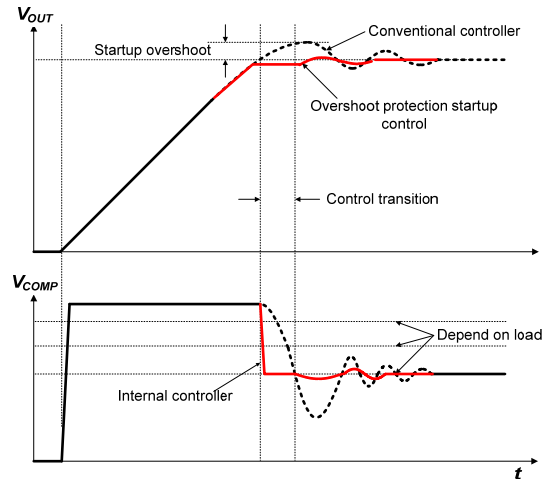


图6 无过冲启动

FAN7930无需检测交流输入电压，消除输入电压检测电阻引起的功率损耗，并且降低了THD，因此控制器内部没有输入电压信号。大多数情况下，PFC控制器的 V_{CC} 由独立电源提供，比如备用电源，所以当交流电源突然断电一个或两个电网周期时， V_{CC} 依然存在。此时PFC输出电压会跌落，控制闭环会补偿输出电压的跌落，控制电压达到最大值。当交流电网恢复供电时，控制电压依然很大时，功率电路中产生很大的开关电流，MOSFET和二极管要承受非常大的电气应力。FAN7930能够通过检测交流输入是否存在来避免这种情况。一旦检测到交流输入断电，软启动会重启，直到交流输入恢复供电。软启动控制开通时间，在交流输入恢复供电后实现PFC平滑工作，减小了启动时电压和电流应力。

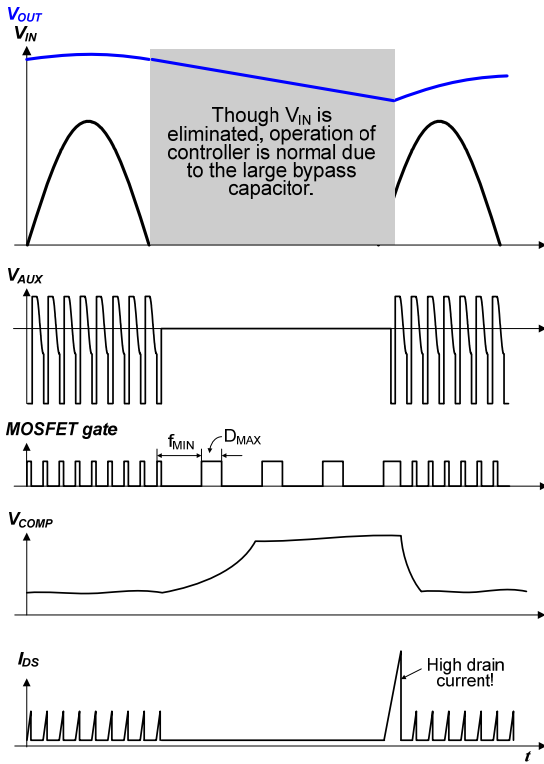


图7 无交流断电检测电路时交流断电运行

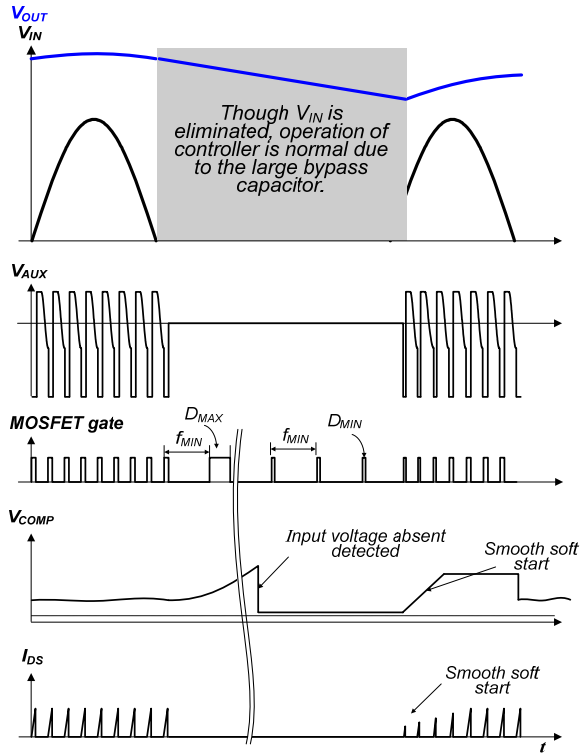


图8 有交流断电检测电路时交流断电运行

4.设计思路

本节以图9所示的电路原理图为例，给出了设计步骤。以通用输入电压范围200W PFC为例，设计指标如下：

- 电网电压范围：90~265V_{AC}（通用输入电压），50Hz；
- 额定输出电压与电流：400V/0.5A（200W）；

- 保持时间要求：一个电网周期内输出电压不跌落330V以下；
- 输出电压纹波：峰值小于8V_{PP}；
- 最小开关频率：高于40kHz；
- 控制带宽：5~15Hz；
- V_{CC}由辅助电源供电。

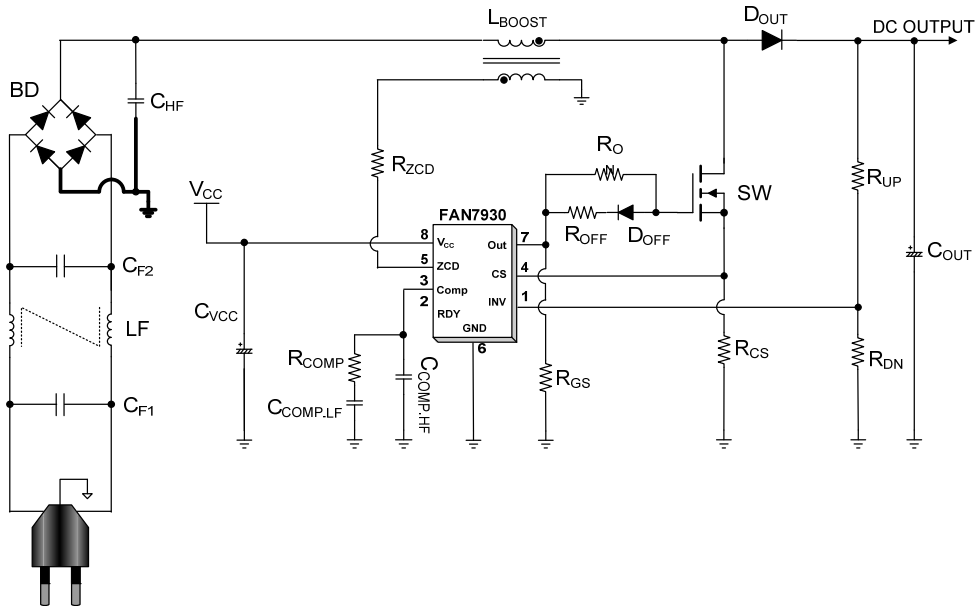


图9 BCM升压PFC设计范例的参考电路

【第1步】定义系统指标

- 电网电压范围 ($V_{LINE,MIN}$ 和 $V_{LINE,MAX}$)
- 电网频率 (f_{LINE})
- 输出电压 (V_{OUT})
- 输出负载电流 (I_{OUT})
- 输出功率 ($P_{OUT}=V_{OUT} \times I_{OUT}$)
- 估算效率 (η)

为了计算最大输入功率，需要估算功率变换器的效率。在通用输入范围内，推荐效率为0.9；当输入电压较高时，推荐效率为0.93~0.95。

在高压环境，传输相同的功率，输入电压为最小值时输入电流最大。升压电感的最大电流可在最小电压的峰值处测得。如图10所示，电感电流分为两部分：一是MOSFET开通时的上升电流，二是MOSFET关断时的输出二极管电流。

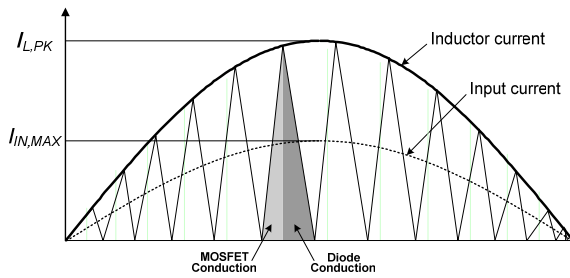


图10 电感和输入电流

鉴于开关频率远远高于电网频率，在一个开关周期内输入电流可视作常数，如图11所示。

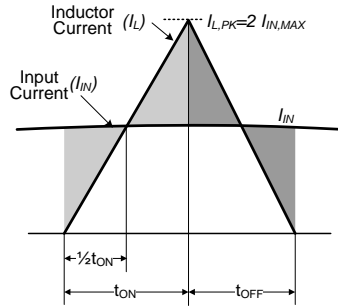


图11 电感电流和输入电流

如图10和图11所示，根据估算的效率，可以计算电感电流峰值 ($I_{L,PK}$)、输入电流峰值 ($I_{IN,MAX}$) 和输入电流有效值 ($I_{IN,MAXRMS}$)：

$$I_{L,PK} = \frac{4 \cdot P_{OUT}}{\eta \cdot \sqrt{2} \cdot V_{LINE,MIN}} \quad [A] \quad (3)$$

$$I_{IN,MAX} = I_{L,PK} / 2 \quad [A] \quad (4)$$

$$I_{IN,MAXRMS} = I_{IN,MAX} / \sqrt{2} \quad [A] \quad (5)$$

（设计范例）输入电压为通用输入，输出负载为500mA，选定估算效率为0.9。

$$V_{LINE,MIN} = 90V_{AC}, V_{LINE,MAX} = 265V_{AC}$$

$$f_{LINE} = 50Hz$$

$$V_{OUT} = 400V, I_{OUT} = 500mA$$

$$\eta = 0.9$$

$$I_{L,PK} = \frac{4 \cdot P_{OUT}}{\eta \cdot \sqrt{2} \cdot V_{LINE,MIN}} = \frac{4 \cdot 400V \cdot 0.5A}{0.9 \cdot \sqrt{2} \cdot 90} = 6.984A$$

$$I_{IN,MAX} = \frac{I_{L,PK}}{2} = \frac{6.984A}{2} = 3.492A$$

$$I_{IN,MAXRMS} = \frac{I_{IN,MAX}}{\sqrt{2}} = \frac{3.492A}{\sqrt{2}} = 2.469A$$

1. Define System Specifications			
Minimum Line Voltage ($V_{LINE,MIN}$)	90	V_{AC}	
Maximum Line Voltage ($V_{LINE,MAX}$)	265	V_{AC}	
Typical Line Voltage for Transfer Function	230	V_{AC}	
Line Frequency	50	Hz	
Output specification			
Output Voltage (V_{OUT})	400	V	
Output Current (I_{OUT})	500	mA	
Minimum Output Current for Transfer Function	125	mA	
Estimated Efficiency (η)	0.90		
Output Power (P_{OUT})	200.00	W	
Input Power (P_{IN})	222.22	W	
Maximum Peak Inductor Current ($I_{L,PK}$)	6.984	A	
Maximum Input Current ($I_{IN,MAX}$)	3.492	A	
Maximum RMS Input Current ($I_{IN,MAXRMS}$)	2.469	A	
Max Peak Inductor Current@ $V_{LINE,MAX}$ ($I_{L,PK}@V_{LINE,MAX}$)	2.372	A	
Maximum Input Current@ $V_{LINE,MAX}$ ($I_{IN,MAX}@V_{LINE,MAX}$)	1.186	A	
Max RMS Input Current@ $V_{LINE,MAX}$ ($I_{IN,MAXRMS}@V_{LINE,MAX}$)	0.839	A	

【第2步】设计升压电感

升压电感的取值决定于输出功率和最小开关频率。最小开关频率需要高于最大音频噪声带宽20kHz。最小频率接近20kHz可以降低开关损耗，其代价是增大了电感和电网滤波器的尺寸。最小频率过高会增大开关损耗，使系统对噪声产生响应。一般最小频率选择30~60kHz，对于FAN7930，推荐40~50kHz。

最小开关频率出现在最小输入电压或最大输入电压处，它决定于输出电压等级。根据飞兆半导体应用说明书AN-6086，当PFC输出电压小于405V时，最小开关频率出现在最大输入电压处。采用最小开关频率设计电感，其表达式为：

$$L = \frac{\eta \cdot (\sqrt{2}V_{LINE})^2}{4 \cdot f_{SW,MIN} \cdot P_{OUT} \cdot \left(1 + \frac{\sqrt{2}V_{LINE}}{V_{OUT} - \sqrt{2}V_{LINE}}\right)} \quad [H] \quad (6)$$

式中，L指升压电感的感值， $f_{SW,MIN}$ 指最小开关频率。

需要承载峰值电感电流的最大导通时间可如下计算：

$$t_{ON,MAX} = L \cdot \frac{I_{L,PK}}{\sqrt{2} \cdot V_{LINE,MIN}} \quad [s] \quad (7)$$

若计算出电感值和最大电感电流，考虑磁芯饱和后，升压电感的最小匝数可根据下式计算：

$$N_{\text{BOOST}} \geq \frac{I_{L,PK} \cdot L[\mu\text{H}]}{A_e[\text{mm}^2] \cdot \Delta B} \quad [T\text{urns}] \quad (8)$$

式中， A_e 指磁芯的横截面积， ΔB 指磁芯的最大磁通变化量，单位为特斯拉。 ΔB 应该低于饱和磁通密度。

图12给出了TDK（PC45）铁氧体磁芯的典型B-H特性曲线。随着温度的升高，饱和磁通密度（ ΔB ）会下降，因此，应该考虑到其高温特性。

RMS电感电流有效值（ $I_{L,RMS}$ ）和磁芯电流密度（ $I_{L,DENSITY}$ ）可由下式计算：

$$I_{L,RMS} = \frac{I_{L,PK}}{\sqrt{6}} \quad [A] \quad (9)$$

$$I_{L,DENSITY} = \frac{I_{L,RMS}}{\pi \cdot \left(\frac{d_{\text{wire}}}{2}\right)^2 \cdot N_{\text{wire}}} \quad [A/\text{mm}^2] \quad (10)$$

式中， d_{WIRE} 指绕线的直径， N_{WIRE} 指绕线的股数。

选定绕线直径和匝数后，应该考虑电流密度、磁芯窗口面积（ A_w 参考图13）和填充系数。与DC-DC变换器相比，升压电感的绕线顺序相对简单，所以填充系数可选定为0.2~0.3。

在线圈中，各层之间会引起集肤效应和邻近效应，因此实际电流密度应高于预期值。

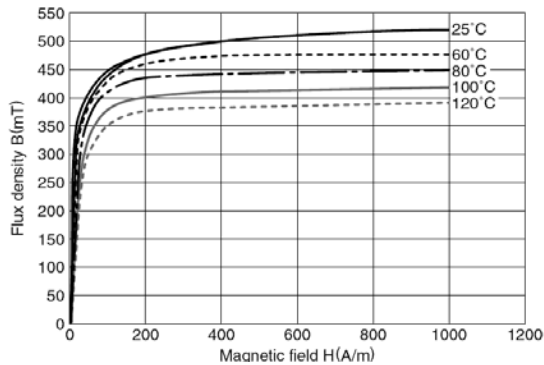


图12 铁氧体磁芯的典型B-H曲线

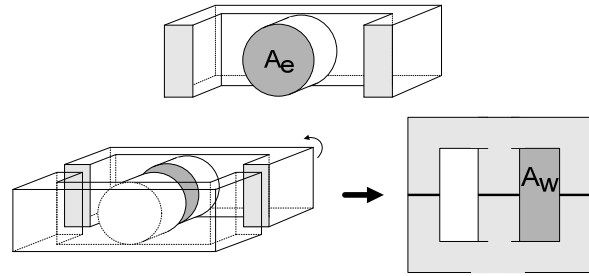


图13 A_e 和 A_w

（设计范例）由于输出电压为400V，最小频率产生在最高电网电压（265V_{AC}）和满载情况下。假设效率为90%，选择最小频率为50kHz，则电感值计算如下：

$$L = \frac{\eta \cdot (\sqrt{2}V_{\text{LINE}})^2}{4 \cdot f_{\text{SW,MIN}} \cdot P_{\text{OUT}} \cdot \left(1 + \frac{\sqrt{2}V_{\text{LINE}}}{V_{\text{OUT}} - \sqrt{2}V_{\text{LINE}}}\right)}$$

$$= \frac{0.9 \cdot (\sqrt{2} \times 265)^2}{4 \cdot 50 \cdot 10^3 \cdot 200 \cdot \left(1 + \frac{\sqrt{2} \cdot 265}{400 - \sqrt{2} \cdot 265}\right)} = 199.4[\mu\text{H}]$$

假设选用EER3019N磁芯（PL-7， $A_e=137\text{mm}^2$ ）， ΔB 为0.3T，初级线圈匝数为：

$$N_{\text{BOOST}} \geq \frac{I_{L,PK} \cdot L[\mu\text{H}]}{A_e[\text{mm}^2] \cdot \Delta B} = \frac{6.984 \cdot 209}{137 \cdot 0.3} = 34[T]$$

确定升压电感绕线匝数（ N_{BOOST} ）为34圈。

当线径为0.10mm且采用50股绕线时，电感线圈的电流有效值和电流密度计算公式如下：

$$I_{L,RMS} = \frac{I_{L,PK}}{\sqrt{6}} = \frac{6.984}{\sqrt{6}} = 2.85[A]$$

$$I_{L,DENSITY} = \frac{I_{L,RMS}}{\pi \cdot \left(\frac{d_{\text{wire}}}{2}\right)^2 \cdot N_{\text{wire}}} = \frac{2.85}{\pi \cdot (0.1/2)^2 \cdot 50} = 7.3[A/\text{mm}^2]$$

2. Boost Inductor Design		
Minimum Switching Frequency ($f_{\text{SW,MIN}}$)	50.0	kHz
Needed Boost Inductor @Low Line	248.5	μH
Needed Boost Inductor @High Line	199.4	μH
Boost Inductor (L)	199.4	μH
Maximum ON Time @ $V_{\text{LINE,MIN}}$ ($t_{\text{ON,MAX}}$)	10.9	μs
Maximum OFF Time @ $V_{\text{LINE,MIN,PK}}$	5.1	μs
Maximum ON time @ $V_{\text{LINE,MAX}}$	1.3	μs
Maximum OFF Time @ $V_{\text{LINE,MAX,PK}}$	18.7	μs
Core Selection		
Saturation Flux Density (B_{sat})	0.30	Tesla
Effective Cross-Sectional Area of Selected Core (A_e)	137.0	mm^2
Winding Area of Selected Bobbin (A_w)	110.0	mm^2
Fill Factor	0.25	
Winding Strands	50	
Winding Diameter	0.10	mm
Minimum Number of Turns (N_{BOOST})	34	Turns
Air gap Length	1.0	mm
Maximum Current Density of Coil ($I_{L,DENSITY}$)	7.3	A/mm^2
Necessary Window Area (A_w)	53.4	mm^2
Core size is O.K!		

[第3步]设计电感辅助绕组

图14给出了位于ZCD引脚附近、来自辅助绕组的应用电路。

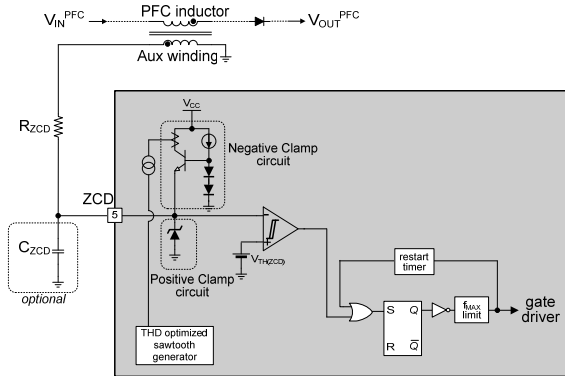


图14 ZCD引脚应用电路

ZCD绕组的一个作用是检测升压电感的电流过零点。当电感电流变为零时，MOSFET漏极等效电容（ C_{eff} ）和升压电感产生谐振。如图15所示，为了最小化恒定开通时间的恶化和开通损耗，当MOSFET漏源极电压（ V_{DS} ）达到谷底时，门极再次开通。当输入电压低于输出电压一半时，如果在谷底处触发MOSFET开通，就可能实现零电压开关（ZVS）。

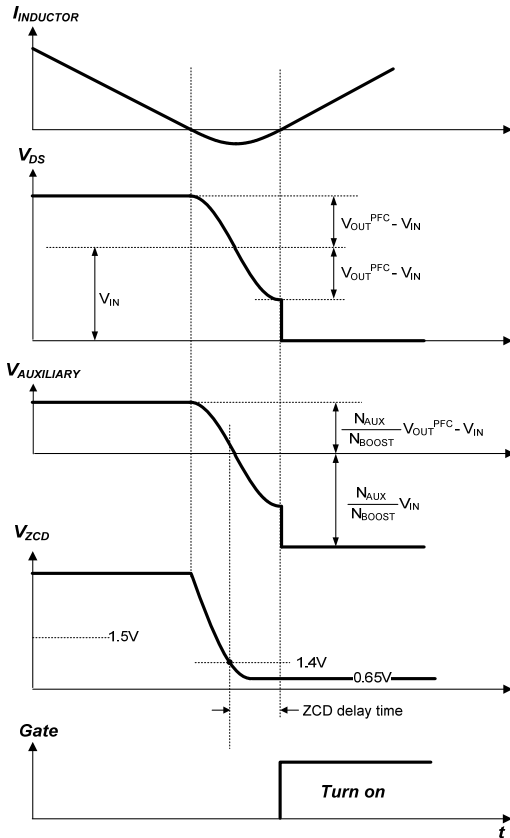


图15 ZCD检测波形

辅助绕组必须提供足够的能量，才能触发ZCD阈值电压开启零电流检测。最小辅助绕组匝数计算如下：

$$N_{AUX} \geq \frac{1.5V \cdot N_{BOOST}}{V_{OUT} - \sqrt{2}V_{LINEMAX}} \quad [Turns] \quad (11)$$

式中，1.5V指ZCD引脚的正阈值电压。

为了保证工作稳定，推荐在式（11）计算所得辅助绕组匝数的基础上，再增加2~3匝。但是，辅助绕组匝数过多会在高电网电压时增加负钳位损耗，低电网电压则增加正钳位损耗。

(设计范例) 确定升压电感绕组匝数为34匝，则辅助绕组匝数计算如下：

$$N_{AUX} \geq \frac{1.5V \cdot N_{BOOST}}{V_{OUT} - \sqrt{2}V_{LINEMAX}} = \frac{1.5 \cdot 34}{400 - \sqrt{2} \cdot 265} = 2.02 [Turns]$$

增加2~3匝后，选择匝数为大约4~5匝。

3. Inductor Auxiliary Winding Design		
Minimum Aux Winding Turns ($N_{AUX,MIN}$)	3	Turns
User Choice of Aux Winding Turns (N_{AUX})	5	Turns
Winding Diameter	0.10	mm
Maximum Current Density of Coil	1.273	A/mm ²

[第4步] 设计ZCD电路

从图15可以看出，当 $V_{AUXILIARY}$ 从1.4V跌落到0V时，如果忽略过渡时间，就需要额外增加一个四分之一谐振周期的延时，该延时由外部电阻和电容提供。ZCD电阻与电容产生的时间常数应该等于四分之一谐振周期。

$$R_{ZCD} \cdot C_{ZCD} = \frac{2\pi\sqrt{C_{eff} \cdot L}}{4} \quad (12)$$

式中， C_{eff} 指MOSFET漏极等效电容； C_{ZCD} 指ZCD引脚的外接电容； R_{ZCD} 指ZCD引脚的外接电阻。

由于MOSFET的开通，辅助电压会跌落到负值。此时， R_{ZCD} 的第二个作用是限制内部负钳位电路的电流。ZCD电压钳位于0.65V， R_{ZCD} 的最小值计算表达式如下：

$$R_{ZCD} \geq \left(\frac{N_{AUX}}{N_{BOOST}} \sqrt{2}V_{LINE,MAX} - 0.65V \right) / 3mA \quad [\Omega] \quad (13)$$

式中，3mA指ZCD引脚的钳位电流。

式（13）的计算结果一般大于15kΩ，假定 R_{ZCD} 取值为20kΩ，假设其他元件都采用该领域的传统值，通过式（12）可计算 C_{ZCD} 大约为10pF。因为大部分IC引脚都有几个pF的寄生电容，当 R_{ZCD} 大于30kΩ时，可以忽略 C_{ZCD} 。当然，一个较小的电容对缓解辅助绕组遭受的运行噪声仍有所帮助。

PFC控制闭环有两个互相矛盾的目标：输出电压调节和调节输入电流波形跟随输入电压波形。如图16所示，如果控制闭环平滑地响应输出电压，控制电压会随着输入电压的变化产生很大的变化。输入电流会跟

随控制环响应而无法得到正弦输入电流波形。这就是大部分PFC拓扑控制响应过慢以及整个交流周期内开通时间保持不变的原因。也是为什么输出电压纹波决定于输入和输出功率的关系而不是控制环性能的原因。

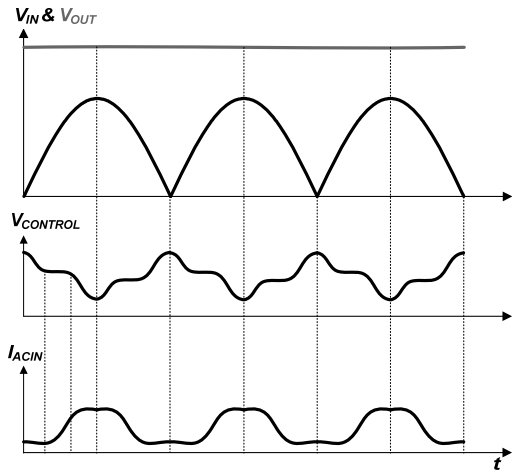


图16 快速控制的输入电流波形畸变

如果一个交流周期内，开通时间保持不变，电感峰值电流跟随交流输入电压波形，则可以获得高的功率因数。鉴于临界导通模式，关断时间就是电感电流归零时间，决定于输入电压和输出电压的差值。如图17和图18所示，当输入电压处于它的峰值处，输入电压和输出电压差值很小，关断时间应该较长。当输入电压接近于零，关断时间非常短。如上所述，尽管电感电流下降到零，仍然存在一个较小的延时。当交流输入电压为峰值或零时，这个延时可以认为是固定的。在交流电压峰值附近，以及在ZCD延时过程中，电感电流下降斜率均较小，负电流值稍稍高于电感电流峰值。在交流电压过零点附近，电感电流下降斜率很大。由于输入电压几乎为零，电感电流负值远高于正电感电流峰值。

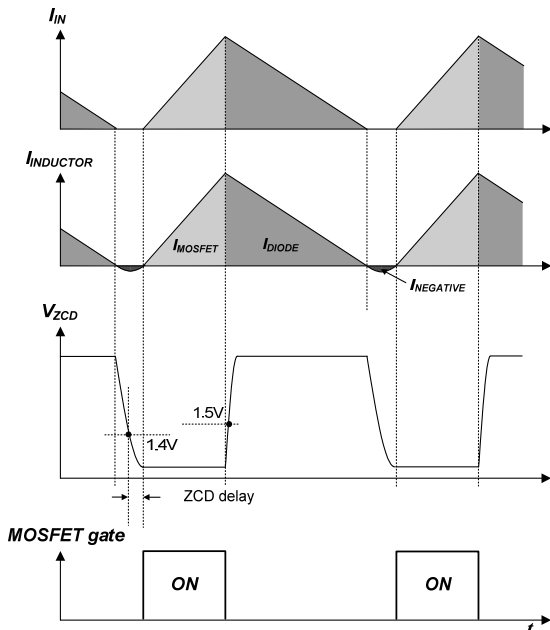


图17 交流电压峰值处电感电流

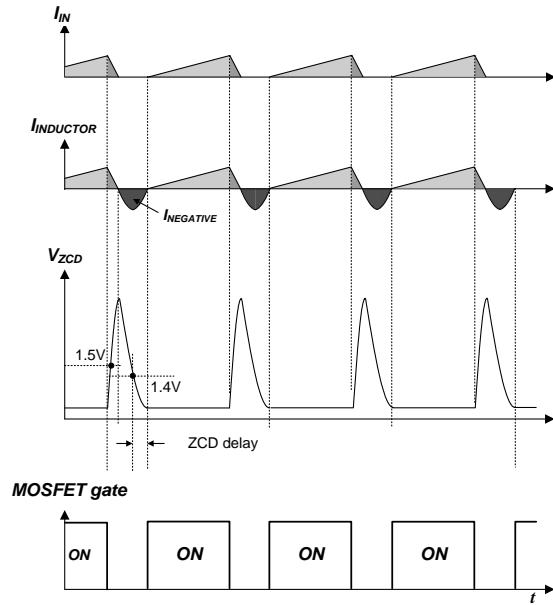


图18 交流电压过零点电感电流

负电感电流使电流产生畸变，降低了功率因数。通过增加交流电网过零点附近的开通时间，可以改善这种情况。

当MOSFET开通时，辅助绕组负电压线性正比于输入电压。内部负钳位电路产生的电流源也是正比于正弦输入电压。内部检查出该电流，并叠加到内部锯齿波发生器，如图19所示。

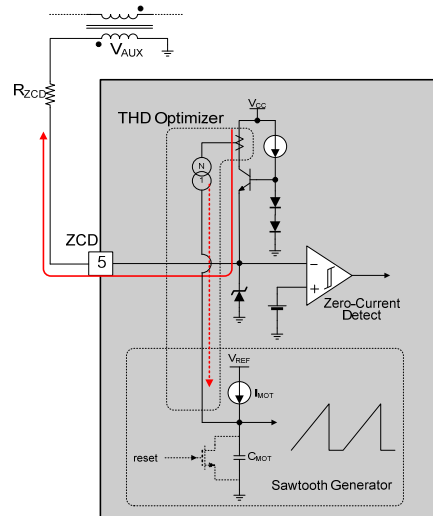


图19 ZCD电流和锯齿波发生器

当交流输入电压接近零时，内部不产生负电流。但是当输入电压高时，电流源被用来提升锯齿波的斜率，开通时间也较短。图20给出了相比交流电压峰值处，在交流电压过零点附近，开通时间较长。

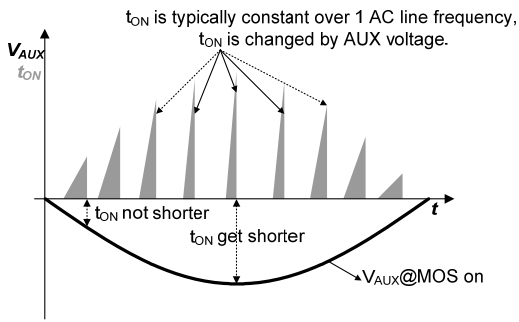
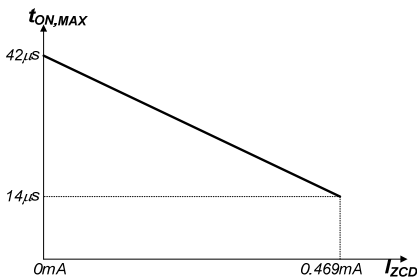


图20 THD改善

当辅助电压为负时，ZCD引脚流出的电流由 R_{ZCD} 决定。 R_{ZCD} 的第二个作用是改善总谐波失真（THD）。

R_{ZCD} 的第三个作用是调节最大导通时间。最大导通时间由ZCD输出电流决定，图21为其变化曲线。

图21 最大导通时间相对 I_{ZCD} 的曲线

在 I_{ZCD} 作用下，内部锯齿波发生器的斜率也发生改变，导通时间也发生变化，如图22所示。

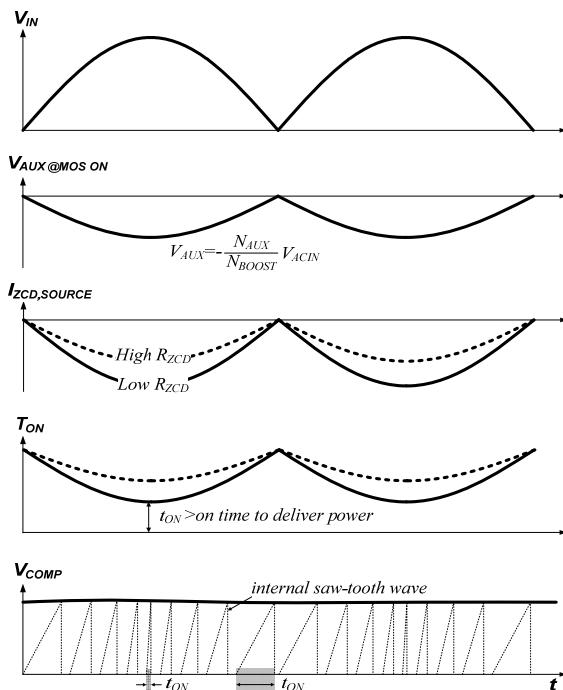


图22 内部锯齿波斜率变化

R_{ZCD} 同样影响着控制范围。因为FAN7930不检测输入电压，电压模式控制值取决于导通时间，传输所需的

电流来升高输出电压。当输入电压增加，控制电压也快速增加。例如，当输入电压增加一倍后，控制电压变为原来的四分之一。为满足余下的电压条件，当输入电压低或满载时，控制电压应该增大到最大值。低电压条件下，最大导通时间可根据式（7）来计算。导通时间可以由 R_{ZCD} 调节，确保其可以利用整个控制范围。优化控制范围时， R_{ZCD} 计算如下：

$$R_{ZCD} \geq \frac{28\mu\text{s}}{t_{ON,MAX1} - t_{ON,MAX}} \cdot \frac{\sqrt{2} \cdot V_{LINE,MIN} \cdot N_{AUX}}{0.469\text{mA} \cdot N_{BOOST}} \quad (14)$$

式中：

$t_{ON,MAX}$ 由式（7）计算；

$t_{ON,MAX1}$ 指最大导通时间，可假定为1；

N_{BOOST} 指升压电感绕组匝数； N_{AUX} 指辅助绕组匝数。

式（13）计算的 R_{ZCD} 值通常比式（14）的计算值小。为了保证电感有足够的导通时间来传输额定功率，式（13）的计算值通常不合适。当输出电压由于电网低压而跌落时， R_{ZCD} 值通常比式（14）的计算值大。

当输入电压高和负载轻时，无需较大的输入电流，控制电压 V_{COMP} 即可达到开关关断电平。对于FAN7930，该值为1V。然而，在某些应用场合中，PFC模块需要在轻载下工作。为了正确补偿控制范围，需要检查输入电压，例如飞兆半导体的交错PFC控制器FAN9612，或者对锯齿波发生器进行特殊设计。否则，优化电阻 R_{ZCD} 只能轻微地改善控制范围。这一点在相关的Excel®设计工具“COMP Range”工作手册中进行了解释和说明。为了保证高电网电压情况下能够有足够的控制范围，有效的方法是钳位输出电压，使之低于最小输入电压情况下的额定输出电压。

(设计范例) 计算适用于钳位能力的 R_{ZCD} 最小值:

$$R_{ZCD} \geq \frac{\left(\frac{N_{AUX}}{N_{BOOST}} \cdot \sqrt{2} V_{LINE,MAX} - 0.65V \right)}{3mA}$$

$$= \frac{\left(\frac{5}{34} \sqrt{2} \cdot 265 - 0.65V \right)}{3mA} = 18.2k\Omega$$

计算控制范围设置所用的最小 R_{ZCD} :

$$R_{ZCD} \geq \frac{28\mu s}{t_{ON,MAX1} - t_{ON,MAX}} \cdot \frac{\sqrt{2} \cdot V_{LINE,MIN} \cdot N_{AUX}}{0.469mA \cdot N_{BOOST}}$$

$$= \frac{28\mu s}{42\mu s - 10.9\mu s} \cdot \frac{\sqrt{2} \cdot 90 \cdot 5}{0.469mA \cdot 34} = 37.2k\Omega$$

选取接近控制范围的电阻值, 本例中选用39k Ω 。

4. ZCD Circuit Design

Minimum Value for R_{ZCD} for THD Improvement	18.2	k Ω
Minimum Value for R_{ZCD} for Control Range	37.2	k Ω
User Choice of R_{ZCD}	39.0	k Ω

R_{ZCD} is also related with COMP (control voltage) range.

Please refer to the "COMP range" worksheet to select R_{ZCD} optimally.

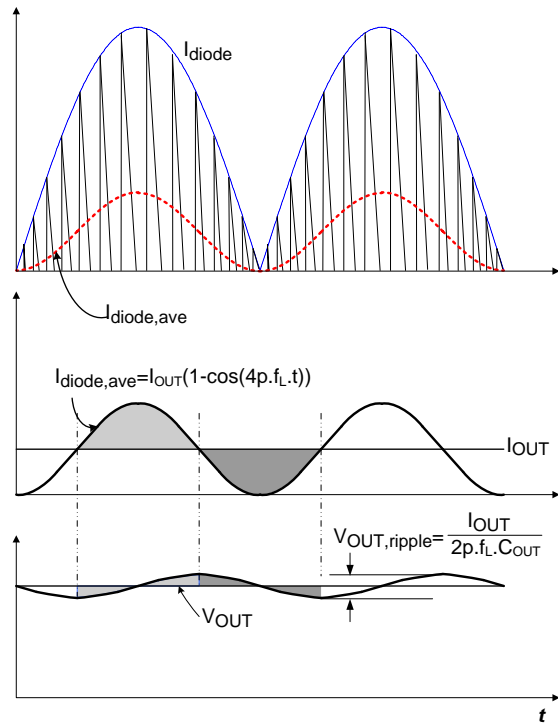


图23 输出电压纹波

电容的额定电压可由下式计算:

$$V_{ST,COUT} = \frac{V_{OVP,MAX}}{V_{REF}} \cdot V_{OUT} [V] \quad (17)$$

式中, $V_{OVP,MAX}$ 和 V_{REF} 指触发过压保护的最大容限电压和误差放大器的参考电压。

[第5步] 选择输出电容

选择输出电容时应考虑输出电压纹波。图23给出了输出电压的电网频率纹波。考虑到输出纹波的特性, 输出电容值可由下式计算:

$$C_{OUT} \geq \frac{I_{OUT}}{2\pi \cdot f_{LINE} \cdot \Delta V_{OUT, RIPPLE}} [F] \quad (15)$$

式中, $V_{OUT, RIPPLE}$ 指输出电压纹波峰峰值

由电解电容ESR引起的输出电压纹波, 不像其他功率变换器那样严重, 因为输出电压高且负载电流小。但电压纹波太高, 会在正常工作中引起OVP保护, 所以纹波峰值应小于额定输出电压的15%。

在确定输出电容时, 也需要考虑保持时间:

$$C_{OUT} \geq \frac{2 \cdot P_{OUT} \cdot t_{HOLD}}{(V_{OUT} - 0.5 \cdot \Delta V_{OUT, RIPPLE})^2 - V_{OUT, MIN}^2} [f] \quad (16)$$

式中, t_{HOLD} 指需要的保持时间, $V_{OUT, MIN}$ 指保持时间内最小输出电压。

(设计范例) 考虑纹波峰峰值为 $8V_{pp}$, 则电容取值为:

$$C_O \geq \frac{I_{OUT}}{2\pi \cdot f_{LINE} \cdot \Delta V_{OUT, ripple}} = \frac{0.5}{2\pi \cdot 50 \cdot 8} = 198.9[\mu F]$$

鉴于电网掉电一个周期(20ms)内, 最小允许输出电压为330V, 电容取值应为:

$$C_O \geq \frac{P_{OUT} \cdot t_{HOLD}}{(V_{OUT} - 0.5 \cdot \Delta V_{OUT, ripple})^2 - V_{OUT, MIN}^2}$$

$$= \frac{2 \cdot 200 \cdot 20 \times 10^{-3}}{(400 - 0.5 \cdot 8)^2 - 330^2} = 167[\mu F]$$

为了满足这两个条件, 输出电容应该大于199 μF , 本例中选用输出电容为220 μF 。

所选电容的电压应力为:

$$V_{ST,COUT} = \frac{V_{OVP,MAX}}{V_{REF}} \cdot V_{OUT} = \frac{2.730}{2.500} \cdot 400 = 436.8[V]$$

4. Output Capacitor Selection		
Maximum Allowable Output Voltage Ripple	8.0	V
Minimum Out Capacitance	198.9	μF
Needed Holdup Time	20.0	ms
Minimum Allowable Operating Voltage During Holdup	330.0	V
Minimum Output Capacitance Considering Holdup Time	167.0	μF
To meet both minimum conditions, select bigger one. Otherwise select proper one to meet system spec.		
Maximum Voltage Stress	436.8	V
Recommended Output Capacitance	198.9	μF
User Choice of Output Capacitance	220.00	μF

[第6步] 选择MOSFET 和二极管

就损耗机理而言，选择MOSFET和二极管需要更多的相关知识和计算量。如果正确选择额外散热器，计算会更加复杂。有时，损耗计算本身是基于各种假设的，与真实值相差甚远。关于这些主题，可以参考其他行业资源。本说明书给出了基于线性逼近的额定电压和开关损耗的计算方法。

MOSFET的电压应力为：

$$V_{ST,Q} = \frac{V_{OVP,MAX}}{V_{REF}} \cdot V_{OUT} + V_{DROP,DOUT} \quad [V] \quad (18)$$

式中， $V_{DROP,DOUT}$ 指输出二极管的最大正向电压降。

MOSFET关断后，输出二极管导通，其漏极即出现一个大容量电解电容，因此其他拓扑所需要的漏极电压钳位电路在PFC中并不需要。在关断瞬间，升压电感电流从MOSFET转移到输出二极管，在输出二极管导通之前，漏极会出现一个较小的电压尖峰，它与MOSFET的关断速度成正比。

MOSFET的损耗可以分为三个部分：导通损耗，关断损耗和放电损耗。临界模式确保了MOSFET能够零电流开关(ZCS)，因此开通损耗可以忽略不计。

MOSFET的电流有效值和导通损耗计算如下：

$$I_{Q,RMS} = I_{L,PK} \cdot \sqrt{\frac{1}{6} - \frac{4\sqrt{2} \cdot V_{LINE}}{9\pi \cdot V_{OUT}}} \quad [A] \quad (19)$$

$$P_{Q,CON} = (I_{Q,RMS})^2 \cdot R_{DS,ON} \quad [W] \quad (20)$$

式中， $I_{Q,RMS}$ 指MOSFET的电流有效值， $P_{Q,CON}$ 指MOSFET电流引起的导通损耗， $R_{DS,ON}$ 指MOSFET的导通电阻。

导通电阻可以描述为“静态导通电阻”，随着结温的变化而变化。一般情况下，数据表中将这种变化信息绘制成图形，而且随生产商的不同而有所不同。当计算导通损耗时，为了得到更加精确的估算，一般将 $R_{DS,ON}$ 乘以3。

精确地计算关断损耗是非常困难的，因为MOSFET关断具有非线性特性。假定在关断时，MOSFET的电流和电压可以分段线性化，且负载为感性，则MOSFET关断损耗计算如下：

$$P_{Q,SWOFF} = \frac{1}{2} \cdot V_{OUT} \cdot I_L \cdot t_{OFF} \cdot f_{SW} \quad [W] \quad (21)$$

式中， t_{OFF} 指关断时间， f_{SW} 指开关频率。

临界模式PFC电感电流和开关频率在每一个开关时刻都是变化的。可以采用一个交流周期内的电感电流有效值和平均开关频率，代替它们的瞬时值。

其各自的损耗部分随着输入电压的变化而变化。最大导通损耗出现在电网低压时，因为此时输入电流较大。最大的关断损耗出现在电网高压时，因为此时开关频率较高。因此，实际中总损耗会比上述计算的两种损耗之和还要小。

电容放电损耗是由漏极和源极之间的等效电容引起的，它包括MOSFET的 C_{OSS} 、用来减小 dv/dt 的外部附加电容以及漏极的寄生电容。这部分损耗为：

$$P_{Q,DISCHG} = \frac{1}{2} (C_{OSS} + C_{EXT} + C_{PAR}) \cdot V_{OUT}^2 \cdot f_{SW} \quad [W] \quad (22)$$

式中：

C_{OSS} 指MOSFET输出电容；

C_{EXT} 指MOSFET漏极与源极的外部附加电容；

C_{PAR} 指漏极附加电容。

因为 C_{OSS} 是漏源极电压的函数，计算时需要参考数据手册中的 C_{OSS} 与电压关系图。

将三项损耗相加，估算的MOSFET总功率损耗为：

$$P_Q = P_{Q,CON} + P_{Q,SWOFF} + P_{Q,DISCHG} \quad [W] \quad (23)$$

二极管电压应力和输出电容的电压应力一样，可以采用式(17)计算。

二极管平均电流和功率损耗为：

$$I_{DOUT,AVE} = \frac{I_{OUT}}{\eta} \quad [A] \quad (24)$$

$$P_{DOUT} = V_{DROP,DOUT} \cdot I_{DOUT,AVE} \quad [W] \quad (25)$$

式中， $V_{DROP,DOUT}$ 指二极管正向导通压降。

(设计范例) 反馈引脚内部参考值为2.5V，OVP触发电压最大容限为2.730V。如果采用飞兆的FCPF20N60 MOSFET 和FFPF08H60S 二极管，在25°C 8A时， $V_{D,FOR}$ 为2.1V。漏极电流为10A时，最大 $R_{DS,ON}$ 为0.19Ω。漏源极电压为480V时，最大 C_{OSS} 为85pF。

$$\begin{aligned} V_{ST,Q} &= \frac{V_{OVP,MAX}}{V_{REF}} \cdot V_{OUT} + V_{DRORDIODE} \\ &= \frac{2.73}{2.50} \cdot 400 + 2.1 = 4389 \quad [V] \end{aligned}$$

$$P_{Q,CON} = \left(I_{L,PK} \cdot \sqrt{\frac{1}{6} - \frac{4\sqrt{2} \cdot V_{LINE}}{9\pi \cdot V_{OUT}}} \right)^2 \cdot (R_{DS,ON})$$

$$= \left(6.984 \cdot \sqrt{\frac{1}{6} - \frac{4\sqrt{2} \cdot 90}{9\pi \cdot 400}} \right)^2 \cdot (0.19 \times 3) = 3.38 [W]$$

$$P_{Q,SWOFF} = \frac{1}{2} \cdot V_{OUT} \cdot I_L \cdot t_{OFF} \cdot f_{SW}$$

$$= \frac{1}{2} \cdot 400 \cdot 2.469 \cdot 50ns \cdot 50k / 2 = 1.54 [W]$$

$$P_{Q,DISCHG} = \frac{1}{2} \cdot (C_{OSS} + C_{EXT} + C_{PAR}) \cdot V_{OUT}^2 \cdot f_{SW}$$

$$= \frac{1}{2} \cdot 85p \cdot 400^2 \cdot 50k / 2 = 0.43 [W]$$

二极管平均电流和正向导通压降损耗为：

$$I_{DOUT,AVE} = \frac{I_{OUT}}{\eta} = \frac{0.5}{0.9} = 0.56 [A]$$

$$P_{DOUT,LOSS} = V_{DOUT,FOR} \cdot I_{DOUT,AVE} = 2.1 \cdot 0.56 = 1.46 [W]$$

6. Power MOSFET selection		
Reference Voltage for Feedback	2.50	V
Maximum OVP Level Considering Tolerance	2.73	V
Maximum Voltage Stress on MOSFET	438.90	V
Maximum RMS Current on MOSFET	2.436	A
R _{DS(ON)} of Selected MOSFET	0.19	Ω
C _{OSS} of Selected MOSFET	85.0	pF
Maximum Conduction Loss	3.38	W
MOSFET Turn Off Loss	1.54	W
Discharge Loss	0.43	W
Total MOSFET Loss	5.35	W
7. Output Diode selection		
Maximum Reverse Voltage Stress	436.80	V
Average Current of Output Diode	0.56	A
Forward Voltage Drop of Selected Diode	2.1	V
Estimated Diode Loss	1.46	W

[第8步] 选择电流检测电阻

在典型情况下，应设置逐脉冲限流限度略高于由式（3）计算所得的最大电感电流。保留10%的裕量，电流检测电阻计算如下：

$$R_{CS} = \frac{V_{CS,LIM}}{I_{L,PK} \cdot 1.1} \quad [Ω] \quad (26)$$

计算电阻后，可得低电网电压情况下的功耗为：

$$P_{RCS} = I_{Q,RMS}^2 \cdot R_{CS} \quad [W] \quad (27)$$

推荐按照由式（27）计算所得功率的两倍来选取分流电阻的额定功率。

(设计范例) 最大电感电流为6.984A，检测电阻为：

$$R_{CS} = \frac{V_{CS,LIM}}{I_{ind}^{pk} \cdot 1.1} = \frac{0.8}{6.984 \cdot 1.1} = 0.104 [Ω]$$

选择R_{CS}为0.1Ω，功率损耗计算为：

$$P_{RCS,LOSS} = I_{Q,RMS}^2 \cdot R_{CS} = 2.436^2 \cdot 0.1 = 0.59 [W]$$

推荐检测电阻的额定功率为1.19W。

8. Determine Current Sensing Resistor		
Current Sense Input Threshold Voltage Limit	0.80	V
Maximum Value for R _{CS}	0.104	Ω
User Choice of R _{CS}	0.100	Ω
Maximum Power Loss at R _{CS}	0.59	W
Recommended Power Rating for R _{CS}	1.19	W

[第9步] 设计补偿网络

图24给出了升压PFC功率级电路模型。MOSFET和二极管理改为无损耗电阻模型，可以视作电压控制电流源供电的RC网络。

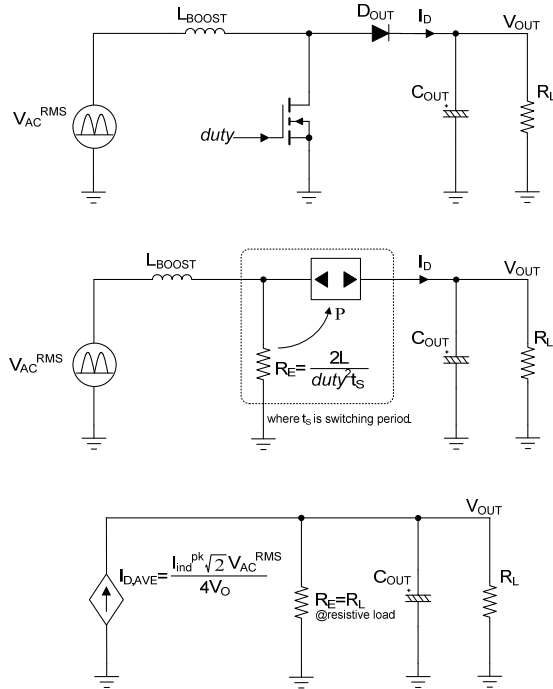


图24 功率电路的小信号模型

求取半个电网周期内二极管电流的平均值，图24中电压控制电流源的低频特性为

$$I_{DOUT,AVE} = K_{SAW} \cdot \frac{\sqrt{2}V_{LINE}}{4V_{OUT}} \cdot \frac{\sqrt{2}V_{LINE}}{L} \quad [A] \quad (28)$$

式中：

L指升压电感；

V_{OUT}指输出电压；

K_{SAW}指锯齿波发生器的内部增益

(FAN7930的内部增益为 8.496×10^{-6})。

则低频、小信号、控制至输出的传递函数为：

$$\frac{\hat{V}_{OUT}}{\hat{V}_{COMP}} = K_{SAW} \cdot \frac{(V_{LINE})^2 R_L}{4V_{OUT} \cdot L} \cdot \frac{1}{1 + \frac{s}{2\pi f_p}} \quad (29)$$

式中， $f_p = \frac{2}{2\pi \cdot R_L C_{OUT}}$ 和 R_L 指给定负载情况下的输出负载电阻。

图25和图26给出了不同的输入电压和负载情况下，控制至输出的传递函数。输入电压的增加会使DC增益和截止频率增加，负载减轻会使DC增益增加。因此，反馈环路的设计应该考虑输入电压高和负载轻的最差条件。

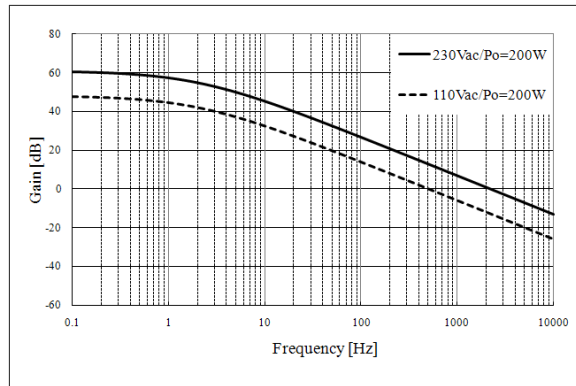


图25 不同输入电压下控制至输出的传递函数

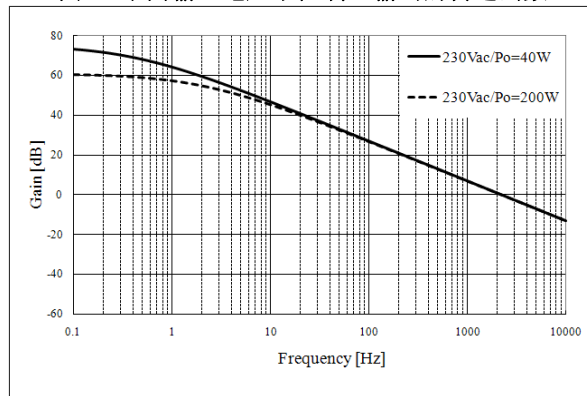


图26 不同负载下控制至输出的传递函数

如图27所示，一般地，选用具有高频极点的比例积分 (PI) 控制进行补偿。补偿的零点(f_{CZ})带来相位增加，高频的补偿极点(f_{CP})令开关纹波衰减。

补偿网络的传递函数为：

$$\frac{\hat{V}_{COMP}}{\hat{V}_{OUT}} = \frac{1 + \frac{s}{2\pi f_{CZ}}}{s \left(1 + \frac{s}{2\pi f_{CP}} \right)}$$

$$f_{CZ} = \frac{2.5}{V_{OUT}} \cdot \frac{115 \mu\text{ho}}{2\pi \cdot (C_{COMP,LF} + C_{COMP,HF})} \quad (30)$$

$$f_{CP} = \frac{1}{2\pi \cdot R_{COMP} \cdot \left(\frac{C_{COMP,LF} \cdot C_{COMP,HF}}{C_{COMP,LF} + C_{COMP,HF}} \right)}$$

式中，如果 $C_{COMP,LF}$ 远远大于 $C_{COMP,HF}$ ， f_{CZ} 与 f_{CP} 可以简化为：

$$f_{CZ} \cong \frac{2.5}{V_{OUT}} \cdot \frac{115 \mu\text{ho}}{2\pi \cdot C_{COMP,LF}} \quad [Hz]$$

$$f_{CP} \cong \frac{1}{2\pi \cdot R_{COMP} \cdot C_{COMP,HF}} \quad [Hz] \quad (31)$$

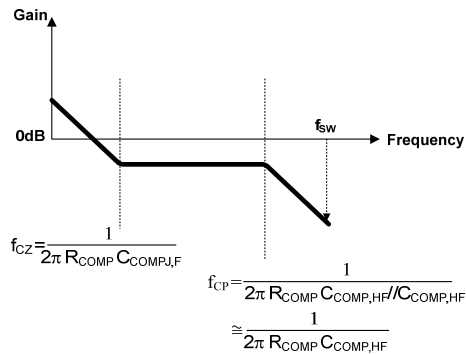
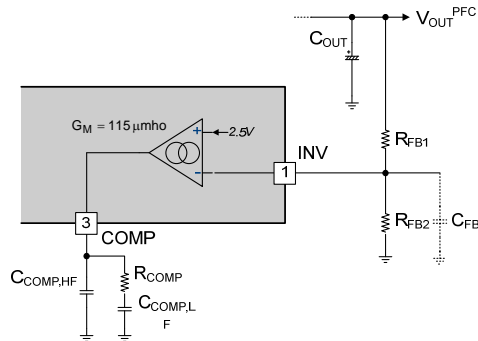


图27 补偿网络

选择反馈电阻对输出电压分压，使其满足内部参考电压：

$$\frac{R_{FB1}}{R_{FB1} + R_{FB2}} \cdot V_{OUT} = 2.5V \quad (32)$$

一般地，选取阻值较大的 R_{FB1} 来减小功率消耗。可以增加 C_{FB} 来滤除噪声。 C_{FB} 最大值一般为几个nF。反馈环增加一个电容，则引入一个极点：

$$f_{FP} = \frac{1}{2\pi \cdot (R_{FB1} // R_{FB2}) \cdot C_{FB}} \tag{33}$$

$$\cong \frac{1}{2\pi \cdot R_{FB2} \cdot C_{FB}} \text{ [Hz]}$$

式中， $(R_{FB1} // R_{FB2}) = \frac{R_{FB1} \cdot R_{FB2}}{R_{FB1} + R_{FB2}}$

尽管 R_{FB1} 非常高，极点频率由总电阻值和几个nF的电容合成，其值为kHz，对控制环响应的影响很小。

反馈环的设计过程如下：

a. 确定截止频率 (f_c) 大约为电网频率的

1/10~1/5。如图28所示，由于功率级控制至输出传递函数在截止频率处为-20dB/dec斜率和-90°的相位。因此要求在截止频率处设置一个零点补偿网络，获得45°相角裕量。电容 $C_{COMP,LF}$ 取值为：

$$C_{COMP,LF} \cong \frac{K_{SAW}(V_{LINE})^2 \cdot 2.5 \cdot 115 \mu mho}{2 \cdot V_{OUT}^2 \cdot L \cdot C_{OUT}(2\pi f_c)^2} \text{ [f]} \tag{34}$$

在截止频率处设置补偿零点，补偿电阻为：

$$R_{COMP} = \frac{1}{2\pi \cdot f_c \cdot C_{COMP,LF}} \text{ [\Omega]} \tag{35}$$

b. 设置补偿器的高频极点 (f_{CP}) 至少比 f_c 高10倍，以保证它不会影响到电压环截止频率处相角裕量。而且应足够低于变换器的开关频率，保证有效地衰减噪声。电容 $C_{COMP,HF}$ 的容值为：

$$C_{COMP,HF} = \frac{1}{2\pi \cdot f_{CP} \cdot R_{COMP}} \text{ [\Omega]} \tag{36}$$

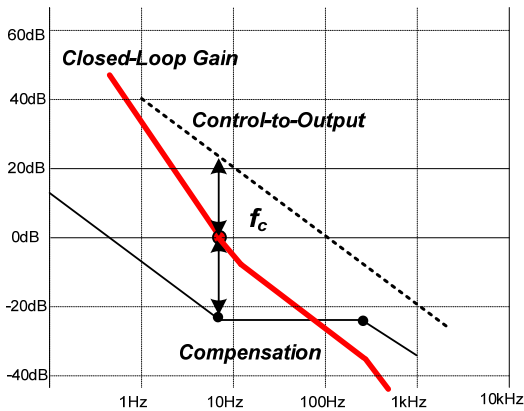


图28 补偿网络设计

(设计范例) 若 R_{FB1} 为13MΩ，则 R_{FB2} 为：

$$R_{FB2} = \frac{2.5V}{V_{OUT} - 2.5V} R_{FB1} = \frac{2.5}{400 - 2.5} 13 \times 10^6 = 81.7k\Omega$$

选择截止频率(控制带宽)为15Hz，电容 $C_{COMP,LF}$ 取值为：

$$C_{COMP,LF} \cong \frac{K_{SAW}(V_{LINE})^2 \cdot 2.5 \cdot 115 \mu mho}{2 \cdot V_{OUT}^2 \cdot L \cdot C_{OUT}(2\pi f_c)^2}$$

$$= \frac{8.496 \times 10^{-6} (230)^2 \cdot 2.5 \cdot 115 \times 10^{-6}}{2 \cdot 400^2 \cdot 199 \times 10^{-6} \cdot 220 \times 10^{-6} (2\pi 15)^2} = 1038nF$$

实际 $C_{COMP,LF}$ 选定为1000nF，因为在成品电容中，该值最近接计算值。 R_{COMP} 阻值为：

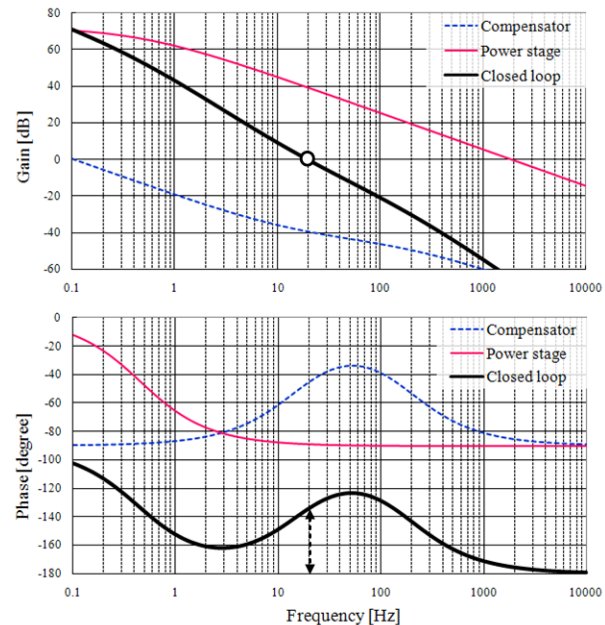
$$R_{COMP} = \frac{1}{2\pi \cdot f_c \cdot C_{COMP,LF}} = \frac{1}{2\pi \cdot 15 \cdot 1038 \times 10^{-9}} = 10.22k\Omega$$

选定高频极点为150Hz，电容 $C_{COMP,HF}$ 值为：

$$C_{COMP,HF} = \frac{1}{2\pi \cdot f_{CP} \cdot R_{COMP}} = \frac{1}{2\pi \cdot 150 \cdot 10.22 \times 10^3} = 103nF$$

这些元件使控制环的带宽为19.7Hz，相角裕量为46°。实际带宽略大于渐进设计。

9. Design Compensation Network			
Select R_{FB1}		13.0	MΩ
R_{FB2}		81.76	kΩ
Power Loss at Output Sensing Resistors		12.23	mW
Transconductance of Error Amp		115.0	μmho
User Choice of Crossover Frequency		15	Hz
Asymptotic Value for $C_{COMP,LF}$		1036.51	nF
Asymptotic Value for R_{COMP}		10.24	kΩ
Asymptotic Value for $C_{COMP,HF}$		103.65	nF
User Choice for $C_{COMP,LF}$		1000.00	nF
User Choice for R_{COMP}		10.00	kΩ
User Choice for $C_{COMP,HF}$		100.00	nF



[第10步] 选择电网滤波电容

如图29所示，一般采用小型旁路电容，连接在整流桥输出端，来滤除开关电流纹波。由于电网侧滤波器电感阻抗与电容阻抗相比可以忽略，所以电网滤波器可以等效为图29中的模型。虽然旁路电流吸收高频纹波电流，但也会产生的容性环流，如图30所示，该电流超前电网电压90°。容性环流附加到负载电流中，引起电压与电流之间的相移/位移。

该位移角为：

$$\theta = \tan^{-1} \left(\frac{\eta \cdot (V_{LINE})^2 \cdot 2\pi \cdot f_{LINE} \cdot C_{EQ}}{P_{OUT}} \right) \quad (37)$$

式中， C_{EQ} 指电网等效电容（ $C_{EQ}=C_{F1}+C_{F2}+C_{HF}$ ）。

最终位移因数为：

$$DF = \cos(\theta) \quad (38)$$

鉴于位移因数与功率因数有关，应认真选取电网侧滤波器的电容。在满载情况下，考虑最小位移因数（ DF_{MIN} ），允许的等效输入电容为：

$$C_{EA} < \frac{P_{OUT}}{\eta \cdot (V_{LINE})^2 \cdot 2\pi \cdot f_{LINE}} \cdot \tan(\cos^{-1}(DF_{MN})) [F] \quad (39)$$

确定输入电容是否过大或者PFC控制程序是否存在问题的唯一办法就是检查功率因数（PF）和总谐波失真（THD）。PF为位移因数与THD的乘积，反映了输入能量有效地传递到负载的程度。THD反映了输入电流波形失真程度。PFC控制环几乎与位移因数没关系，而输入电容也几乎对输入电流波形没有影响。如果PF很低（理想为高），但是THD相当低（理想为低），可以得出结论：输入电容过高和PFC控制器运行正常。

(设计范例) 假定满载时最小位移因数为0.98，等效输入电容容值为：

$$C_{EA} < \frac{P_{OUT}}{\eta \cdot (V_{LINE})^2 \cdot 2\pi \cdot f_{LINE}} \cdot \tan(\cos^{-1}(DF_{MN}))$$

$$< \frac{200}{0.9 \cdot (264)^2 \cdot 2\pi \cdot 50} \cdot \tan(\cos^{-1}(0.98)) = 2.0453 \mu F$$

所以输入侧电容总量应小于2.0μF。

10. Line Filter Capacitor Selection	
Input Displacement Factor	0.980
Maximum Input Capacitance ($C_{F1}+C_{F2}+C_{HF}$)	2.0453 μF

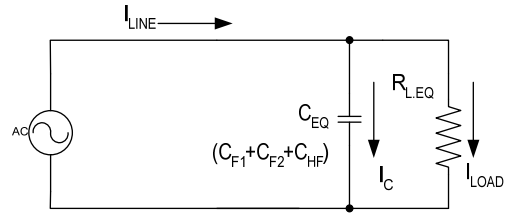
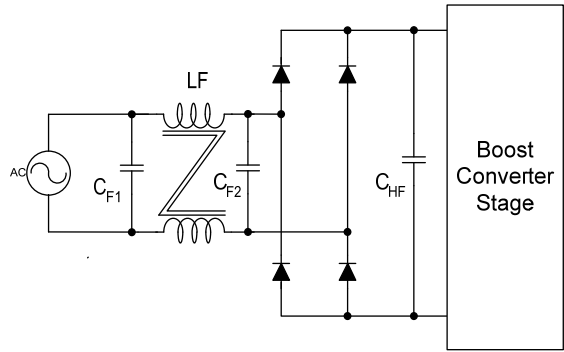


图29 电网侧滤波器的等效电路

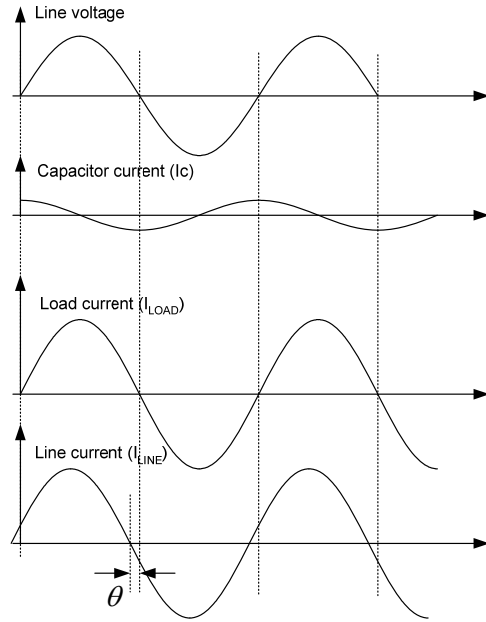


图30 电网电流位移

附录1: RDY引脚的使用

一般地, PFC模块输出电压会用作DC-DC变换器的输入电压, 对于一些DC-DC变换器, 推荐在输入电压达到某个等级后, 开始触发工作。例如, LLC谐振变换器或者正激变换器的输入电压要求被限制在某个范围内, 以提升性能或确保运行稳定。

为达到该目的, PFC的RDY引脚可以用来作为DC-DC变换器的确认信号。当PFC输出电压上升到比内部阈值电压高时, PFC RDY引脚输出被外部上拉电压拉高, 反之则输出为零。

$$\begin{aligned} V_{OUT,RDYL} &= \frac{2.240V}{2.500V} V_{OUT} [V] \\ V_{OUT,RDYH} &= \frac{1.640V}{2.500V} V_{OUT} [V] \end{aligned} \quad (40)$$

式中, $V_{OUT,RDYH}$ 指可以触发PFC RDY引脚输出被拉高的输出电压, $V_{OUT,RDYL}$ 指可以触发PFC RDY引脚输出降低至零的输出电压。

如果额定输出电压 V_{OUT} 为 $400V_{DC}$, 则 $V_{OUT,RDYH}$ 为 $358V_{DC}$, $V_{OUT,RDYL}$ 为 $262V_{DC}$ 。

当LLC谐振变换器连接到PFC输出时, 如图31所示, RDY引脚可以用来控制LLC控制器的 V_{CC} 。

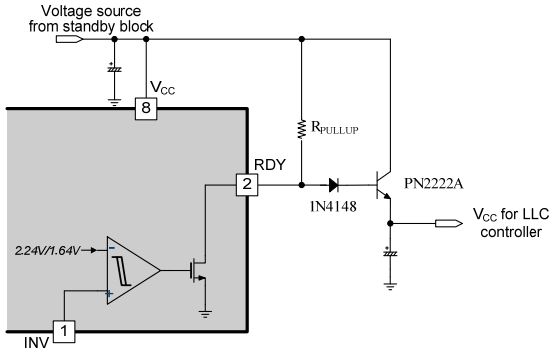


图31 V_{CC} 驱动时RDY应用电路

R_{PULLUP} 的选型决定于内部漏极开路MOSFET的电流容量, 计算如下:

$$R_{PULLUP} \geq \frac{V_{PULLUP} - V_{RDY,SAT}}{I_{RDY,SK}} [\Omega] \quad (41)$$

式中, V_{PULLUP} 指上拉电压, $V_{RDY,SAT}$ 指内部MOSFET饱和电压, $I_{RDY,SK}$ 指内部MOSFET允许反向电流。

选用快速二极管, 比如1N4148, 防止发射极-基极击穿。如果没有这个二极管, 当RD电压从高降到 $V_{RDY,SAT}$, 发射极电压依然为LLC控制器保持工作电压, 几乎所有的电压都被施加到发射极和基极。击穿电流从MOSFET的发射极、基极和漏极流入MOSFET的源极。由于一般采用大容量电解电容为 V_{CC} 供电, 击穿电流将长时间保持高值。这种情况下, 由于外部小信号双结晶体管的电流容量比内部RDY MOSFET的大, 内部MOSFET可能遭到损坏。

一旦电路配置妥当, FAN7930的 V_{CC} 电压中减去二极管正向压降和 (基极电流与 R_{PULLUP} 的乘积) 形成的压降, 可以为LLC控制器的 V_{CC} 供电。

另一个例子是, 采用RDY作为PFC电压信号供次级使用。当冷阴极荧光灯 (CCFL) 选作LCD电视的背光电源时, 逆变器直接接收PFC输出电压信号, 点亮CCFL。图32给出了该应用的电路配置。

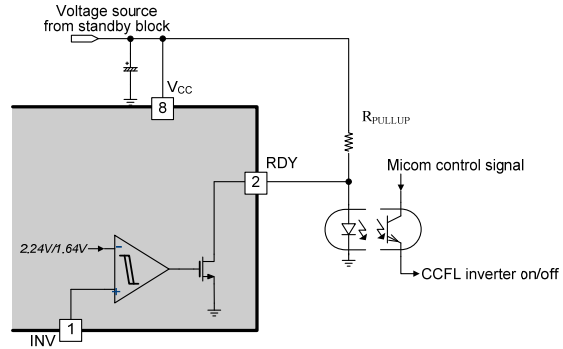


图32 采用光电耦合器的RDY应用电路

该应用电路中, R_{PULLUP} 最小值由式 (42) 计算。 R_{PULLUP} 最大值限制于能够确保光电耦合器稳定运行的充足电流。假设光电耦合典型驱动电流为 $1mA$, 则 R_{PULLUP} 最大值为:

$$R_{PULLUP} \leq \frac{V_{PULLUP} - V_{OPTOF}}{1mA} [\Omega] \quad (42)$$

式中, $V_{OPTO,R}$ 指光电耦合器输入侧正向电压降

可以授权二次侧微控制器, 给CCFL逆变器控制器发送一个触发信号。然而, 在综合微控制器信号和一次侧RDY信号后, 逆变器只能在两个信号同时满足要求条件时被触发。

FAN7930可以直接驱动MOSFET门极，也可以采用门极驱动电路的各种组合。图33和图31给出了三种广泛采用的电路。

只使用一个电阻时，开通和关断路径为同一条线路，开通和关断速度不能同时改变。为了克服这个问题，通过两个电阻，可能时再附加二极管，来形成不同的路径。关断电流首先流经二极管，而不是 R_{ON} ，然后同时流过 R_{ON} 和 R_{OFF} 。因此，可以实现更快的关断速度。然而，关断路径采用内部门极驱动器的汇流路径时，电流受限制于汇流容量。如果添加一个PNP三极管到MOSFET的门极和源极之间，门极被局部短接到源极，没有共享通向门极驱动器的电流路径。这使得门极放电比通过控制器控制放电更小。可以减小地电平反弹噪声和门极驱动器的功率损耗。高速MOSFET，如SupreMOS[®]或SuperFET[™]也使门极速度得到提高。降低了MOSFET的开关损耗。于此同时，功率系统却遭受了EMI恶化和噪声问题，类似门极振荡。因此，有时门极放电电路必须采用高速特性。

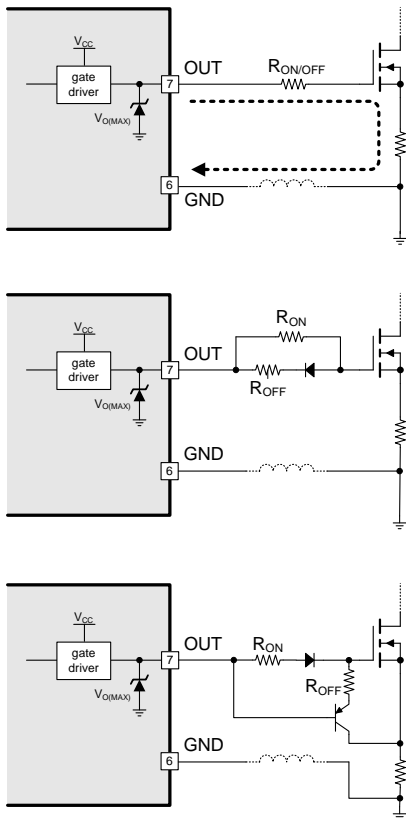


图33 电网滤波器等效电路

附录2：门极驱动器设计

直接门极驱动中最困难和不确定的任务就是优化电路布局。门极驱动路径从OUT引脚、电阻、MOSFET门极和MOSFET源极到地，应该越短越好，以减少寄生电感。寄生电感可能降低MOSFET开通关断速度或者引入有害的门极振荡。采用宽PCB走线来减少寄生电感。为了抑制这种由门极电容以及MOSFET、内部焊线和PCB板寄生电感引起的有害门极振荡，需要适当的电阻来匹配谐振频率处的阻抗，为了满足EMI规范，或对于冗余系统，通过在门极驱动器和门极间增加串联电阻，牺牲一些门极速度。

优化门极驱动电路，需要透彻理解MOSFET的开通/关断特性，并考虑系统其他关键性能。这超出了本文讨论范围，工业文献中拥有大量的参考文章。

附录3：设计总结

图 34 给出了本应用说明书中的 200W BCM 升压 PFC 设计范例的原理图。采用 EER3019N 磁芯作为升压电感磁芯。

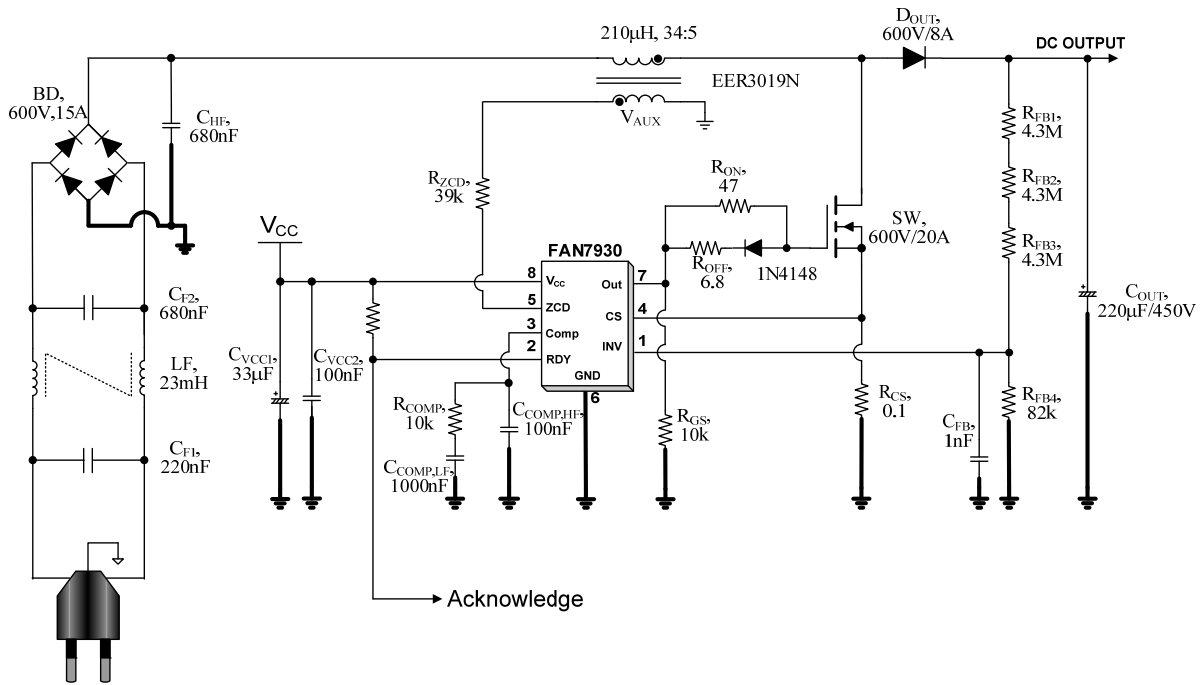


图34 设计范例的原理图

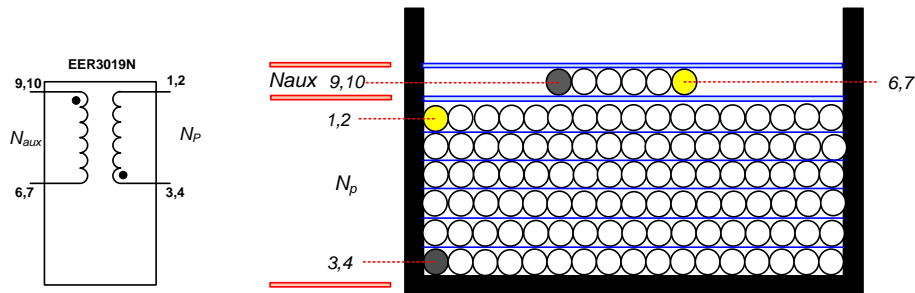


图35 升压电感规格

表1 绕组规格

	引脚	线径/厚度	匝数
NP	3,4 → 1,2	0.1φ × 50 (Litz wire)	34
绝缘带		0.05mm	3
NAUX	9,10 → 6,7	0.3φ	5
绝缘带		0.05mm	3

磁芯：EER3019N ($A_e=137 \text{ mm}^2$)

骨架：EER3019N

电感值：210µH

附录4：实验验证

为证明该应用说明书提出的设计过程的正确性，制作了设计范例中的变换器，并进行测试。全部电路元器件都严格遵循设计步骤进行选取。

图36和图37给出了115V_{AC}和230V_{AC}输入情况下电感电流和输入电流。图38和图39给出了115V_{AC}输入，满载和空载情况下输出响应。无论负载如何，输出电压都没有过冲。图39给出了交流断电20ms的电路响应。可以看出，当检测到交流断电时控制电压被钳位，交流输入恢复时重新平滑启动。图41给出了RDY输出响应。表2给出了PFC工作性能。满载时，交流输入分别为110V_{AC}和230V_{AC}时功率因数分别为0.992和0.990。

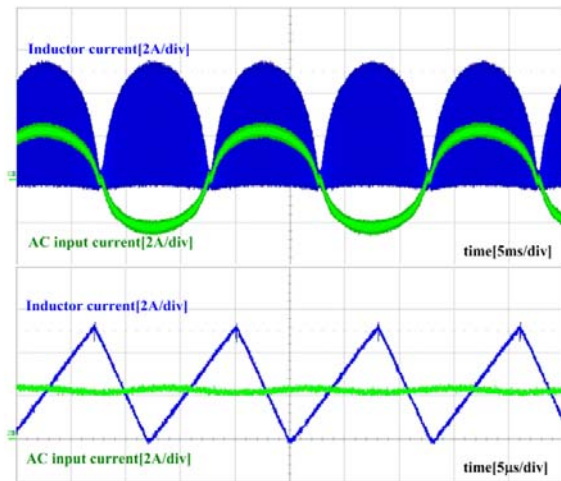


图36 交流输入110V_{AC}时电感电流波形

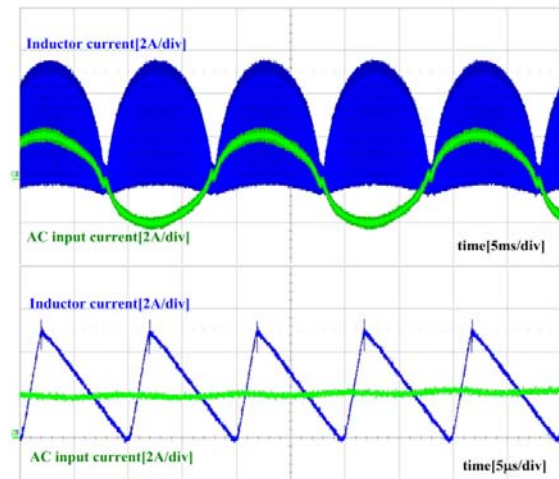


图37 交流输入230V_{AC}时电感电流波形

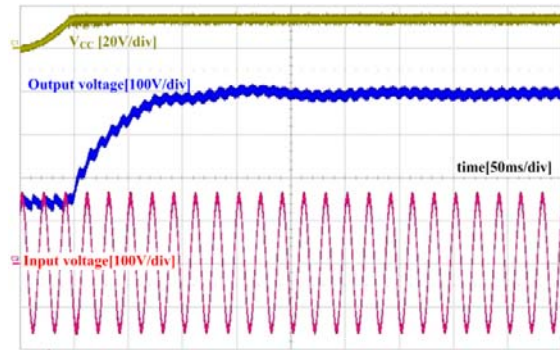


图38 交流输入110V_{AC}时满载输出响应

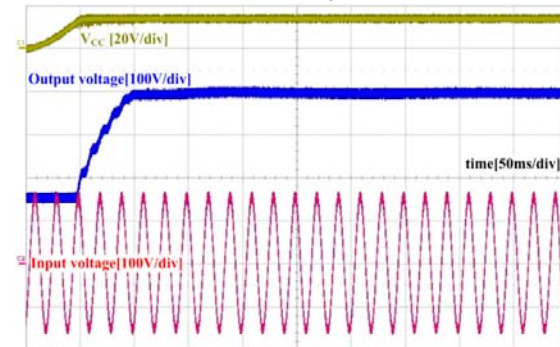


图39 交流输入110V_{AC}时空载输出响应

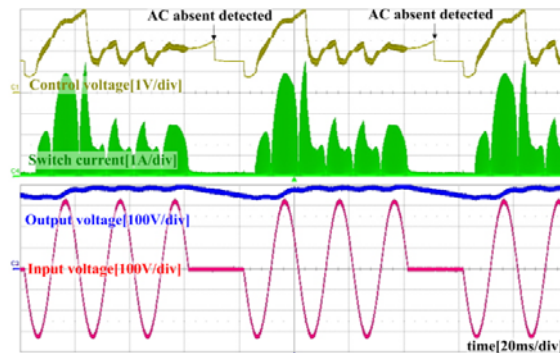


图40 交流断电检测运行

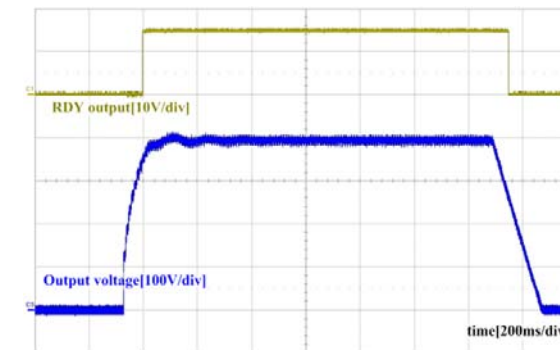


图41 RDY输出响应

表2. 性能结果

V_{IN}	P_{OUT} [W]	η [%]	PF	THD [%]
85V_{AC}	100	95.5	0.996	8.52
	150	94.4	0.995	10.21
	200	93.4	0.994	11.11
115V_{AC}	100	96.5	0.995	8.26
	150	96.3	0.993	10.87
	200	95.7	0.992	12.33
230V_{AC}	100	96.9	0.965	13.59
	150	97.6	0.985	4.83
	200	97.9	0.990	7.57
264V_{AC}	100	97.1	0.939	19.99
	150	97.9	0.973	10.39
	200	98.1	0.985	4.46

符号定义

η 表示效率。

θ 表示位移角。

ΔB 表示输出额定功率时磁芯最大磁通变化量，单位为特斯拉。

A_e 表示磁芯横截面积。

A_W 表示磁芯窗口面积。

B_{MAX} 表示最大输出功率时升压电感的最大磁通密度，单位为特斯拉。

$C_{COMP,HF}$ 表示高频补偿电容。

$C_{COMP,LF}$ 表示低频补偿电容。

C_{eff} 表示MOSFET漏极的有效电容。

C_{EA} 表示给定位移因数的输入有效电容。

C_{EXT} 表示用于降低关断斜率的漏源极间外接电容。

C_{EQ} 表示等效输入电容。

C_{FB} 表示与 R_{FB2} 并联的反馈电容。

C_{OUT} 表示输入电容。

C_{OSS} 表示MOSFET输出电容。

C_{PAR} 表示MOSFET漏极-源极间寄生电容。

C_{ZCD} 表示ZCD引脚抗噪声电容。

d_{WIRE} 表示升压电感绕线直径。

DF表示输入电压与输入电流之间的位移因数。

f_C 表示截止频率。

f_{CP} 表示抑制/衰减开关纹波的高频补偿极点。

f_{CZ} 表示补偿零点。

f_{LINE} 表示电网频率。

f_i 表示补偿器积分增益。

f_p 表示PFC功率级传递函数极点频率。

f_{SW} 表示开关频率。

$f_{SW,MIN}$ 表示最小开关频率。

$I_{CS,LIM}$ 表示由检流电阻决定的逐脉冲限流等级。

$I_{DOUT,AVE}$ 表示输出二极管平均电流。

$I_{IN,MAX}$ 表示电流电源插座的最大输入交流。

$I_{IN,MAXRMS}$ 表示电流电源插座的最大输入电流有效值（RMS）。

I_L 表示额定功率时电感电流。

$I_{L,PK}$ 表示额定功率时电感最大峰值电流。

$I_{L,RMS}$ 表示额定功率时电感最大有效值电流。

$I_{L,DENSITY}$ 表示升压电感线圈的电流密度。

I_{OUT} 表示升压PFC电路的额定输出电流。

$I_{Q,RMS}$ 表示功率开关的电流有效值。

$I_{RDY,SK}$ 表示RDY内部MOSFET汇流电流容许值。

K_{SAW} 表示锯齿波发生器积分增益(FAN7930为 8.496×10^{-6})。
 L 表示升压电感的感值。
 N_{AUX} 表示升压电感次级绕组匝数。
 N_{BOOST} 表示升压电感初级绕组匝数。
 N_{WIRE} 表示升压电感绕线的股数。
 P_{DOUT} 表示输出二极管损耗。
 P_{OUT} 表示升压PFC电路的额定输出功率。
 $P_{Q,CON}$ 表示MOSFET的导通损耗。
 $P_{Q,SWOFF}$ 表示MOSFET的关断损耗。
 $P_{Q,DISCHARGE}$ 表示MOSFET漏源极间电容放电引起的损耗。
 P_Q 表示MOSFET总损耗,由 $P_{Q,CON}$ 、 $P_{Q,SWOFF}$ 和 $P_{Q,DISCHARGE}$ 构成。
 P_{RCS} 表示检流电阻引起的损耗。
 R_{COMP} 表示补偿电阻。
 R_{CS} 表示MOSFET检流电阻。
 $R_{DS,ON}$ 表示功率开关的静态漏源极导通电阻。
 R_{FB1} 表示INV引脚和输出电压之间的反馈电阻。
 R_{FB2} 表示INV引脚和地之间的反馈电阻。
 R_L 表示给定负载条件下输出负载阻值。
 R_{PULLUP} 表示RDY引脚与上拉电压之间的上拉电阻。
 R_{ZCD} 表示优化THD的ZCD引脚电阻。
 t_{HOLD} 表示要求的保持时间。
 t_{OFF} 表示电感电流复位时间。
 $t_{ON,MAX}$ 表示内部固定的最大导通时间。
 $t_{ON,MAX1}$ 表示可编程最大导通时间。
 V_{COMP} 表示补偿引脚电压。
 $V_{CS,LIM}$ 表示功率MOSFET电流检测限制电压。
 $V_{DROP,DOUT}$ 表示二极管正向压降。
 $V_{IN}(t)$ 表示整流后电源电压。
 $V_{IN,PK}$ 表示电源电压幅值。
 V_{LINE} 表示电源电压有效值。
 $V_{LINE,MAX}$ 表示电源电压最大有效值。
 $V_{LINE,MIN}$ 表示电源电压最小有效值。
 $V_{LINE,OVF}$ 表示电源过压保护OVP动作电压有效值。
 $V_{OPTO,F}$ 表示光电耦合的输入正向压降。
 V_{OUT} 表示PFC输出电压。
 $V_{OUT,MIN}$ 表示维持时间内允许的最小输出电压。
 $V_{OUT,RDYL}$ 表示触发PFC RDY输出拉低至零的 V_{OUT} 。
 $V_{OUT,RDYH}$ 表示触发PFC RDY输出拉高的 V_{OUT} 。
 $\Delta V_{OUT,RIPPLE}$ 表示输出电压纹波峰峰值。
 V_{PULLUP} 表示RDY引脚上拉电压。
 $V_{RDY,SAT}$ 表示RDY引脚内部饱和电压。
 V_{REF} 表示反馈输入的内部参考电压。
 $V_{OVP,MAX}$ 表示过压保护最大容限电压。
 $V_{ST,COUT}$ 表示输出电容的电压应力。
 $V_{ST,Q}$ 表示功率MOSFET的电压应力。

参考文献

- [1] [*Fairchild Datasheet FAN9612, Interleaved Dual BCM, PFC Controller*](#)
- [2] [*Fairchild Datasheet FAN7930 Critical Conduction Mode PFC Controller*](#)
- [3] [*Fairchild Application Note AN-6027, Design of Power Factor Correction Circuit Using FAN7530*](#)
- [4] [*Fairchild Application Note AN-6086, Design Consideration for Interleaved BCM PFC using FAN9612*](#)
- [5] Robert W. Erikson, Dragan Maksimovic, *Fundamentals of Power Electronics, Second Edition*, Kluwer Academic Publishers, 2001.

相关数据表

[*FAN7930 — Critical Conduction Mode PFC Controller*](#)

[*FAN9611 / FAN9612 — Interleaved Dual BCM PFC Controllers*](#)

[*1N/FDLL 914/A/B / 916/A/B / 4148 / 4448 Small Signal Diode*](#)

[*PN2222A/MMBT2222A/PZT2222A NPN General Purpose Amplifier*](#)

[*FCPF20N60 — 600V N-Channel MOSFET, SuperFET™*](#)

[*FFPF08H60S — 8A, 600V Hyperfast Rectifier*](#)

作者

系统与应用工程师 YoungBae Park

Important Notice

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION, OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION.

As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, or (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.