

### 应用指南

# 新型相移 PWM 控制器 UCC3895 的应用

北方交通大学电气工程学院 郑国青 华伟

本文介绍了高性能、低功耗相移型 PWM 控制芯片 UCC3895 的主要应用。UCC3895 是 Unitrode 公司生产的一种高性能 PWM 相移型控制器。它是 UC3875(79) 的改进型，它主要用于定频脉宽调制，同时配合零电压开关工作以实现在高频时的局部软开关性能。它除了具有 UC3875(79) 的功能外，最大的改进是增加了自适应死区设置，以适应负载变化时不同的准谐振软开关要求。另外增加了 PWM 软关断能力。同时由于它采用了 BCDMOS 工艺，使得它的功耗更小，工作频率更高。主要特性如下：

**UCC3895 功能特点**  
UCC3895 是 Unitrode 公司生产的一种高性能 PWM 相移型控制器。它是 UC3875(79) 的改进型，它主要用于定频脉宽调制，同时配合零电压开关工作以实现在高频时的局部软开关性能。它除了具有 UC3875(79) 的功能外，最大的改进是增加了自适应死区设置，以适应负载变化时不同的准谐振软开关要求。另外增加了 PWM 软关断能力。同时由于它采用了 BCDMOS 工艺，使得它的功耗更小，工作频率更高。主要特性如下：

- 可编程输出开通延时和自适应延时设置；
- 既可用于电流模式，又可用于电压模式；
- 可实现输出脉冲占空比从 0% 到 100% 相移控制；
- 内置 7MHz 带宽

的误差比较放大器，最高工作频率 1MHz。  
UCC3895 的内部结构框图如图 1 所示。  
由图可知，该芯片内部主要由振荡信号产生电路、电流及电压信号比较电路、输出脉冲信号发生电路、自适应延时脉冲产生电路以及保护电路

等几部分组成。  
**典型应用**  
该控制芯片主要应用于全桥变换器电路中，它可以是采用电压型控制方案或是电流型控制方案。图 2 为其应用简图，它采用的是相移 PWM 控制来实现主电路四个开关管的零电压开关

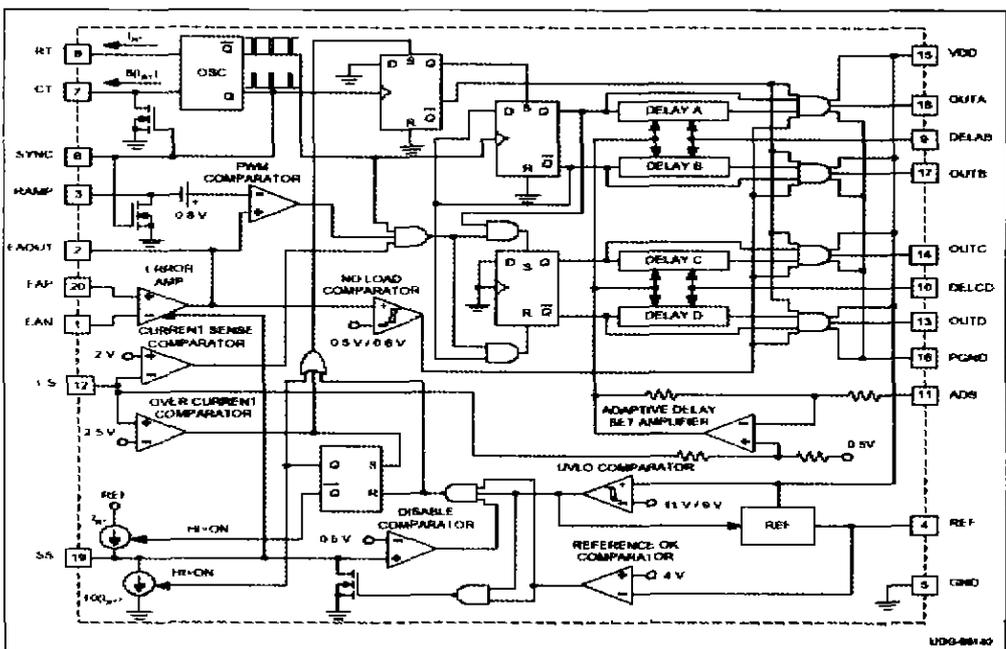


图 1 UCC3895 内部结构框图

ZVS, 从而可以大大减小开关损耗, 提高整个电路的效率。

在图2中 MOSFET 管 A、B、C、D 组成全桥变换器电路的主要部分, 其中 A、B 两管组成超前桥臂, C、D 管组成滞后桥臂。相移型控制利用开关管本身 D、S 管脚之间的寄生电容(也可外接并联电容)和变压器漏感(或初级串联电感)来实现零电压开关。每个桥臂的两个功率管在没有考虑 UCC3895 产生的自适应延时控制时是互成 180 度互补导通的, 而两个桥臂之间的导通角相差一个相位, 即相移角, 在电路的工作过程中通过调节该相移角的大小来调节输出电压。该控制芯片的主要时序见图 3。其中, CLOCK 是 UCC3895 内部产生的时钟信号, 由它来决定电路主开关管的开关工作频率的大小, 而它可通过外部时钟给定或是外接电阻电容(分别对应于上图中的 Rt、Ct 管脚)来实现。

在图2中, 初级母线电流信号的采集是通过一电流传感器来实现的, 该采集信号在经过滤波后又分成两路, 一路接至控制芯片 UCC3895 的

RAMP 端作为内控制环的电流控制信号; 另一路接至 CS 端, 在电流模式中, 该信号是非常重要的, 它被用来进行峰值电流模式控制和过电流保护功能。在这里, 它还有一重要的作用就是来控制产生自适应延时, 具体的做法是将该信号再通过一分压电路接至 ADS 端, 然后再与 DELAB、DELCD 端外接的电阻相配合产生随初级母线电流信号的大小而变化的自适应延时脉冲信号。该脉冲信号宽度的大小与 Vcs、Vads 大小以及 DELAB、DELCD 端外接电阻的关系如下:

$$t_{\text{DELAY}} = 25 \times 10^{-12} \times R_{\text{DFL}} / V_{\text{DEL}} + 25\text{ns}$$

而:

$$V_{\text{DFL}} = 0.75 \cdot (V_{\text{CS}} - V_{\text{ADS}}) + 0.5\text{V}$$

其中, R<sub>DFL</sub> 即 DELAB 和 DELCD 端外接电阻, 单位为欧姆, 它们可以有各自的不同值, 并分别对应于超前和滞后桥臂。t<sub>DELAY</sub> 和 V<sub>DFL</sub> 单位分别为秒和伏特。

在图2中采集的电压信号是变压器次级输出电压, 首先将它分压后通

过一并联调压器 TL431 加以调整, 再通过一光耦耦合至控制芯片 UCC3895 的电压误差比较器输入端, 在这里, 芯片内部的电压误差比较器接成了射极跟随器的形式。放大器输出信号再跟变压器初级采来的电流信号相比较产生相移控制 PWM 波, 从而产生主电路所需的四路脉冲波控制信号来控制主电路开关管的开通与关断时刻, 实现稳定输出电压的目的。在图2中, OUTA 和 OUTB 以及 OUTC 和 OUTD 信号再经过高频隔离变压器加以隔离后再接至四个开关管的 G、S 端的。图3中 OUTA 和 OUTB 以及 OUTC 和 OUTD 之间的延时未给出, 实际上应有一死区以防止同一桥臂的两个开关管之间的贯通, 并且该死区时间是根据电路的具体工作情况相应变化的, 而这就正是自适应延时所要达到的目标。

在相移控制 PWM ZVS 变换器中, 主开关管的控制信号的脉冲占空比大小是严格的 50%, 通过控制超前和滞后桥臂之间的移相角的大小来改变对

角开关管的同时导通时间的大小, 从而改变输出功率的大小。如图3所示, 对角脉冲信号 OUTA 与 OUTD 以及 OUTB 与 OUTC 并不是一致的, 它们之间存在相移, 而它们之间的重叠部分的宽度大小是由 PWM 比较器产生的 PWM 信号的宽度决定的, 这一点与传统的 PWM 控制不一样(它的对角开关管是同时导通的)。为了实现开关管的零电压开

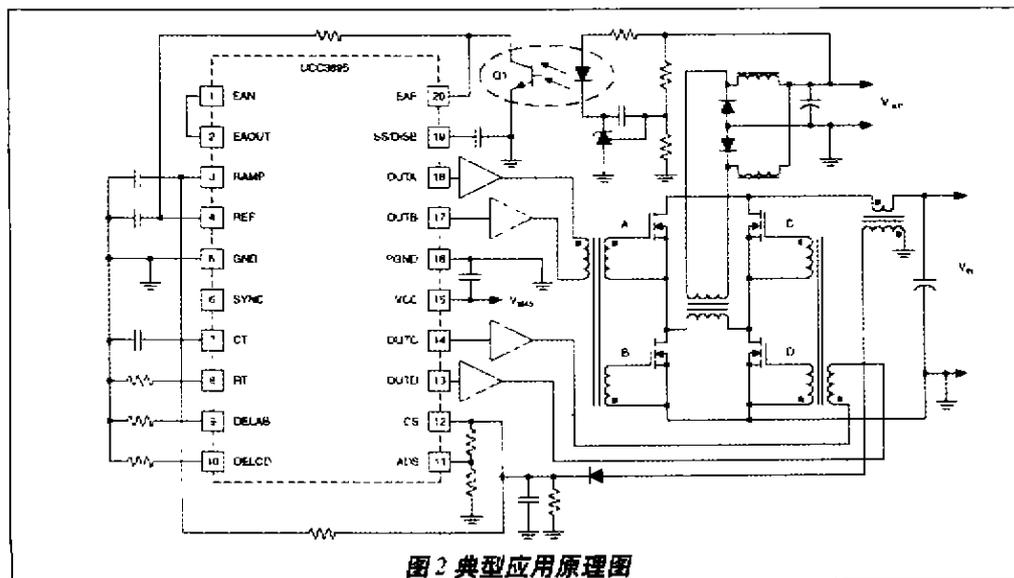


图2 典型应用原理图

关,该控制方法利用了管子的内部并联寄生二极管和寄生电容,在寄生电容放电至零电压时寄生二极管导通,这时候给开关管以开通和关断信号,那么开关管就是零电压开通或关断的了。而电容的充放电又是通过和变压器漏感(或串联电感)谐振来完成,并同时实现换相的功能。在电容电感值确定的情况下,谐振换相的时间大小与负载大小有关:轻载时由于流过变压器漏感的电流值较小,而要实现零电压开关寄生电容必须被充电到一定的状态(这与输入电压大小正相关),所以此时必须给换相留下足够的时间,以满足开关寄生电容充电电荷的要求。而这也正是UCC3895自适应延时所要完成的工作。另外,采用移相控制的很大一个优点就是使驱动电路的设计大大简化,可以采用脉冲变压器驱动。因为脉冲宽度的占空比为50%不变,那么变压器就不会出现在一般的情况,因而省略了很繁琐的驱动变压器初级的伏秒平衡处理问题。

在图2中,采用的是一种全新的整流方法,它与普通的全桥整流或全

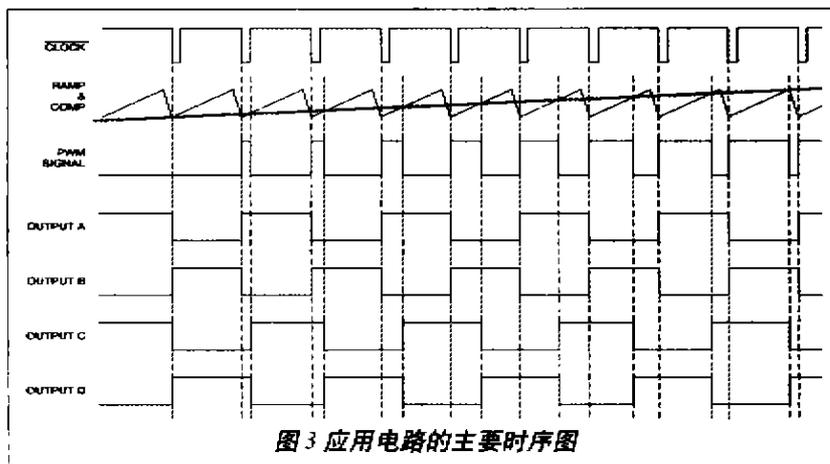


图3 应用电路的主要时序图

波整流不同,它不必采用有中心抽头的变压器,这一点使得变压器的结构大大简化。在工作过程中,变压器次级流过的电流只是输出电流的一半大小,从而它的损耗也相对减小,使得变换器效率增加,而输出电容和二极管应力和全波整流的情况完全一样。它唯一的缺点就是必须有两个输出电感,但是在中大功率场合由于这两个电感上所流过的电流值和纹波大小比全波整流时小很多,所以实际上是简化了电感的设计工作。最后,由于该控制芯片可以工作在很高的频率下,所以电感电容以及变压器的体积就会减小,设计的复杂性也会随之大大减

小,而这在现代通信电源的设计中是一个非常重要的因素。

### 结语

该设计方案已经应用在了变电站的180V 20A充电电源上,在适应负载变化时不同的准谐振开关要求等方面取得了良好的效果。■

### 参考文献

- 1 TI Designer's Guide and Data book (Mixed-Signal&Analog, 1999)
- 2 Power Supply Control Products(PS)Data Book, 2000 Unitrode from Texas Instruments.

输入口, Dout是数据输出口。而数据的反变换过程原理相同只需稍作变化就可以实现。

### 结语

本设计采用的是Lattice公司CPLD可编程器件Ispl1048e。用户可以在电路板上对器件进行编程。同时该公司所提供的了免费的软件可以在网上下载。原程序经综合,布线后生成的目标文件以jed结尾,就可直接进行下载。在系统设计中虽然CPLD

布线资源丰富,引脚定义也比较灵活,但为了节省资源,保证系统的工作速度,最好按照目标器件的内部结构规律合理地定义引脚。此外,还应注意,该CPLD布线器/适配器可以自动进行引脚定义,但一般来说,自动形成的引脚定义并不是最优的,所以在布线时要注意这些问题。本设计所采用的CPLD/FPGA的应用现在已经相当广泛,但要用它来设计一个好系统,不仅需要充分了解它的特性,还要有一定的设计经验。相信CPLD/

FPGA的广泛应用将会使得硬件工程师在设计电路时有更大的灵活性。■

### 参考文献

- 1 朱明程、孙普译《可编程逻辑系统的VHDL设计技术》东南大学出版社
- 2 潘松、王国栋《VHDL实用教程》电子科技大学出版社
- 3 J.Bhasker《VerilogHDL硬件描述语言》机械工业出版社