

产品概述

PL3590 是一款原边反馈的具有高功率因数和高精度的 LED 恒流驱动芯片，适用于单级隔离/非隔离 LED 照明领域。

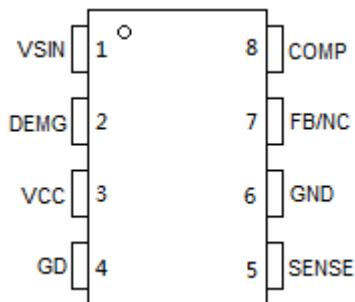
PL3590 具有专有的电流控制机制，采用原边反馈模式，能够精确的控制 LED 中的电流大小。通过消除次级反馈原件和光耦原件，极大的简化了 LED 照明系统的设计，减小了系统体积,降低了应用系统成本，提高了整个系统的可靠性。

PL3590 的内部集成了功率因数校正功能；超低的启动电流 (<1uA)和静态工作电流有利于系统快速启动、低功耗设计以及减小系统的功耗，从而能够很好的提高整个系统的电源转换效率。

PL3590 集成了多种保护特功能,极大的增强系统的稳定性和安全性，其保护功能包括过压保护、短路保护、逐周期限流、VCC 欠压保护以及自启动的过温保护。

PL3590采用小封装形式的SOP-8封装。

管脚封装



特点

- 原边恒流控制
- 全电压范围内高精度恒流调节
- 高功率因数
- 超低启动电流 (1uA)
- 低工作电流 (1mA)
- VCC欠压保护
- 逐周期限流
- 过压保护
- 专有的短路保护
- 过温保护
- 采用SOP-8封装

应用

- 固态照明
- 工业和商业照明
- 家居照明



1 产品概述

PL3590 是一款原边反馈的具有高功率因数和高精度的 LED 恒流驱动芯片, 适用于单级隔离/非隔离 LED 照明领域。

PL3590 具有专有的电流控制机制, 采用原边反馈模式, 能够精确的控制 LED 中的电流大小。通过消除次级反馈原件和光耦原件, 极大的简化了 LED 照明系统的设计, 减小了系统体积, 降低了应用系统成本, 提高了整个系统的可靠性。

PL3590 的内部集成了功率因数校正功能; 超低的启动电流 ($<1\mu\text{A}$) 和静态工作电流有利于系统快速启动、低功耗设计以及减小系统的功耗, 从而能够很好的提高整个系统的电源转换效率。

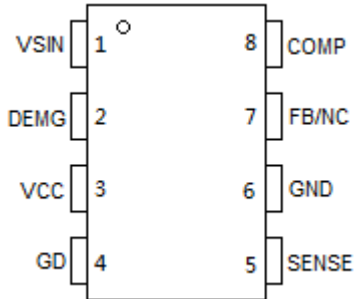
PL3590 集成了多种保护特功能, 极大的增强系统的稳定性和安全性, 其保护功能包括过压保护、短路保护、逐周期限流、VCC 欠压保护以及自启动的过温保护。

2 特点

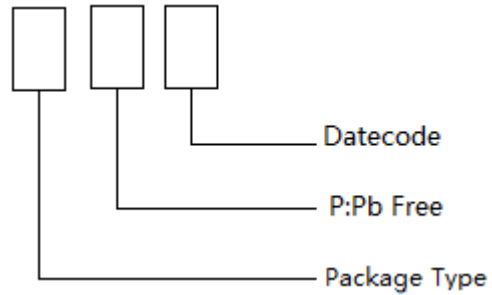
- 原边恒流控制
- 全电压范围内高精度恒流调节
- 高功率因数
- 超低启动电流 ($1\mu\text{A}$)
- 低工作电流 (1mA)
- VCC 欠压保护
- 逐周期限流
- 过压保护
- 专有的短路保护
- 过温保护
- 采用 SOP-8 封装

3 管脚封装

SOIC8 封装图



订购信息



4 管脚描述

管脚名	描述
VSIN	内置乘法器输入端；AC母线电压经分压电阻连接此引脚，为内部控制环提供半波正弦参考信号。
DEMG	零电流检测和过压保护检测端；辅助绕组电压经分压电阻连接此引脚。
VCC	芯片电源
GD	外部MOS栅极驱动端
SENSE	电流采样端
GND	芯片地
FB/NC	无连接，悬空或连接电容
COMP	补偿端，连接电容

5 极限参数

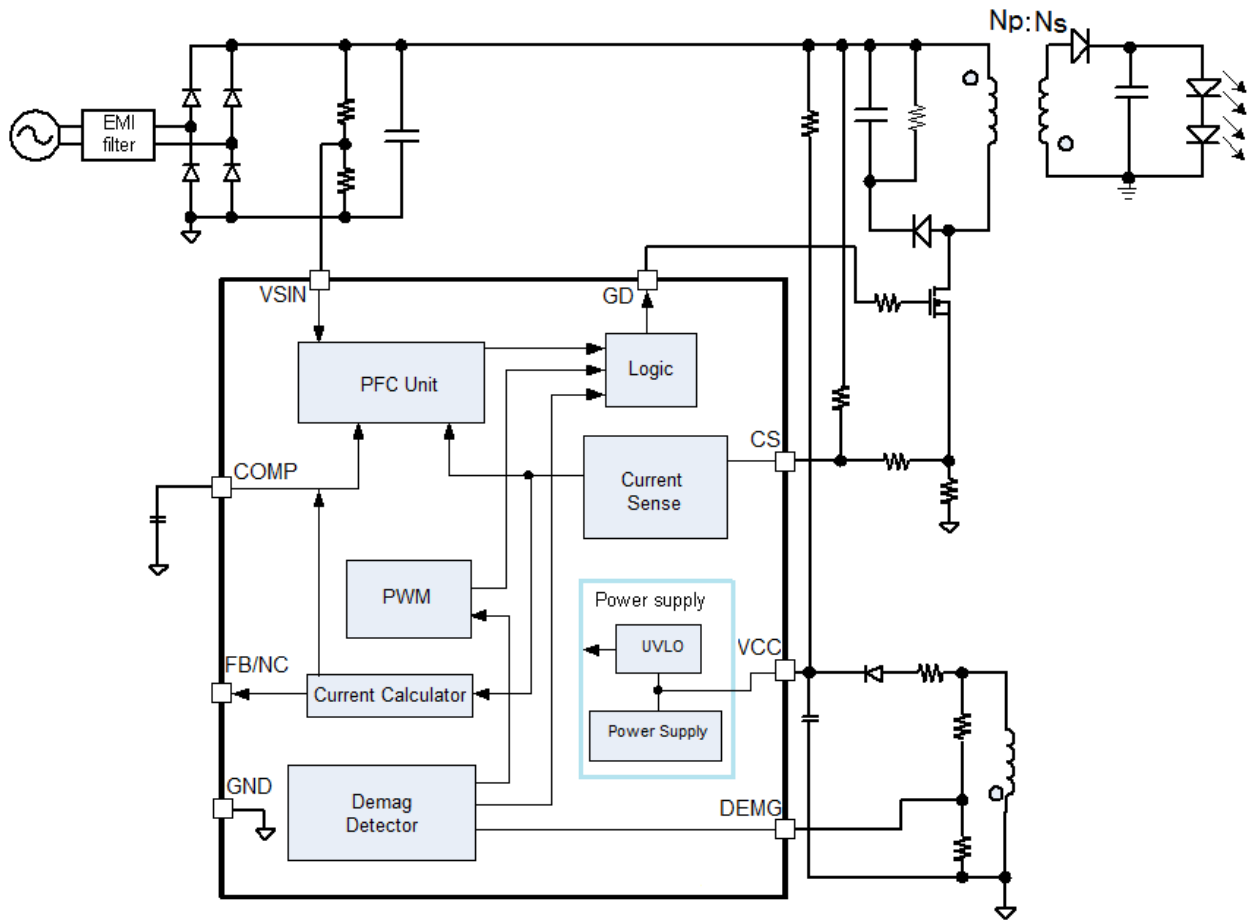
参数	参数范围
芯片电源电压 V_{CC}	-0.3V to +32V
其他引脚输入电压范围	-0.3V to 8V
功耗 SOIC8	1.3w
工作结温范围	150°C
焊接温度	260°C
储存温度范围	-65°C to +150°C

注释：超过最大额定值可能损毁器件；超过推荐工作范围的芯片功能特性不能保证；长时间工作于最大额定条件下可能会影响器件的稳定。

6 推荐工作范围

参数	最小	最大	单位
芯片电源电压 V_{CC}	0.3	23	V
工作温度	-40	125	°C

7 框图



8 电气参数

(无特别说明情况下, $V_{CC} = 14V$, $T_A = +25^\circ C$)

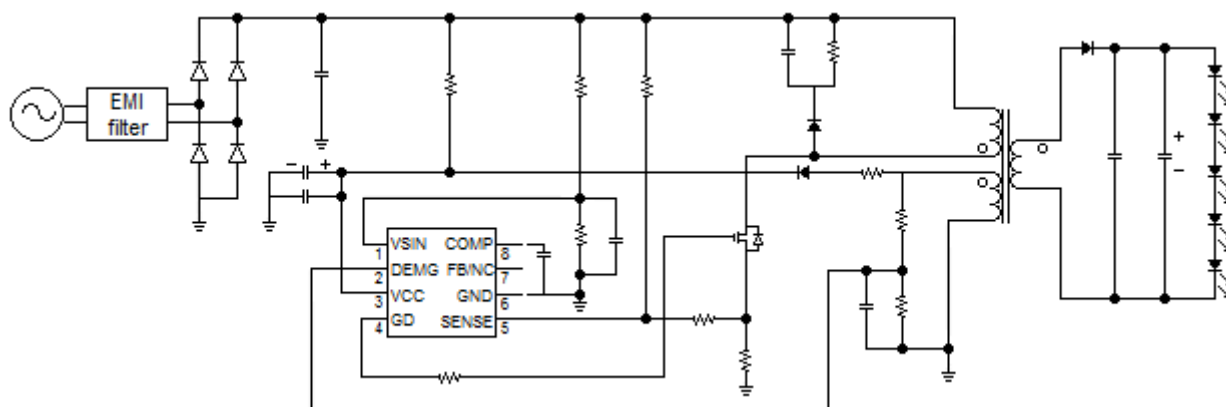
参数	条件	最小值	典型值	最大值	单位
电源电压					
工作电压	芯片开启后	10.3		23	V
V _{CC} 启动电压	V _{CC} 上升	12	12.75	13.5	V
V _{CC} 欠压保护电压	V _{CC} 下降	6.5	7.25	8	V
V _{CC} 欠压迟滞			5.5		V
V _{CC} 嵌位电压	I _{CC} =20mA		32		V
电压电流					
启动电流	V _{CC} =11V		1	2	μA
静态电路			1	2	mA

参数	条件	最小值	典型值	最大值	单位
工作电路	Fs =70kHz		2	5	mA
乘法器					
工作电压范围		0		4	V
增益		0.5	0.76	0.8	1/V
误差放大器					
反馈基准			0.61		V
跨导			100		μA/V
电压增益			400		V/V
COMP 上限值		5.3	5.65	6	V
COMP 下限值		0.9	1.0	1.1	V
最大上拉电流			100		μA
最大下拉电流			-200		μA
电流采样					
前沿消隐时间			300		nS
电流检测阈值			2.6		V
过零检测					
零电流检测阈值				0.25	V
零电流检测迟滞			0.55		V
过压检测阈值			4.5	5.5	V
过压消隐时间			1.5		us
最小关断时间			3.5		μs
启动					
启动周期			100		μs
驱动					
GD 嵌位电压			18		V
最大上拉电流			1		A
最大下拉电流			-1.2		A

注：乘法器输出由公式给定： $V_{cs} = K \cdot V_{mult} \cdot (V_{comp} - 0.9)$ 。

9 应用

典型应用电路



设计指导

PL3590是一款原边控制的适用于高性能LED照明的控制芯片，通过采集原边电流信息实现副变LED的恒流控制。同时，具有高功率因素减少了系统对交流市电的二次污染。

9.1 启动

系统上电后，母线电压通过启动电阻对Vcc电容充电，当Vcc电压达到芯片开启阈值12.75V时，芯片内部控制电路开始工作。此后，由辅助绕组给芯片供电。

当Vcc电压低于欠压保护阈值时芯片停止工作。

9.2 恒流控制

采用专有的原边控制技术，通过采集原边电流信息实现副变的恒流控制。输出LED平均电流近似如下：

$$I_O \approx \frac{1}{2} \cdot \frac{N_p}{N_s} \cdot \frac{V_{ref}}{R_{cs}}$$

N_p —原边匝数

N_s —副变匝数

V_{ref} —内部参考基准

R_{cs} —采用电阻

9.3 Vcc欠压保护

当Vcc电压低于欠压阈值（7.25V）时，芯片停止开关；母线电压经启动电阻对Vcc电容充电，当母线电压达到开启阈值时，芯片重新开始工作。

9.4 自动重启

PL3590内部集成自动重启功能。DEMG端未检测到过零信号，芯片自动触发开关信号，避免芯片停止工作。

9.5 最小关断时间

PL3590工作在变频模式，工作频率随输入母线电压改变。为限制最高开关频率和得到较好的EMI，PL3590内部集成了开关最小时间，如图2：

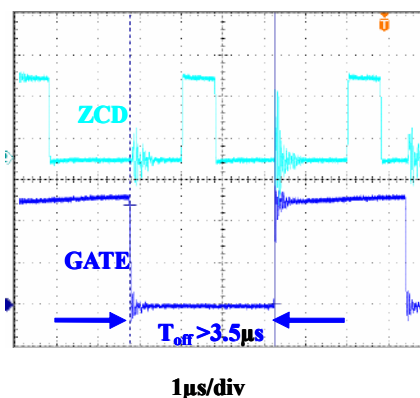


图2—最小关断时间

9.6 消隐时间

为避免MOS管开通瞬间尖峰电流导致误关断，PL3590内部集成300nS的消隐电路，如图3：

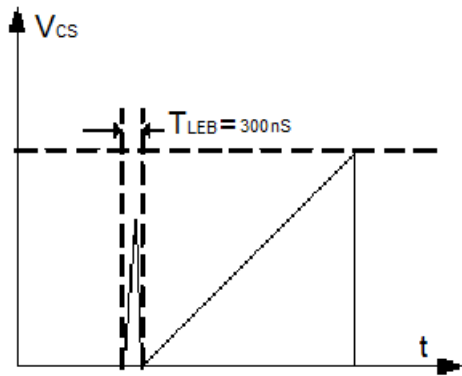


Figure 3—Leading Edge Blanking

9.7 输出过压保护 OVP

输出过压保护保护输出端元器件。辅助绕组与副变绕组电压成正比。通过监测辅助绕组电压实现对输出电压监控。当DMAG电压超过OVP阈值时，芯片进入保护状态，Vcc开始下降；当Vcc到达欠压保护阈值时，系统将重新启动。过压采样电路如图4。同时，系统不断监测负载状态，如果故障解除，系统会重新开始正常工作。过压点按如下公式设置：

$$V_{out_ovp} \cdot \frac{N_{aux}}{N_{sec}} \cdot \frac{R_{DEMG2}}{R_{DEMG1} + R_{DEMG2}} = 5.5$$

V_{out_ovp}—Output over voltage protection point

N_{aux}—辅助绕组匝数

N_{sec}—副边绕组匝数

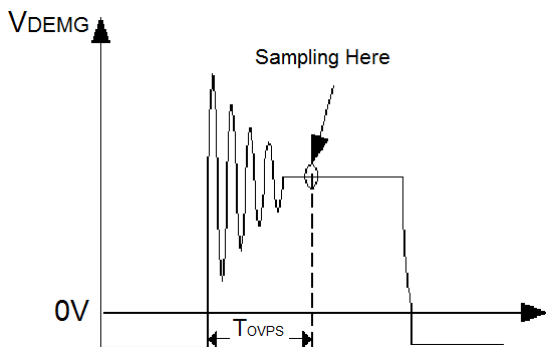


图 4—OVP电路

增加OVP消隐电路避免OVP误触发，如图5。

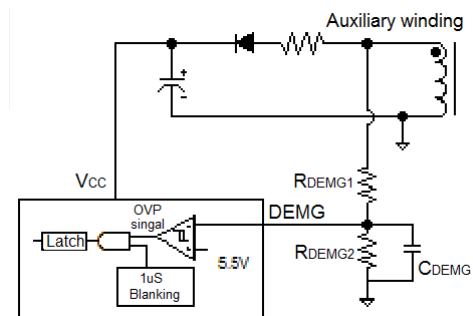


Figure 5—DEMG和OVP波形

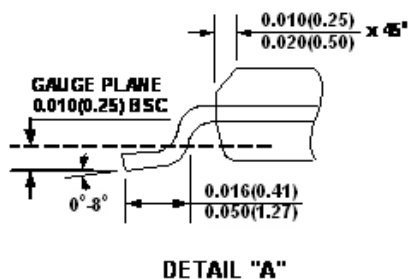
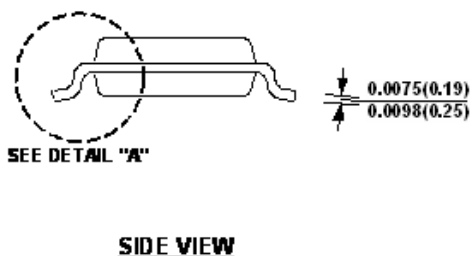
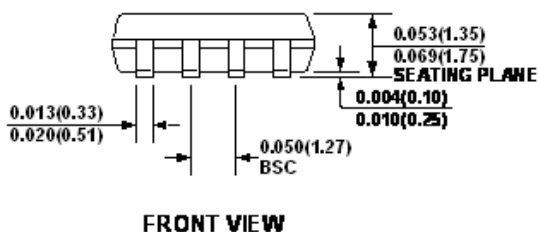
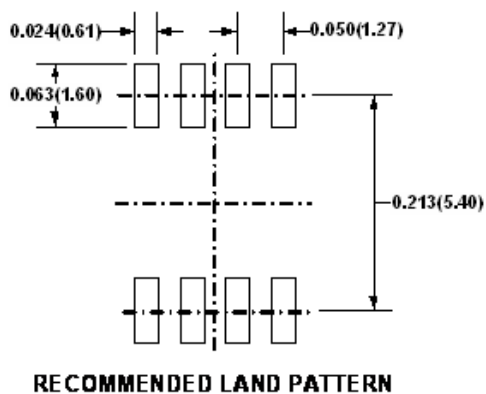
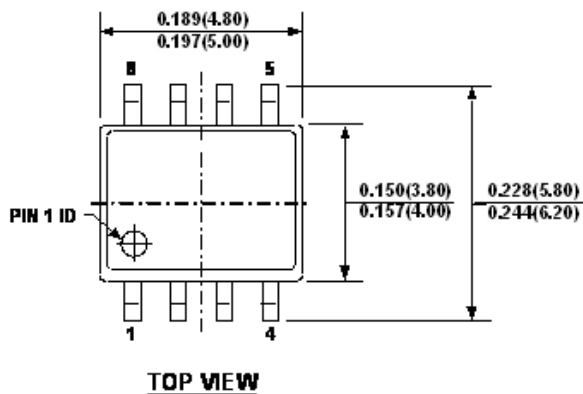
9.8 输出短路保护

PL3590采用专有的短路保护技术。负载LED短路时，系统关断MOS管，同时Vcc开始下降；当Vcc到达欠压保护阈值时，系统将重新启动。同时，系统不断监测负载状态。

9.9 过温保护

PL3590过温保护电路检测芯片结温度。当结温度超过145°C时，芯片进入过热保护状态，功率MOS管立刻被关断。直到温度下降10°C后，系统退出过热保护状态，恢复正常工作状态。

10 封装信息



NOTE:

- 1) CONTROL DIMENSION IS IN INCHES. DIMENSION IN BRACKET IS IN MILLIMETERS.
- 2) PACKAGE LENGTH DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS.
- 3) PACKAGE WIDTH DOES NOT INCLUDE INTERLEAD FLASH OR PROTRUSIONS.
- 4) LEAD COPLANARITY (BOTTOM OF LEADS AFTER FORMING) SHALL BE 0.004" INCHES MAX.
- 5) DRAWING CONFORMS TO JEDEC MS-012, VARIATION AA.
- 6) DRAWING IS NOT TO SCALE.

11 注意事项

聚元有权在任何时刻修改其产品信息，恕不另行通知；客户在下订前应确保产品信息的及时更新和完整性。