

## Discussion about the duty of UC3842 chip

UC3842 开关电源控制芯片是峰值电流控制模式。其占空比的调节通过比较误差信号与采样电流峰值的大小来实现。下面就来详细介绍这个调节的过程，纯属个人理解，难免有错漏之处，欢迎各位同事指出。

先来看 UC3842 的内部结构图，如图 1 所示。

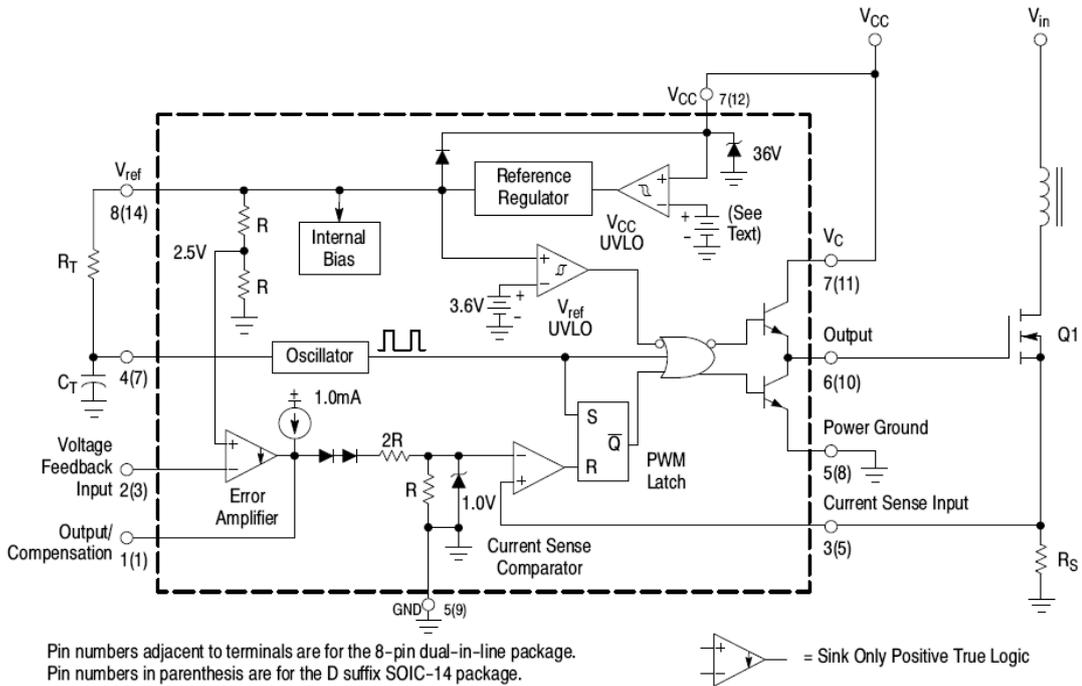


图 1 UC3842 的内部结构图

从图 1 可以看出，第 6 引脚的状态主要由推挽晶体管决定，一上一下，上管开通时为高，下管开通时为低。这两个晶体管的基极信号互补，主要由一个或门来决定。或门的输入有三个：

第一个输入是  $V_{ref}$  欠压保护信号。当  $V_{ref}$  的电压下降到 3.6V 以下时，比较器输出低电平，经反相变为高电平之后送到或门输入端，因而上管关断，下管开通，第 6 引脚输出为低。

第二个输入是时钟信号。时钟信号主要由外部的  $R_t$  和  $C_t$  充放电时间决定。

第三个输入是 PWM 锁存器的输出信号。

这里主要想探讨 PWM 锁存器。因为在正常工作时， $V_{ref}$  为 5V，或门的第一个输入为非 1，

可忽略不分析。时钟信号和 PWM 锁存器输出信号共同决定第 6 脚的状态，而时钟信号在整个工作周期之内是维持不变的，所以重点还是在 PWM 锁存器的分析，因为占空比的调节主要还是由这个锁存器来决定。

从图 1 看出，PWM 锁存器是一个基本的 RS 触发器。基本的 RS 触发器有两种形式。

一种是与非门 RS 触发器，另外一种是或非门 RS 触发器。那么 UC3842 的 PWM 锁存器到底是属于哪种类型的触发器呢？

我们可以设想一下，当过流现象发生时将会有大电流流过原边的变压器以及 MOS 管时，采样电阻上的电平将会变大，也就是第 3 引脚的电平会变大，这个电平与 Current Sense Comparator 的反相输入端的 1V 相比较，当它大于 1V 时就会导致 Current Sense Comparator 的输出为高电平，此时 UC3842 如果要想实现过流保护，上管必须关断，下管必须开通，也就是说或门的三个输入信号中必须有一个为高电平。根据前面的分析得知，第一个输入信号和第二个输入信号要保持为高电平不太可能，所以只能是第三个输入信号保持为高电平，而第三个输入信号作为 PWM 锁存器的输出信号决定了过流保护的功能。换句话说理解就是：当过流发生时，Current Sense Comparator 提供一个高电平信号给 RS 触发器，要求 RS 触发器输出一个高电平信号给或门来实现第 6 脚的低电平输出。这就要求 RS 触发器要有高电平有效触发的功能。两种类型的 RS 触发器中，只有或非门 RS 触发器是高电平有效触发的，而与非门 RS 触发器是低电平有效触发的。因此 UC3842 中的 PWM 锁存器必定是由或非门 RS 触发器组成，如果不是这样，那么 UC3842 就将会实现不了过流保护的功能。表 1 列出了或非门 RS 触发器各种输入条件下可能的输出。

R	S	Qn	/Qn
0	0	Qn 保持	/Qn 保持
0	1	1	0
1	0	0	1
1	1	X 不存在	X 不存在

表 1 或非门 RS 触发器各种输入条件下可能的输出

我们可以大概勾画出 UC3842 里的时序图。如图 2 所示。

其中或非门 RS 触发器的 S 输入端是时钟信号，因为 R 和 S 不能同时为 1，所以在时钟信号的任意一个低电平时，选择 R 为高，R 信号高电平的宽度并不重要。因为 R 信号变为低电平时，S 也是低，/Qn 要保持之前的状态。在这里，R 信号是一个脉宽很窄的脉冲信号。

有了 R 和 S 两个信号，我们就可以根据表 1 的关系画出/Qn 信号，如图 2 所示。可以看到 /Qn 的高电平时刻由 R 信号的上升脉冲沿决定，低电平时刻由 S 信号的上升脉冲沿决定。

有了/Qn 信号，我们可以根据或门的关系画出第 6 脚的输出波形，其中/Qn 和 S 只要有一个为 1，输出波形就为 0；/Qn 和 S 同时为 0 时，输出波形为 1。

到现在为止，根据上面的分析，至少可以得出以下结论：第 6 脚输出波形的占空比主要由 /Qn 和 S 同时为 0 的时间决定。而输出波形总是在 S 下降沿时变为高，即总是在时钟信号的下降沿时输出 1，使外部的 MOS 管导通，此时原边电流慢慢上升。我们是无法控制这个现象的，我们只能通过控制输出信号何时变为 0 来实现占空比的调节功能，那么输出信号何时变为 0 呢？从图 2 上看，输出信号变为 0 主要取决于 /Qn 的上升沿，而 /Qn 的上升沿主要取决于 R 信号的上升沿。R 信号什么时候会出现上升沿？就是在 Current Sense Comparator 比较器的同相输入端的电平大于反相输入端的电平时，Current Sense Comparator 会输出一个高电平到 R 信号。

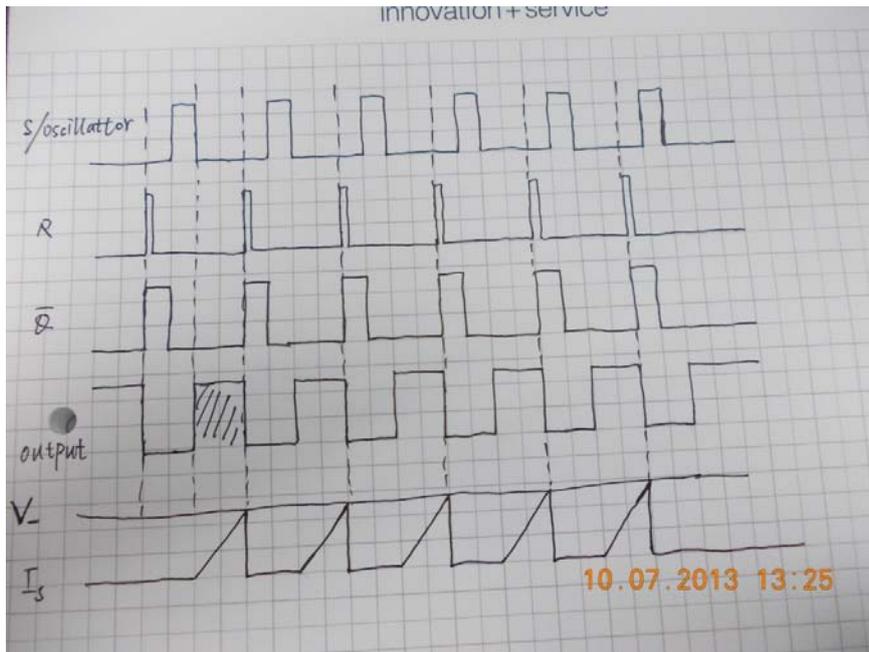


图 2 UC3842 的时序图(DCM 状态下)

Current Sense Comparator 比较器的反相输入端主要由 Error Amplifier 来提供，也就是说主要受到反馈信号的控制。当因为某种原因使得开关电源主反馈的那一路电源下降时，此时 V- 应该受到反馈控制作用而增大，使得 Is 的峰值增大，Is 峰值增大意味着第 6 脚输出信号的占空比增大，所以下降电源得到补偿，处于稳定状态；同理，当因为某种原因使得主反馈电源上升时，V- 应该减小，使得 Is 的峰值减小，Is 峰值减小意味着第 6 脚输出信号的占空比减小，所以上升电源得到补偿，回归于稳定状态。根据上面的分析，我们之所以说 UC3842 属于峰值电流控制模式，那是非常正确的。

导通时间与 V- 的关系式为

$$T_{on} = \frac{LV_-}{V_{bus}R_s}$$

其中 V 为母线电压，L 为原边感量，Rs 为电流采样电阻。

占空比与  $v$ -的关系式为

$$D = \frac{f_s L V_-}{V_{bus} R_s}$$

$$V_- = \frac{V_1}{3} - \frac{1.4}{3}$$

所以

$$D = \frac{f_s L V_1}{3 V_{bus} R_s} - \frac{1.4 f_s L}{3 V_{bus} R_s}$$

所以

$$d(t) = \frac{f_s L}{3 V_{bus} R_s} v_1(t)$$

$$\frac{d(s)}{v_1(s)} = \frac{f_s L}{3 V_{bus} R_s} \quad \text{----- (1)}$$