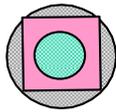
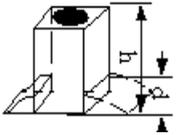
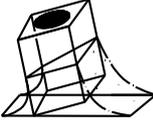
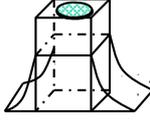
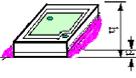
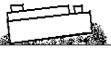


标 记	Top LED 装架	工 艺 卡				陈灏 收集 QQ: 303632041	第 1 页 共 12 页						
中国照明工程师电源网群：76563354 创建 2007 年多次组织工程师技术聚会讨论会													
<p>1 目的</p> <p>1.1 导电胶：用导电胶通过加热烧结的方法使芯片牢固地粘结在支架上，并使芯片背面电极与支架形成良好的欧姆接触。</p> <p>1.2 绝缘胶：用绝缘胶通过加热烧结的方法使芯片牢固地粘结在支架上。</p> <p>2 技术要求</p> <p>2.1 支架外观</p> <p>2.1.1 装架前后的支架无变形，镀层无氧化发黄和起皱。</p> <p>2.1.2 烧结后支架无氧化发黄。</p> <p>2.2 芯片外观</p> <p>2.2.1 装架后芯片电极清晰、表面无损伤、缺角。无斜片、倒片、碎片、漏装、叠片等不良现象。</p> <p>2.2.2 芯片表面无沾胶，背部无蓝膜残余。</p> <p>2.3 粘结胶外观</p> <p>2.3.1 烧结后粘结胶固化充分，色泽光亮，没有受潮、变质等不良。</p> <p>2.3.2 芯片粘接推力符合 4.6.4.2 的规定。</p> <p>2.3.3 单电极芯片须特别注意粘结胶的受潮情况。</p> <p>2.4 粘结胶、芯片、支架三者位置规范</p> <p>2.4.1 位置：粘结胶应该点在产品装配图所示位置的中心，最大偏移量是不得使粘结胶碰到碗壁或者超出电极区。对于有光学空间分布要求的产品，偏移量须符合相应装配图的要求。芯片应位于粘结胶的中心位置。芯片必须四面包胶。</p> <p>2.4.2 胶量：装架粘结胶高度控制在芯片高度的 1/4 到 1/3 之间。如图 1 所示（其中：h=芯片高度；d=粘结胶高度）。无爬胶不良。芯片背部银胶要求厚度均匀一致，同时不得太厚（不得高于 20 μm）。</p>													
<div style="display: flex; justify-content: space-around; align-items: flex-end;"> <div style="text-align: center;">  <p>合格</p> </div> <div style="text-align: center;">  <p>合格 $1/4h < d < 1/3h$</p> </div> <div style="text-align: center;">  <p>斜片</p> </div> <div style="text-align: center;">  <p>胶太高</p> </div> </div> <p style="text-align: center;">单芯片</p> <div style="display: flex; justify-content: space-around; align-items: flex-end;"> <div style="text-align: center;">  <p>合格</p> </div> <div style="text-align: center;">  <p>斜片</p> </div> <div style="text-align: center;">  <p>胶太高</p> </div> <div style="text-align: center;">  <p>沾胶</p> </div> </div> <p style="text-align: center;">双电极芯片</p> <p style="text-align: center;">图 1 芯片与粘结胶的位置规范</p>													
2.5 无图 2 所示各种不良。													
旧底图总号													
底图总号													
日期	签名												
		更改标记	数量	文件号	签名	日期	更改标记	数量	文件号	签名	日期	拟制	审核

标 记	Top LED 装架	工 艺 卡					第 页		共 页				
工 艺 过 程													
旧底图总号													
底图总号													
日期	签名												
更改标记	数量	文件号	签名	日期	更改标记	数量	文件号	签名	日期	拟 制	审 核		