

CR6853/CR6853B 应用指导书

摘要:

本文主要介绍了 CR6853 的特征和详细的工作原理，描述了一种采用 CR6853 的反激式隔离 AC-DC 开关电源的简单而高效的设计方法。CR6853B 为 CR6853 的 ESD 特别提高版本，功能和 PIN 脚完全兼容。

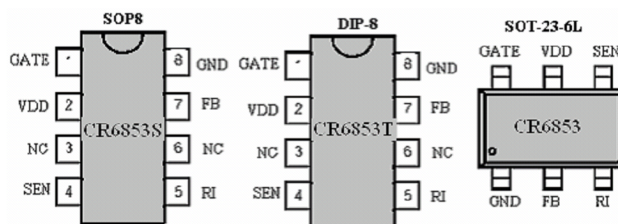
芯片特征:

- ◇ 低成本、PWM&PFM&CRM (周期复位模式)控制
- ◇ 低启动电流(约 3uA)
- ◇ 低工作电流(约 1.2mA)
- ◇ 电流模式控制
- ◇ 内置同步斜坡补偿
- ◇ 低 EMI 技术
- ◇ PWM 频率外部可调
- ◇ 轻载工作无音频噪音
- ◇ 内置前沿消隐
- ◇ 90V~264V 的宽电压下可实现恒定最大输出功率
- ◇ GATE 引脚驱动输出高电平钳位 18.0V
- ◇ VDD 引脚过压保护 34.0V 欠压锁定(UVLO)、周期电流限制、短路保护、过载保护等保护功能
- ◇ 具有自动恢复的保护功能
- ◇ 高压 BiCMOS 工艺
- ◇ SOT-23-6L, SOP-8L, DIP-8L 无铅封装

应用领域:

- ◇ AC/DC 电源适配器
- ◇ 电池充电器
- ◇ 开放式电源
- ◇ 备用开关电源
- ◇ 机顶盒开关电源
- ◇ 384X 代替
- ◇ 兼容: SG6848J&LD7535&OB2262&OB2263

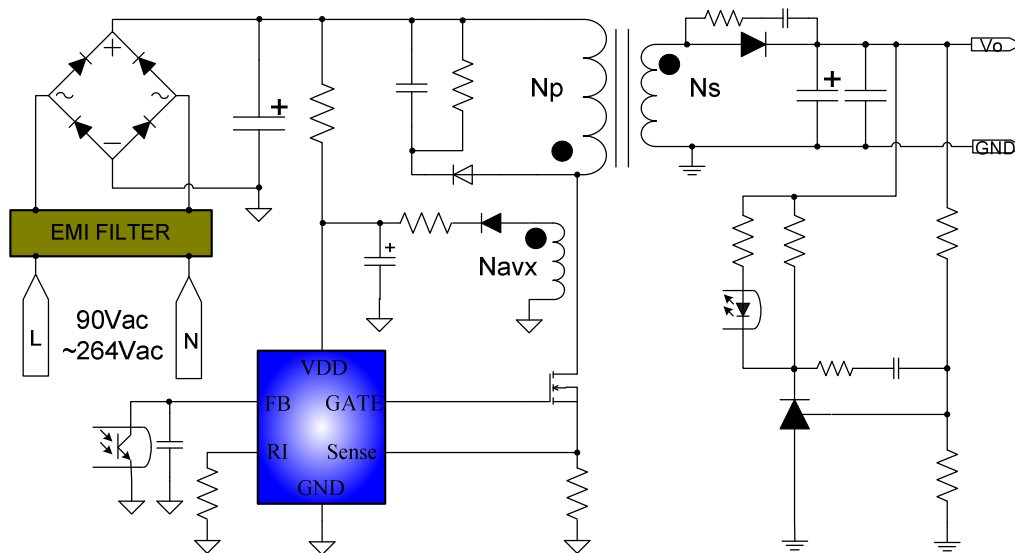
管脚信息:



高效节能:

满足能源之星EPS 2.0版 V 级能效标准!

典型应用电路图:



一、芯片工作原理

1. 功能概述:

CR6853 是用于 36W 以内离线式开关电源 IC，该 IC 具有优化的图腾驱动电路以及电流模式 PWM 控制器。该芯片适用于离线式 AC-DC 反激拓扑的小功率电源模块。芯片可以通过外接电阻改变工作频率；在轻载和无负载情况下自动进入 PFM 和 CRM，这样可以有效减小电源模块的待机功耗，达到绿色节能的目的。CR6853 具有很低的启动电流，因此可以采用一个 2 兆欧姆的启动电阻。为了提高系统的稳定性，防止次谐波振荡，CR6853 内置了同步斜坡补偿电路；而动态峰值限制电路减小了在宽电压输入(90V~264V)时最大输出功率的变化；内置的前沿消隐电路可以消除开关管每次开启产生的干扰。CR6853 内置了多种保护功能：过压保护、逐周期峰值电流限制、欠压锁定(可以用它实现短路和过流保护)以及输出驱动的高电平钳位在 18.0V 以下。而驱动输出采用的图腾柱和软驱动有效降低了开关噪声。

由于 CR6853 高度集成，使用外围元件较少。采用 CR6853 可以简化反激式隔离 AC-DC 开关电源设计，从而使设计者轻松的获得可靠的系统。

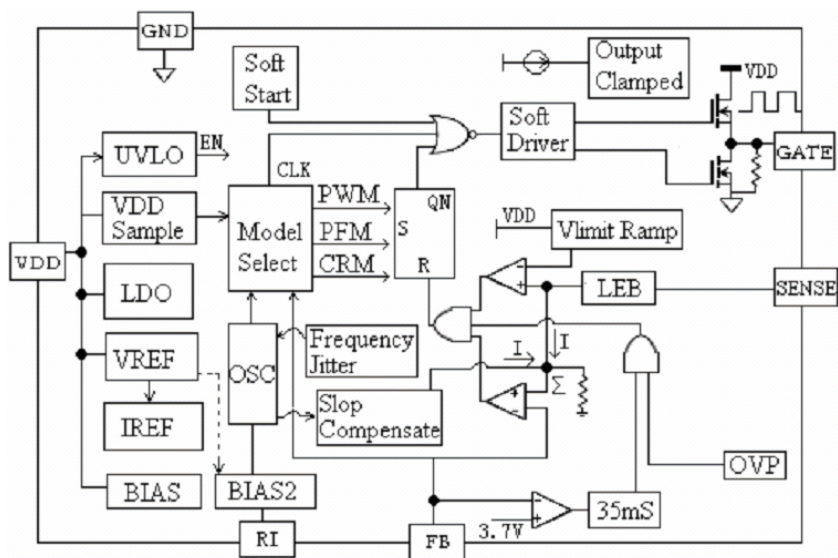


图 1.1 CR6853 内部框图

2. 欠压锁定和启动电路:

(1)、CR6853 具有如下两种启动方式:

- 1) 整流滤波前启动的方式, 其启动电路见图 1.2.1 所示;
- 2) 整流滤波后启动的方式, 其启动电路见图 1.2.2 所示;

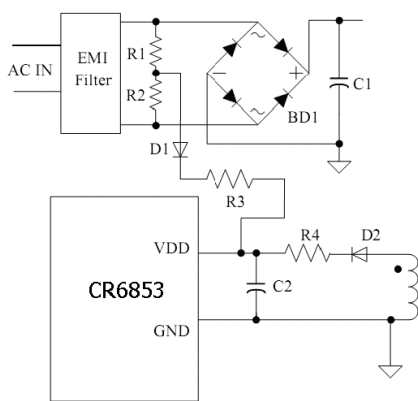


图 1.2.1 整流前启动

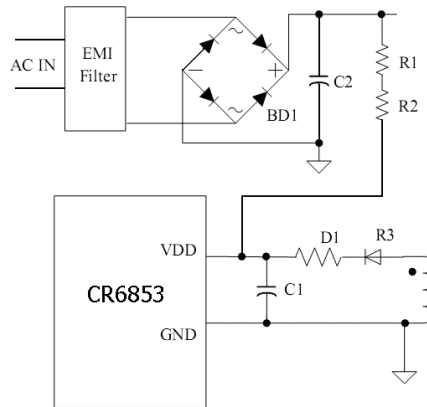


图 1.2.2 整流滤波后启动

3. 系统的启动时间:

上面两种启动方式当电源上电开机时通过启动电阻 R_{IN} 给 VDD 端的电容 C_1 充电,直到 VDD 端口电压达到芯片的启动电压 $V_{TH(ON)}$ (典型值 14V) 时芯片才被激活并且驱动整个电源系统正常工作。在图 1.3.1 中系统的最大启动延迟时间满足如下运算关系:

$$T_{D_ON} = -R_{IN} \times C_1 \times \ln \left(1 - \frac{V_{DD_ON}}{V_{DC} - I_{DD_ST} \times R_{IN}} \right) \dots \dots \dots (3.1)$$

其中 I_{DD_ST} 为 CR6853 的启动电流; T_{D_ON} 为系统的启动延迟时间; R_{IN} 为 R1 与 R2 电阻值之和。

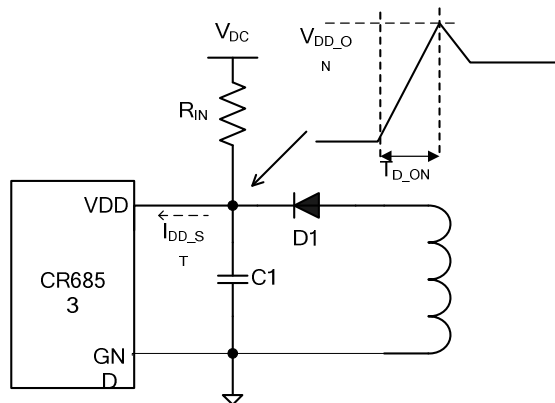


图 1.3.1 典型启动电路

由于芯片具有低启动电流的特性并且考虑到空载的系统损耗， R_{IN} 可以取得较大，具体值可在 $1.5M\Omega\sim 3M\Omega$ 范围内选取， $C1$ 推荐选用 $10\mu F/50V$ 。如果发生保护，输出关断，导致辅助绕组掉电，VDD 端电压开始下降，当 VDD 端电压低于芯片的关闭电压 V_{DD_OFF} （典型值 $8.8V$ ）时，控制电路关断，芯片消耗电流变小，进入再次启动。

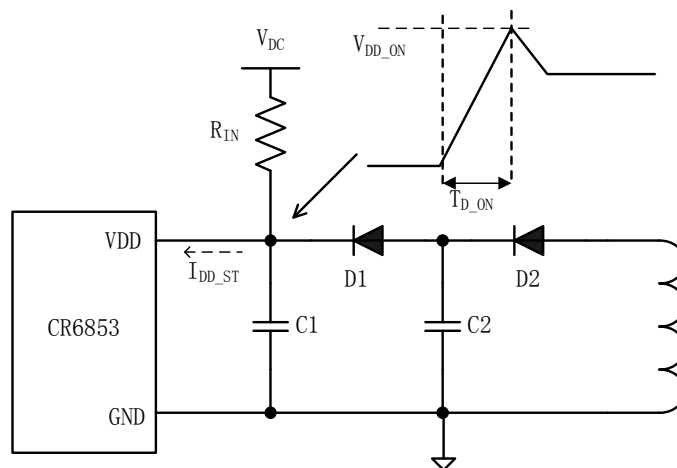


图 1.3.2 快速启动电路

如果需要系统具有更快的启动时间且在系统成本允许的情况下，您可参考图 1.3.2 电路中 $C1$ 可以取得较小(但需要考虑系统的稳定性)， R_{IN} 的取值可以取得较大，这样既可缩短系统的启动时间同时也可降低系统空载时的待机功耗。

4. 启动电阻 R_{IN} 上最大损耗：

$$P_{R_{IN},MAX} = \frac{(V_{DC,MAX} - V_{DD})^2}{R_{IN}} \cong \frac{V_{DC,MAX}^2}{R_{IN}} \dots\dots\dots (1.4.1)$$

其中， $V_{DC,MAX}$ 是最大输入整流后电压

对于一个通用输入（ $90Vac\sim 264Vac$ ）， $V_{DC,MAX}=374V$

$$P_{R_{IN},MAX} = \frac{374^2}{1.5 \times 10^6} \cong 93mW \dots\dots\dots (1.4.2)$$

5. 正常工作频率和频率抖动

CR6853 允许设计者根据系统的使用环境需要自行调整系统的工作频率,其 PWM 频率为: 30—150K; CR6853 的典型工作频率为 67KHz, 其应用电路如图 1.6, RI 的取值决定了系统的工作频率, 工作频率的设定可分别由以下公式计算出来, 在正常的工作频率上增加了±4%的抖动, 弱化在某个频率对外辐射的能量, 使系统设计更容易成功。

$$F_{osc} = \frac{6700}{RI(K\Omega)} (KHz)$$

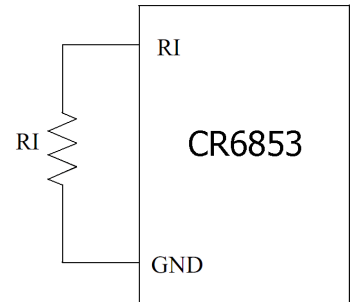


图 1.4 频率设置电路

虽然 CR6853 推荐系统 PWM 的工作频率范围可为 50K~150KHz, 但是芯片系统性能优化主要是被设计在 50KHz~67KHz 的应用范围, 在应用时请注意。在 PCB layout 时应尽可能使 RI 的接地端靠近芯片的 GND 端, 以便减少干扰。

6. FB 输入端

CR6853 FB 端口各电压阈值相对应的系统工作状态可通过下图表示。

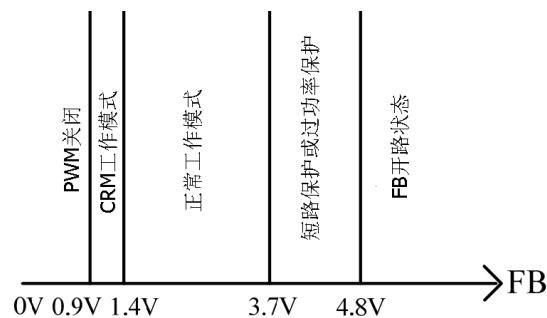


图 1.5 FB 端电压对应系统工作状态

0.9V~1.4V 为系统在空载或轻载时工作在 CRM 工作模式下的 FB 端电压; 1.4V~3.7V 为系统在常态工作模式下的 FB 端电压; 3.7V~4.8V 为过功率保护或短路保护时 FB 端电压; 4.8V 为系统开环状态时 FB 端电压, FB 端的短路电流典型值为 0.7mA。

CR6853 采用传统的电流模式结构设计, 其关断时间根据峰值电流调整, 通过与主开关管 MOSFET 源极相连接的电流反馈电阻 Rsense 转化成电压反馈到 CR6853 的 SENSE 端来实现控制。在正常工作时, 这个峰值电流与 FB 具有如下关系式:

$$I_{PK} = \frac{V_{FB} - 0.9}{1.67 \times R_s}$$

其中 V_{FB} 为 FB 端的电压； R_s 是与主开关管 MOSFET 源极相连接的电流反馈电阻阻值

当 $V_{FB} > 3.7V$ 持续 33mS 的时间，关闭开关管，状态被保持。此时芯片 V_{DD} 电压必须降低到 V_{DD_OFF} 后，再启动才能恢复正常。 $V_{FB} < 0.9V$ (典型值) 时，CR6853 的 Gate 端口立即停止输出脉冲，保证整个系统的安全。

注意事项：

1) .芯片在设计初始为了降低系统在空载或较轻负载状态下系统整机的功率损耗，系统正常工作时 CR6853 FB 端允许的最大的输出电流 $I_{FBmax} \approx 0.5mA$ ，最小工作电流 $I_{FBmin} \approx 0.18mA$ ；即流过光耦接收端集电极的电流 I_c 最大为 0.5mA 左右，最小为 0.18mA 左右。假设光耦的最大传输比 $CTR=0.8$ ，系统二次侧(次级) TL431 的工作电流仅由流过光耦发射端二极管的电流 I_F 提供，那么通过 I_c 折算到流过光耦发射端二极管的电流 I_F 最大仅为 0.63mA,这个电流将无法满足 TL431 的最小工作电流 (1mA)，所以在系统设计时，使用 CR6853 设计的系统必须给次级 TL431 提供一个常态偏置电阻(图 2.5 反馈控制电路中的 R_{bias})，使 TL431 工作在正常的状态，否则系统的负载调整率或其他性能可能会发生异常,在 12V 输出的系统中，考虑空载或轻载时系统的损耗因素，推荐使用的偏置电阻阻值为 2.2K Ω 。

2) .当 $V_{FB}=0.9\sim 1.4V$ 时系统工作在 CRM 工作模式，如果系统出现可听及的异音，请先检查系统是否工作正常，如果你确认无误，请检查系统缓冲吸收回路中的电容材质，如果使用的是普通压电陶瓷电容，那么当系统在 CRM 工作状态时电容由于发生压电效应而产生异音是很可能的。这时请更换电容的材质，如 MYLA, PEA, MEF 或 CBB 等薄膜类电容；考虑成本及电容体积大小的因素，我们推荐使用 MYLA(缙纶)电容，在保证吸收回路效果的前提下可以通过调整缓冲吸收回路中的电阻阻值来减少该电容的值有利于缩小电容体积及降低系统成本。

3) .当系统工作在满载的情况下,如果系统出现可听及的异音时，请检查系统是否工作正常，如果你确认无误，请检查芯片的 FB 端的电压波形是否较平滑，如果发现较大的干扰请检查系统的 PCB layout 是否合理，对于较小的干扰可通过外加滤波网络进行抑制，如图 1.7.2 中的 R_{FB} 及 C_{FB} 组成的低通滤波器，这里 R_{FB} ， C_{FB} 的取值不宜过大，比如 47 Ohm，1000 PF；根据系统的实际情况， R_{FB} 可以为 0 Ohm。 R_{FB} ， C_{FB} 的取值会影响系统的环路稳定，一般 C_{FB} 的取值建议要 $\leq 4700PF$ 。

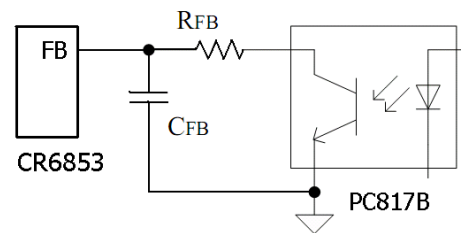


图 1.6 FB 低通滤波器

4)、当系统工作在输出空载，轻载或满载转空载的情况下，如果发现输出端电压在较大范围内波动时，首先确定电路设计、PCB layout 是否正确及环路是否稳定，如果确定无误，请再次检查变压器给芯片供电的辅助绕组是否能保证系统在输出空载或轻载的情况下芯片 V_{DD} 端的电压在 8.8V(UVLO 典型值)以上，否则系统可能工作在 UVLO 临界状态。值得注意的是变压器辅助线圈在设计时需要把与 V_{DD} 端相连的整流二极管的管压降以及限流电阻的压降考虑进去，另外还要考虑变压器层间耦合系数/强度的关系；耦合较弱时，空载时芯片 V_{DD} 端电压值较低，容易进入 UVLO 状态，但是满载状态下 V_{DD} 端电压上升较少；耦合过强，对提高空载时芯片 V_{DD} 端电压稳定系统有较大的帮助，但满载状态下 V_{DD} 端电压上升较多，容易让芯片进入 OVP 状态。考虑到系统满载瞬间转空载或空载瞬间转满载时由于能量瞬变导致 V_{DD} 端电压下冲误触发 UVLO 的原因，在系统允许的输入电压范围内且系统输出为空载时建议芯片 V_{DD} 端电压要 $> 11.5V$ ，特别要注意高端输入电压如 264V/50Hz 时的情况。

7. Rsense 输入端

CR6853 采用电流模式 PWM 控制技术，初级峰值电流通过电流检测电阻 R_{sense} 转化为电压反馈到 Sense 端。由于在开关管导通瞬间会有脉冲峰值电流，如果此时采样电流值，会导致错误的控制。内置的前沿消隐 (LEB) 电路，就是为了防止这种错误的控制。在开关管导通后，经过一段前沿消隐时间 (典型 300ns) 才去控制电流限制比较器，可以为系统节省一个外部的 RC 网络。

如果由于 Sense 端的电流反馈信号前沿噪声干扰持续时间超过芯片内置的前沿消隐 (LEB) 时间导致系统性能异常，可以考虑外接 R-C 网络，但建议 R-C 的取值不宜过大，否则可能会引起电流反馈信号的失真过大，导致系统启动或输出端短路时 MOSFE 漏源端电压 V_{ds} 过高等常见的系统异常现象。推荐 R-C 网络的取值为： $R \leq 680\Omega$ ， $C \leq 1000PF$ 。没有特别的需要，不建议外接 R-C 网络。

正常工作时，PWM 占空比由 Sense 端电压和 FB 端电压共同调整。

8. 内置同步斜坡补偿

内置同步斜坡补偿电路增加电流检测电压的斜率，这可以改善系统闭环的稳定性，防止电压毛刺产生的次谐波振荡，减小输出纹波电压。

9. Gate 端驱动：

CR6853 内置的功率 MOSFET 通过一个专用的栅极驱动器控制。当提供给 MOSFET 驱动能力差时会导致高的开关损耗；驱动能力强，EMI 特性会变差。这就需要有一个折衷的办法来平衡开关损耗和 EMI 特性，CR6853 内置的图腾驱动电路设计可以优化驱动能力。这种控制原理可以在系统设计时，容易地获得低的损耗和良好的 EMI 特性。

10. CRM 工作模式：

在轻载或空载时，CR6853 进入 CRM 工作模式，工作频率降低。频率的变化由取自电压反馈环的反馈电压控制，当反馈电压低于内部门限电压时，振荡器频率线性减小到最小工作频率，约 22KHz 左右 ($R_I=100K\Omega$)。在此振荡频率工作时，MOSFET 的开关损耗和磁芯、电感、吸收电路等各部分的损耗均减小，从而减小了总损耗。在正常工作或重载时，PWM 频率增大到最大工作频率，约 67kHz 左右 ($R_I=100K\Omega$)，工作频率不受 CRM 模式的影响。

11. 保护功能

在发生各种异常保护状态以后，CR6853 关闭输出，导致 VDD 端电压降低，电路会不断重启，直至故障解除。

1) 逐周期电流限制

在每个周期，峰值电流检测电压由比较器的比较点决定。该电流检测电压不会超过峰值电流限制电压。保证初级峰值电流不会超过设定电流值。当电流检测电压达到峰值电流限制电压时，输出功率不会增大。从而限制了最大输出功率。如果负载过重，会导致输出电压变低，反映到 FB 端，导致 FB 电压

升高，发生过载保护。

2) 过压保护及钳位

当 VDD 电压超过 OVP 保护点时，说明负载上发生了过压，此时 CR6853 关断输出。该状态一直保持，直到 VDD 端口电压降到 V_{DD_OFF} 后进入再次启动序列。发生过压保护后，如果 VDD 端口电压超过箝位电压阈值（典型 34V）时，内部箝位电路将 VDD 电压箝位在 34V，以保护 CR6853 不被损坏，此时 GATE 仍然是关闭的。Vdd 箝位电路能承受的电流大约为 10mA，如果系统由于其他原因导致 Vdd 箝位电路动作后 Vdd 端电压仍然持续上升且超过芯片的耐受能力，那么芯片就可能会被烧毁。

3) 短路保护(SCP)、过流保护(OCP)及过功率保护(OPP/OLP)

芯片 SENSE 端通过监控系统初级流过主开关管的电流信号活动，芯片能检测到系统过流或过功率的状况。当系统输出发生短路、过流或过功率现象时，如果 SENSE 端的电压 V_{TH_OC} 超过 0.75V(典型值)时，Gate 端输出脉宽将会被限制输出，这时系统处于恒功率输出状态 $P_o=V_o \cdot I_o$ ，即如果增加输出负载电流，那么系统输出电压相应会下降， V_{FB} 相应上升；当这种现象持续 35mS 后，芯片将使系统进入过功率保护(OLP)状态，Gate 会立即关闭输出，保护整个系统，然后芯片重新启动，Gate 输出驱动信号，当故障依然存在时系统将重复上述现象（即打咯现象）。当系统进入过功率保护状态时，系统损耗的平均功率非常低。

4) 欠压保护(UVLO):

CR6853 都内置有欠压保护电路(UVLO)，当 VDD 端电压小于 9.8(V_{max})时(考虑温度的影响建议设计参考值为 10.5V)，芯片就会进入欠压保护状态，这时 Gate 停止输出 PWM。设计中需要检查交流输入全电压范围内，当输出负载瞬间由满载转为空载时芯片的 Vdd 端电压是否受影响而误触发 UVLO,即 Vdd 端电压瞬时低于 9.8V(考虑温度的影响建议设计参考值为 11.5V)否则这样很容易造成空载输出电压会不稳跳动的现象。

二、应用指导

图 2.1 所示为采用 CR6853 的反激式隔离 AC-DC 转换器的基本电路原理图，本部分将以该电路作为参考，来说明变压器设计、输出滤波器设计、元件选择和反馈环路设计的方法。

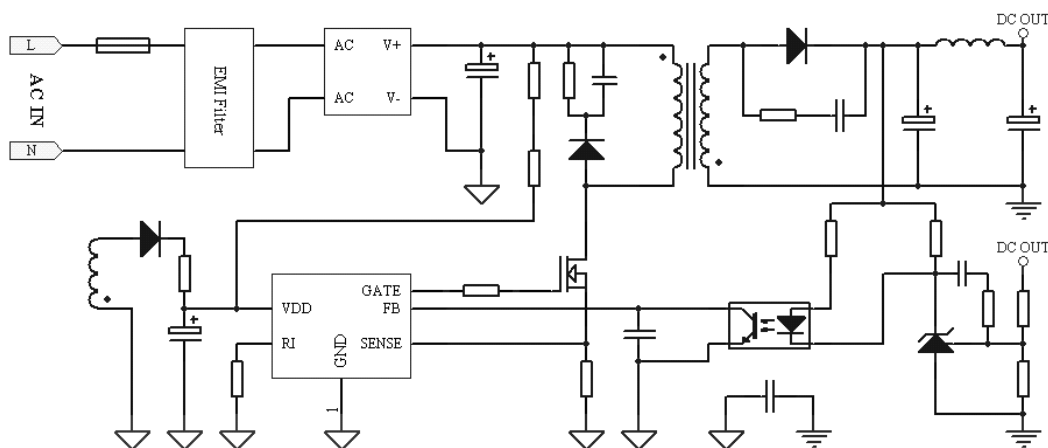


图 2.1 采用 CR6853 的反激式隔离 AC-DC 转换器的基本电路原理图

1. 确定系统规格

- 最小 AC 输入电压: V_{ACMIN} , 单位: 伏特。
- 最大 AC 输入电压: V_{ACMAX} , 单位: 伏特。
- 输入电压频率: f_L , 50Hz 或者 60Hz。
- 输出电压: V_O , 单位: 伏特。
- 最大负载电流: I_O , 单位: 安培。
- 输出功率: P_O , 单位: 瓦特。
- 电源效率: η , 如无数据可供参考, 对于低电压输出 (低于 6V) 应用和高电压输出应用, 应分别将 η 设定为 0.7~0.75 和 0.8~0.85。
- 计算最大输入功率: P_{IN} , 单位: 瓦特。

$$P_{IN} = \frac{P_O}{\eta} \dots\dots\dots (2.1)$$

2. 确定输入整流滤波电容 (C_{IN}) 和直流电压范围 (V_{DCMIN} 、 V_{DCMAX})

- 输入整流电容选择

对于固定电压输入 AC 100/115, C_{IN} 按 $(2\sim 3\mu F) \times \text{Watt}$ 输出功率选取;

对于宽电压输入 AC 85~264V, C_{IN} 按 $(2\sim 3\mu F) \times \text{Watt}$ 输出功率选取;

对于固定电压输入 AC 230V \pm 35 或者 115V 倍压整流输入, C_{IN} 按 $1\mu F \times \text{Watt}$ 输出功率选取。

最小直流输入电压: V_{DCMIN}

$$V_{DCMIN} = \sqrt{2 \times V_{ACMIN}^2 - \frac{2 \times P_O \times \left(\frac{1}{2 \times f_L} - t_C \right)}{\eta \times C_{IN}}} \dots\dots\dots (2.2)$$

其中, f_L 为输入交流电压频率 (50Hz/60Hz);

t_C 为桥式整流大额定导通时间, 如无数据可供参考, 则取 3ms;

所有单位分别为伏特、瓦特、赫兹、秒、法拉第。

- 最大直流输入电压: V_{DCMAX}

$$V_{DCMAX} = \sqrt{2} \times V_{ACMAX} \dots\dots\dots (2.3)$$

3. 相应工作模式和定义电流波形参数 K_P

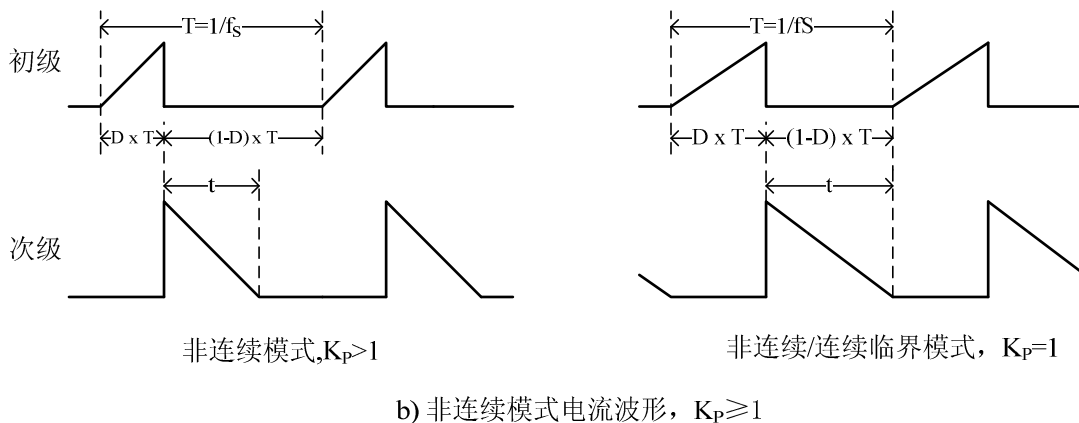
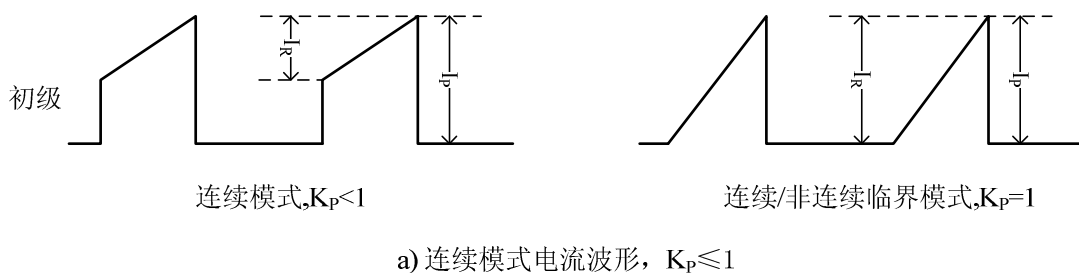


图 2.2 电流波形与工作模式

➤ 当 $K_p \leq 1$, 连续模式, 如图 2.2a;

$$K_p = \frac{I_R}{I_P} \dots\dots\dots (2.4)$$

其中: I_R 为初级绕组脉动电流, I_P 为初级峰值电流。

➤ 当 $K_p \geq 1$, 非连续模式, 如图 2.2b;

$$K_p = \frac{(1-D) \times T}{t} \dots\dots\dots (2.5)$$

➤ 在连续模式设计中, 固定电压输入: 100/115 时设定 $K_p=0.4$; 宽电压输入: 85~264 时, 设定 $K_p=0.4$; 230V \pm 35 单电压或者 115V 倍压整流输入时, 设定 $K_p=0.6$ 。在非连续模式设计中, 设定 $K_p=1$ 。

4. 确定反射的输出电压 V_{OR} 和最大占空比 D_{MAX}

- 反射电压 V_{OR} 设定在 70V~90V。使得 CCM 模式下, 最大占空比不超过 0.5, 避免发生次谐波振荡。
- 连续模式时计算 D_{MAX} :

$$D_{MAX} = \frac{V_{OR}}{(V_{DCMIN} - V_{OR}) + V_{OR}} \dots\dots\dots (2.6)$$

➤ 非连续模式时计算 D_{MAX} :

$$D_{MAX} = \frac{V_{OR}}{K_p \times (V_{DCMIN} - V_{DS}) + V_{OR}} \dots\dots\dots (2.7)$$

其中，设定 CR6853 外接功率 MOSFET 漏极和源极 $V_{DS}=10V$ 。

5. 用产品手册选择磁芯材料，确定 ΔB

选择有磁芯材料应该考虑高 B_s ，低损耗及高 u_i 材料，还要结合成本考量；见选项用 PC40 以上的材质。为了防止出现瞬态饱和效应以低 ΔB 设计：

$$\Delta B=(60\sim 80)\% B_m, \text{ 即 } \Delta B=(0.6\sim 0.8)\cdot(B_s-B_r)$$

式中： ΔB 为最大磁通密度摆幅， B_s 为饱和磁通密度， B_r 为剩磁， B_m 为最大磁通密度，一般取在 0.2~0.3 范围之内，若 $B_m > 0.3T$ ，需增加磁芯的横截面积或增加初级匝数 N_p ，范围之内。如 $B_m < 0.2T$ ，就应选择尺寸较小的磁芯或减小初级匝数 N_p 值。

6. 确定合适的磁芯

实际上，磁芯的初始选择肯定是很粗略的，因为变量太多了。选择合适磁芯的方法之一是查阅制造商提供的磁芯选择指南。如果没有可参考资料，可采用下面作为参考。

$$A_p = A_w \times A_e = \frac{P_t \times 10^4}{2\Delta B \times f \times J \times K_u} \dots\dots\dots (2.15)$$

传递功率： $P_t = P_o / \eta + P_o$

电流密度： $J = 4 \sim 8 A / mm^2$

绕组系数： $K_u = 0.2 \sim 0.5$

式中， A_p 单位为 mm^4 ， A_w 为窗口面积， A_e 为磁芯的截面积，如图 2.3。 ΔB 为正常操作状态下的最大磁通密度（单位：特拉斯（T））。为了防止磁芯因高温而瞬间出现磁饱和，对于大多数功率铁氧体磁芯的尺寸越大， A_e 越高，所做的功率就越大。

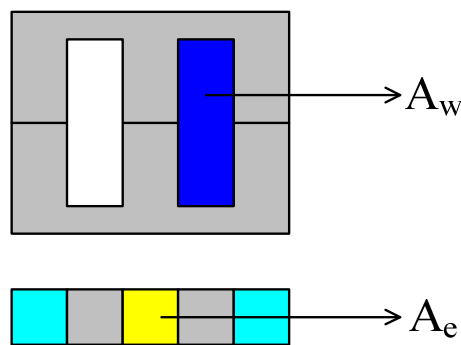


图 2.3 磁芯窗口面积和截面积

7. 估算 DCM/CCM 临界电流 I_{OB}

$$I_{OB} = 80\% I_{OMAX}$$

8. 计算初级绕组与次级绕组匝数比

$$N = \frac{N_p}{N_s} = \frac{V_{DCMIN}}{V_o + V_D} \times \frac{D_{MAX}}{1 - D_{MAX}} \text{ 或 } N = \frac{N_p}{N_s} = \frac{V_{OR}}{V_o + V_D}$$

其中， N_p 和 N_s 分别为初级侧和次级侧匝数。 V_o 为输出电压， V_D 为二极管正向电压：对超快速PN结二极管选取0.7V，肖特基二极管选取0.5V。 V_{DCMIN} 为最小输入直流电压， D_{MAX} 为设置的最大占空比， V_{OR} 为反射电压。

9.计算 DCM/CCM 临界时副边峰值电流 ΔI_{SB} :

$$\Delta I_{SB} = \frac{2I_{OB}}{1 - D_{MAX}}$$

10.计算 CCM 状态下副边峰值电流 ΔI_{SP} :

$$\Delta I_{SP} = \frac{I_{OMAX}}{(1 - D_{MAX}) + \left(\frac{\Delta I_{SB}}{2}\right)}$$

11.计算 CCM 状态时原边峰值电流 ΔI_{PP} :

$$\Delta I_{PP} = \frac{\Delta I_{SP}}{N}$$

12.计算副边电感 L_S 及原边电感 L_P :

$$L_S = \frac{(V_o + V_D)(1 - D_{MAX}) \times T_s}{\Delta I_{SB}}$$

$$L_P = N^2 \times L_S$$

由于此电感值为临界电感，若需要电路工作于 CCM 则可增大此电感值，若需要工作于 DCM 则可适当调小此电感值。

13.确定原边最小 N_p 匝数与副边 N_s 匝数:

$$N_{P,MIN} = \frac{L_P \times \Delta I_{PP}}{\Delta B \times A_e}$$

其中单位分别为特拉斯、安培、微亨、平方厘米，如无参考数据，则使用 $\Delta B = 0.20 \sim 0.25$ ，以特拉斯(T)为单位。

14.次级绕组和辅助绕组

➤ 初级绕组与次级绕组匝数比:

$$n = \frac{N_p}{N_s} = \frac{V_{OR}}{V_o + V_D} \dots\dots\dots (2.17)$$

其中， N_p 和 N_s 分别为初级侧和次级侧匝数。 V_o 为输出电压， V_D 为二极管正向电压：对超快速PN结二极管选取0.7V，肖特基二极管选取0.5V。

然后确定正确的 N_s ，使得最终的 N_p 不得小于 $N_{P,MIN}$ 。有的时候最终的 N_p 比 $N_{P,MIN}$ 大得多，这就需要更换一个大的磁芯，或者在无法更换磁芯时，则通过增加 K_p 值来减小 L_p ，这样，最终的初级侧匝数也会减小。

➤ 辅助绕组匝数

$$N_{AVX} = \frac{V_{DD} + V_{DB}}{V_O + V_D} \times N_S \dots\dots\dots (2.18)$$

其中， V_{DD} 为辅助绕组整流后的电压， V_{DB} 为偏置绕组整流管正向电压；

考虑到系统在满载和空载转变瞬间，由于能量瞬间导致 V_{DD} 下冲误触发UVLO，在系统允许的输入电压范围内且输出为空载时，建议 $V_{DD} > 11.5V$ 。

15.确定磁芯气隙长度：

$$L_g = 40 \times \pi \times A_e \times \left(\frac{N_p^2}{1000 \times L_p} - \frac{1}{A_L} \right) \dots\dots\dots (2.19)$$

其中， L_g 单位为毫米， A_e 单位为平方厘米， A_L 为无间隙情况下的AL值，单位为纳亨/圈²， L_p 单位为微亨。

通常不推荐对中心柱气隙磁芯使用小于0.1 mm的值，因为这样会导致初级电感量容差增大。如果您需要使用小于0.1 mm的 L_g 值，请咨询变压器供应商以获得指导。

16.根据有效值电流来确定每个绕组的导线直径。

➤ 当导线很长时 (>1m)，电流密度可以取 $5A/mm^2$ 。当导线较短且匝数较少时， $6\sim 10A/mm^2$ 的电流密度也是可取的。应避免使用直径大于 1mm 的导线，防止产生严重的涡流损耗并使绕线更加容易。对于大电流输出，最好采用多股细线并绕的方式绕制，减小集肤效应的影响。

➤ 检查一下磁芯的绕组窗口面积是否足以容纳导线。所需的窗口面积由以下公式给出：

$$A_w = A_c / K_F \dots\dots\dots (2.23)$$

式中， A_c 为实际的导体面积， K_F 为填充系数。填充系数通常为0.2~0.3。

17.确定输出电容的纹波电流 I_{RIPPLE}

➤ 输出电容的纹波电流：

$$I_{RIPPLE} = \sqrt{I_{SRMS}^2 - I_O^2} \dots\dots\dots (2.24)$$

其中， I_O 为输出直流电流

18.确定次级及辅助绕组最大峰值反向电压 V_{SR} ， V_{BR}

➤ 次级绕组最大峰值反向电压：
$$V_{SR} = V_O + \left(V_{DCMAX} \times \frac{N_S}{N_P} \right) \dots\dots\dots (2.25)$$

➤ 辅助绕组最大峰值反向电压：
$$V_{BR} = V_{DD} + \left(V_{DCMAX} \times \frac{N_B}{N_P} \right) \dots\dots\dots (2.26)$$

19.选择输出整流管

- $V_R \geq 1.25 \times V_{SR}$, V_R 为整流二极管的反向额定电压
- $I_D \geq 3 \times I_O$, I_D 为二极管的直流电流额定值,实际中需注意温升、反压、即实际测得的最大电流。

表 2.1 部分输出整流二极管选型表

肖特基二极管				超快速二极管			
整流二极管	V_R (V)	I_D (A)	封装	整流二极管	V_R (V)	I_D (A)	封装
1N5819	40	1	轴向	UF4002	100	1	轴向
SB140	40	1	轴向	UF4003	200	1	轴向
SB160	60	1	轴向	MUR120	200	1	轴向
MBR160	60	1	轴向	EGP20D	200	2	轴向
11DQ06	60	1.1	轴向	UF5401	100	3	轴向
1N5822	40	3	轴向	UF5402	200	3	轴向
SB340	40	3	轴向	EGP30D	200	3	轴向
MBR340	40	3	轴向	BYV28-200	200	3.5	轴向
SB360	60	3	轴向	MUR420	200	4	TO-220
MBR360	60	3	轴向	BYW29-200	200	8	TO-220
SB540	40	5	轴向	BYW32-200	200	18	TO-220
SB560	60	5	轴向				
MBR745	45	7.5	TO-220				
MBR760	60	7.5	TO-220				
MBR1045	45	10	TO-220				
MBR1060	60	10	TO-220				
MBR10100	100	10	TO-220				
MBR1645	45	16	TO-220				
MBR1660	60	16	TO-220				
MBR2045CT	45	20	TO-220				
MBR2060CT	60	20	TO-220				
MBR20100	100	20	TO-220				

20.选择辅助绕组整流管

- $V_R \geq 1.25 \times V_{BR}$: V_R 为整流二极管的反向电压额定值。

表 2.2 部分辅助整流二极管选型表

整流管	V_R (V)	整流管	V_R (V)	整流管	V_R (V)

FR104	400	UF4003	200	1N4148	75
-------	-----	--------	-----	--------	----

21. 确定 SENSE 电阻

- 限制最大输出功率时，SENSE 电阻选择：

$$R_{SENSE} = \frac{V_{TH-OC}}{I_P} \dots\dots\dots (2.27)$$

$$SENSE \text{ 电阻额定功率} > I_{RMS}^2 \times R_{SENSE}$$

22. 输出电容的选择

- 在 105°C 及 50KHz 频率下纹波电流的规格：必须大于 I_{RIPPLE}
 - ESR 规格：使用低 ESR 的电解电容。输出开关纹波电压等于 $I_{SP} \times ESR$ 。
 - 由于电解电容具有较高的 ESR，所以有的时候只使用一个输出电容是不能满足纹波规格要求的。此时，可以附加一个 LC 滤波器。在使用附加 LC 滤波器时，不要把截至频率设置得过低。截至频率过低可能导致系统不稳定或者限制控制带宽。将滤波器的截至频率设定在开关频率的 1/10~1/5 左右比较合适。
 - 为减少大电流输出时的纹波电流 I_{R1} ，可将几只滤波电容并联使用，以降低电容的 $r0$ 值和等效电感 L_0
- 电感L: 2.2uH~4.7uH，对于低电流 ($\leq 1A$) 的输出使用磁珠是可以的。而较高电流输出可以使用非定制的标准电感。如有必要，可以增大电感的电流额定值从而避免电感上的损耗。

电容C: 其容量与最大输出电流 I_{om} 有关

23. 输入整流桥的选择

- $V_R \geq 1.25 \times V_{MAX}$; V_R 为输入整流二极管的反向额定电压;
- $I_D \geq 2 \times I_{AVG}$; 其中 I_D 为整流桥的电流额定值。

24. 确定 RCD 箝位电路元件参数

图 2.4 为系统所采用的典型的 RCD 箝位电路。

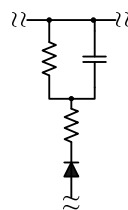


图 2.4 RCD 箝位电路

- 测量变压器初级漏电感 L_L ；在测量初级漏电感时应谨慎。如果只是简单地其他输出被短路的情况选进行初级侧电感测量，则测得的漏电感会稍大，因为每个输出都被反射至初级侧。

- 确定 CR6853 外置功率 MOSFET 所允许的总电压，并根据以下公式计算 $V_{maxclamp}$;

$$V_{MOSFET\ max} = V_{MAX} + V_{max\ clamp} \dots\dots\dots (2.28)$$

建议至少应维持低于 MOSFET 的 BVDSS 50V 的电压裕量，并另外留出 30V~50V 的电压裕量以满足瞬态电压要求。对于宽范围输入设计，建议 $V_{maxclamp} < 200V$ 。 $V_{maxclamp}$ 不应小于 $1.5V_{OR}$ 。

- 确定箝位电路的电压纹波 V_{Δ} ，根据以下公式计算箝位电路的最小电压

$$V_{min\ clamp} = V_{max\ clamp} - V_{\Delta} \dots\dots\dots (2.29)$$

- 根据以下公式计算箝位电路的平均电压 V_{clamp} :

$$V_{clamp} = V_{max\ clamp} - \frac{V_{\Delta}}{2} \dots\dots\dots (2.30)$$

- 计算漏感中贮存的能量:

$$E_L = \frac{1}{2} \times L_L \times I_P^2 \dots\dots\dots (2.31)$$

并非所有的漏感能量都会转移到箝位。因此，在计算箝位所耗散的真实能量时应使用以上公式，同时将峰值初级电流 I_P 替代仅流入箝位的电流。流入箝位的电流难以计算或者测量，我们将根据已知的比例因数调整 E_L ，从而估算箝位中的能量耗散 E_{clamp} 。

表 2.3

输出功率范围	E_{clamp}
$P_O < 1.5W$	可不使用箝位电路
$1.5W \leq P_O \leq 50W$	$E_{clamp} = 0.8 \times E_L$
$50W \leq P_O \leq 90W$	$E_{clamp} = E_L$
$P_O > 90W$	$E_{clamp} = E_L \times \frac{V_{clamp}}{V_{clamp} - V_{OR}}$

对于 CR6853 系列产品设计的系统: $E_{clamp} = 0.8 \times E_L$

- 确定箝位电阻: $R_{clamp} = \frac{V_{clamp}^2}{E_{clamp} \times f_s} \dots\dots\dots (2.32)$

箝位电阻的功率额定值应大于: $\frac{V_{clamp}^2}{R_{clamp}}$

- 确定箝位电容: $C_{clamp} = \frac{E_{clamp}}{\frac{1}{2} \times [V_{max\ clamp}^2 - V_{min\ clamp}^2]} \dots\dots\dots (2.33)$

箝位电容的电压额定值应大于: $1.5 \times V_{maxclamp}$

➤ 箝位电路中的阻断二极管：应使用快速或者超快恢复二极管。在有些情况下，使用标准恢复二极管有助于提高电源效率及 EMI 性能。作此用途的标准恢复二极管必须列明指定的反向恢复时间。使用这种二极管时应特别注意，确保其反向恢复时间低于可接受的限值。如果未经全面评估，不建议基于标准恢复二极管的设计。

阻断二极管的最大反向电压应大于： $1.5 \times V_{\max\text{clamp}}$

阻断二极管的正向反复峰值电流额定值应大于 I_p ，如果数据手册中未提供该参数，则平均正向电流额定值应大于 $0.5 \times I_p$ （注意：二极管的平均正向电流额定值可指定为较低值，它主要受热性能的约束。应在稳态工作期间及最低输入电压条件下测量阻断二极管的温度，以确定其额定值是否正确。散热性能、元件方位以及最终产品外壳都会影响到二极管的工作温度。）

➤ 确定阻尼电阻：（如选用）

$$\frac{20}{0.8 \times I_p} \Omega \leq R_{\text{damp}} \leq 100 \Omega$$

注意：

- (1) 对于最大连续输出功率为 20 W 或更大的电源系统， R_{damp} 只能在绝对必要时使用，并且应限制为非常小的值： $1 \Omega \leq R_{\text{damp}} \leq 4.7 \Omega$ 。阻尼电阻的功率额定值应大于： $I_p^2 \times R_{\text{damp}}$ ；
- (2) 如果测试 VDS 电压的最大值远小于管子耐压，可以适当增加 R1、减小 C1 来提高效率；
- (3) 如果测试 VDS 电压的最大值接近管子耐压，则一般设计是由于 RC 吸收的时间常数远大于管子关断周期，些时减小 R1 对反压并没有实质性的影响，若换用速度慢一些的整流管效果比较好，它可把更多的能量从箝位电路抽走送到次级；
- (4) 如果由于变压器结构原因引起漏感很大造成 VDS 电压很高，则 TVS 管是最后的选择。

25. 设计反馈环路

CR6853 系列产品采用电流模式控制，反馈环路只需采用一个单极点和单零点补偿电路即可实现。

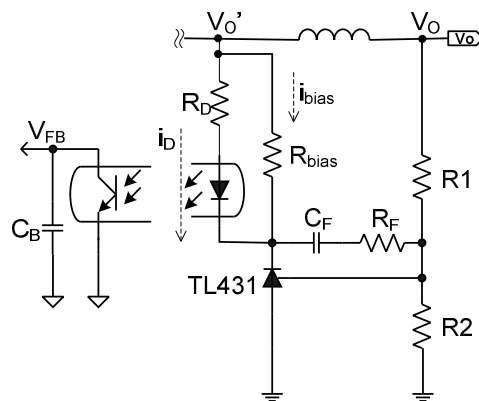


图 2.5 反馈控制电路

➤ 确定 R_{bias} 和 R_D 的值，使能够为 TL431 提供合适的工作电流并确保 CR6853 反馈电压的完整工作变化范围。对于 TL431，最小阴极工作电压和电流分别为 2.5V 和 1mA。

$$\frac{V_o - V_{OP} - 2.5}{R_D} > \frac{I_{FB}}{CTR} \dots\dots\dots (2.34)$$

$$\frac{V_{OP}}{R_{bias}} > 1 \text{ mA} \dots\dots\dots (2.35)$$

其中: V_{OP} 为光耦的正向导通压降(通常为 1.2V), I_{FB} 为 CR6853 反馈短路电流(通常为 1.42mA), CTR 为光耦的电流传输比。例如当 $V_o=5V$, 光耦的 CTR 为 80%时, $R_D < 670$ 且 $R_{bias} < 1.2K$ 。

➤ 对于 CCM 模式, 采用 CR6853 的反激式开关电源的控制-输出传递函数由下式给出:

$$G(s) = \frac{\hat{v}_o(s)}{\hat{v}_{FB}(s)} \approx \frac{n \times R_o \times V_{DC}}{(2 \times n \times V_o + V_{DC}) \times R_{SENSE}} \times \frac{\left(1 + \frac{s}{w_z}\right) \times \left(1 - \frac{s}{w_{rz}}\right)}{1 + \frac{s}{w_p}} \dots\dots\dots (2.36)$$

式中, V_{DC} 为直流输入电压, R_o 为等效输出负载电阻。

$$R_o = \frac{V_o^2}{P_o}, \quad w_z = \frac{1}{R_{C1} \times C_o}, \quad w_{rz} = \frac{R_o \times (1-D)^2 \times n^2}{D \times L_m}, \quad w_p = \frac{1+D}{R_o \times C_o}$$

控制-输出传递函数中有一个右半平面 (RHP) 零点 (w_{rz})。由于 RHP 零点使相位减少了 90° , 所以穿越频率应小于 RHP 零点 (w_{rz})。

系统极点和零点以及直流增益均随输入电压的变化而变化。直流增益在高输入电压条件下最高, RHP 零点在低输入电压条件下最低。低频增益并不随负载条件的变化而变化, RHP 零点在满载条件下最低。

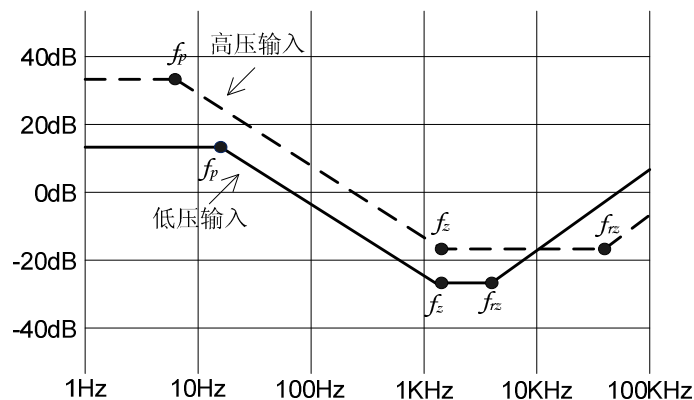


图2.6 CCM模式反激电源的控制-输出传递函数随输入电压的变化情况

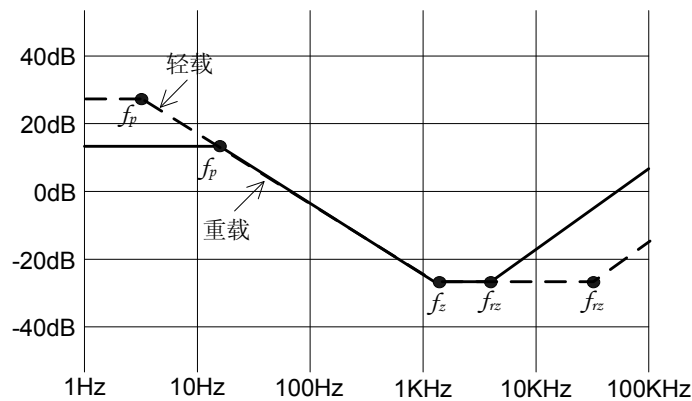


图2.7 CCM模式反激电源的控制-输出传递函数随负载的变化情况

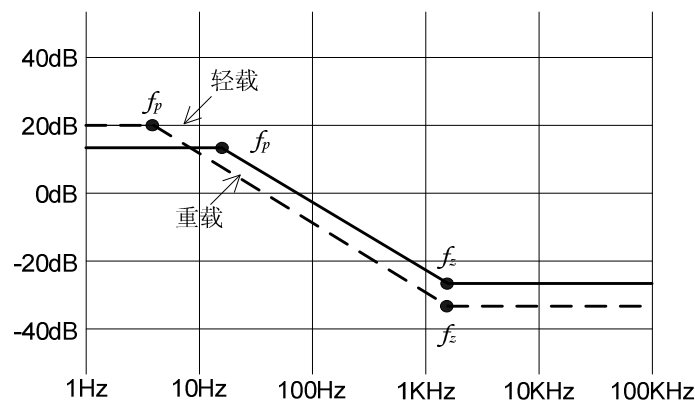


图2.8 DCM模式反激电源的控制-输出传递函数随负载的变化情况

- 对于 DCM 模式，采用 CR6853 的反激式开关电源的控制-输出传递函数为：

$$G(s) = \frac{\hat{v}_o(s)}{\hat{v}_{FB}(s)} \approx \frac{V_o}{V_{FB}} \times \frac{1 + \frac{s}{w_z}}{1 + \frac{s}{w_p}} \dots\dots\dots (2.37)$$

$$\text{式中 } w_z = \frac{1}{R_{C1} \times C_o} \quad w_p = \frac{2}{R_o \times C_o}$$

与工作于CCM模式的反激式开关电源相比，此时没有RHP零点，而且直流增益不随输入电压的变化而变化。总增益在满载条件下最高。

- 图 2.5 的反馈补偿网络传递函数由下式获得：

$$\frac{\hat{v}_{FB}(s)}{\hat{v}_o(s)} = -\frac{w_i}{s} \times \frac{1 + \frac{s}{w_{zc}}}{1 + \frac{s}{w_{pc}}} \dots\dots\dots (2.38)$$

$$\text{式中, } w_i = \frac{CTR \times R_{FB}}{R_1 \times R_D \times C_F}, \quad w_{zc} = \frac{1}{(R_1 + C_F) \times C_F}, \quad w_{pc} = \frac{2}{R_{FB} \times C_B}$$

当输入电压和负载电流的变化范围很宽时，反馈环路设计的最坏情况是不易确定的。增益以及零点和极点均根据工作条件的变化而移动。不仅如此，随着负载电流的减小或（和）输入电压的增大。工作于CCM模式将进入DCM模式。解决这一问题的一种简单而实用的方法是设计出低输入电压和满载条件下具有足够的相位和增益裕量的反馈环路。对于90V~264V交流输入，当开关电源工作于CCM模式时，RHP零点在低输入电压和满载条件下最低。不过，当工作条件从低压输入变为高压输入时，增益增加不大。因此，通过设计在低压输入和满载条件下具有超过45°的增益裕量的反馈环路即可保证整个工作范围内的稳定性。

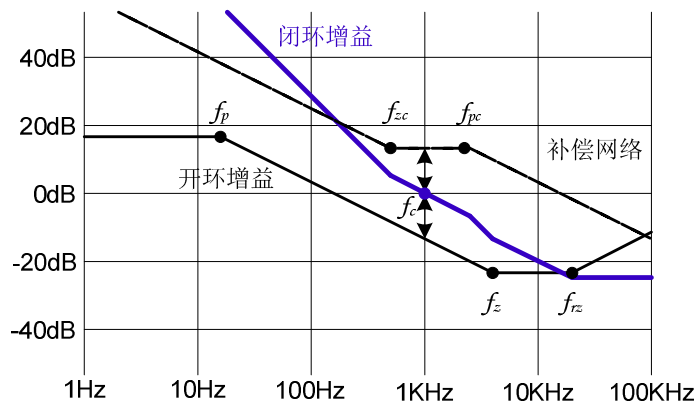


图2.9 补偿网络设计

➤ 反馈环路的设计如下：

1. 确定穿越频率 f_c 。对于工作于CCM模式的反激开关电源来说，应将 f_c 设计在低于1/3RHP零点的频率上，以最大限度地减小RHP零点的影响。对于DCM模式，可将 f_c 设定在较高的频率上，因为此时没有RHP零点。
2. 当采用附加LC滤波器时，应将 f_c 设计低于1/3LC滤波器转折频率的地方，因为它会导致-180°的相位差。绝对不要把 f_c 设定得高于LC滤波器的转折频率。如果穿越频率过于靠近转折频率，那么，为抵消后置滤波器的影响。就应当把控制器设计得具有约90°以上的足够相位裕量。
3. 确定补偿电路的直流增益以抵消 f_c 频率上的控制-输出增益。
4. 将补偿电路零点（ f_{zc} ）设置在 $f_c/3$ 附近。
5. 将补偿电路极点（ f_{pc} ）设置在 $3f_c$ 以上。

三、参考电路

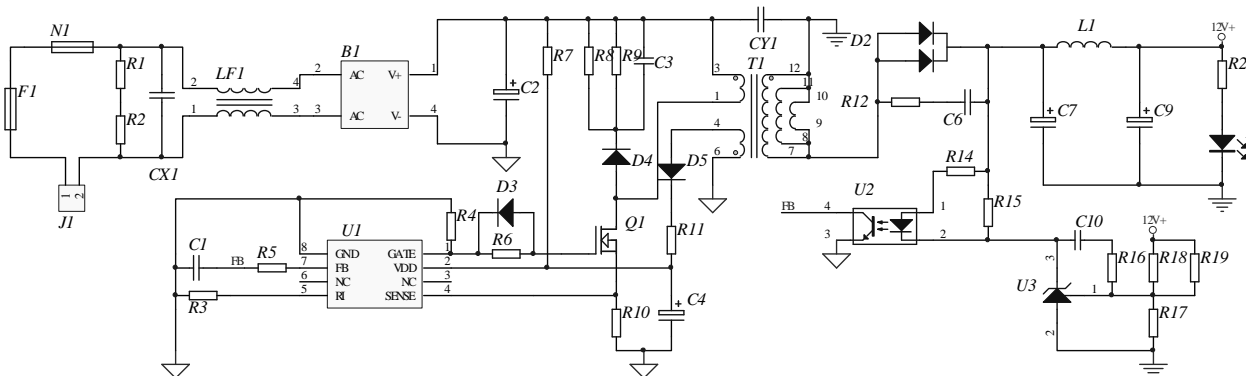


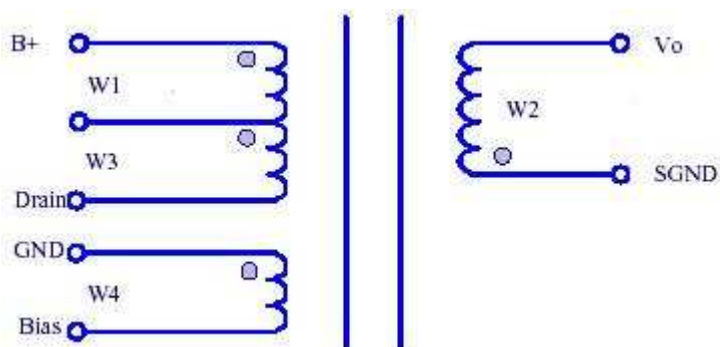
图 3.1 CR6853 典型电路原理图（通用输入）

表3.1 基于CR6853的12V3A适配器元器件清单

Designator	Description	PartType
C1	C/C;DIP;+/-10%;Pintch=100mil	103/63V
C2	C/E;Φ18*32;105℃;+/-20%;nichicon	68uF/400V
C3	C/C;DIP;+/-10%;Pintch=200mil; MYLA 电容	103/630V
C4	C/E;Φ5*11;105℃;+/-20%;panasonic	10uF/50V
C6	C/C;SMD;+/-10%;1206	102/100V
C8	C/E;Φ10*20;105℃;+/-20%;Pintch=200mil;panasonic	1000uF/25V
C9	C/E;Φ10*20;105℃;+/-20%;Pintch=200mil;panasonic	1000uF/25V
C10	C/C;DIP;+/-10%;Pintch=200mil;63V	104/63V
CX1	C/X1;+/-20%;275V;Pintch=600mil;DAIN	0.33u/~275V
CY1	C/Y1;+/-20%;Pintch=400mil;	222/400V
B1	BRIGE;4A;600V	KBL406
D2	Schottky Barrier Rectifiers;20A;100V;TO220	Y2010
D3	DIODE;150mA;100V;1206; Fast Recovery	1N4148
D4	DIODE; 1A;1000V;Fast Recovery;DO-41	FR107
D5	DIODE; Fast Recovery; 1A;>150V; DO-41	FR107
D6	GREEN;Φ3mm	LED
R1	RES;SMD;1206;+/-5%	750K
R2	RES;SMD;1206;+/-5%	750K
R3	RES;MOF;+/-3%,1/4W	100K
R4	RES;SMD;1206;+/-5%	20K

R5	RES;SMD;1206;+/-5%	Short (330Ω)
R6	RES;SMD;1206;+/-5%	100Ω
R7	RES;CF;+/-5%,1/2W	2.2M
R8	RES;SMD;1206;+/-5%	200K
R9	RES;SMD;1206;+/-5%	200K
R10	RES;MOF;+/-5%,1W	0.56Ω
R11	RES;SMD;1206;+/-5%	10Ω
R12	RES;SMD;1206;+/-5%	47Ω
R14	RES;SMD;0805;+/-5%	1K
R15	RES;SMD;0805;+/-5%	3.3K
R16	RES;SMD;0805;+/-5%	10K
R17	RES;SMD;0805;+/-3%	10K
R18	RES;SMD;0805;+/-3%	39K
R19	RES;SMD;0805;+/-5%;Open	Open (1.5M)
R20	RES;SMD;0805;+/-5%	3.3K
F1	FUSE,T2AL/250V;4.5*14.5L;Glass	F2A/250V
J1	POWER_ACIN	CON3
L1	Φ8*20; 5A	10uH
LF1	FILTER;UU10.5	10mH
N1	NTC;5D-9	5D-9
Q1	MOSFET;4A;600V;TO220	4N60
T1	TRANSFORMER;PQ26-20	PQ2620
U1	SOT23-6/DIP8	CR6853
U2	DIP4	PC817B
U3	TO92	TL431A

变压器示意图及参数配置：



Core & Bobbin	Winding	Start	Stop	Wire Gauge(mm)	Turns
PQ20-20	W1	Pin3	Pin2	0.41*1	33
	W2	Pin10,11,12	Pin7,8,9	0.51*3	11
	W3	Pin2	Pin1	0.41*1	33
	W4	Pin6	Pin4	0.18*1	14

NOTE: $N_p(W1+W3)$ $L_p=550\mu H$ 漏感小于 $25\mu H$, 原边输出管脚加套管。

免责声明

未经我司授权，该文件不得私自复制和修改。

联系我们

www.chiprail.com

alanzhu@chiprail.com

sales@chiprail.com